

微型计算机原理及应用

张宏杰 张 迅 编著

中山大学出版社

· 广州 ·

版权所有 翻印必究

图书在版编目 (CIP) 数据

微型计算机原理及应用/张宏杰, 张迅编著. —广州: 中山大学出版社, 2007. 4
ISBN 978 - 7 - 306 - 02847 - 1

I. 微… II. ①张… ②张… III. 微型计算机 IV. TP36

中国版本图书馆 CIP 数据核字 (2007) 第 026758 号

责任编辑: 周建华

封面设计: 曹巩华

责任校对: 海 生

封面技编: 黄少伟

出版发行: 中山大学出版社

编辑部电话 (020) 84111996, 84113349

发行部电话 (020) 84111998, 84111160

地 址: 广州市新港西路 135 号

邮 编: 510275

传 真: (020) 84036565

印 刷 者:

经 销 者: 广东新华发行集团

规 格: 787mm × 1092mm 1/16 19.75 印张 468 千字

版次印次: 2007 年 4 月第 1 版 2007 年 4 月第 1 次印刷

定 价: 30.00 元

本书如有印装质量问题影响阅读, 请与承印厂联系调换

内容简介

本书从 8086 系统到 Pentium 及多核技术，系统地介绍了微型计算机的基本原理和基本技术，并对当今发展的新技术作了相应的介绍。全书共分 9 章，具体内容包括计算机基本知识、微型计算机体系结构、8086/Pentium/Pentium 4/多核处理器、指令系统、汇编语言、存储器组成、系统总线、输入/输出基本技术及常用外部设备接口，第 9 章“BIOS 设置”为参考内容。本书内容精练，篇幅适中，既注重经典的基本理论，又有对新技术的展示，具有较强的理论性和可实践性，可作为高等学校电子类、计算机类本科各专业以及相关专业的教材，也可作为计算机技术人员的技术参考书。本书制作有教学课件及提供部分习题答案，选用本书的教师可向作者索取，或到中山大学出版社网站 www.zsup.com.cn（2007 年 7 月开通）下载。

前 言

本书在多年教学和科研工作经验的基础上写成。对于“微型计算机原理”这门课程，多年来我们都是采用兄弟院校编写的教材，为对教学工作也尽一份职责，特编写此书。

本书从 8086 系统到 Pentium 及多核技术，系统地介绍了微型计算机的基本原理和基本技术，并对当今发展的新技术作了相应的介绍。全书共分 9 章，具体内容包括计算机基本知识、微型计算机的体系结构、微处理器、指令系统及汇编语言、存储器组成、系统总线及 I/O 接口技术。第 9 章“BIOS 设置”与硬件密切相关，作为本书的参考内容。本书内容精练，篇幅适中，注重理论性和可实践性，全部例题的程序均上机通过。

微型计算机原理是电子类、计算机类各专业及相关专业本科生的一门必修课或选修课，选课学生都是第一次学习计算机硬件方面的内容，因此，在教学内容方面应遵循由浅入深、循序渐进的原则，精心安排教学大纲所要求的教学内容。若课时较少，本书可作为“微机原理”和“微机接口技术”两门课的教材，或选讲其中的基本内容。

计算机技术的发展很快，但它的发展总是依据一定的基本理论并以原有的技术为基础的。如果忽略了这些基本理论和基本技术的教学，学生就无法理解当今发展的新技术，学生的学习就可能会出现困难而达不到预期的教学效果。另一方面，我们在注重基本理论和基本技术的同时，也要加强教学内容的系统性和先进性，也应尽可能多些介绍当今发展的新技术，开拓学生的视野。如果学时允许，应该多讲些新内容。以作者的科研工作体会，微型计算机原理所包含的内容是非常有用的，愿读者学有所成。

本书出版之际，感谢中山大学出版社、中山大学理工学院领导和家人的大力支持，感谢本书责任编辑周建华副编审和其他技术人员为本书出版所付出的辛勤劳动。

本书由张宏杰副教授和张迅博士合编。本书多媒体课件光盘由胡慧杰、连燕霞、陈如麒、李志刚、梁滢进行技术设计和制作，由作者编导。由于编者学识所限，书中错漏难免，恳请读者批评指出。

作者于中山大学康乐园
2007 年 1 月

目 录

第1章 微型计算机概述	(1)
1.1 微型计算机发展	(1)
1.2 计算机中数和字符的表示	(3)
1.2.1 数的进制	(3)
1.2.2 无符号数和带符号数的表示	(6)
1.2.3 定点数和浮点数的表示	(9)
1.2.4 字符的编码	(11)
1.3 计算机中的一些基本逻辑电路	(12)
1.3.1 门电路	(12)
1.3.2 寄存器	(14)
1.3.3 加法器	(15)
1.3.5 译码器	(17)
1.4 微型计算机的基本结构	(19)
1.4.1 冯·诺依曼结构	(19)
1.4.2 微型计算机的基本结构	(20)
1.5 奔腾微型计算机的体系结构	(28)
1.5.1 基于PCI总线的微型计算机基本结构	(28)
1.5.2 Pentium II PC的体系结构	(30)
1.5.3 Pentium 4 PC的体系结构	(32)
1.5.4 微型计算机的性能指标	(34)
第2章 微处理器	(35)
2.1 8086 微处理器	(35)
2.1.1 8086 CPU的内部结构	(35)
2.1.2 8086 CPU总线	(40)
2.1.3 8086 CPU的工作模式	(42)
2.1.4 8086的系统总线接口及时序	(45)
2.2 Pentium 微处理器	(48)

2.2.1	Pentium CPU 的内部结构	(49)
2.2.2	Pentium CPU 总线	(54)
2.2.3	Pentium CPU 基本的总线周期时序	(60)
2.3	Pentium CPU 的存储器管理	(63)
2.3.1	Pentium CPU 的工作模式	(63)
2.3.2	保护模式下的分段管理	(64)
2.3.3	保护模式下的分页管理	(67)
2.4	Pentium 4 微处理器	(69)
2.5	多核处理器	(71)
第3章 指令系统		(74)
3.1	CPU 指令的寻址方式	(74)
3.2	数据传送指令	(78)
3.2.1	通用传送指令	(79)
3.2.2	堆栈操作指令	(80)
3.2.3	标志寄存器传送指令	(82)
3.2.4	指针传送指令	(83)
3.2.5	输入输出指令	(84)
3.3	算术运算指令	(84)
3.3.1	加法运算指令	(85)
3.3.2	减法运算指令	(87)
3.3.3	乘法运算指令	(90)
3.3.4	除法运算指令	(91)
3.4	逻辑运算及移位指令	(93)
3.4.1	逻辑运算指令	(93)
3.4.2	移位指令	(95)
3.5	串操作指令	(98)
3.5.1	串传送指令	(99)
3.5.2	串比较指令	(99)
3.5.3	串搜索指令	(100)
3.5.4	串读出指令	(101)
3.5.5	串存储指令	(102)
3.6	控制转移指令	(102)
3.6.1	无条件转移指令	(102)
3.6.2	条件转移指令	(103)
3.6.3	循环控制指令	(105)
3.6.4	子程序调用与返回指令	(107)
3.6.5	中断指令及 DOS/BIOS 功能调用	(108)

3.7	处理器控制指令	(111)
第4章	汇编语言程序设计	(112)
4.1	汇编语言的语句构成	(112)
4.1.1	汇编语言的常量	(112)
4.1.2	汇编语言的变量	(113)
4.1.3	符号和标号	(115)
4.1.4	表达式	(116)
4.2	伪指令语句	(120)
4.2.1	段定义语句	(120)
4.2.2	段声明语句	(121)
4.2.3	偏移地址语句	(122)
4.2.4	子程序定义语句	(122)
4.2.5	程序结束语句	(123)
4.3	汇编语言程序设计举例	(123)
4.3.1	直线程序	(124)
4.3.2	分支程序	(125)
4.3.3	循环程序	(128)
4.3.4	子程序	(130)
4.3.5	综合程序	(133)
4.4	汇编语言程序的上机过程	(137)
4.4.1	简单程序的上机	(137)
4.4.2	完整汇编语言程序的上机	(141)
第5章	存储器	(146)
5.1	存储器的分类	(146)
5.1.1	内存储器	(146)
5.1.2	外存储器	(147)
5.2	读写存储器 RAM	(149)
5.2.1	静态 RAM	(149)
5.2.2	动态 RAM	(152)
5.2.3	Pentium PC 的 RAM 存储器	(156)
5.3	内存条的性能指标及技术规范	(157)
5.3.1	内存条的种类	(157)
5.3.2	内存条的性能指标	(160)
5.3.3	内存条的技术规范	(162)
5.4	高速缓冲存储器 Cache	(163)
5.5	只读存储器 ROM	(166)

5.5.1	EPROM 存储器	(166)
5.5.2	闪速 ROM 存储器	(171)
第6章	系统总线及输入输出	(173)
6.1	系统总线	(173)
6.1.1	PC 总线	(173)
6.1.2	ISA 总线	(174)
6.1.3	PCI 总线	(175)
6.2	外部设备数据的传送方式	(181)
6.2.1	直接读写方式	(181)
6.2.2	查询传送方式	(181)
6.2.3	中断传送方式	(181)
6.2.4	DMA 传送方式	(183)
6.3	可编程中断控制器 8259A	(184)
6.3.1	8259A 的内部结构及引脚	(185)
6.3.2	8259A 的初始化命令与操作命令	(187)
6.3.3	8259A 的编程应用	(192)
6.3.4	中断传送方式程序设计举例	(194)
6.4	可编程 DMA 控制器 8237A	(197)
6.4.1	8237A 的内部结构及引脚	(198)
6.4.2	8237A 的控制字及软件命令	(202)
6.4.3	8237A 的级联及端口地址	(206)
6.4.4	8237A 的编程应用	(207)
6.5	可编程计数器/定时器 8253	(211)
6.5.1	8253 的内部结构及引脚	(211)
6.5.2	8253 的控制字	(212)
6.5.3	8253 的工作方式	(213)
6.5.4	8253 的编程应用	(216)
6.6	I/O 资源的使用	(218)
6.6.1	I/O 地址的分配	(218)
6.6.2	中断号及 DMA 通道的使用	(220)
第7章	外部设备接口	(221)
7.1	可编程并行接口 8255A	(221)
7.1.1	8255A 的内部结构	(221)
7.1.2	8255A 的引脚功能	(222)
7.1.3	8255A 的控制字	(223)
7.1.4	8255A 的工作方式	(225)

7.1.5	8255A 的编程应用	(230)
7.2	RS-232C 串行接口及 8250 编程	(235)
7.2.1	串行通信概念	(235)
7.2.2	串行接口芯片 8250	(240)
7.2.3	RS-232C 串行接口电路	(243)
7.2.4	8250 寄存器的设置	(244)
7.2.5	RS-232C 接口通信编程	(248)
7.3	USB 接口	(251)
7.3.1	USB 的性能特点	(251)
7.3.2	USB 系统的组成	(252)
7.3.3	USB 包的格式	(253)
7.3.4	USB 的信息传输方式	(255)
7.3.5	USB 和 IEEE 1394 技术性能的比较	(256)
7.4	IDE 接口	(256)
7.4.1	硬盘驱动器的结构	(256)
7.4.2	IDE 接口的技术标准	(257)
7.4.3	IDE 接口信号	(259)
7.5	键盘接口	(261)
7.5.1	键盘结构	(261)
7.5.2	键盘控制器及接口	(263)
7.6	显示器接口	(264)
7.6.1	显示器的组成	(264)
7.6.2	显示适配器及接口	(266)
第8章	A/D 和 D/A 转换接口	(269)
8.1	D/A 转换接口电路	(269)
8.1.1	D/A 转换原理	(269)
8.1.2	D/A 转换器 DAC 0832	(271)
8.1.3	D/A 转换接口电路及测控程序	(272)
8.2	A/D 转换接口电路	(275)
8.2.1	A/D 转换原理	(275)
8.2.2	A/D 转换器 ADC 0809	(276)
8.2.3	A/D 转换接口电路及测控程序	(278)
* 第9章	基本输入输出系统 BIOS	(282)
9.1	BIOS 的功能	(282)
9.2	Pentium 4 PC 的 BIOS 设置	(283)
9.2.1	标准 CMOS 设置	(284)

9.2.2	高级 BIOS 特性设置	(286)
9.2.3	高级芯片组功能设置	(289)
9.2.4	电源管理设置	(290)
9.2.5	即插即用与 PCI 配置设置	(292)
9.2.6	集成外部设备接口设置	(294)
9.2.7	硬件监控设置	(296)
9.2.8	装入高性能缺省值	(298)
9.2.9	装入 BIOS 设置缺省值	(298)
9.2.10	管理员及用户密码设置	(298)
9.2.11	IDE 硬盘自动检测	(299)
9.2.12	退出 BIOS 设置	(299)

附录	部分习题	(300)
主要参考文献	(306)

第 5 章 存储器

存储器在计算机中是仅次于微处理器的重要部件。计算机是靠存储程序来工作的，所以计算机中必须配置存储器来存放程序和数据。本章介绍各种存储器的性能特点、存储器的组成及其对总线的连接。

5.1 存储器的分类

按存储器安装位置的不同，存储器可分为内存储器和外存储器两大类。

5.1.1 内存储器

内存储器是指主板上由半导体存储器芯片组成的存储器。这些存储器通过存储器接口电路与系统总线或芯片组相连接，它接收 CPU 输出的地址，按 CPU 的输出地址进行寻址。

半导体存储器可用 TTL (Transistor-Transistor Logic) 或 MOS (Metal-Oxide-Semiconductor) 管制成。用 TTL 制造的存储器称为双极型存储器，用 MOS 制造的存储器称为 MOS 型存储器。双极型存储器工作速度快，但集成较低，内存储器主要用 MOS 工艺制造。

按读写方式的不同，内存储器分为读写存储器 RAM 和只读存储器 ROM。

1. 读写存储器 RAM

RAM (Random Access Memory) 又称为随机存储器。对这种存储器，可随时写入或读出数据，但在断电时 RAM 中的数据会自动丢失。若 RAM 的内部带有电池，断电后就不会丢失它存放的信息。

RAM 存储器有两种类型：

(1) SRAM

SRAM 为静态 (Static) RAM。它的基本单元电路为触发器，以触发器输出电平的高低表示数据 “1” 或 “0”。由于触发器的状态不会自动改变，因而这种存储器保存的数据很稳定。

(2) DRAM

DRAM 为动态 (Dynamic) RAM。它的基本单元电路可用一个 MOS 管和一个电容 C 组成，以电容 C 是否保存有电荷表示数据 “1” 或 “0”。由于对这种 RAM 读数据时，会造成存储电荷的减少或本身漏电的原因，因此使用这种 RAM 时要采取刷新措施，以维持存储的数据不变。此类存储器结构较 SRAM 简单，集成度高，功耗低，故内存

RAM 一般采用这种芯片组成。

2. 只读存储器 ROM

只读存储器 ROM (Read Only Memory) 在正常使用状态下, 其内容只能读出不能写入; 即使在断电后, ROM 中的程序和数据也不会丢失, 通常使用此类存储器存放机器的管理程序。

ROM 存储器有以下 5 种类型:

(1) 掩膜 ROM

掩膜 ROM (Mask ROM) 是一种在制造时通过掩膜制作把信息做好在芯片内的 ROM 存储器。这种 ROM 制造出来后, 它所包含的信息内容是不能更改的。

(2) PROM

PROM 为可编程 ROM (Programmable ROM)。这种 ROM 芯片允许用户改写一次它里面的内容。它的一位电路由一个三极管及串接在发射极上的可熔金属丝组成, 写入时若某一位的熔丝断开, 此位则为“1”, 否则为“0”。由于熔丝烧断不能恢复, 故 PROM 只能写入一次。

(3) EPROM

EPROM 为可擦除 (Erasable) PROM。这种 ROM 芯片的上面有一个石英窗口, 当用紫外光照射此窗口时, EPROM 内的信息将被擦除, 之后可用 EPROM 编程器 (即写入器) 对它写入新的内容。此种 ROM 芯片允许用户多次进行擦除和写入; 一旦写好放到机器上使用时, 就只允许 CPU 读而不能写。

(4) EEPROM

EEPROM 为电擦除 (Electrically Erasable) PROM, 又称 E²PROM。这种 ROM 片不是用紫外光擦除, 而是采用改变芯片控制电平的方法在线擦除原有的数据, 利用专用的刷新程序改写它的内容。较新的 E²PROM 产品, 在写入时能自动完成擦除。

(5) Flash EPROM

Flash EPROM 是一种快速擦写存储器, 俗称闪存。这种 ROM 片也是一种电擦除器件, 可通过改变芯片控制电平, 利用专用刷新程序在线改写它的内容, 但它的集成度和工作速度远高于 E²PROM。当前主流微机的 ROM 存储器都采用这种类型的 EPROM。

半导体存储器主要的性能用存储容量和存取时间表示。存储器芯片的容量是指其内部所能存储的数据量, 通常以它的内存单元个数乘以每个单元存放的数据位数来表示:

$$\text{存储容量} = \text{单元个数} \times \text{位数}$$

例如, 若一个内存芯片内有 2K 个存储单元, 每个存储单元存放 8 位数据, 则它的存储容量表示为 $2K \times 8$ 位, 即 2KB。

存取时间是对内存芯片存取一个数据所需要的时间。DRAM 的存取时间一般为几个纳秒至数十个纳秒。存取时间越小, 表示内存芯片的工作速度越高。

5.1.2 外存储器

外存储器是指内存以外的存储设备, 包括软盘、硬盘、光盘和 U 盘等。这些存储设备及其驱动器, 需要用专门的 I/O 接口与系统相连接。

1. 软盘

软盘是由塑料薄膜覆盖磁性介质制作而成。在软盘上，数据的存放地址用盘面、磁道和扇区表示。磁道是盘面上的同心圆道，最外的磁道为 0 磁道，数据存储在磁道上。每个磁道又分为若干扇区，每个扇区可存储 512 个字节。扇区是磁盘与主机进行数据交换时的最小寻址单位。

软盘的容量按下式计算：

$$\text{软盘容量} = \text{盘面数} \times \text{每面磁道数} \times \text{每磁道扇区数} \times 512 / 1024 \text{ (KB)}$$

常用的 3.5 英寸 1.44MB 软盘，格式化时划分为 80 个磁道，每个磁道划分 18 个扇区。目前大容量软盘已经开始使用，其中 ZIP 软盘容量达 100MB，LS-120 软盘容量达 120MB。

2. 硬盘

硬盘的盘片目前大都用金属薄膜制成，并由多个盘片组成。每个盘片有两个盘面，每个盘面用一个磁头。盘面上划分磁道和扇区，所有盘片同一半径的磁道构成柱面。

按硬盘物理参数计算硬盘容量的算式如下：

$$\text{硬盘容量} = (\text{柱面数} \times \text{磁头数} \times \text{扇区数} \times 512 / 1024) / 1024 \text{ (MB)}$$

但现在硬盘容量的计算采用了新的方法。从 ATA-2 技术标准开始，硬盘在操作系统和 BIOS 的支持下采用逻辑块寻址方式 (Logical Block Addressing)。此时硬盘的容量与逻辑块地址的位数有关。设 n 为逻辑块地址的位数，则扇区数为 2^n ，于是硬盘的容量为：

$$2^n \times 512 \text{ (B)}$$

若逻辑块地址的位数 $n = 28$ 位，则硬盘的容量为 128GB。最新版本 ATA-6 把逻辑块地址的位数扩展至 48 位，即硬盘最大容量可为 $2^{48} \times 512\text{B} = 128\text{PB}$ 。

硬盘的盘片密封在硬盘驱动器内。和软盘相比，硬盘具有存储容量大、读写速度快和不易损坏等优点。目前硬盘的容量一般在数十个 GB 以上。

硬盘驱动器通常连接到主板上的第一 IDE 接口，SCSI 接口规格的硬盘则使用 SCSI 接口，而移动硬盘使用 USB 接口。

3. 光盘

按照光盘的可读写性，光盘可分为只读光盘 CD-ROM (Compact Disk Read Only Memory)、可刻录一次光盘 CD-R (CD-Recordable) 和读写式光盘。其中，读写式光盘可随机进行读写，但需专用驱动器，类型产品有磁光盘和相变光盘两种。

CD-ROM 光盘是工厂按照母盘大量压制出来的一种光盘。它的膜层结构如图 5-1 所示。盘基为聚碳酸酯，反射层一般为铝层，保护层为聚丙烯酸酯。其中，反射层上的凹坑表示所记录的信息。在读 CD-ROM 时，激光束聚焦点照射在凹坑时发生衍射，反射率低；而照射在两个凹坑之间的盘面时反射率高。将反射光的强弱变化转换成电信号，即可读出记录信息。

在光盘上记录信息的轨迹称为光道，光道是以螺旋形由中心向外延伸。光道又划分为许多的扇区。CD-ROM 光盘上每个扇区可存储 2KB 数据，一个光盘总的容量为 650MB。

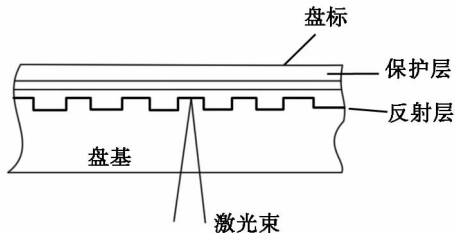


图 5-1 CD-ROM 盘片

CD-ROM 驱动器通常连接到主板上的第二 IDE 接口，具有 USB 接口或 IEEE1394 接口的 CD-ROM 驱动器也已开始使用。

4. U 盘

U 盘是一种由闪存芯片和 USB 接口电路构成的移动存储设备，使用 USB 接口，由主板芯片组内置的 USB 控制器控制 U 盘的数据传输。U 盘的体积非常小，但容量可达 256MB~2GB，具有即插即用、存取速度快及使用方便的特点。

5.2 读写存储器 RAM

系统 RAM 由 RAM 片组成，而 RAM 片由基本的单元电路及相关电路组成。本节介绍各种 RAM 存储器的结构，以及用 RAM 片组成的系统存储器。

5.2.1 静态 RAM

1. SRAM 的基本单元电路

SRAM 存储 1 位数据的电路由 6 个 MOS 管组成，如图 5-2 所示。T₁~T₄ 组成双稳态触发器，T₁ 和 T₂ 为反相管，T₃ 和 T₄ 为负载管，T₅ 和 T₆ 为行选通管，T₇ 和 T₈ 为列选通管。

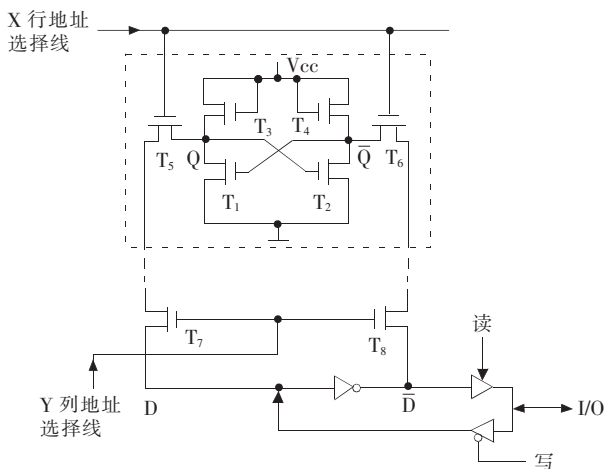


图 5-2 SRAM 的基本单元电路

设初始状态为 T_1 截止, $Q = "1"$ 。Q 端的高电平使 T_2 导通, 使 $\bar{Q} = "0"$ 。而 \bar{Q} 端的低电平又保证了 T_1 截止, 维持 $Q = "1"$, 这是一个稳定状态。

在写数据时, 行地址选择线送来高电平, 使 T_5 和 T_6 导通; 同时, 列地址选择线送来高电平, 使 T_7 和 T_8 导通。接着, 由总线送来低电平的写控制信号, 使写三态门导通, 要写入的数据由 I/O 端输入, 经写三态门、 T_7 和 T_5 送至 Q 端。设输入的数据为 "0", 则 $Q = "0"$, 同时 $\bar{Q} = "1"$ 。

在读数据时, 也是先送来高电平的行、列地址选择信号, 使 T_5 、 T_6 、 T_7 、 T_8 导通。接着, 由总线送来高电平的读控制信号, 使读三态门导通, 此时 \bar{Q} 端数据经 T_8 , 或 Q 端数据经 T_7 再反相, 由读三态门输出。

由上可见, 由 SRAM 保存的数据非常稳定, 不是通过写入操作的话, 所保持的数据是不会随便改变的。但是, 所用的 MOS 管数目过多, 故功耗较大, 集成度较低。

2. SRAM 存储器的组成

SRAM 存储器芯片的存储体是一个由 SRAM 基本单元组成的存储矩阵。典型的 SRAM 芯片有 Intel 2114、6116、6264、62256 等。下面, 以 6116 为例说明 SRAM 存储器的组成。

6116 是一个容量为 $2K \times 8$ 位的 SRAM 芯片, 它的内部结构及引脚功能如图 5-3 所示。

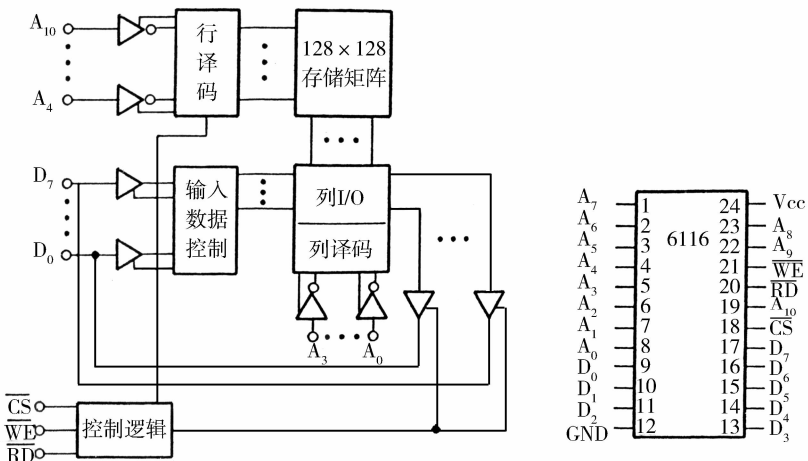


图 5-3 6116 的内部结构及引脚功能

6116 由 128×128 位的存储体、行/列地址译码器、数据输入控制、列 I/O 及控制逻辑等几个部分组成。输入/输出信号端包括有：

\bar{CS} ：片选信号输入、低电平有效。

$A_{10} \sim A_0$ ：地址线、输入。

$D_7 \sim D_0$ ：数据线、输入/输出。

\bar{WE} ：写允许信号、输入。当 $\bar{WE} = 0$ 时, 表示允许写数据。

\bar{RD} ：读允许信号。当 $\bar{RD} = 0$ 时, 表示允许读数据。

当对 6116 写数据时, 先输入低电平的 \bar{CS} 信号, 选中 6116。同时, 由地址线输入

11 位地址 $A_{10} \sim A_0$ ，其中， $A_{10} \sim A_4$ 送入行地址译码器，经译码选通存储矩阵 128 行中的一行；而 $A_3 \sim A_0$ 送入列地址译码器，经译码选通存储矩阵 16 列中的一列。由于是写操作， $\overline{WE} = 0$ ， $\overline{RD} = 1$ ，由 $D_7 \sim D_0$ 输入的数据经三态门和输入数据控制电路送到列 I/O 电路后，写入由行、列译码信号选通的 8 位存储单元。

当对 6116 读数据时， $\overline{CS} = 0$ ， $\overline{WE} = 1$ ， $\overline{RD} = 0$ ，被行、列地址译码信号选通的存储单元中的 8 位数据，经列 I/O 和输出三态门由 $D_7 \sim D_0$ 线输出。

例：把一个 $2K \times 8$ 位的 6116 RAM 片接入 PC 总线。要求：6116 的地址范围为 $A0000H \sim A07FFH$ ，由与非门 74LS30 提供片选信号。

按要求的地址范围，用二进制表示如下：

A_{19}	A_{18}	A_{17}	A_{16}	A_{15}	A_{14}	A_{13}	A_{12}	A_{11}	A_{10}	A_9	...	A_0
1	0	1	0	0	0	0	0	0	0	0	...	0
⋮										⋮		⋮
1	0	1	0	0	0	0	0	0	1	1	...	1

在 20 位地址中， $A_{10} \sim A_0$ 共 11 位地址用作 6116 片内单元选择，由 PC 总线直接连至 6116 的地址输入端。其余高位的 9 位地址，则用于产生片选信号，所画电路如图 5-4 所示。当 $A_{19} \sim A_{11} = 101000000$ 时，片选信号 $\overline{CS} = 0$ ，选中本片进行读写。

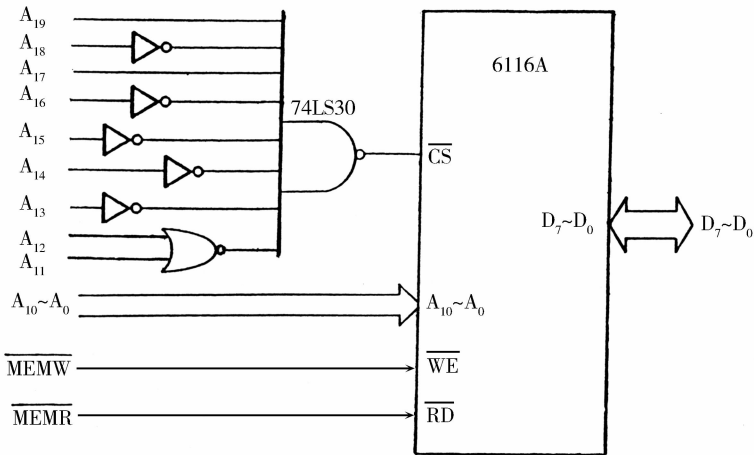


图 5-4 PC 总线上的存储器

下面的程序，是把数据 ‘8’ 写遍 6116 的每一个存储单元，然后再逐个读出并显示出来。程序清单如下：

```

DATA    SEGMENT AT 0A000H
DBUF    DB  2048 DUP(?)
DATA    ENDS
CODE    SEGMENT
    
```

```

        ASSUME  CS:CODE, DS:DATA
START:  MOV   AX, DATA
        MOV   DS, AX
        MOV   BX, OFFSET DBUF
        MOV   AL, 38H
        MOV   CX, 2048
WRITE:  MOV   [BX], AL
        INC   BX
        LOOP  WRITE
        MOV   BX, OFFSET DBUF
        MOV   CX, 2048
READ:   MOV   DL, [BX]
        MOV   AH, 02H
        INT  21H
        INC   BX
        LOOP  READ
        MOV   AH, 4CH
        INT  21H
CODE    ENDS
        END   START

```

5.2.2 动态 RAM

动态 RAM 是用得最多的一种半导体存储器。下面介绍动态 RAM 的基本单元电路及动态 RAM 片的结构。

1. DRAM 的基本单元电路

DRAM 的基本单元最简单是由一个 MOS 管 T 和一个电容 C 组成, 如图 5-5 所示。这个单元电路所存储的数据是以电容是否充有电荷来表示。若充有电荷, 则表示存储数据为“1”, 否则表示“0”。此外, 刷新电路用于在读取电容电压之后自动回写, 以恢复电容上原来的电荷数值, 这个过程称为刷新。

当进行写入数据时, 行、列选线为高电平, T 管和列管导通。此时, 写入的数据经列管、刷新电路和 T 管送至电容 C。若输入的数据为“1”, 则对电容 C 充电, 使电容 C 带上电压。若输入的数据为“0”, 则不对电容 C 充电; 若电容 C 上有电荷, 则电容 C 经 T 管放电, 使电容 C 上没有电荷。

当进行读出数据时, 行、列选线均为高电平, T 管和列管均导通。电容 C 上存储的数据“0”或“1”经 T 管、刷新电路和列管加以输出, 同时由刷新电路把读出的数据对电容 C 进行一次回写, 即进行一次刷新。