

第 1 章 微型机系统概论

微型计算机同普通计算机一样，都是采用冯·诺依曼结构，由运算器、控制器、存储器、输入设备和输出设备五大部分组成。通常，运算器和控制器合称为中央处理器（CPU），中央处理器和内存存储器则合称为主机，而输入设备、输出设备和外存储器统称为外部设备，或简称为 I/O 设备。

本章将对涉及微机系统的基本概念、Intel 微处理器的发展情况以及微机系统的基本组成和配置作简单介绍。

1.1 基本概念

1.1.1 微处理器、微型计算机、微型计算机系统

随着大规模集成电路的发展，一块集成电路芯片可以包含几十万到几百万个晶体管电路，计算机的大部分功能电路都可以集成在一个芯片内，这就出现了所谓的微处理器芯片。以微处理器芯片为核心构成的计算机就是微型计算机，在微型计算机的基础上又组成微型计算机系统。因此，微处理器、微型计算机、微型计算机系统是三个不同的概念。

1. 微处理器

微处理器是一个由算术逻辑运算单元、控制器单元、寄存器组以及内部系统总线等单元组成的大规模集成电路芯片，它具有 CPU 的全部功能。因此，微处理器就是集成化的 CPU。

2. 微型计算机

微型计算机是以微处理器芯片为核心，配上内存芯片、I/O 接口电路以及相应的辅助电路构成的装置，它又简称为微型机。

3. 微型计算机系统

微型计算机系统是以微型计算机为主体，配上输入设备、输出设备、外存储器设备、电源机箱以及基本系统软件和应用软件组成的系统，它又简称为微机系统。其中，输入/输出设备包括键盘、显示器、打印机等常用 I/O 设备，外存储器包括软盘、硬盘、光盘等，基本系统软件包括操作系统如 DOS、Windows 等、语言处理程序如编译程序、解释程序、汇编程序等，常用应用软件如 WPS、Office 等。

1.1.2 微型计算机的分类

可以从不同的角度将微型计算机分为几种类型。

1. 按组装形式和系统规模分类

(1) 单片机

单片机是一种将 CPU 单元、部分存储器单元、部分 I/O 接口单元以及内部系统总线等单元集成在一片大规模集成电路芯片内的计算机。它具有完整的微型计算机的功能。随着集成电路技术的发展,近年来推出的高档单片机除了增强基本微机功能以外,还集成了一些特殊功能单元,如 A/D、D/A 转换器, DMA 控制器, 通信控制器等。单片机具有体积小、可靠性高、成本低等特点,广泛应用于仪器、仪表、家电、工业控制等领域。

(2) 单板机

单板机是一种将微处理器、存储器、I/O 接口电路,简单外设(键盘、数码显示器)以及监控程序固件(PROM)等部件安装在一块印制电路板上构成的计算机。单板机具有结构紧凑、使用简单、成本低等特点。常应用于工业控制以及教学实验等领域。

(3) 个人计算机(PC机)

PC 机实际上是一个计算机系统,它将一块主机板(含有微处理器、内存、I/O 接口等芯片)若干 I/O 接口卡、外部存储器、电源等部件组装在一个机箱内,并配置显示器、键盘、打印机等基本外部设备。PC 机具有功能强、配置灵活、软件丰富等特点,广泛应用于办公、商业、科研等许多领域,它是一种使用最普及的微机系统。

2. 按微处理器位数分类

微处理器的处理位数是由运算器并行处理的二进制位数决定的。具有不同处理位数的微处理器,其性能是不同的,处理器位数越多,性能就越强。

(1) 8 位微机

这是以 8 位微处理器为核心的微机。如早期的 Z80 单板机、IBM 最初的 PC 个人计算机、MCS-51 系列单片机等。8 位微机主要应用于字符信息处理、简单的工业控制等领域。它在硬件方面有广泛的芯片与设备支持,软件方面也有丰富的应用。但是 8 位微机无法胜任高速运算和大容量的数据处理。

(2) 16 位微机

这是以 16 位微处理器为核心的微机。如 PC/AT 个人计算机、MCS-96 单片机等。16 位微机比 8 位微机具有更高的运算速度,更强的处理性能,并可用于实时的多任务处理,因而应用领域更加广泛。

(3) 32 位微机

这是以 32 位微处理器为核心的微机。如 PC386、PC486 等个人计算机以及 MCS-960 单片机等。目前,32 位微机的功能已达到并超过早期的小型机,它能综合处理数字、图形、图像、声音等多媒体信息,广泛应用于数据处理、科学计算、CAD/CAM、实时控制、多媒体等多种领域。

(4) 64 位微机

这是以 64 位微处理器为核心的微机。如 Pentium、Pentium Pro 等。由这类微处理器组成的微机是迄今速度最快、功能最强的微机,其性能大大超过了 PC486 微机。

1.1.3 微型计算机系统的主要技术指标

衡量一台微型机性能的优劣,主要是由它的系统结构、硬件组成、系统总线、外部设备以及软件配置等因素来决定。具体体现为如下六个主要技术指标。

1. 字长

微型机的字长是指微处理器内部一次可以并行处理的二进制代码的位数。它与微处理器内部寄存器以及 CPU 内部数据总线宽度是一致的,字长越长,所表示的数据精度就越高。在完成同样精度的运算时,字长较长的计算机比字长较短的计算机运算速度快。大多数微处理器内部的数据总线与微处理器的外部数据引脚宽度是相同的,但也有少数例外,如 Intel 8088 微处理器内部数据总线为 16 位,而芯片外部数据引脚只有 8 位。Intel 80386sx 微处理器内部为 32 位数据总线,而外部数据引脚为 16 位。对这类芯片仍然以它们的内部数据总线宽度为字长,但把它们称作“准 $\times\times$ 位”芯片。如 8088 被称为“准 16 位”微处理器芯片,80386sx 被称作“准 32 位”微处理器芯片。

2. 存储容量

存储容量是衡量 PC 机内部存储器能存储 进制信息量大小的一个技术指标。通常把 8 位二进制代码称为一个字节 (Byte),16 位二进制代码称为一个字 (Word),把 32 位二进制代码称为一个双字 (DWord)。存储器容量一般以字节为最基本的计量单位。一个字节记为 1B,1024 个字节记为 1KB,1024KB 记为 1MB,1024MB 记为 1GB,而 1024GB 记为 1TB。

即

$$1\text{KB}=1024\text{B}$$
$$1\text{MB}=1024\text{KB}$$
$$1\text{GB}=1024\text{MB}$$
$$1\text{TB}=1024\text{GB}$$

PC 机内存容量一般配置为几百 KB 到上百 MB。最大内存容量的配置受限于微处理器所支持的物理地址空间范围,如 386/486 机的物理地址为 32 位,最大内存容量可达 4GB。一个微机系统内存的实际配置则根据其用途、成本、价格等多种因素来决定。

3. 指令执行时间

指令执行时间是指计算机执行一条指令所需的平均时间,其长短反映了计算机执行一条指令运行速度的快慢。它一方面取决于微处理器工作时钟频率,另一方面又取决于计算机指令系统的设计、CPU 的体系结构等。微处理器工作时钟频率指标可表示为多少兆赫兹 (MHz),微处理器指令执行速度指标,则表示为每秒运行多少百万条指令 (简称 MIPS,即 Millions of Instructions Per Second)。目前,32 位微处理器的指令执行速度均可达 5MIPS 以上,工作时钟频率可达 40MHz 以上,大多数指令的执行时间仅需一个时钟周期。

除了指令执行时间外,指令系统的指令功能和指令数量,也是衡量计算机性能的因素。例如低档微处理器没有乘除法运算指令,这种微处理器执行乘除法运算需编程处理,其速度自然比具有乘除运算指令的微处理器要慢得多。

4. 系统总线

系统总线是连接微机系统各功能部件的公共数据通道,其性能直接关系到微机系统的整体性能。系统总线的性能主要表现为它所支持的数据传送位数和总线工作时钟频率。数据传送位数越多,总线工作时钟频率越高,则系统总线的信息吞吐率就越高,微机系统的性能就越强。目前,微机系统采用了多种系统总线标准,如 ISA、EISA、VESA、PCI 等,它们分别是 16 位

和 32 位的系统总线标准，其性能依次增强。

5. 外部设备配置

在微机系统中，外部设备占据了重要的地位。计算机信息的输入、输出、存储都必须由外设来完成。微机系统一般都配置了显示器、键盘、鼠标、硬盘驱动器、软盘驱动器等常规基本外设，根据用户需要，还可选配光盘驱动器、打印机、网卡等外设。微机系统所配置的外设，其速度快慢、容量大小、分辨率多少等技术指标都影响着微机系统的整体性能。

6. 系统软件配置

系统软件也是计算机系统不可缺少的组成部分。微机硬件系统仅是一个裸机，若要运行必须有基本的系统软件支持，如 DOS、Windows 等操作系统。系统软件配置是否齐全，软件功能强或弱，是否支持多任务、多用户操作等都是微机硬件系统性能是否得到充分发挥的重要因素。

1.2 Intel 微处理器的发展概况

1971 年，Intel 公司推出了世界上第一片微处理器芯片 4004，拉开了计算机革命的序幕，将计算机从科学家的实验室转移到了个人手中。4004 是 4 位微处理器芯片，片内集成了 2100 个晶体管，指令执行速度很慢，仅为 0.06MIPS，工作时钟频率不到 1MHz。

为了提高微处理器性能，Intel 公司于 1972 年推出了 8008 芯片。它是 4004 的翻版，但数据总线为 8 位，代表了 8 位微处理器时代的开始。

两年后，Intel 8080/Intel 8085 芯片先后被推出，它已被设计成一个通用的 8 位微处理器，并开始广泛使用。

1978 年，Intel 8086 微处理器芯片出现，它成为微处理器发展史上的一个里程碑。8086 是 Intel 公司的第一个 16 位微处理器，并且是 80x86 系列的第一个成员。该微处理器集成了 29000 多个晶体管，具有 16 位片内数据总线，工作时钟频率为 4MHz~8MHz，指令执行速度达 0.75MIPS。

1979 年，Intel 8086 微处理器芯片的兼容版本 Intel 8088 芯片被推出。该芯片内部结构与 8086 基本相同，但芯片的外部数据总线引脚为 8 位，这可以简化系统设计和降低成本。8088 微处理器是 IBM 为它初期的 PC 机所选用的芯片。它的广泛使用使之不仅成为工业标准，而且成为世界标准结构。IBM PC 机使用 4.77MHz 主频时钟，并采用支持 8 位数据传输的 PC 总线标准。

1982 年，增强型的 16 位微处理器 Intel 80286 出现。该芯片集成了 13.4 万个晶体管，工作时钟频率为 8MHz~10MHz，指令平均执行速度为 1.5MIPS。该处理器内部采用了存储管理部件，使得系统有限资源能用于多任务软件。如 IBM PC/AT 机，采用 80286 作为处理器，工作时钟主频为 8MHz，并采用支持 16 位数据传输的 ISA 总线标准。

1985 年，为了支持图形用户接口（GUI），Intel 公司推出了 80386 微处理器。它是 80x86 系列的第一个 32 位微处理器，芯片内集成有 27.5 万个晶体管，工作时钟频率达 16MHz~40MHz，指令平均执行速度为 5MIPS。80386 微处理器支持三种工作方式（实地址方式、虚拟 8086 方式、保护方式），特别是保护方式，可以允许运行更复杂的多任务程序，而彼此不会互相

影响。同样,PC386 机采用 80386 芯片作为微处理器,并采用支持 32 位数据传输的 EISA 总线标准或微通道标准,其总线数据传送速度达 33MB/s,可以支持高速的外部设备和海量存储器。

1989 年,高档的 32 位微处理器 Intel 80486 被推出,它不但增强了 80386 微处理器的功能,而且把浮点运算协处理器、高速缓存及其控制器部件等,与 CPU 处理器部件一起集成到同一个芯片上。该芯片集成了 120 万个晶体管,工作时钟频率达 50MHz~100MHz。在 50MHz 主频下,指令平均执行速度为 41MIPS。为了充分利用该微处理器的功能,PC 机系统开始采用 32 位的局部总线,用于高速图形显示和数据存储器通信。这种新的高速总线称为外围部件互连局部总线 (PCI),其总线数据传送速度高达 132MB/s。

1993 年,64 位微处理器芯片 Pentium (奔腾) 被推出。它的命名方法打破了以顺序 Intel 80x86 为编号的传统方法,以表明相对于 80x86,它有许多技术方面的突破。该微处理器芯片采用一些最新的设计技术,如双执行部件、超标量体系结构、集成的浮点部件、分离的程序与数据高速缓存、64 位数据总线等。Pentium 微处理器芯片集成了 310 万个晶体管,工作时钟主频为 66MHz~166MHz。在 66MHz 主频下,指令平均执行速度可达 112MIPS。同样 Pentium 机也采用了 PCI 局部总线标准。

继 Pentium 之后,Intel 很快又陆续推出了 Pentium Pro(高能奔腾)、MMX Pentium(多能奔腾)、Pentium I、Pentium III 以及最新的 Pentium IV。这些微处理器的出现,加速了微机朝着网络化、多媒体化和智能化的方向进一步发展。

1.3 微机系统的基本组成与配置

1.3.1 硬件系统组成

微机硬件系统是指构成一台微型计算机所有功能部件的装置组合,其基本组成如图 1.1 所示。

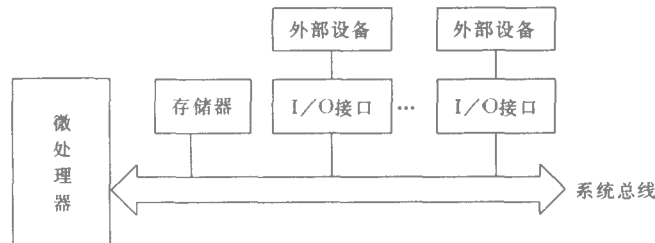


图 1.1 微机硬件系统组成

1. 微处理器

微处理器是一个集成了中央处理器 (CPU) 的大规模集成电路芯片,内部包括运算器、控制器和寄存器组三个主要单元。运算器的功能是完成数据的算术运算和逻辑运算操作。控制器由指令指针寄存器、指令译码器和控制电路组成,它的功能是根据指令译码结果,对微处理器的各单元发出相应的控制,使它们相互协调工作,从而完成整个微机系统的控制。寄存器组则是用来存放 CPU 频繁使用的数据和地址信息,这样可加快 CPU 访问信息的速度。

2. 存储器

存储器是微机存放程序和数据的装置。它由许多存储单元构成，每一个物理存储单元可以存放一个信息代码。为了便于对存储单元进行访问，常将 8 个物理存储单元即 8 位作为一个编址单元，所有的编址存储单元按顺序编号，这些编号就称为存储单元地址。若 CPU 要存取某存储单元的内容时，首先提供存储单元的地址，存储器根据该地址进行访问，选中存储单元后，便可以进行信息的存取。通常把位于主机内部的用于暂时存放程序和数据的存储器称为内存，也称为主存。位于主机外部的用于存放大量信息的存储器则称为外存，或称为辅存。

3. 输入 / 输出设备和 I/O 接口

输入输出设备是微机系统的重要组成部分。输入设备是将外界信息（如数据、程序、命令）送入计算机的装置，如键盘、鼠标器、扫描仪、数字化仪、条码读入器等。输出设备则是将计算机运算处理的结果信息，以人们熟悉的形式打印、显示出来的装置，如显示器、打印机、绘图仪等。

另外还有一类设备既可输入信息又可输出信息，称为输入 / 输出设备，如磁盘、磁带、通信设备等。

外部设备与 CPU 相比，工作速度较低，信息处理多样（如数字量，开关量、模拟量等），不同外设的工作时序不一致等。由于以上原因，外设与 CPU 之间一般不能直接连接，而需要一个“接口电路”来作为外设与 CPU 之间的桥梁，这种接口电路称为 I/O 接口。

4. 系统总线

微处理器、存储器、外部设备等主要功能部件需要相互配合，微机才能工作。这些功能部件之间通常有大量的信息相互传送，如程序和数据信息需要通过输入设备送入存储器，微处理器执行程序需要从存储器中读取指令和数据，CPU 运算处理结果需要通过输出设备显示、打印输出等。完成这些信息的相互传送需要有一组公共的传输线，把各部件连接起来，实现彼此的信息交换。这组公共传输线称为系统总线。

系统总线按传送信息的类别，又可分为数据总线、地址总线和控制总线。

数据总线是用来在各功能部件之间相互传送数据信息的一组双向传输线。CPU 既可通过数据总线从内存或输入设备输入数据，又可通过数据总线将运算结果传送给内存或输出设备。在一个系统中可以有多个设备挂接到数据总线，但同一时刻只能有一个设备的输出被允许送往数据总线。

地址总线是用来传送地址码信息的一组单向传输线。它把 CPU 访问外部单元的地址送往存储器或 I/O 接口。

控制总线是用来传送控制与状态信息的一组传输线。如 CPU 对主存储器的读控制（ \overline{RD} ）、准备就绪状态（READY）等信号线。控制总线中有的传输线是 CPU 向内存或外设发出的控制信号，有的传输线则是外设发送给 CPU 的状态信号。因此控制总线中各条传输线有不同的作用，而且传送方向也不一样。

综上所述，微机硬件系统是由微处理器、存储器、I/O 接口、输入 / 输出设备等功能部件通过系统总线连接起来的系统。从下一章开始，本书将对以上部件及其相关应用分别展开讨论。

1.3.2 硬件系统的典型配置

我们以 PC 微机系统为例。PC 微机硬件系统由主机和外设组成。主机包括主板、I/O 接口卡（又称适配器）以及电源等部件，它们都安装在主机机箱内。微机的外设很丰富，典型的外设有键盘、鼠标器、显示器、打印机、软盘驱动器、硬磁盘驱动器以及光盘驱动器等设备。其中，软驱、硬盘和光驱也都放在主机机箱内。

1. 主板

微机主板，又称为系统板或母板。它是微机硬件系统的主要部件，微机的大部分功能芯片都安装在这块印制电路板上，其组成框图如图 1.2 所示。

微处理器	外部高速缓存 Cache	主存 DRAM
ROMBIOS	CMOS RAM	外围接口集成 芯片组
总线插槽	键盘及鼠标接口	扬声器接口

图 1.2 典型微机主板组成框图

(1) 微处理器

微处理器是主板的核心芯片。不同类型的微处理器可构成不同性能的主板。如 80486 芯片构成的主板为 486 主板，Pentium 芯片构成的主板为 Pentium 主板。同一档次的芯片构成的主板也有一些差异，如 486DX2 66MHz（双倍速度微处理器）芯片构成的主板与 486DX4 100MHz（四倍速度微处理器）芯片构成的主板，其性能不同。一般来讲，采用越先进的微处理器芯片，其主板的性能就越高。

(2) 外部高速缓存

大容量的动态随机存取存储器（DRAM）相对微处理器而言，其存取速度较慢。为了加快微处理器对 DRAM 的访问速度，通常在微处理器和 DRAM 之间加入了一层速度接近 CPU、容量较小的静态随机存取存储器（SRAM），称为高速缓冲存储器（Cache）。当 Cache 位于微处理器芯片外部时，称为片外高速缓冲存储器。当 Cache 位于微处理器芯片内部时，则称为片内高速缓冲存储器。Cache 的容量一般不大，典型配置为 64KB~256KB，但速度很快，接近微处理器的速度，可实现 CPU 访存零等待。

(3) 主存

微机系统的主存要求容量大、成本低、访问存取速度较高，目前主要采用 DRAM 作为主存。在高、中档微机系统中，DRAM 芯片并不是直接安装在主板上，而是由若干 DRAM 芯片构成单列直插式内存条（SIMM），插入主板上的内存插槽使用。内存条规格有多种，如 1MB/条~32MB/条。主板上的内存条插槽数一般为 4~8 个。主存的容量可以根据用户的需要任意配置，PC 机内存典型配置为 4MB~64MB，甚至更高如 128 MB。

(4) ROMBIOS

主板上配置了一片称为固件的 ROM 芯片，它固化有上电自检程序、基本外设输入/输出

控制程序、系统配置程序等，因此又称为 ROMBIOS。这种芯片一般为可擦写只读存储器 (EPROM) 容量为 64KB~128KB。

(5) CMOSRAM

CMOSRAM 是一种低功耗的半导体存储器。它由微机电池供电，可长时间储存信息。CMOSRAM 容量一般很小，只有几十个字节，主要用来存储微机系统的各种配置信息，如时钟与日期、系统口令、主存储器容量、软硬盘类型与容量等各种硬件参数配置信息。

(6) 外围接口集成芯片组

在高、中档微机系统中，很少再采用大量的小规模接口芯片来构成微处理器的外围接口电路，而是采用很少几片超大规模的集成 I/O 芯片来实现接口电路功能。这样，微机主板电路更加简洁，系统可靠性与性能也得到增强。例如在支持 ISA 系统总线的 386/486 微机系统中，只采用 82C392（存储器控制芯片）、82C391（总线控制芯片）、82380（外围集成芯片）三片超大规模集成电路芯片来实现微处理器的所有外围接口电路。

(7) 总线插槽

总线插槽是指主板上用于插接 I/O 接口卡的插槽。这些插槽的相同序号的插脚串接在一起，亦称为 I/O 通道。通过这些插槽，可将外设 I/O 接口卡连接到系统总线上，使外设与主机相连接。主板上的总线插槽一般支持某种系统总线标准，如 IBM PC/XT 主板总线插槽支持 8 位数据传送的 PC 总线，IBM PC/AT 主板总线插槽支持 16 位数据传送的 ISA 总线，而大多数 486、Pentium 主板总线插槽则支持 32 位数据传送的 EISA 总线或 PCI 总线。采用 EISA 总线或 PCI 总线标准的主板，可向下兼容支持 ISA 总线标准的 I/O 接口卡。采用 ISA 总线标准的主板，也可兼容支持 PC 总线标准的 I/O 接口卡。

(8) 键盘、鼠标器、扬声器接口

键盘、鼠标器、扬声器的接口电路一般直接集成在系统主板上，由单片机（如 8742）来控制。单片机负责将键盘按键产生的扫描码（键的位置信息）转换成能表示字符的 ASCII 码，将鼠标器送来的电脉冲转换成光标的移动数据，并产生相应中断把输入数据传送到 CPU。它也能将 CPU 给出的声音频率数据转换成脉冲频率信号驱动扬声器发出声音。

本书将在第 10 章进一步介绍几种典型的微机系统板（如 386 系统板、486 系统板、Pentium 系统板和 Pentium I / III 系统板），包括系统板上的主要芯片和主要插槽。

2. I/O 接口卡

一个微机系统可配置多种输入与输出设备。它们与主机的连接一般是以接口卡形式实现的，即外设通过 I/O 接口卡插入系统主板的总线插槽，实现与主机相连，如图 1.3 所示。



图 1.3 外设通过 I/O 接口卡与主板连接

微机系统常用的 I/O 接口卡有多功能 I/O 接口卡、显示卡等。

(1) 多功能 I/O 卡

多功能 I/O 卡是一块集成了多种常规外设的 I/O 接口电路的印制板，卡上有多个插座，通过电缆信号线与不同的外设相连。通常一块多功能 I/O 卡可连接两个硬盘驱动器、两个软盘驱动器、两个串行口设备、一个并行口设备。

(2) 显示卡

显示卡是一块集成了显示器设备的 I/O 接口电路的印制板。不同类型和标准的显示器有不同的显示卡支持。如 MDA 显示卡仅支持单色字符显示器；VGA 彩显卡支持中分辨率的图形显示器；SVGA、TVGA 彩显卡等则支持高分辨率的图形显示器。

外部设备与主机的连接除了采用接口卡形式外，也有一些微机系统把外设 I/O 接口电路（如磁盘驱动器接口电路、串口 / 并口接口电路、键盘 / 鼠标接口电路等）直接集成到系统主板上，外设则通过电缆信号线直接与主板上的 I/O 插座相连，如图 1.4 所示。



图 1.4 外设直接与主板连接

习 题

1. 什么是微处理器、微型计算机、微型计算机系统？
2. 什么是单片机？它有哪些特点？常用在哪些场合？
3. 什么是单板机？它有哪些特点？常用在哪些场合？
4. 什么是个人计算机？它有哪些特点？常用在哪些场合？
5. 8 位机、16 位机、32 位机和 64 位机的含义分别是什么？
6. 衡量微机系统性能主要有哪些技术指标？
7. 什么是微型机的字长？它对微型机的性能有哪些影响？
8. 为什么 8088 被称为“准 16 位”微处理器？为什么 80386sx 被称为“准 32 位”微处理器？
9. 什么是存储容量？
10. 字节、字、双字的含义分别是什么？
11. KB、MB、GB、TB 等计量单位之间是如何换算的？
12. 微机系统内存的最大容量和实际配置分别取决于哪些因素？
13. MHz 和 MIPS 分别表示微处理器的哪两个速度指标？
14. 什么是系统总线？系统总线的信息吞吐能力与哪些因素有关？
15. 微型计算机的硬件系统主要由哪些功能部件组成？各部件的作用是什么？
16. 在 PC 微机的主板上通常配置有哪些部件？各部件的作用是什么？

第 2 章 Intel 80x86 及 Pentium 系列微处理器

微处理器是微型计算机的核心部件。本章先简单介绍 8086/8088 微处理器的基本结构和特点。然后以 80486 微处理器为重点,详细介绍它的内部结构、工作方式和指令系统。最后再简要介绍 Pentium 系列微处理器的特点和有关的新技术。

2.1 8086/8088 微处理器

8086 和 8088 都是 80x86 系列的第一代微处理器。它们的内部结构基本相同,均为 16 位处理器,地址引脚为 20 位,可寻址达 1M 字节的物理存储空间,数据总线引脚为 16 位(而 8088 微处理器为 8 位),芯片采用 40 条引线封装,单相时钟, +5V 电源。通过对 8086/8088 这个原始模型的了解,可帮助掌握整个 80x86 系列微处理器的体系结构与组成原理。

2.1.1 8086/8088 内部结构

1. 8086/8088 基本组成

8086 微处理器与 8088 微处理器内部结构基本相同,内部均由算术逻辑器 (ALU)、通用寄存器、段寄存器、专用寄存器、控制器、总线控制逻辑、指令队列以及地址加法器等单元组成。从功能上可分为执行部件 (EU) 和总线接口部件 (BIU) 两大部分。如图 2.1 所示。

(1) 执行部件 EU

执行部件 EU 由算术逻辑器 ALU、通用寄存器、标志寄存器 (FLAGS)、暂存器及 EU 控制电路等单元组成。EU 的主要任务是执行指令,其功能为:

- 从 BIU 部件的指令队列取出指令,由控制器单元内部的指令译码器将其译码,并将译码信息给各部件发出相应的操作控制信号。
- 对操作数进行算术和逻辑运算,并将运算结果的特征状态保存到标志寄存器中。
- 控制 BIU 部件与存储器或 I/O 接口进行数据交换,并提供访问存储器和 I/O 端口的有效地址。

(2) 总线接口部件 BIU

总线接口部件 BIU 由段寄存器、指令指针寄存器、总线控制逻辑、地址加法器及指令队列等单元组成。BIU 的主要任务是完成取指与数据的输入/输出,其功能为:

- 从内存特定的区域取出指令送入指令队列。
- 对存储器、I/O 端口进行数据的输入或输出。
- 计算并形成访问存储器的 20 位物理地址。

(3) EU 和 BIU 的关系

EU 和 BIU 是组成 8086/8088 微处理器的两个基本功能部件。它们相互配合完成指令操作,如当 EU 从指令队列中取走指令后,指令队列出现空字节,BIU 就立即自动地从内存中取出后续的指令放入队列;当 EU 执行指令需要操作数时,BIU 就根据 EU 给出的操作数有效地

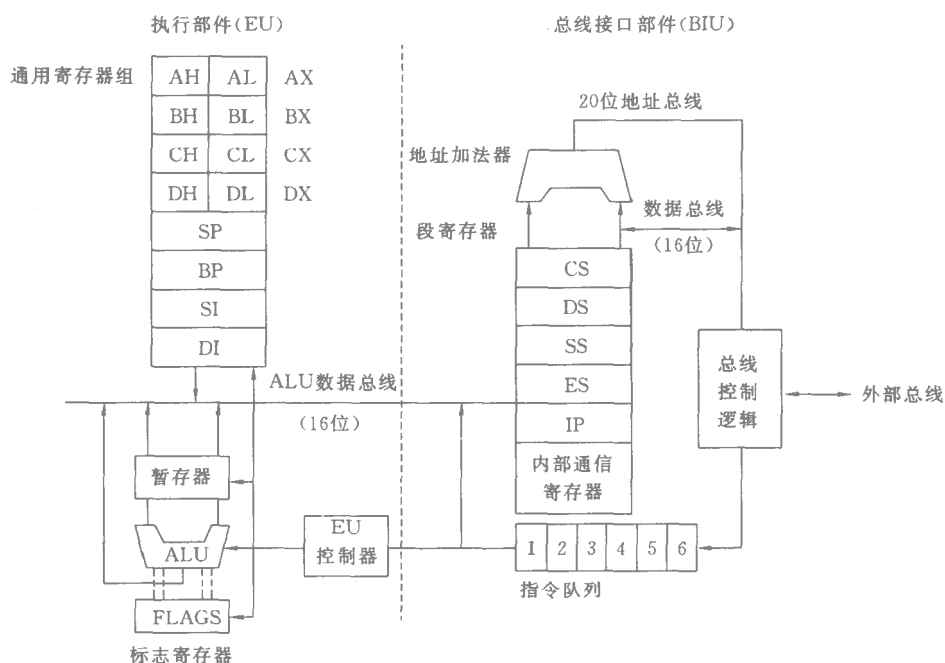


图 2.1 8086 内部结构

址，从指定的内存单元或 I/O 端口取出数据供 EU 使用；当 EU 运算结束后，BIU 将运算结果写入指定的内存单元或 I/O 端口。

EU 和 BIU 这两个功能部件又是相互独立的。大多数情况下，EU 的执行指令操作与 BIU 的取指令操作是在时间上可重叠进行，即 EU 进行某条指令执行操作时，BIU 可同时进行后继指令的取指令操作，这两个部件并行连续工作可形成指令处理流水线。这样，可减少 CPU 取指令的等待时间，加快了 CPU 的指令执行速度，也提高了系统总线的利用率。在微处理器内，多个部件重叠进行指令各个操作的处理方式被称为指令流水线处理。8086/8088 指令流水线处理如图 2.2 所示。

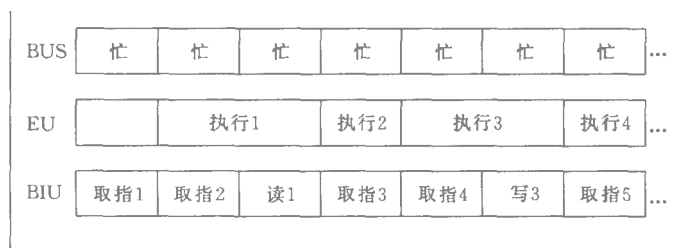


图 2.2 8086/8088 指令流水线处理

(4) 8088 与 8086 的区别

8088 微处理器与 8086 内部功能结构基本相同，而它们的指令系统则完全相同，唯一的区别在于它们的 BIU 部件：

- 8086 的指令队列有 6 字节，而 8088 的指令队列只有 4 字节。
- 8086 数据总线引脚为 16 位，而 8088 数据总线引脚为 8 位。

因此,称 8088 为准 16 位微处理器,而 8086 为标准 16 位微处理器。

2. 8086/8088 内部寄存器

AX	AH	AL	累加寄存器
BX	BH	BL	基址寄存器
CX	CH	CL	计数寄存器
DX	DH	DL	数据寄存器

SP	堆栈指针寄存器
BP	基址指针寄存器
SI	源变址寄存器
DI	目的变址寄存器

CS	代码段寄存器
DS	数据段寄存器
SS	堆栈段寄存器
ES	附加数据段寄存器

IP	指令指针寄存器
----	---------

FLAGS	标志寄存器
-------	-------

图 2.3 8086/8088 内部寄存器

变址寄存器

变址寄存器有源变址寄存器 SI 和目的变址寄存器 DI 两个。它们既可作为 16 位数据寄存器使用,也可用来存放源操作数和目的操作数的变址值。

通用寄存器除了上述的基本用途外,还有一些隐含用法,如表 2.1 所示。

表 2.1 通用寄存器的隐含用法

寄存器名称	隐含使用
AX	字乘除指令中作累加器,字 I/O 指令中作数据寄存器
AL	字节乘除指令、XLAT 查表指令、BCD 码和 ASCII 码运算指令中作累加器,字节 I/O 指令中作数据寄存器
AH	LAHF 传送指令中作基址寄存器
BX	XLAT 查表指令中作基址寄存器
CX	循环指令中作计数器,每操作一次,CX 自动减 1
CL	循环移位和移位指令中作位计数器
DX	字乘法指令中作辅助累加器,保存高 16 位乘积或被除数
SP	堆栈操作中作堆栈指针
SI	串操作指令中作源变址寄存器
DI	串操作指令中作目的变址寄存器

8086/8088 微处理器内部有 14 个 16 位寄存器,可供程序员编程使用。这些寄存器按其作用可分为四类:通用寄存器、段寄存器、标志寄存器和指令指针寄存器。如图 2.3 所示。

(1) 通用寄存器

通用寄存器按其用途又可分为数据寄存器、地址指针寄存器和变址寄存器三组。

数据寄存器

数据寄存器有 AX, BX, CX, DX 四个。它们一般用于存放参加运算的数据或运算结果。每个数据寄存器都是 16 位寄存器,它们均可分解为两个独立的 8 位寄存器使用。如 AX 可分解为 AH 和 AL, BX 分为 BH 和 BL, CX 分解为 CH 和 CL, DX 分解为 DH 和 DL。每一个 16 位或 8 位的寄存器均可单独使用;

地址指针寄存器

地址指针寄存器有堆栈指针寄存器 SP 和基址指针寄存器 BP 两个。它们既可作为 16 位数据寄存器使用,也可用来存放堆栈数据区存储单元的偏移地址。

(2) 段寄存器

8086/8088 对 1MB 存储器的访问采用了分段存储器管理机制，每个段的最大长度为 64KB，段的起始地址为 $\text{xxxx}0\text{H}$ （即可被 16 整除）。CPU 提供了四个段寄存器来支持存储器的访问：CS 代码段寄存器，DS 数据段寄存器，ES 附加数据段寄存器，SS 堆栈段寄存器。任一时刻，CPU 可同时寻址四个段，即代码段、数据段、堆栈段和附加数据段。这四个段的段起始地址除以 16（即为 xxxxH ）后，被分别存放到 CS、DS、SS、ES 段寄存器中。若要改变段访问，只需把要访问的段首址送段寄存器即可。

(3) 标志寄存器

标志寄存器 FLAGS 用来存放 CPU 算术和逻辑运算的结果特征状态和设置指令操作控制位。FLAGS 是一个 16 位的寄存器，但 8086/8088 只用了其中的 9 位，其中包括 6 个状态标志位和 3 个控制标志位。如图 2.4 所示。

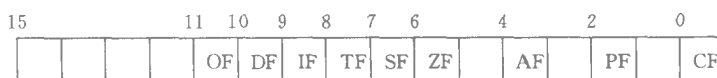


图 2.4 标志寄存器 FLAGS

状态标志位记录了算术和逻辑运算结果的一些特征状态，常用于条件转移指令的判断条件，故也称条件标志。各位定义如下：

CF—进位标志位，若算术运算结果的最高位有进位或借位时 $\text{CF}=1$ ，否则 $\text{CF}=0$ 。

PF—奇偶标志位，若逻辑运算结果中“1”的个数为偶数时 $\text{PF}=1$ ，否则 $\text{PF}=0$ 。

AF—辅助进位标志，在 8 位（或 16 位）加减算术运算中，若低 4 位（或 8 位）向高 4 位（或 8 位）有进位或借位时 $\text{AF}=1$ ，否则 $\text{AF}=0$ 。

ZF—零标志位，若算术运算结果为零时 $\text{ZF}=1$ ，否则 $\text{ZF}=0$ 。

SF—符号标志位，若算术运算结果的最高位为“1”时 $\text{SF}=1$ ，否则 $\text{SF}=0$ 。

OF—溢出标志位，若算术运算结果超过带符号数的表示范围时 $\text{OF}=1$ ，否则 $\text{OF}=0$ 。8 位带符号数范围为 $-128 \sim +127$ ，16 位带符号数范围为 $-32768 \sim +32767$ 。

控制标志位则用来使 CPU 对后继的指令操作产生控制作用，各位定义如下：

TF—跟踪标志位，若设置 $\text{TF}=1$ 时，使 CPU 进入单步执行指令工作方式。这种方式便于对程序进行调试和跟踪。即每执行一条指令后，自动产生一次单步中断，从而使程序员能逐条指令地检查和跟踪程序； $\text{TF}=0$ 时，CPU 为基本工作方式。

IF—中断允许标志位，若设置 $\text{IF}=1$ 时，CPU 可以响应可屏蔽中断请求； $\text{IF}=0$ 时，禁止 CPU 响应可屏蔽中断请求。

DF—方向标志位，若设置 $\text{DF}=1$ 时，每执行一次串操作指令，其操作数地址指针自动减 1； $\text{DF}=0$ 时，每执行一次串操作指令，其操作数地址指针自动增 1。

(4) 指令指针寄存器

指令指针寄存器 IP 是当前代码段的段内偏移指针。每当 CPU 从代码段中内存单元取出指令代码的一个字节后，IP 自动加 1，指向指令代码的下一个字节。它与 CS 段寄存器内容的左移四位值相加，求得下一条指令在 1MB 空间中的物理地址，即 $\text{CS} \times 16 + \text{IP}$ 。

3. 8086/8088 存储器管理

8086/8088 微处理器芯片有 20 根地址线，可寻址 1MB 的存储空间。但 8086/8088 的内部

寄存器均为 16 位，指令的各种寻址方式也只能提供 16 位有效地址。寻址范围限定为 64KB (2^{16} 字节)。为了能寻址 1MB 字节的空间，8086/8088 引入了存储器的分段存储器管理机制。

(1) 存储器的分段

8086/8088 把 1MB 的存储空间按需要动态地分成若干段的组合。每个段都由连续的存储单元所组成，最大长度为 64KB。这些段按功能类型可分成代码段、数据段、堆栈段和附加数据段四种。在某一时刻，CPU 可同时访问这四种类型的当前段。它们的段起始地址分别由 CS、DS、SS、ES 这四个段寄存器所提供。段内偏移地址则由指令寻址方式形成的有效地址提供（代码段内偏移由 IP 提供）。这样 CPU 便能访问当前存储段的任一存储单元。若改变段寄存器的值，CPU 则可访问其他段的信息。因此，8086/8088 通过分段存储器管理机制，可访问 1MB 存储空间的任一存储单元。8086/8088 分段存储器结构如图 2.5 所示。

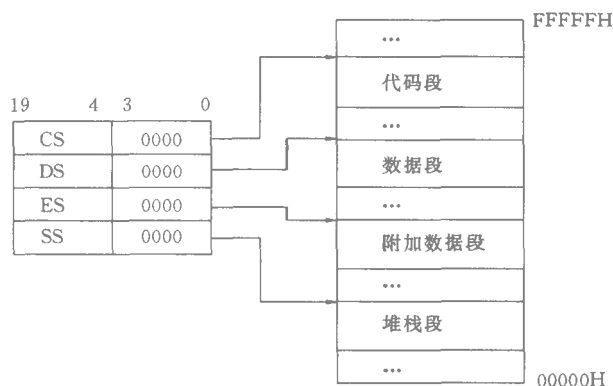


图 2.5 8086/8088 分段存储器结构

(2) 逻辑地址与物理地址

逻辑地址

程序中使用的存储单元地址称为逻辑地址，其形式为段基址：段内偏移地址。段基址由段寄存器 (CS、DS、SS、ES) 提供，而段内偏移地址由 IP 或寻址方式产生的有效地址提供。

例如 指令 `MOV 40H[BP],AL`

假定 `SS=8000H, BP=20H`

则该指令存储器操作数的逻辑地址为 `8000H:60H`

物理地址

在地址总线上提供的访问存储器单元的地址码称为物理地址。8086/8088 的物理地址是由 BIU 部件的地址加法器根据程序中给出的存储单元逻辑地址运算形成。其形成方法是：将段基址值左移 4 位与偏移地址值相加，便得到存储器单元的 20 位物理地址，如图 2.6 所示。

例如 指令 `MOV AL,[BX]`

假定 `DS=5000H, BX=100H`

则该指令存储器操作数的物理地址为 `50100H`。

(3) 存储器的段隐含与段替换

8086/8088 汇编程序中，一般不在指令中给出存储器操作数的段寄存器名，而是由不同性质的操作隐含使用。当然也可以在指令中加上“CS”、“DS”、“SS”、“ES”等段前缀，以明确指定的段寄存器来替代隐含的段寄存器，这称为存储器操作数存取的段替换。它们的使用规则如表

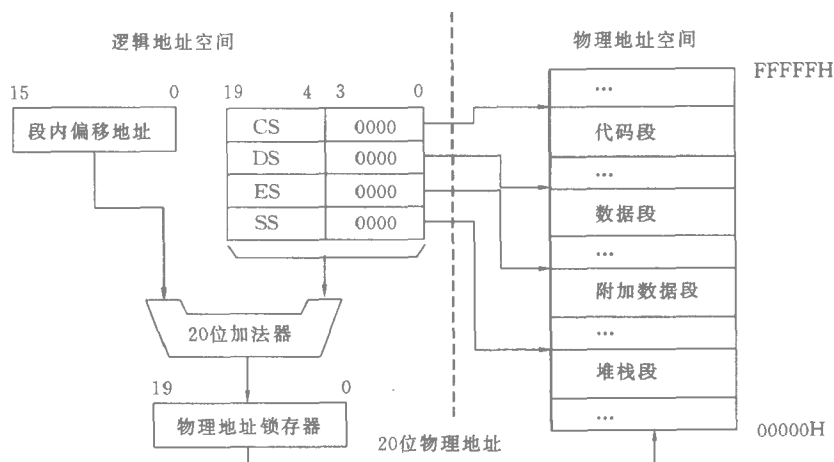


图 2.6 8086/8088 物理地址的形成

2.2 所示。

表 2.2 段隐含与替换规则

存储器存取方式	段隐含	段替换	偏移地址
取指令	CS	不可	IP
堆栈操作	SS	不可	SP
一般数据存取	DS	ES、CS、SS	有效地址 EA
BP 间址寻址的数据存取	SS	ES、CS、DS	有效地址 EA
字符串操作(源地址)	DS	ES、SS、DS	SI
字符串操作(目的地址)	ES	不可	DI

例如，指令 `MOV AL,ES:12[BX+DI]`

`ADD CL,DS:[BP]`

若 $DS=8000H, ES=4000H, BX=100H, BP=20H, DI=10H$

这两条指令的存储器操作数物理地址分别为 $4011CH, 80020H$ 。

2.1.2 8086/8088 引脚功能

8086 与 8088 芯片都采用 40 芯双列直插式封装，引脚定义基本相同，如图 2.7 所示。

1. 8086 引脚功能

(1) AD15~AD0 (输入/输出、三态)

地址/数据复用总线。在总线周期的 T_1 时刻，AD15~AD0 作为地址总线的低 16 位信号线，传送内存单元（或 I/O 端口）的地址；其他时刻作为数据总线，传送数据。

(2) A19~A16/S6~S3 (输出、三态)

地址/状态复用总线。在总线周期 T_1 时刻，作为地址总线的高 4 位(A19~A16)信号线，传送内存单元的地址；其他时刻作为 CPU 的状态信号线，传送状态信号。在这 4 位状态信号线中，S6 始终为低电平，S5 为中断允许标志的状态位，而 S4、S3 输出状态组合表示当前正使用的段寄存器。详见表 2.3。

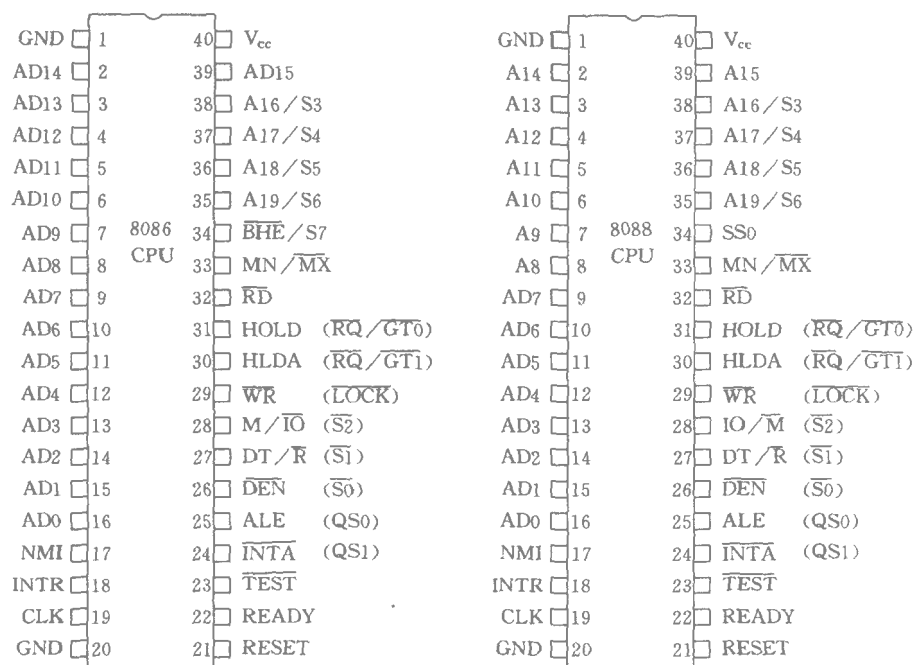


图 2.7 8086/8088 引脚图

表 2.3 S4、S3 输出状态组合

S4	S3	当前正在使用的段寄存器
0	0	ES
0	1	SS
1	0	CS 或未使用任何段寄存器
1	1	DS

(3) BHE/S7(输出、三态)

数据总线高 8 位允许 / 状态 S7 信号线。在总线周期的 T₁ 时刻，为数据总线高 8 位允许信号 BHE 线，低电平有效，用来允许高 8 位数据在 D₁₅~D₈ 总线上传送；其他时刻，该引脚用作状态 S7 信号线，S7 为备用信号。

(4) INTR 输入)

可屏蔽中断请求信号线，高电平有效。当 INTR 脚输入高电平信号时，表示外部有可屏蔽中断请求。CPU 在每个指令周期的最后一个时钟，将采样该引脚信号。若 INTR 为高电平，并且中断标志位 IF 为 1 则 CPU 在完成当前指令后，将进入中断响应周期；否则，CPU 继续执行下一条指令。

(5) NMI(输入)

非屏蔽中断请求信号线，上升沿触发信号有效。若 NMI 输入有效信号，表示外部有非屏蔽中断请求。CPU 在完成当前指令后，将响应非屏蔽中断请求。该中断不受中断允许标志 IF 的影响。

(6) CLK (输入)

时钟输入信号线，它提供给 CPU 和总线工作的基准定时脉冲信号。

(7) RD(输出、三态)

读控制信号线，低电平有效。当 \overline{RD} 脚输出低电平时，表示 CPU 正在对内存或 I/O 外设进行读操作。

(8) READY (输入)

外部准备就绪信号线，高电平有效。当 READY 输入为高电平时，表示内存或 I/O 外设数据已准备好，CPU 可以进行数据读写操作。当 READY 为低时，表示内存或 I/O 外设数据未准备好，CPU 将自动插入等待时钟周期 T_w (1 个至多个) 来延长总线周期，直到 READY 变为高电平为止，CPU 才脱离等待状态，进行数据读写操作。

(9) TEST (输入)

等待测试信号线，低电平有效。它用来与 WAIT 指令配合使用。当 CPU 执行 WAIT 指令后，进入等待空闲状态，每隔 5 个时钟周期，CPU 就对 \overline{TEST} 引脚测试一次，若 \overline{TEST} 为低电平 (有效) 则 CPU 就结束 WAIT 指令的等待状态，否则继续保持等待状态。

(10) RESET (输入)

复位信号线，低电平有效。它用来复位 CPU。8086 要求该信号至少保持高电平 4 个时钟周期。CPU 输入 RESET 信号后，立即停止当前操作，进行内部的复位操作，并使系统重新启动。CPU 内部的复位操作将使指令队列置空，代码段寄存器 CS 置为 0FFFFH 而其余内部段寄存器全部清零。

(11) Vcc、GND (输入)

电源与地线，8086 微处理器采用 $+5V \pm 10\%$ 电源，并有二根接地线。

(12) MN/MX (输入)

模式选择信号线 MN/\overline{MX} 用来选择 8086 的工作模式。当此引脚输入 +5V 时，8086 工作于最小模式；当 MN/\overline{MX} 接地时，8086 工作于最大模式。

最小模式特点

- MN/\overline{MX} 引脚输入 +5V。
- 仅支持单处理器系统。
- 系统控制总线由 CPU 直接提供。

最小模式系统的基本配置如图 2.8 所示。

最大模式特点

- MN/\overline{MX} 引脚接地。
- 支持多处理器系统。
- 系统控制总线由总线控制器 8288 芯片提供。

最大模式系统的基本配置如图 2.9 所示。

以上介绍的引脚信号在最小模式和最大模式下都有相同的定义。而下面的 8 个引脚 (P24~P31) 则在不同工作模式下有不同的定义。

在最小模式下，P24~P31 引脚的功能定义如下：

(1) INTA (P24 输出，三态)

中断响应信号线，低电平有效。当 CPU 响应外设中断请求时，将发出两个有效的 INTA 回答信号。

(2) ALE (P25 输出，三态)

地址锁存信号线，高电平有效。它的下降沿用来将复用总线 AD0~AD15 的地址信号打入