

# 第 1 章 微型计算机系统概述

电子计算机的产生和发展是 20 世纪重要的科技成果之一。进入 70 年代以来，微型机开始登上历史舞台，并以不可阻挡的势头成为当今计算机发展的主流方向。微型计算机正极大地改变着人们的工作方式、学习方式和生活方式，成为信息时代的主要标志。本章将对微型计算机的发展、微机系统的组成、工作原理进行简要的介绍，目的是使大家在系统地学习前对微型机有一个总体的认识。

## 1.1 微型机的发展、应用及其分类

迄今为止，计算机的发展经历了半个世纪，它日益改变着人们的生活和工作方式，成为社会生活的重要部分，但计算机的体系结构仍沿袭冯·诺伊曼的基本框架。在这 50 年中，计算机的发展速度迅猛，根本原因之一是构成计算机的开关逻辑部件的电子器件发生了几次重大的技术革命。传统的计算机发展年代划分为 5 代，就是以不同时代的开关逻辑部件所使用的电子器件为标志的。所以说，计算机的发展是与其硬件的更新换代为基础的。

### 1.1.1 微型计算机的发展

所谓“微型计算机”，是指以大规模、超大规模集成电路为主要部件的微处理器为核心，配以存储器、输入/输出接口电路及系统总线所制造出的计算机系统。

1971 年美国 Intel 公司研究并制造了 I4004 微处理器芯片。该芯片字长 4 位，集成了 2300 个晶体管，每秒可进行 6 万次运算，成本约 200 美元。它是世界上第一个微处理器芯片，以它为核心组成的 MCS-4 计算机标志了世界第一台微型计算机的诞生。

从那时起，短短 20 多年的时间，微型计算机的发展经历了 5 代。一般以字长和典型的微处理器芯片作为各阶段的标志。

第一代（1971 年～1973 年）是 4 位和低档 8 位微机，代表产品是美国 Intel 公司的 4004 微处理器及由它组成的 MCS 微型计算机。

第二代（1974 年～1978 年）是中高档 8 位微机，以 Intel 8080 和 8085、Motorola 公司的 Mc6800、美国 Zilog 公司的 Z80 等为 CPU 的微型机为典型代表。

第三代（1978 年～1981 年）是 16 位微机，如以 8086、Z8000 和 MC68000 为 CPU 的微型机。

第四代（1981 年～1992 年）是 32 位微机，典型的 CPU 产品有 80386、MC68020。之后，Intel 公司又推出了 80486 微处理器。

第五代（1993 年以后）是 64 位微机。1993 年 3 月，Intel 公司推出了当前最先进的微处理器芯片——64 位 Pentium，该芯片采用新的体系结构，其性能大大高于 Intel 系列的其他微处理器，把微处理器体系结构和 PC 机的性能引入了全新的概念。

最近，美国 AMD 公司宣布已开发并生产出主频速度 1000MHz 的 CPU，它将把微型机的

应用，如网络技术、多媒体技术带进一个新的时代。

### 1.1.2 微型计算机的应用

微型机具有体积小、价格低、工作可靠、使用方便等特点，有两个应用方向。

#### 1. 数值计算、数据处理及信息管理方向

这一应用方向包括工程计算、图形图像处理、计算机辅助设计（CAD）、计算机辅助教育（CAI）、文字图表处理、数据库管理及家庭娱乐等。从事这类工作的微型机有较快的速度、较高的运算精度、较大的内存容量和较完备的输入/输出设备，还为用户提供方便、友好的操作界面和快捷的维护手段，其典型代表是 PC 机。

PC (Personal Computer) 机就是面向个人单独使用的一类微机。当今的微机的许多指标，如存储容量、运行速度等已经赶上或超过了以前的小型机，可以满足各种不同的应用场合。许多大的软件公司开发了强大、友好的微机操作系统和各式各样的开发工具及支持应用软件。在操作系统方面，比较著名的有美国 Microsoft 公司开发的 Windows 图形界面操作系统、Novell 公司开发的 Netware 局部网络操作系统和 Apple 公司开发的 Macintosh；在支持应用软件方面，比较著名的有 Office 办公应用套件、Oracle 关系数据库管理系统、Visual BASIC 开发工具、AutoCAD 计算机辅助设计软件、Photoshop 平面图像处理软件、3D Studio 三维动画处理软件、Authorware 多媒体制作工具、Navigator 网络浏览器等。

现行的 PC 机大多配备多媒体功能，使得一机多能，操作起来声图并茂，令人赏心悦目，成为学习和娱乐的有利工具。随着计算机网络应用的普及，越来越多的 PC 机联网，以共享网络资源。一些厂家还推出了网络 PC 机 (Network PC) 和网络计算机 (NC Network Computer) 的想法和产品，其特点是面向网络应用，所以结构相对简单，价格也较低廉，但要更多地依赖网上资源，仅限于网上使用。

#### 2. 过程控制及智能化仪表方向

应用于这一方向的主要是一些专用微机，如工业 PC 机、STD 总线工控机及 8/16 位微处理芯片或单片微控制芯片构成的各种目标系统。对于控制类微机，重点要求其抗干扰并适应现场的恶劣环境，确保长时间稳定地工作；同时要求其实时性好，对各种随机事件的处理速度要快。

由于一般控制场合对运算精度的要求不是很高，所以直接担任前端测控任务的多是 4 位机、8 位机或者 16 位机；如果测控的同时兼做数据处理，对运算精度的要求较高，以 16 位机为例，其整型运算精度达  $1/65535$ ，能满足多数要求。在控制类产品中，以 Intel 公司 MCS-48、MCS-51 系列为代表的 8 位单片机和以 MCS-96 系列为代表的 16 位单片机占据了很大的市场份额。

### 1.1.3 微型计算机的分类

微型机的种类很多，分类的方法也不尽相同。人们通常习惯用微机处理器同时处理数据的位数或字长将微型机分为 16 位机、32 位机和 64 位机等。微型计算机按照其应用对象可分为

PC 机、单片微型计算机和单板微型计算机。前面已介绍了 PC 机的应用，下面将介绍另外两种。

单片微型计算机称为单片机，是一种用于控制的微处理器芯片，其组成实际是把微型计算机的 CPU、部分存储器和输入 / 输出接口等部件集成在一块芯片上。换句话说，一个单片机几乎就是一个专用的计算机，只要配上少量的外部电路和设备就可以构成具体的应用系统。随着芯片集成度的提高，近年来推出的高档单片机还包括调制解调器、通信控制器、DMA 控制器、浮点运算单元、A/D 转换器和 D/A 转换器。

1976 年美国 Intel 公司推出第一代通用单片机 MCS-48 系列，1980 年推出了第二代 8 位增强型单片机 MCS-51 系列。1983 年推出 16 位单片机 MCS-96 系列，最近 32 位单片机 80960 也研制成功。其他公司也推出了单片机。单片机具有体积小、重量轻等优点，常用于家用电器、智能化仪表及工业测控系统。

把微处理器芯片、存储器芯片、I/O 接口芯片和小键盘、数码显示器等必要的输入 / 输出设备装配在一块印刷电路板上就构成了单板微型计算机系统，简称单板机。单板机常用在过程控制中，目前最常用的国产单板机是 TP801。

## 1.2 微型计算机的组成

微型计算机由微处理器、存储器、输入 / 输出接口构成，它们之间由系统总线连接，如图 1-1 所示。

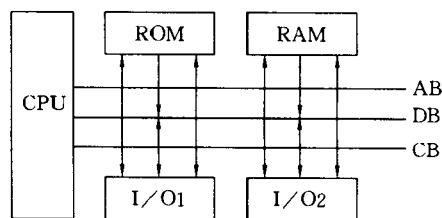


图 1-1 微型计算机的基本结构

### 1. 微处理器

整个微机的核心是微处理器（MP），也称 CPU（Central Processing Unit），它是采用大规模集成电路技术做成的芯片，芯片内集成了控制器、运算器和若干高速存储元件即寄存器。CPU 及其控制中心对系统的各个部件进行统一协调和控制。它主要由运算器和控制器两大部分组成。

#### (1) 运算器

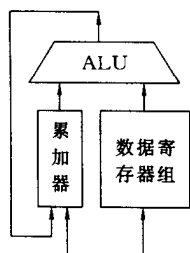


图 1-2 ALU 结构示意图

运算器是计算机中加工与处理数据的功能部件，主要有两个功能，一是对数据的加工处理，包括算术运算和逻辑运算，如加、减、乘、与、或、非运算等。这是运算器的重要功能，通过运算器内部的算术逻辑单元（ALU）完成；二是暂时存放参与运算的数据和某些中间结果，通常通过与 ALU 相连的寄存器组实现。例如，在 ALU 进行运算时，其数据一个来自累加器，一个来自数据寄存器，ALU 对这两个输入的数据进行算术或逻辑运算，运算结果存入累加器，如图 1-2 所示。

寄存器组中包括多种类型的寄存器。其中累加器是最繁忙的寄存器。在算术和逻辑运算时，它具有双重功能：运算前用来保存一个操作数，运算后用来保存算术或逻辑运算的结果。数据寄存器是通过数据总线向存储器或输入 / 输出设备送（称为写）或取（称为读）数据的暂存单元。

#### (2) 控制器

控制器是计算机内“指挥”与控制整台计算机各功能部件协同动作、自动执行计算机程序的功能部件，它给出控制整台机器各功能部件正常运行所需的全部信号，由程序计数器（IP）、

指令寄存器 IR)、指令译码器、时序产生器和时序控制信号产生部件组成。

指令寄存器 (IR) 用来保存当前正在执行的一条指令。指令译码器对指令的操作码进行译码, 以确定所要求的操作。后面有关“指令”的介绍中将讲到一条指令分为操作码和操作数两部分, 操作码告诉计算机该条指令执行什么样的操作, 是传送数据还是算术运算、逻辑运算等, 根据对操作码的译码发出相应的操作命令, 将该命令和时序产生器发出的时序信号送入时序控制信号产生部件, 产生控制整个计算机各部件工作的时序控制信号; 操作数是参与运算或传递的数据。为了保证程序的连续执行, CPU 必须具备一定的手段来确定下一条指令所在内存单元的地址。程序计数器 (指令指针 IP) 正是起这个作用, 所以通常又称为指令指针计数器。在程序开始执行前, 必须将程序所在内存单元的首地址送入程序计数器, 每执行完一条指令, 程序计数器自动加 1, 指向下一条指令所在单元的地址; 若遇到转移指令, 则指向转移去的目标程序第一条指令所在的单元地址。

## 2. 存储器

对于数据处理机, 它依靠机内存储的程序和数据自动运行, 存储器 (Memory) 是存放程序和数据部件。微机的存储器分为“主存”和“辅存”两类, 主要由半导体存储器和磁盘、光盘存储器等分别构成。主存造价高、速度快但容量小, 主要用于存放当前正在运行的程序和正待处理的数据, 安排在机内的电路板上, CPU 可以通过总线直接存取, 因而也称为“内存”; 辅存造价低、容量大, 信息可长时间保存, 但速度慢, 主要用来存放暂不运行的程序和暂不处理的数据, 安装在主机箱内或主机箱外, CPU 通过 I/O 接口进行存取, 也称“外存”。

构成内存的半导体存储器又称为“只读存储器 ROM(Read Only Memory)”和“随机存取存储器 RAM(Random Access Memory)”, 前者只允许读操作, 即在正常工作时只能读出其信息; 后者可进行读写操作, 除读出外也可写入, 所以又称为“读写存储器”。

## 3. I/O 设备和 I/O 接口

I/O 设备是指微机上配备的输入 / 输出设备, 也称外部设备和外围设备 (简称外设), 其功能是为微机提供具体的输入 / 输出手段。

微机上配备的标准输入设备和标准输出设备一般指键盘和显示器, 两者合称为控制台。此外, 系统还可选择鼠标器、打印机、绘图仪、扫描仪等 I/O 设备。

由于各种外设的工作速度、驱动方式差别很大, 无法与 CPU 直接匹配, 所以不可能把它们简单地连到系统总线, 需要有一个接口电路充当它们和 CPU 间的桥梁, 通过该电路完成信号的变换、数据的缓冲、与 CPU 联络等工作。在微机系统中, 较复杂的 I/O 接口电路一般都做在电路板上, 这种电路板又称为“卡 (Card)”, 由卡的一侧引出连接外界的插座, 另一侧做成插入端, 只要将它们插入总线槽 (I/O 通道) 就连到了系统总线。

## 4. 系统总线

所谓“总线”, 是指传递信息的一组公用导线。系统总线 (System Bus) 是指从处理器子系统引出的若干信号线, CPU 通过它们与存储器和 I/O 设备进行信息交换。系统总线一般分为三组:

(1) 传送地址信息的总线称为“地址总线”, 即 AB(Address Bus)。CPU 在 AB 总线上输出将要访问的内存单元或 I/O 端口地址, 该总线为单向总线。

地址总线的位数决定了 CPU 可以直接寻址的内存单元的范围。例如，地址总线是 16 位，内存容量为  $2^{16}$  个单元，即 64K。在计算机中，K 的概念同其他计量单位的 K 的含义不同，其他计量单位中  $1K=1000$ ，计算机中的  $1K=1024$ 。地址总线 16 位， $2^{16}=64K$  地址总线 20 位， $2^{20}=1M$  ( $1K=1024$  字节， $1M=1024K$  字节， $1G=1024M$  字节)。

(2) 传送数据信息的总线称为“数据总线”，即 DB(Data Bus)。在 CPU 进行读操作时，内存或外设的数据通过 DB 总线送往 CPU；在 CPU 进行写操作时，CPU 数据通过 DB 总线送往内存或外设，所以该总线为双向总线。

数据总线的位数是微型计算机的一个很重要的指标，它和微处理器的位数相对应。数据的含义是广义的，在数据总线内的数据流可能是指令代码、状态量或控制量，也可能是真正的数据。

(3) 传送控制信息的总线称为“控制总线”，即 CB(Control Bus)。其中，有些信号线将 CPU 的控制信号和状态信号送往外界，请求或联络信号送往 CPU，个别信号线兼有以上两种情况。所以在讨论控制总线的传送方向时要具体到某一个信号，它们可能是输出、输入或者双向的。

微处理器的控制信号分为两类：一类是通过指令的译码，由 CPU 内部产生，这些信号由 CPU 送到存储器、输入/输出接口电路和其他部件；另一类是微型计算机系统的其他部件产生送到 CPU 的信号，如中断请求信号、总线请求信号。

在一个系统中，除了 CPU 有控制总线的能力外，DMA 控制器等设备也有控制总线的能力，称为“总线主控设备”或“总线请求设备”。连在总线的存储器和 I/O 设备是被访问和控制对象，称为“总线控制设备”。

由于系统总线是传送信息的公用通道，因此非常繁忙，其使用特点如下：

(1) 在某一时刻，只能由一个总线主控设备控制系统总线，其他总线主控设备必须放弃对总线的控制。

(2) 在连接系统的各个设备中，某一时刻只能有一个发送者向总线发送信号，但可以有多个设备从总线同时获得信号。

“总线结构”是微机系统的一大特色，正是由于采用这一结构，使得微机系统具有组态灵活、扩展方便的特点。实际上，为了方便总线与存储器、总线与 I/O 接口的连接，在微机的主板上有多条总线插槽，用户可根据情况插入不同的外设接口控制器，达到灵活机动的配置目的；一旦需要，替换和扩充也很方便。

### 1.3 计算机的工作过程

计算机采用“存储程序与程序控制”的工作方式，即事先把程序加载到计算机的存储器中，启动运行后，计算机自动按照程序的要求进行工作。

为了进一步了解微机的工作过程，讨论一个简单的程序，例如计算机如何计算“ $5+6=?$ ”。虽然这是一个相当简单的加法运算，但计算机无法理解，必须以计算机能够理解的语言告诉它如何一步一步地去做，直到每个细节都详尽无误，它才能正确地理解与执行。这种计算机能理解的语言就是计算机程序。为此在启动计算机并让它进行计算之前，必须做如下工作：

- (1) 用助记符号指令编写程序（汇编语言）。
- (2) 由于机器不能识别助记符号，需要翻译（汇编）成机器语言指令。
- (3) 将数据和程序通过输入设备送入存储器中存放。

“5+6”的计算机汇编程序如下：

指令名称	助记符号	机器码 (二进制)	机器码 (十六进制)	功能
立即数送累加器	MOV A , 05	10110000 00000101	B0H 05H	把 05 送入累加器 A
加立即数	ADD A , 06	00000100 00000110	04H 06H	06 与 A 中的内容 相加并存入 A
暂停	HLT	11110100	F4H	停止所有操作

整个程序一共 3 条指令 5 个字节，假设存放在 00H 开始的 5 个单元中。

计算机执行程序是一条指令一条指令执行的。执行一条指令分两个阶段，即取指令阶段（取指阶段）和执行指令阶段。

执行程序时，必须先给程序计数器 PC 赋以第一条指令的地址 00H，然后进入第一条指令的取指阶段。

### 1. 取指令阶段的执行过程

将程序计数器 PC 的内容 (00H) 送至地址寄存器 AR, 记为 PC→AR。

程序计数器 PC 的内容自动加 1 变为 01H 为取下一条指令做准备 记为 PC+1→PC。

地址寄存器 AR 将 00H 通过地址总线送至存储器地址译码器译码，选中 00 号单元，记为 AR→M

④ CPU 发出“读”命令。

所选中的 00 号单元的内容 B0H 读至数据总线 DB, 记为 (B0)→DB。

⑥ 经数据总线 DB 将读出的 B0H 送至数据寄存器 DR 记为 DB→DR。

⑦ 数据寄存器 DR 将其内容送至指令寄存器 IR，经过译码，控制逻辑发出执行该条指令的一系列信号，记为 DR→IR, IR→ID, ID→PLA。经过译码 CPU 识别 出这个操作码就是“MOV A , 03”指令，于是控制器发出执行这条指令的各种控制命令。这就完成了一条指令的取指阶段。上述过程如图 1-3 所示。

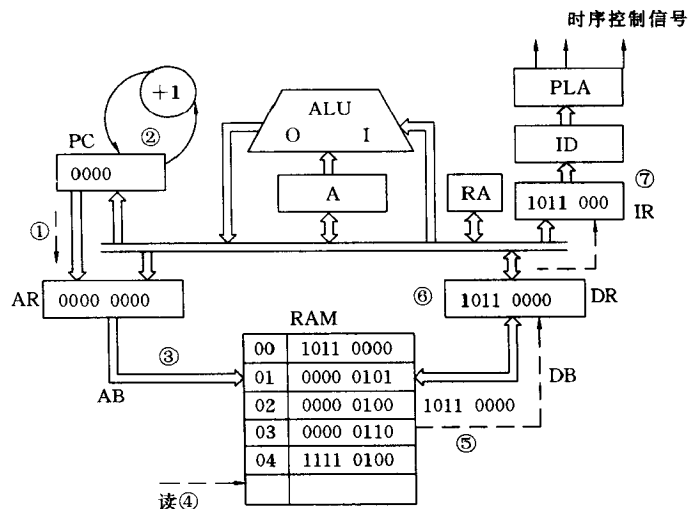


图 1-3 取第一条指令的操作示意图

## 2. 执行指令阶段的执行过程

经过对操作码 01H 译码后，CPU 就“知道”这是一条把 01H 单元的内容送入累加器 A 的指令。所以执行第一条指令，就是把指令第二字节中的立即数取出来送至累加器 AL，其执行过程如下：

PC→AR 将程序计数器的内容 01H 送至地址寄存器 AR。

② PC+1→PC，将程序计数器的内容自动加 1 变为 02H，为取下一条指令做准备。

AR→M，即地址寄存器 AR 将 01H 通过地址总线送至存储器，并选中 01H 单元。

④ CPU 发“读”命令。

⑤ (01H)→DB 选中的 01H 存储单元的内容 05H 送至数据总线 DB。

⑥ DB→DR，通过数据总线，把读出的内容 05H 送至数据寄存器 DR。

⑦ DR→A，因为经过译码已经知道读出的是立即数，并要求将它送至累加器 A，故数据寄存器 DR 通过内部总线将 05H 送累加器 A。

上述取指过程如图 1-4 所示。

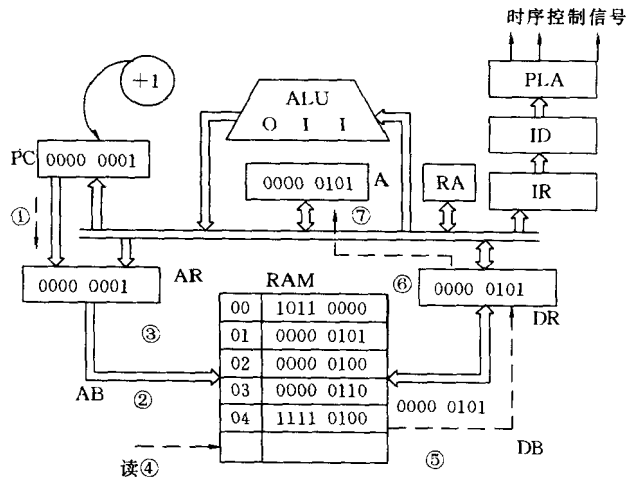


图 1-4 执行第一条指令操作示意图

上面讨论的仅仅是完成一条指令“MOV AL, 0FH”，其余指令也都是经过取指令和执行指令两个步骤完成的，只不过不同的指令有不同的操作码，要执行不同的操作罢了，这里不再一一介绍。

由上例可知，微型计算机的工作过程是执行程序的过程。首先 CPU 进入取指阶段，从存储单元中取出指令代码，通过数据总线送到 CPU 中的指令寄存器中寄存，然后对该指令译码。译码器经译码后发出相应的控制信号。通过控制总线，CPU 把控制信息传送到存储器或输入/输出系统，存储器或输入/输出系统按照 CPU 的命令进行相应的动作，即 CPU 执行指令指定的操作。

取指阶段由一系列相同的操作组成，因此取指的时间总是相同的。执行指令的阶段由不同的事件组成，取决于执行指令的类型。执行完一条指令后接着执行下一条指令，即取指→执行、取指→执行……如此反复，直至程序结束。这是一种串行工作方式，是以往计算机提高工作速度的一个障碍，根本的解决方法是采用并行操作。

现在的计算机采用流水线技术，是一种同时进行若干操作的并行处理方式，把取指令操作和执行指令操作并行完成，执行一条指令的同时取另一条和若干条指令。下面将要讲述的8086内部结构中，总线接口部件完成取指操作，把指令预先放到寄存器队列中，执行部件完成执行程序的操作，这两部分可同时进行，从硬件上保证了流水线技术的实施。

## 1.4 微型计算机系统的组成

从系统的组成观点来看，一个微型计算机系统应包括硬件系统和软件系统，如图 1-5 所示。所谓“硬件系统”，是指在上述微型计算机的基础上配以必要的外部设备、外部存储器（如磁盘机、磁带机等）和电源设备等组成的设备集合；所谓“软件系统”，一般指在计算机上运行的程序，如操作系统和应用软件等，广义软件还包括由计算机管理的数据和有关的文档资料。

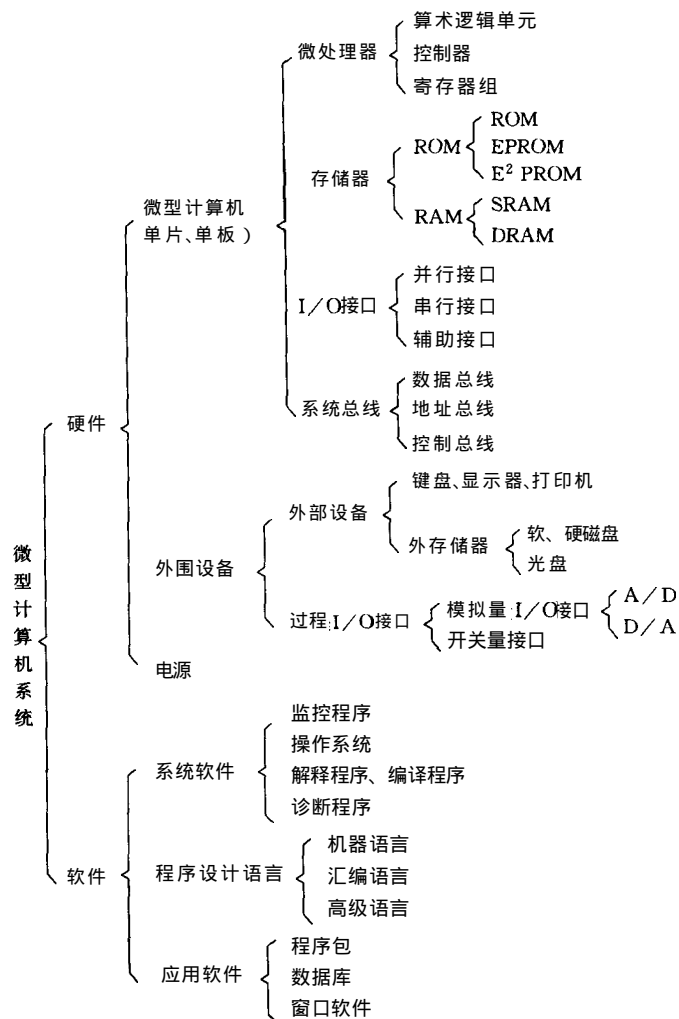


图 1-5 微型计算机的系统组成

## 习 题 1

1. 微处理器、微机和微型计算机系统三者之间有什么不同？
2. 简述 CPU 的组成部分和各部分的功能。
3. 微型机主要由哪些基本部件组成？各部件的主要功能是什么？
4. 微机接口的作用是什么？
5. 什么是微机的系统总线？分为哪三组？各组的作用是什么？
6. 描述在 1.3 节例子中 ,CPU 是如何完成对第二条指令的操作的，即加立即数是如何实现的，并简述计算机的工作过程。

## 第 2 章 微处理器

### 2.1 微处理器概述

#### 2.1.1 微处理器的功能

各种计算机尽管其性能、用途和规模不尽相同，但基本结构是相同的，都是冯·诺伊曼结构，如图 2-1 所示。其中运算器和控制器是核心部件，通常集成在一块芯片上，形成中央处理单元(CPU)，也就是微处理器。

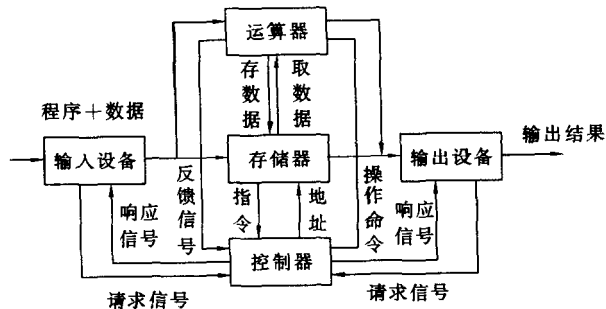


图 2-1 冯·诺伊曼体系结构

按照冯·诺伊曼的计算机组成和工作方式的基本设想，以及“程序存储”的基本概念，计算机应包括运算器和控制器（在微机中称为微处理器）、存储器（通常所说的主存）、输入设备和输出设备五大硬件部件。其中微处理器是核心部件，能将存储在存储器中的程序一条条地取出并翻译成微指令，形成控制信号，指挥计算机进行各种工作，实现冯·诺伊曼的基本设计思想。微处理器的功能如下：

- 读写计算机存储器内的信息。
- 识别并执行程序提供的一系列指令或命令。
- 发布一系列控制命令，指挥计算机各部件协调一致地工作，完成各种信息（包括数据和指令）的传送。

#### 2.1.2 80x86 微处理器的性能及发展过程

##### 1. 性能

微型计算机的性能主要由微处理器的性能决定。微处理器的性能主要由以下几个方面决定：

- 字长

- 时钟频率
- 可寻址空间
- 基本指令执行时间
- 浮点运算能力
- 多媒体扩展能力
- 高速缓冲存储器
- 晶体管集成度
- 工作电压
- 工艺制造技术、封装技术以及主板插座、芯片尺寸等

在这些性能中，最常见的做法是将处理器的字长作为微型机的分类标准。典型的产品是 Intel 公司的系列产品。

8088 是第一代个人微机采用的微处理器，内部总线 16 位，外部总线 8 位，具有较高的性能价格比。

80286 是 16 位微处理器芯片，其内部操作和寄存器都是 16 位的。该芯片集成了 13.5 万个晶体管以 68 引线四列双插式封装，不再使用分时复用线，具有独立的数据线 16 条，地址线 24 条 时钟频率 80MHz~10MHz。80286 片内具有存储管理和保护机构，对存储器采用分段的管理办法，每段最大 64KB，并支持虚拟存储器。这样的存储器管理方法使 80286 能可靠地支持多用户。80286 有两种工作方式，即实地址方式和虚地址保护方式。在实地址方式下是一个快速的 8086；在虚地址保护方式下，80286 可寻址 16MB( $2^{24}$ ) 物理地址，并能提供 1000MB( $2^{30}$ ) 虚拟地址空间。80286 可以配接浮点处理器。

80386 是与 8086、80286 兼容的高性能的 32 位微处理器，支持 8 位、16 位或 32 位数据类型，有 8 个通用的 32 位寄存器。存储器是分段结构，一个段最大可达 4KGB 支持 4KGB 物理寻址空间和 64GGB 虚拟寻址空间，并支持虚拟存储器和片内分页机构。其虚拟的 8086 方式允许在受保护的和分页的系统中运行 8086 的软件。80386 的指令采用流水线结构，具有片内地址转换的高速缓冲器，时钟频率 12.5MHz 和 16MHz 总线带宽为 32MB/s。

80486 是与 80386 完全兼容但功能更强的 32 位微处理器，对 80386 的底层硬件作了改进，内部操作及寄存器仍是 32 位。它的设计特点是高度集成，包括集成的 387 数字协处理器，速度是传统外部协处理器的 2~3 倍，还包括 8KB 内部静态 RAM 高速缓冲器 Cache，使用 4 种方法建立联合控制器。80486 的时钟频率为 25MHz 和 33MHz 在 25MHz 每秒执行 10.9 百万条指令（10.9MIPS）在 33MHz 下每秒钟执行 14.5 百万条指令（MIPS）。采用倍频技术，使 CPU 以双倍于芯片外部的处理速度工作，这一技术使 80486 的运行速度提高了 70%。

Pentium 处理器是当前最先进的第五代 64 位微处理器芯片。该芯片集成了 310 万个晶体管，有 64 条数据线，36 条地址线，支持 64 位物理地址空间。Pentium 采用新的体系结构，与 80486 相比作了一些改进，采用流水线浮点部件、动态转移预测、较大容量的片上超高速缓存等新部件。Pentium 以与 Intel 486 CPU 相同的频率工作时，整型运算性能提高一倍，浮点性能提高 5 倍。

Pentium 的两条流水线和浮点工作部件能独立工作，每条流水线在一个时钟内发送一条常用的指令。这两条流水线在一个时钟周期内可以发送两条整数指令，或在一个时钟周期内发送一条浮点指令。浮点运算部件在 Intel 486 的基础上重新设计。快速算法可使如 ADD、MOD 和 LOAD 等公用运算的速度最少提高 3 倍。许多应用程序利用指令调度和重叠（流水线）使性

能提高 5 倍或更多。

## 2. 发展过程

1978 年~1981 年美国 Intel 公司成功研制了 8086/8088 16 位微处理器, 又称为第一代超大规模集成电路的微处理器。它的主要特点是具有预取指令功能和多重处理能力, 并能极方便地和数值处理器 8087、I/O 处理器( 8089)或其他处理器组成多处理器系统。随着微处理器技术不断向更高性能发展, 1981 年~1982 年 1 月, Intel 公司相继推出了 8086 的改进型微处理器 80186 与 80286。

80286 在指令操作码上与 8086、80186 向上兼容, 具有实地址模式和保护地址模式两种运行方式。因此, 它既继承了 8086、80186 的功能, 又增加了过去完全没有的功能。

从 80286 CPU 开始, 在硬件设计上支持多用户、多任务的处理, 支持虚拟存储器的管理及硬件保护机构的设置, 在 80286 CPU 指令系统设置上增加了许多新的指令, 使 80286 具备更高的性能, 组成支持更高级操作系统的微型计算机。

1985 年 10 月, Intel 公司公布了其第一片 32 位微处理器 80386, 1990 年推出了功能更强的 80486。

80386 是一种与 80286 兼容的高性能的全 32 位微处理器, 是为需要很高性能的应用领域和多用户、多任务操作系统而设计的。

在 80386 芯片内部集成了存储器管理部件和硬件保护机构, 其内部寄存器的结构及操作系统全都是 32 位的。它的地址线为 32 位, 故可寻址的物理内存空间高达 64MMB。

从结构上看, 80486 将 80386 微处理器及其配套的芯片集成在一块芯片上。具体地说, 80486 芯片中集成了 80386 处理器、80387 数字协处理器、8KB 高速缓存 (Cache) 以及支持构成多微处理器的硬件。但是从程序设计角度看, 其体系结构几乎没变, 可以说是对 80386 的照搬。在相同工作频率下, 其处理速度比 80386 提高了 2~4 倍, 80486 的最低频率为 25MHz, 目前最高工作频率可达 132MHz。

1993 年 3 月, Intel 公司又率先推出了最新的第五代微处理器 Pentium, 它以最先进的技术将个人计算机推向一个新的发展阶段。有人将刚开发出来的 Pentium 处理器产品称为 80586, 后来的 Pentium 称为 80686。

## 2.2 Intel 8086 微处理器结构

8086 是 Intel 系列的 16 位微处理器, 有 16 条数据线和 20 条地址线, 所以可寻址的地址空间是  $2^{20} = 1\text{MB}$ 。

8088 是准 16 位微处理器, 其内部寄存器、内部运算部件以及内部操作都是按 16 位设计的, 但 8088 对外的数据总线只有 8 位, 在处理一个 16 位数据字时, 8088 需要两步操作, 因而称其为准 16 位微处理器。

8086 CPU 的内部结构是从指令的执行这一全过程来讨论的, 即从程序员和使用者的角度看到的结构与 8086 真正的物理结构有别, 因而称下面将要讨论的 8086 CPU 的内部结构为编程结构。

## 2.2.1 8086 编程结构

8086 CPU 从功能上分为两部分，即总线接口部件 BIU 和执行部件 EU。其内部结构如图 2-2 所示。

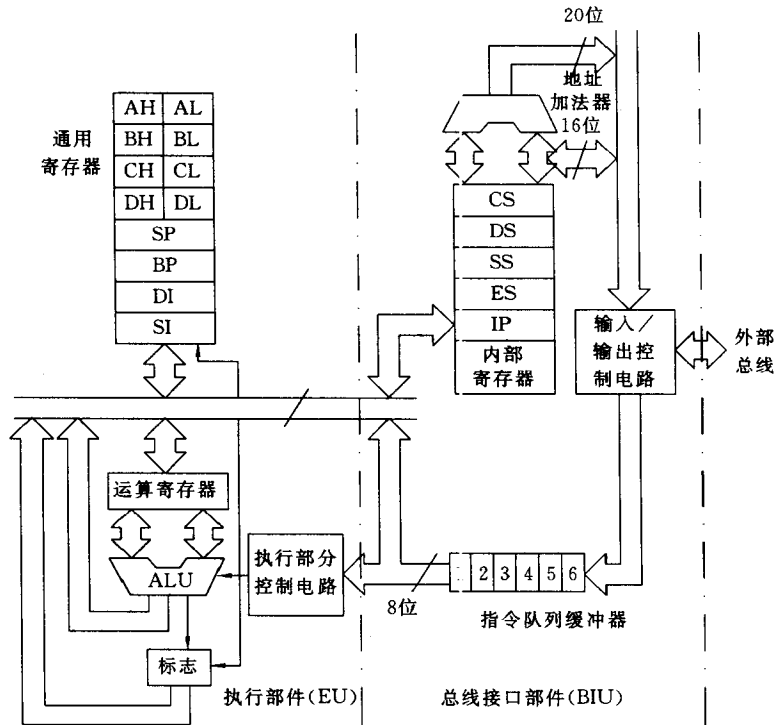


图 2-2 8086 CPU 的结构框图

### 1. 总线接口部件

总线接口部件的功能是根据执行单元 EU 的请求，完成 CPU 与存储器或 I/O 设备之间的数据传送。其具体任务如下：BIU 负责从存储器的指定单元取出指令，送至指令流队列中排队或直接给 EU 单元去执行；或者负责从存储器的指定单元或外设端口中取出指令规定的操作数传送给执行单元 EU 或把执行单元 EU 的操作结果传送到指定的存储器或外设端口中。总之，总线接口单元 BIU 的主要功能是完成 CPU 执行指令时全部外部总线（引脚）的信息传送操作。所有这些外部总线的操作都必须有正确的地址和适当的控制信号。

总线接口部件由下列各部分组成：4 个段地址寄存器（CS:16 位代码段寄存器、DS:16 位数据段寄存器、ES:16 位附加段寄存器、SS:16 位堆栈段寄存器）、16 位指令指针寄存器 IP、20 位地址加法器、6 字节指令队列缓冲器和总线控制电路。

#### (1) 指令队列缓冲器

8086 的指令队列缓冲器为 6 个字节，8088 的指令队列为 4 个字节。不管是 8086 还是 8088，都会在执行指令的同时从内存中取下一条指令或下几条指令，取来的指令放在指令队列中。这样，一般情况下，CPU 执行完一条指令就可以立即执行下一条指令，称为流水线技术，而

不需要像以往的计算机那样让 CPU 轮番进行取指和执行的工作，从而提高了 CPU 的效率。

### (2) 20 位地址加法器和段寄存器

地址加法器和段寄存器用来完成从 16 位段基地址（存放在段寄存器中）与 16 位段内偏移地址（由指令指定）产生 20 位逻辑地址。上面已提到，8086 可用 20 位地址寻址 1MB 内存空间，但 8086 内部所有的寄存器都是 16 位的，所以需要有一个附加的机构来根据 16 位寄存器提供的信息计算出 20 位物理地址，这个机构就是 20 位地址加法器。

### (3) 指令指针控制器 IP

IP 的功能相当于程序计数器 PC，用于存放总线接口单元 BIU 将要取的下一条指令的段内偏移地址。

### (4) 总线控制电路

总线控制电路用于产生外部总线操作时的相关控制信号。

## 2. 执行部件 EU

执行部件有如下作用：从指令队列中取出指令；对指令进行译码，发出相应的传送数据或算术运算的控制信号；接收由总线接口部件传送来的数据，或把数据传送到总线接口部件；进行算术运算。

执行部件由下列几个部分组成：

#### (1) 4 个通用寄存器 AX、BX、CX、DX

4 个通用寄存器既可作为 16 位寄存器用，也可作为 8 位寄存器使用，分别为 AH、AL、BH、BL、CH、CL、DH、DL。

AX 寄存器又称为累加器，8086 指令系统中有许多指令通过累加器的动作来执行。AX 为 16 位累加器，AL 为 8 位累加器。

#### (2) 专用寄存器

4 个专用寄存器包括基数指针寄存器 BP、堆栈指针寄存器 SP、源变址寄存器 SI、目的变址寄存器 DI。4 个专用寄存器的用法在指令系统有专门的论述。

#### (3) 算术逻辑单元 ALU

ALU 是 16 位运算器，可用于 8 位或 16 位二进制算术和逻辑运算，也可按指令的寻址方式计算寻址存储器所需的 16 位偏移量。

#### (4) 数据暂存寄存器

它协助 ALU 完成运算，暂存参加运算的数据。

#### (5) EU 控制电路

EU 控制电路从总线接口的指令队列取出指令操作码，通过译码电路分析，发出相应的控制命令，控制 ALU 数据的流向。如果是运算操作，操作数经过暂存寄存器送入 ALU，运算结果经过 ALU 数据总线送到相应的寄存器，同时标志寄存器 F 根据运算结果改变状态。

#### (6) 标志寄存器

标志寄存器共有 16 位，其中 7 位未用，所用的各位含义如图 2-3 所示。

其中，6 个标志反映 CPU 指令运行后的运行状态信息，分别为 SF、ZF、PF、CF、AF 和 OF。此标志位用于根据指令执行后的操作结果进行判断转移。3 个控制标志分别为 PF、IF 和 TF。控制标志可由编程人员通过指令设置，有专门的指令对控制标志置 0 或置 1。

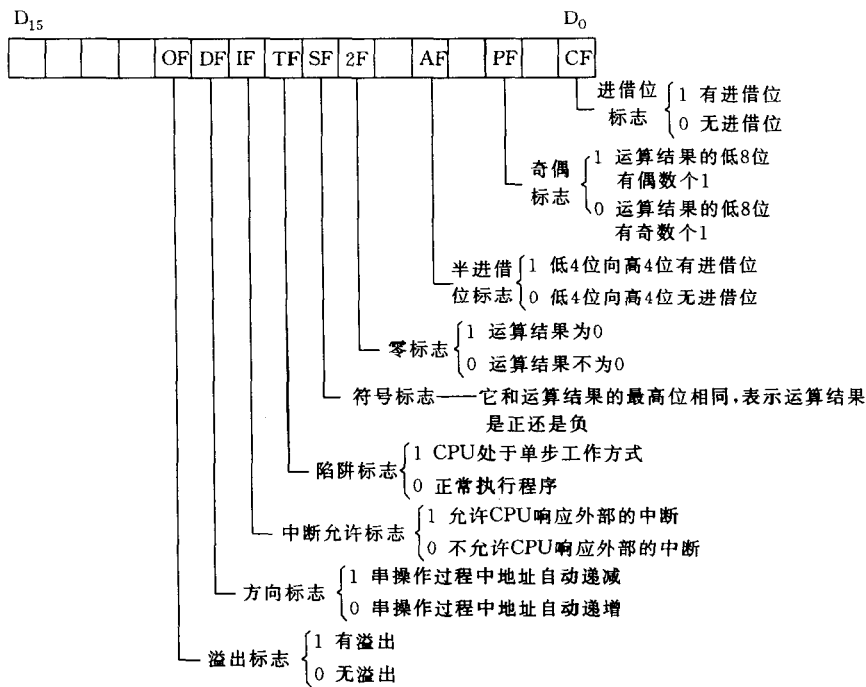


图 2-3 标志寄存器各位的含义

## 2.2.2 8086 系统存储器结构

由于 8086/8088 CPU 有 20 条地址线, 能直接访问的存储空间为 1MB, 因此每个存储单元对应的地址是 20 位的, 而 CPU 内寄存器的位数是 16 位的, 如何用 16 位的寄存器指向 20 位的存储单元是下面主要论述的问题。

### (1) 存储器的段结构

因为 8086/8088 内部寄存器是 16 位的, 能寻址的内存空间只能是 64K, 但 8086/8088 系统采用地址分段的方法, 将 1M 空间分段, 每段最多 64K 存储单元, 在段内寻址仍可采用传统的 16 位地址寻址方法。每个段的起始地址低 4 位必须为 0, 20 位地址的高 16 位放在 16 位的段寄存器内, 称高 16 位的段首址为段基址。段寄存器分别为 CS、DS、SS 和 ES, 段基址存放在这 4 个段寄存器内。每个段不一定是 64K, 可以小于它, 每个段可以分开也可以重叠。

### (2) 物理地址的形成

物理地址是指 CPU 和存储器进行数据交换时实际使用的地址, 由两部分组成: 段基址和偏移地址。段基址由段寄存器给出; 偏移地址是所要访问的内存单元离段起始地址的偏移距离, 一般由 IP、DI、SI、BP、SP 等 16 位寄存器给出。当 CPU 寻址某个存储单元时, 先将段寄存器的内容左移 4 位, 然后加上指令中提供的 16 位偏移地址形成 20 位物理地址。20 位物理地址的计算方法如图 2-4 所示。访问代码段内的指令、访问数据段或堆栈段内的数据所用的段寄存器和存放偏移地址的寄存器之间的组合如图 2-5 所示。

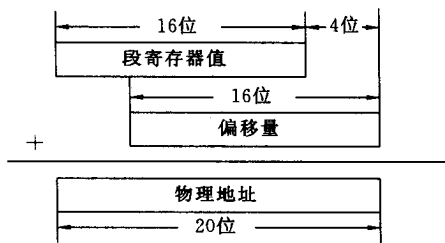


图 2-4 存储器物理地址的计算方法

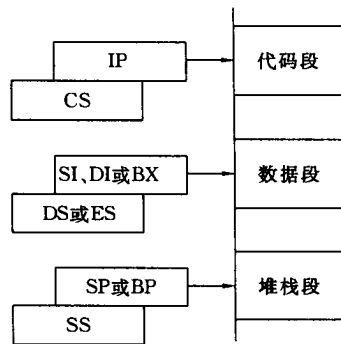


图 2-5 段寄存器和存放偏移地址的寄存器组合关系

## 2.3 8086/8088 两种组态模式下的引脚信号和总线形成

上一节介绍了 8088 的内部结构，本节将介绍其外部引脚和总线形成。在微型计算机系统中，CPU 是一个核心和关键部件，与整个系统的联系，也就是它的外部特性，主要表现在其引脚信号上。在学习 8086/8088(以及今后学习其他芯片)的引脚时，需要关注以下几个问题：

(1) 引脚功能，即引脚信号的定义，通常用英文单词或英文缩写来表示，其名字基本反映了该信号的作用及含义。

(2) 信号流向，即信号是从芯片向外输出，还是从外部输入芯片，或是双向的。

(3) 有效电平，指引脚起作用时的逻辑电平。有的信号低电平有效（即负逻辑），有的信号高电平有效（即正逻辑）。为了区别它们，对于低电平有效的引脚信号，其名字加有一条上划线。

除此以外，有的引脚可能分时复用，或在不同的场合具有不同的功能和有效电平；有的引脚信号编码使用，即高、低电平均有效，分别表示不同的状态和作用；有的引脚信号边沿有效，即信号的上跳沿和下跳沿有效。

(4) 三态能力。所谓“三态能力”，是指有些引脚除了能正常输出或输入高、低电平外，还能输出高阻状态。当输出高阻状态时，表示芯片实际上已经放弃了对该引脚的控制，使之“悬空”，所连接的设备可以接管对它的控制。

### 2.3.1 8086/8088 两种组态模式

8086/8088 CPU 可以通过其引脚 MN/MX 选择两种不同的系统组态模式，即构成两种不同规模的应用系统，最大模式和最小模式。

所谓最小模式即 MN/MX 接高电平，系统中只有 8086 或者 8088 一个微处理器。在这种系统中，所有的总线控制信号都直接由 8086 或 8088 产生，因此系统中的总线控制逻辑电路被减到最小。

当 MN/MX 接地时，是最大模式。它是相对最小模式而言的。最大模式用在中等规模的或者大型 8086/8088 系统中。在最大模式系统中，总是包含两个或多个微处理器，其中一个主处理器就是 8086 或者 8088，其他处理器为协处理器，例如用于数值运算的处理器 8087 用于输入/输出大量数据的处理器 8089。

### 2.3.2 8086/8088 两种组态下的引脚定义

图 2-6 为 8086 和 8088 的引脚图，图中带有括号的引脚为最大模式时的引脚名称。8088 是一种准 16 位微处理器，其内部数据总路线 16 位，外部数据总线 8 位。在软件上，8088 与 8086 直接兼容；在硬件上，除指令队列、引脚  $A_{15} \sim A_{18}$ 、引脚  $A_{34}$  和  $A_{28}$  外，其他基本相同。本节主要讲解最小模式下的 8086 引脚功能，仅简要介绍最大模式的引脚功能。

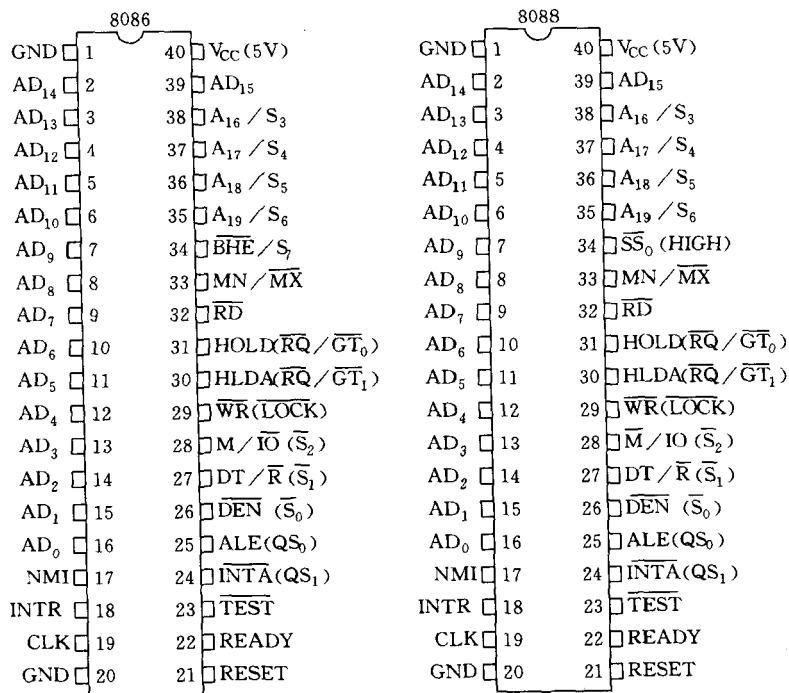


图 2-6 8086 和 8088 的引脚图

#### 1. 地址 / 数据总线

$AD_{15}/AD_0$  为地址 / 数据复用引脚，是双向、三态的。该引脚既可以输出访问存储器或访问 I/O 的地址信息  $A_{15} \sim A_0$ ，又可以作为与存储器和 I/O 设备交换数据信息的  $D_{15} \sim D_0$ ，它们是分时工作的。对于 8088 CPU，由于对外数据总线是 8 位的，所以  $AD_7 \sim AD_0$  为复用线， $AD_{15} \sim AD_8$  不作复用，仅输出地址，称为  $A_{15} \sim A_8$ 。

#### 2. 地址 / 状态总线 $A_{19}/S_6 \sim A_{16}/S_3$

$A_{19}/S_6 \sim A_{16}/S_3$  为地址 / 状态总线复用引脚，用做输出，是三态的。该引脚输出访问存储器 20 位地址的高 4 位地址，也可以输出 CPU 的一些工作状态，也是分时工作的。在总线周期的  $T_1$  状态，用来输出地址的最高位；在总线周期的  $T_2$ 、 $T_3$  和  $T_4$  状态，用来输出状态信息。

$S_6$  指示 8086/8088 当前是否与总线相连， $S_6=0$  表示 8086/8088 当前与总线相连。

$S_5$  表明中断允许标志当前的设置。 $S_5=0$  表示 CPU 中断是关闭的，禁止一切可屏蔽中断