

21世纪电学科高等学校教材

# 数字逻辑与VHDL设计

侯树文 编

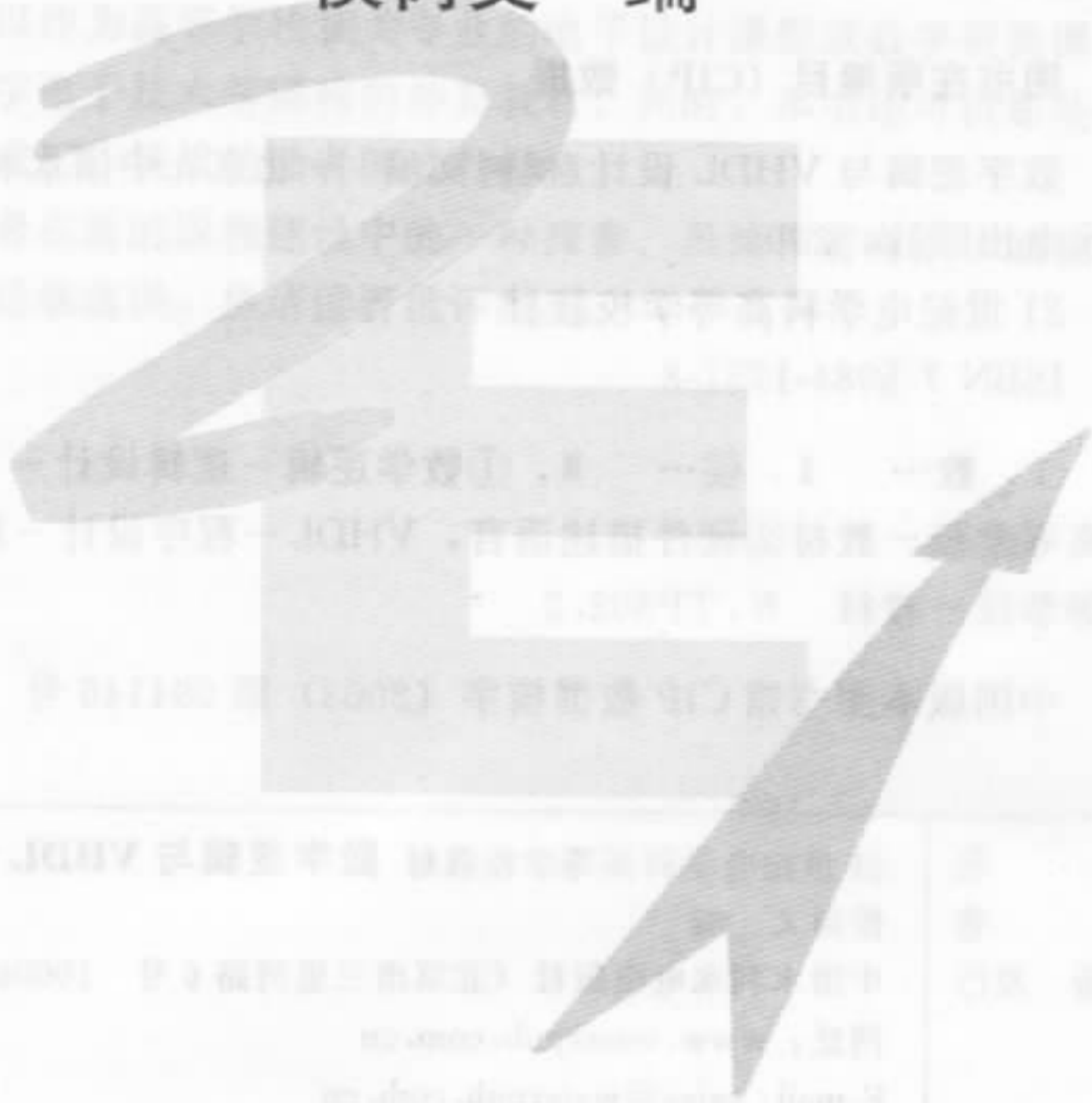


中国水利水电出版社  
www.waterpub.com.cn

21世纪电学科高等学校教材

# 数字逻辑与VHDL设计

侯树文 编



计算机组成原理(第2版) 唐朔文 编 清华大学出版社	9787302141221	2007	32	288	29.80
计算机组成原理(第3版) 唐朔文 编 清华大学出版社	9787302181221	2008	32	288	29.80
计算机组成原理(第4版) 唐朔文 编 清华大学出版社	9787302211221	2009	32	288	29.80
计算机组成原理(第5版) 唐朔文 编 清华大学出版社	9787302241221	2010	32	288	29.80
计算机组成原理(第6版) 唐朔文 编 清华大学出版社	9787302271221	2011	32	288	29.80
计算机组成原理(第7版) 唐朔文 编 清华大学出版社	9787302301221	2012	32	288	29.80
计算机组成原理(第8版) 唐朔文 编 清华大学出版社	9787302331221	2013	32	288	29.80
计算机组成原理(第9版) 唐朔文 编 清华大学出版社	9787302361221	2014	32	288	29.80
计算机组成原理(第10版) 唐朔文 编 清华大学出版社	9787302391221	2015	32	288	29.80
计算机组成原理(第11版) 唐朔文 编 清华大学出版社	9787302421221	2016	32	288	29.80
计算机组成原理(第12版) 唐朔文 编 清华大学出版社	9787302451221	2017	32	288	29.80
计算机组成原理(第13版) 唐朔文 编 清华大学出版社	9787302481221	2018	32	288	29.80
计算机组成原理(第14版) 唐朔文 编 清华大学出版社	9787302511221	2019	32	288	29.80
计算机组成原理(第15版) 唐朔文 编 清华大学出版社	9787302541221	2020	32	288	29.80
计算机组成原理(第16版) 唐朔文 编 清华大学出版社	9787302571221	2021	32	288	29.80
计算机组成原理(第17版) 唐朔文 编 清华大学出版社	9787302601221	2022	32	288	29.80
计算机组成原理(第18版) 唐朔文 编 清华大学出版社	9787302631221	2023	32	288	29.80
计算机组成原理(第19版) 唐朔文 编 清华大学出版社	9787302661221	2024	32	288	29.80
计算机组成原理(第20版) 唐朔文 编 清华大学出版社	9787302691221	2025	32	288	29.80



中国水利水电出版社

www.waterpub.com.cn

北京·中关村大街

## 内 容 提 要

本书是应用 VHDL 语言进行数字电路逻辑设计的初级教程,力求简明实用,通俗易懂,可使每一位同学或初学者能够在最短的时间内,掌握这一现代电子设计的重要方法;为今后的学习、研究、技术创新乃至求职等,打下良好的基础和提供更大的发展空间。

本书内容包括:基本逻辑电路与逻辑芯片,逻辑电路的 VHDL 基本描述,组合逻辑的 VHDL 设计,时序逻辑的 VHDL 设计,应用设计与课程设计选题等五章,并在附录中给出了 VHDL 的基本语言元素和 VHDL 的基本语句。

本书可作为高等学校相关专业的电子设计课程或数字逻辑课程设计的教材,也可以作为数字电子技术等课程的补充教材或教学参考书。对于想进一步学习现代电子设计的读者,阅读本书也将是一个很好的选择。

### 图书在版编目(CIP)数据

数字逻辑与 VHDL 设计/侯树文编. —北京:中国水利水电出版社, 2004

21 世纪电学科高等学校教材

ISBN 7-5084-1751-8

I. 数… II. 侯… III. ①数学逻辑—逻辑设计—高等学校—教材②硬件描述语言, VHDL—程序设计—高等学校—教材 IV. TP302.2

中国版本图书馆 CIP 数据核字 (2003) 第 094146 号

书 名	21 世纪电学科高等学校教材 数字逻辑与 VHDL 设计
作 者	侯树文 编
出版 发行	中国水利水电出版社 (北京市三里河路 6 号 100044) 网址: www.waterpub.com.cn E-mail: sales@waterpub.com.cn 电话: (010) 63202266 (总机)、68331835 (营销中心)
经 售	全国各地新华书店和相关出版物销售网点
排 版	中国水利水电出版社微机排版中心
印 刷	北京市兴怀印刷厂
规 格	787mm×1092mm 16 开本 7.5 印张 178 千字
版 次	2004 年 1 月第 1 版 2004 年 1 月第 1 次印刷
印 数	0001—4100 册
定 价	15.00 元

凡购买我社图书,如有缺页、倒页、脱页的,本社营销中心负责调换  
版权所有·侵权必究

# 前 言

在数字技术飞速发展的今天，对传统的数字逻辑课程提出了更高的要求，特别是应用 VHDL 语言进行逻辑设计，已成为当前课程建设和教材建设的重要问题。

正是基于这一考虑，在中国水利水电出版社的大力支持下，本人编写了《数字逻辑与 VHDL 设计》一书。其目的是对传统的数字电子技术课程或数字逻辑课程进行必要的补充和加强，使同学们能够在学习数字逻辑课程的同时，初步掌握应用 VHDL 语言进行逻辑设计的基本概念和基本方法。因此，本书不是一本面面俱到的设计手册，而是一本可读性很强的入门教程。

本书特别适用于那些想用最短的时间，去学习和应用 VHDL 语言进行逻辑设计的读者。所以，本书可以作为高等学校相关专业的电子设计课程或数字逻辑课程设计的选用教材，也可以作为数字电子技术等课程的补充教材。同时，本书还可供那些想增加自己知识储备，以应对求职或工作挑战的读者阅读和参考。

编写本书是作者在新的课程建设中的一种探索。虽然作者有多年的教学经历，但书中仍可能存在某些不足或疏误，恳请读者批评指正。

编 者

2003 年 10 月

# 目 录

前 言	
第一章 基本逻辑电路与逻辑芯片	1
第一节 基本门电路	1
第二节 逻辑关系的表达及运算	4
第三节 组合逻辑电路	6
第四节 基本触发器	11
第五节 时序逻辑电路	14
第六节 数字逻辑芯片及其应用	19
第二章 逻辑电路的 VHDL 基本描述	32
第一节 VHDL 描述逻辑电路的最简形式	32
第二节 VHDL 描述逻辑电路的元件组合形式	34
第三节 VHDL 描述逻辑电路的进程形式	38
第四节 VHDL 描述逻辑电路的数据流形式	42
第五节 逻辑电路完整的 VHDL 描述	43
第三章 组合逻辑的 VHDL 设计	45
第一节 编码器设计	45
第二节 译码器设计	50
第三节 数据选择器设计	58
第四节 加法器设计	62
第五节 比较器与奇偶校验器设计	67
第四章 时序逻辑的 VHDL 设计	70
第一节 触发器设计	70
第二节 寄存器设计	74
第三节 计数器设计	78
第四节 缓冲器与锁存器设计	85
第五章 应用设计与课程设计选题	88
第一节 简单应用设计	88
第二节 简单控制系统设计	93
第三节 多输入多输出系统的真值表设计	96
第四节 课程设计参考选题	100
附录一 VHDL 的基本语言元素	102
附录二 VHDL 的基本语句	108
参考文献	114

# 第一章 基本逻辑电路与逻辑芯片

逻辑电路也称为数字电路，是用来处理数字信号电子电路。数字信号，是指它的变化在时间上和数值上都是不连续的离散信号，图 1-1 给出了模拟信号与数字信号的区别。

数字电路所研究的是输入信号与输出信号间的逻辑关系，表达这种逻辑关系的方法有逻辑函数、真值表、卡诺图、逻辑图等。用来实现这种逻辑关系的物理载体，就是由基本逻辑部件组成的逻辑电路，（其中包括门电路和触发器等）。

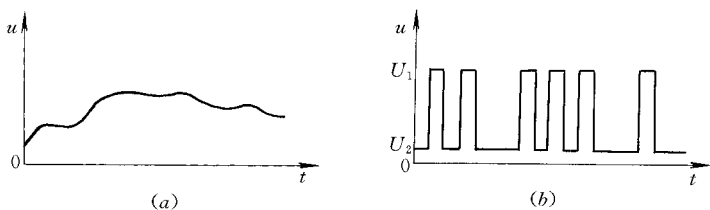


图 1-1 模拟信号与数字信号

由于数字电路的基本单元电路简单，可靠性高，价格低廉且适合于大批量生产，所以近年来得到了空前的发展，其应用的广泛性和普遍性都是相当惊人的。事实上，数字技术已成为科学研究和工程应用的重要技术。

## 第一节 基本门电路

基本门电路包括与门、或门、非门、复合门。它们是组成数字电路的基础。所谓门，就是一种开关，当条件满足时信号通过，条件不满足，信号就通不过。因此，门电路的输入信号与输出信号之间存在着一定的逻辑关系。门电路也称为逻辑门。

### 一、与门

与门是一种能够实现与关系的逻辑门。为了说明与关系，我们考察图 1-2 所示的电路，可以看到，只有当开关  $A$  与  $B$  都闭合时，灯  $Y$  才亮，只要有一个开关不闭合或两个开关都不闭合，灯  $Y$  就不会亮。上述过程用表 1-1 表示。

若令开关闭合状态为 1，断开状态为 0，灯亮为 1，灯灭为 0，则得到了表 1-2 所示的与关系真值表。真值表是表达逻辑关系的最重要和最基本的形式。

在逻辑代数中，把满足与逻辑关系的运算称为与运算，也称为逻辑乘，用符号“ $\cdot$ ”表示。与关系就可以记为

$$Y = A \cdot B$$

与关系的常用符号如图 1-3 (a) 所示。实现与关系的电路，就称为与门电路。如图 1-3 (b) 所示，给出了一个由二极管实现的与

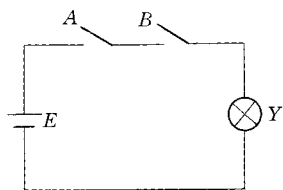


图 1-2 与关系电路

表 1-1 与关系状态表

开关 A	开关 B	灯 Y
断	断	不亮
断	通	不亮
通	断	不亮
通	通	亮

表 1-2 与关系真值表

A	B	C
0	0	0
0	1	0
1	0	0
1	1	1

表 1-3 与门电平关系 (V)

$U_A$	$U_B$	$U_Y$
0	0	0
0	5	0
5	0	0
5	5	5

门电路。

设低电平时输入为 0V, 高电平时输入为 5V, 二极管正向压降不计, 则与门的电平关系见表 1-3。

若令高电平为 1, 低电平为 0, 则上述电平关系满足表 1-2, 可见上述电路能够实现与关系。

## 二、或门

或门是一种能够实现或关系的逻辑门。为了说明或关系, 我们考察图 1-4 所示的电路, 可以看到, 只要开关 A 闭合或开关 B 闭合或开关 A、

B 同时闭合, 都会使灯 Y 亮, 上述过程用表 1-4 表示。

若令开关闭合状态为 1, 断开状态为 0, 灯亮为 1, 灯灭为 0, 则得到或关系真值表, 见表 1-5。

在逻辑代数中, 把满足或逻辑关系的运算称为或运算, 也称为逻辑加, 用符号 “+” 表示。或关系就可以记为

$$Y = A + B$$

或关系的常用符

号如图 1-5 (a) 所示。实现或关系的电路就称为或门电路, 如图 1-5 所示, 给出了一个由二极管实现的或门电路。

设低电平输入为 0V, 高电平输入为 5V, 二极管正向压降不计, 则或门的电平关系见表 1-6。

若令高电平为 1, 低电平为 0, 则上述电平关系可满足表 1-5。可见, 上述电路可以实现或关系。

表 1-4 或关系状态表

开关 A	开关 B	灯 Y
断开	断开	不亮
断开	闭合	亮
闭合	断开	亮
闭合	闭合	亮

表 1-5 或关系真值表

A	B	Y
0	0	0
0	1	1
1	0	1
1	1	1

表 1-6 或门电平关系 (V)

$U_A$	$U_B$	$U_Y$
0	0	0
0	5	5
5	0	5
5	5	5

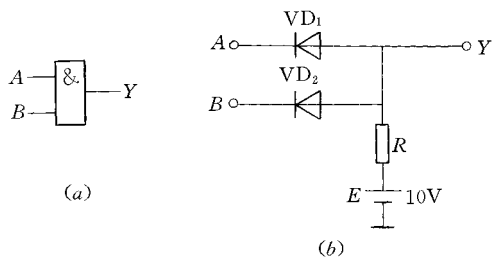


图 1-3 与关系符号及实现电路

(a) 符号; (b) 电路

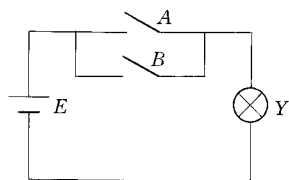


图 1-4 或关系电路

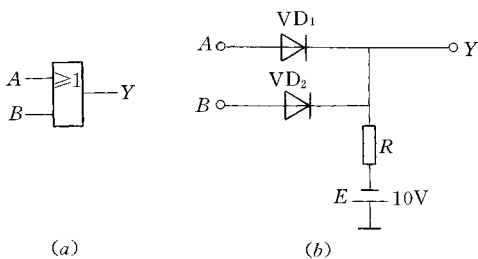


图 1-5 或关系符号及实现电路

(a) 符号; (b) 电路

### 三、非门

非门是一种可以实现非关系的逻辑门，为了说明非关系，我们考察图 1-6 所示的电路，可以看到，当开关  $A$  断开时，灯  $Y$  点亮，当开关  $A$  闭合时，灯  $Y$  不亮，上述过程用表 1-7 表示。

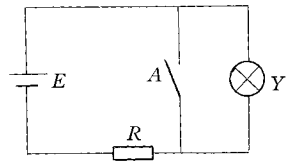


图 1-6 非关系电路

若令开关闭合状态为 1，开关断开状态为 0，灯亮为 1，灯灭为 0，则上述过程所对应的真值表见表 1-8。

在逻辑代数中满足非逻辑关系的运算称为非运算，也称为逻辑非，通常在逻辑变量上加短横线表示，非关系就可以记为

$$Y = \bar{A}$$

逻辑非的常用符号如图 1-7 (a) 所示。实现非关系的电路称为非门电路。如图 1-7 (b) 所示，给出了由三极管实现的非门电路。

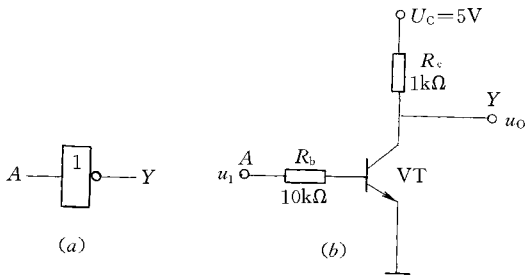


图 1-7 非关系符号及实现电路  
(a) 符号；(b) 电路

设低电平输入为 0V，高电平输入为 5V，低电平输入时，三极管 VT 截止，输出电压  $u_o = 5V$ ；当高电平输入时，三极管 VT 饱和，若不计饱和压降，则输出电压  $u_o = 0V$ ，其电平关系见表 1-9。

若令高电平为 1，低电平为 0，则上述电平关系可满足表 1-9。可见上述电路可以实现非关系。

表 1-7 非关系状态表

开关 $A$	灯 $Y$
断开	亮
闭合	不亮

表 1-8 真值表

$A$	$Y$
0	1
1	0

表 1-9 非门电平关系 (V)

$U_i$	$U_o$
0	5
5	0

### 四、复合门

与门、或门、非门是逻辑电路中最基本的逻辑门，将它们适当地组合起来，就构成了所谓的复合门。

#### 1. 与非门

与非门是将与门和非门组合起来而构成的一种复合门，如图 1-8 (a) 所示，图 1-8 (b) 为与非门的符号。其逻辑关系可记为  $Y = \overline{AB}$ 。

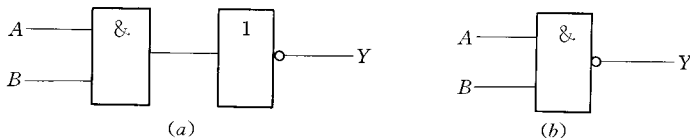


图 1-8 与非门的结构与符号  
(a) 结构；(b) 符号

#### 2. 或非门

或非门是由或门和非门组合起来而构成的一种复合门。如图 1-9 (a) 所示，图 1-9

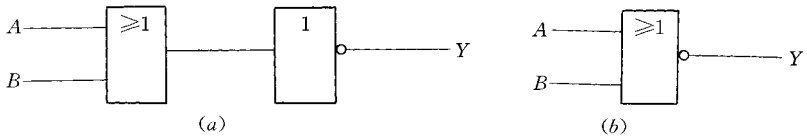


图 1-9 或非门的结构与符号

(a) 结构; (b) 符号

(b) 为或非门的符号。其逻辑关系可记为  $Y = \overline{A + B}$ 。

### 3. 异或门

异或门也是一种常用的复合门，它的结构和符号如图 1-10 所示。其逻辑关系可记为  $Y = \overline{A} \cdot B + A \cdot \overline{B}$ 。

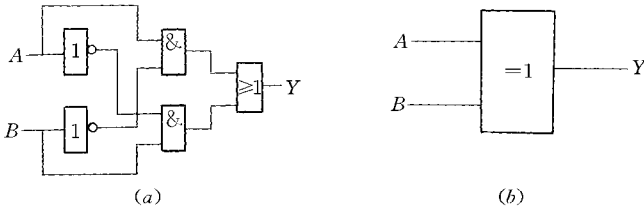


图 1-10 异或门的结构和符号

(a) 结构; (b) 符号

## 第二节 逻辑关系的表达及运算

### 一、逻辑关系的表达

数字电路是研究输入与输出间逻辑关系的电子电路，逻辑关系的表达是数字电路的基本问题。下面介绍逻辑关系的几种表达方式。

#### 1. 真值表

真值表是表达逻辑关系的最基本方式。真值表具有简单、直观的特点，但它不是逻辑算式，不便于推演和变换，当变量较多时，列出真值表也较繁琐。

#### 2. 逻辑函数式

逻辑函数式是表达逻辑关系的另一种方式。它具有形式简捷，书写方便，便于推演和变换等特点，但它不能直接反映变量取值间的对应关系，而且同一种逻辑关系可以用多种逻辑函数式表达。

#### 3. 逻辑图

逻辑图是表达逻辑关系的图形形式。逻辑图中的每个基本图形，都是基本的逻辑符号，如与门、或门、非门、与非门、或非门等。这样的逻辑图与逻辑电路是相对应的，利用它可直接制作实际的数字电路。

#### 4. 波形图

波形图是输出变量与输入变量随时间变化的波形关系，这一关系反映了逻辑变量间的

逻辑关系,它也是表达逻辑关系的一种形式。

波形图清晰、直观地反映了逻辑变量间的数值关系,它在设计、调试数字电路中有着广泛的应用。

综上所述,表达逻辑关系有4种方法,即真值表法、逻辑函数法、逻辑图法和波形图法。这4种方法都是逻辑电路的数学模型。

从真值表中可以获得逻辑函数式,根据逻辑函数式可以画出逻辑图和波形图。

## 二、逻辑代数的基本公式和常用公式

逻辑函数式是表达逻辑关系的基本形式之一,对逻辑函数进行推演和运算,需要应用逻辑代数的基本公式。

### 1. 逻辑代数的基本公式

逻辑代数的基本公式见表 1-10。

### 2. 几个常用公式

公式 1 
$$AB + A\bar{B} = A$$

证明: 
$$AB + A\bar{B} = A(B + \bar{B}) = A \cdot 1 = A$$

公式 2 
$$A + AB = A$$

证明: 
$$A + AB = A(1 + B) = A \cdot 1 = A$$

公式 3 
$$A + \bar{A}B = A + B$$

证明: 
$$A + \bar{A}B = (A + \bar{A})(A + B) = A + B$$

公式 4 
$$AB + \bar{A}C + BC = AB + \bar{A}C$$

证明: 
$$\begin{aligned} AB + \bar{A}C + BC &= AB + \bar{A}C + BC(A + \bar{A}) \\ &= AB(1 + C) + \bar{A}C(1 + B) = AB + \bar{A}C \end{aligned}$$

公式 5 
$$\overline{AB + \bar{A}B} = \overline{AB} + \bar{A}\bar{B}$$

证明: 
$$\overline{AB + \bar{A}B} = \overline{AB} \cdot \overline{\bar{A}B} = (\bar{A} + B)(A + \bar{B}) = \bar{A}\bar{B} + AB$$

## 三、逻辑函数的化简

### 1. 逻辑函数化简的意义

对同一个逻辑函数,经过推演和运算,可以得到不同形式的逻辑表达。也就是说,同一逻辑关系,可以由不同的逻辑电路去实现。对于给定的逻辑关系,其实现电路越简单越好,因此在分析和设计数字电路时,化简逻辑函数式是一必不可少的重要环节。

### 2. 逻辑函数的化简

常用的有公式化简法和卡诺图化简法。下面只介绍公式化简法。

(1) 并项法。利用公式  $AB + A\bar{B} = A$ ,把两项合为一项,并消去一个变量。

例如

$$Y = ABC + AB\bar{C} + A\bar{B} = AB + A\bar{B} = A$$

(2) 吸收法。利用公式  $A + AB = A$ ,消去多余乘积项。

表 1-10 逻辑代数的基本公式

公式名称	逻辑乘(与)	逻辑加(或)
01 律	$A \cdot 1 = A$ $A \cdot 0 = 0$	$A + 1 = 1$ $A + 0 = A$
交换律	$A \cdot B = B \cdot A$	$A + B = B + A$
结合律	$A \cdot (B \cdot C)$ $= (A \cdot B) \cdot C$	$A + (B + C)$ $= (A + B) + C$
分配律	$A \cdot (B + C)$ $= A \cdot B + B \cdot C$	$A + (B \cdot C)$ $= (A + B) \cdot (A + C)$
互补律	$A \cdot \bar{A} = 0$	$A + \bar{A} = 1$
重叠律	$A \cdot A = A$	$A + A = A$
反演律	$\overline{A \cdot B} = \bar{A} + \bar{B}$	$\overline{A + B} = \bar{A} \cdot \bar{B}$
对合律	$\overline{\bar{A}} = A$	

例如

$$Y = \overline{AB} + \overline{AC} + \overline{BD} = \overline{A} + \overline{B} + \overline{AC} + \overline{BD} = \overline{A} + \overline{B}$$

(3) 消去法。利用公式  $A + \overline{A}B = A + B$  消去多余因子，或利用公式  $AB + \overline{A}C + BC = AB + \overline{A}C$  消去多余乘积项。

例如

$$Y = B\overline{C} + \overline{A}B + \overline{A}C + \overline{A}BC = B\overline{C} + \overline{A}C + \overline{A}B = B\overline{C} + \overline{A}C$$

(4) 配项法。利用公式  $A + \overline{A} = 1$  或  $A + A = A$  进行配项然后进行化简。

例如

$$\begin{aligned} Y &= \overline{A}B + A\overline{B} + B\overline{C} + \overline{B}C = A\overline{B} + B\overline{C} + \overline{B}C(A + \overline{A}) + \overline{A}B(C + \overline{C}) \\ &= A\overline{B} + B\overline{C} + A\overline{B}C + \overline{A}B\overline{C} + \overline{A}BC + \overline{A}B\overline{C} = A\overline{B} + B\overline{C} + \overline{A}C \end{aligned}$$

当化简较为复杂的逻辑函数时，需要熟练、灵活地应用上述方法，除此之外，还需要有一定的运算技巧。

例如

$$Y = ABC\overline{D} + ABD + B\overline{C}D + ABC + BD + B\overline{C}$$

利用吸收法，有

$$Y = B\overline{C}D + ABC + BD + B\overline{C}$$

利用消去法，有

$$Y = BC + BD + AB + B\overline{C}$$

利用并项法，有

$$Y = B + BD + AB$$

利用吸收法，有

$$Y = B$$

### 第三节 组合逻辑电路

数字电路按其逻辑功能和电路结构来分，可分为组合逻辑电路和时序逻辑电路。下面讨论组合逻辑电路。

#### 一、组合逻辑电路的概念

在组合逻辑电路中，任意时刻的输出状态仅取决于该时刻输入信号的状态，而与输入信号作用前的状态无关。如图 1-11 所示，给出了一个组合逻辑电路的方框图，其中  $A_1, A_2, \dots, A_m$  为  $m$  个输入逻辑变量。 $Y_1, Y_2, \dots, Y_n$  为  $n$  个输出逻辑函数。

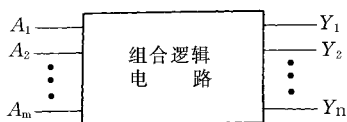
根据组合逻辑电路的定义，输入与输出间的函数关系可以表示为

$$Y_1 = f_1(A_1, A_2, \dots, A_m)$$

$$Y_2 = f_2(A_1, A_2, \dots, A_m)$$

$$\vdots$$

$$Y_n = f_n(A_1, A_2, \dots, A_m)$$



由于组合逻辑电路的输出状态只与输入信号相关，而与

图 1-11 组合逻辑电路方框图 电路的原来状态无关，所以它在电路结构上应满足：

- 1) 电路中不存在从输出到输入间的反馈网路，从而使得输出状态不会影响输入状态。
- 2) 电路中不包含存储信号的记忆元件，它一般是各种门电路的组合。

## 二、组合逻辑电路的分析

组合逻辑电路分析是指由组合逻辑电路的逻辑图求解其逻辑功能的过程，其分析步骤如下：

- 1) 根据逻辑图写出输出函数的逻辑表达式；
- 2) 对求出的逻辑函数表达式进行化简；
- 3) 根据化简后的逻辑表达式，列出所对应的真值表；
- 4) 根据真值表，说明其电路的逻辑功能。

**【例 1-1】** 电路如图 1-12 所示，试分析其逻辑功能。

**【解】** (1) 写出输出函数的逻辑表达式

$$Y_1 = \overline{\overline{A \cdot \overline{AB}} \cdot B \cdot \overline{AB}}$$

$$Y_2 = \overline{\overline{AB}}$$

(2) 对  $Y_1$ 、 $Y_2$  进行化简，有

$$Y_1 = A\overline{B} + \overline{A}B = A \oplus B$$

$$Y_2 = AB$$

(3) 根据  $Y_1$ 、 $Y_2$  的表达式，列出真值表，见表 1-11。

表 1-11 例 1-1 真值表

A	B	$Y_1$	$Y_2$
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

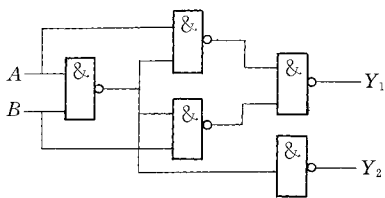


图 1-12

(4) 由真值表可以看出，变量  $A$ 、 $B$  相当于二进制的两个加数， $Y_1$  相当于  $A$ 、 $B$  两数相加在本位上的和， $Y_2$  相当于  $A$ 、 $B$  两数相加的进位数。所以，该电路是一个一位二进制加法器，又称半加器。

**【例 1-2】** 电路如 1-13 所示，试分析其逻辑功能。

**【解】** (1) 根据逻辑图，写出输出函数的逻辑表达式，即

$$Y_2 = A$$

$$Y_1 = \overline{\overline{AB} \overline{AB}}$$

$$Y_0 = \overline{\overline{BC} \overline{BC}}$$

(2) 化简

$$Y_2 = A$$

$$Y_1 = \overline{AB} + \overline{\overline{AB}} = A \oplus B$$

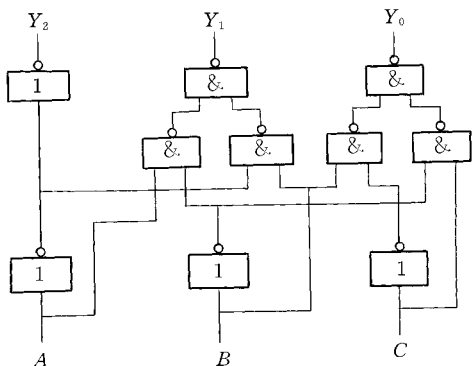


图 1-13

$$Y_0 = \overline{BC} + B\overline{C} = B \oplus C$$

(3) 列出真值表，见表 1-12。

(4) 由真值表可知，这是一个代码变换电路，它能够将三位二进制代码变换成三位循环码。

### 三、组合逻辑电路设计

组合逻辑电路设计是指根据给定组合逻辑的要求，求出能实现该功能最简逻辑电路的过程，其设计步骤如下：

- 1) 根据逻辑功能的要求，列出相应的真值表；
- 2) 根据真值表求出逻辑函数表达式；
- 3) 对得到的逻辑函数式进行化简；
- 4) 根据化简后的逻辑函数表达式，画出对应的逻辑电路图。

表 1-12 例 1-2 真值表

A	B	C	Y <sub>2</sub>	Y <sub>1</sub>	Y <sub>0</sub>	A	B	C	Y <sub>2</sub>	Y <sub>1</sub>	Y <sub>0</sub>
0	0	0	0	0	0	1	0	0	1	1	0
0	0	1	0	0	1	1	0	1	1	1	1
0	1	0	0	1	1	1	1	0	1	0	1
0	1	1	0	1	0	1	1	1	1	0	0

表 1-13 例 1-3 真值表

A	B	Y <sub>1</sub>	Y <sub>2</sub>	Y <sub>3</sub>
0	0	0	0	1
0	1	1	0	0
1	0	0	1	0
1	1	0	0	1

**【例 1-3】** 试设计一个“一位数值比较器”，要求能对两个一位二进制数进行比较，当  $A < B$  时， $Y_1 = 1$ ；当  $A > B$  时， $Y_2 = 1$ ；当  $A = B$  时， $Y_3 = 1$ ，除此之外， $Y_1$ 、 $Y_2$ 、 $Y_3$  均为 0 状态。

**【解】** 由逻辑设计要求，设两个二进制数  $A$ 、 $B$  为输入变量。比较结果  $Y_1$ 、 $Y_2$ 、 $Y_3$  为输出变量，则所对应的真值表见表 1-13。

由真值表可得逻辑函数式为

$$Y_1 = \overline{A}B$$

$$Y_2 = A\overline{B}$$

$$Y_3 = \overline{A}\overline{B} + AB$$

对上式化简，考虑到  $Y_1$ 、 $Y_2$  已是最简表达式，若将  $Y_3$  写成  $Y_1$ 、 $Y_2$  的形式，则使电路变得简捷，为此，对  $Y_3$  进行变换，得

$$Y_3 = \overline{A}\overline{B} + AB = \overline{A\overline{B}} + \overline{\overline{A}B}$$

由逻辑函数式，即可画出逻辑图，如图 1-14 所示。

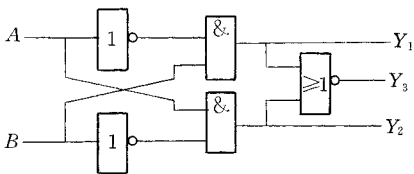


图 1-14 一位比较器实现电路

表 1-14 例 1-4 真值表

A	B	C	Y	A	B	C	Y
0	0	0	0	1	0	0	0
0	0	1	0	1	0	1	1
0	1	0	0	1	1	0	1
0	1	1	1	1	1	1	1

**【例 1-4】** 试设计一个用与非门实现的三人表决器，若多数赞成，输出为 1；反之，输出为 0。

**【解】** 由逻辑设计要求，设  $A$ 、 $B$ 、 $C$  为对应三人的输入变量，赞成时取 1，反对时取 0， $Y$  为输出函数，其真值表见表 1-14。

由真值表写出对应的逻辑函数

$$Y = \overline{A}BC + A\overline{B}C + AB\overline{C} + ABC$$

对上述逻辑函数化简后，有

$$Y = AB + BC + CA$$

写成与非形式

$$Y = \overline{\overline{AB + BC + CA}} = \overline{\overline{AB} \cdot \overline{BC} \cdot \overline{CA}}$$

根据上式，即可画出逻辑图，如图 1-15 所示。

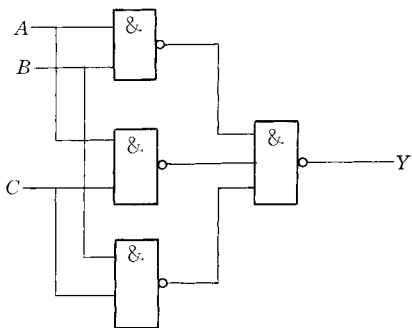


图 1-15 三人表决器实现电路

表 1-15 三位二进制编码器真值表

输入	输出		
	$Y_2$	$Y_1$	$Y_0$
$I_0$	0	0	0
$I_1$	0	0	1
$I_2$	0	1	0
$I_3$	0	1	1
$I_4$	1	0	0
$I_5$	1	0	1
$I_6$	1	1	0
$I_7$	1	1	1

#### 四、常见的组合逻辑电路

##### 1. 编码器

在数字系统中，用二进制代码表示具有某种信息的过程称为编码，而能够实现编码功能的电路称为编码器。

编码器有二进制编码器、二—十进制编码器等。下面以三位二进制编码器来说明其工作原理。

设： $I_0, I_1, I_2, \dots, I_7$  为 8 个输入量，当某个输入量为高电平时，电路为其编码。列出编码器的真值表，见表 1-15。

由表 1-15，即可得到

$$Y_2 = I_4 + I_5 + I_6 + I_7 = \overline{\overline{I_4} \cdot \overline{I_5} \cdot \overline{I_6} \cdot \overline{I_7}}$$

$$Y_1 = I_2 + I_3 + I_6 + I_7 = \overline{\overline{I_2} \cdot \overline{I_3} \cdot \overline{I_6} \cdot \overline{I_7}}$$

$$Y_0 = I_1 + I_3 + I_5 + I_7 = \overline{\overline{I_1} \cdot \overline{I_3} \cdot \overline{I_5} \cdot \overline{I_7}}$$

这样就得到了编码器所对应的逻辑电路，如图 1-16 所示，当  $I_1=1$ ，其余为 0 时，则输出为 001，即  $I_1$  的编码为 001。当  $I_4=1$ ，其余为 0 时，则输出为 100，即  $I_4$  的编码为 100，余此类推。

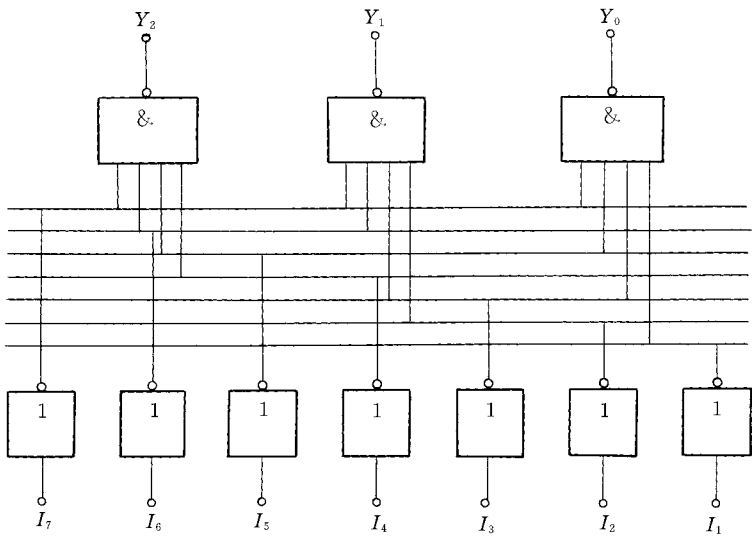


图 1-16 三位二进制编码器实现电路

## 2. 译码器

译码器是编码的逆过程。它能够将二进制代码翻译成原来的信息。实现译码功能的电路，称为译码器。

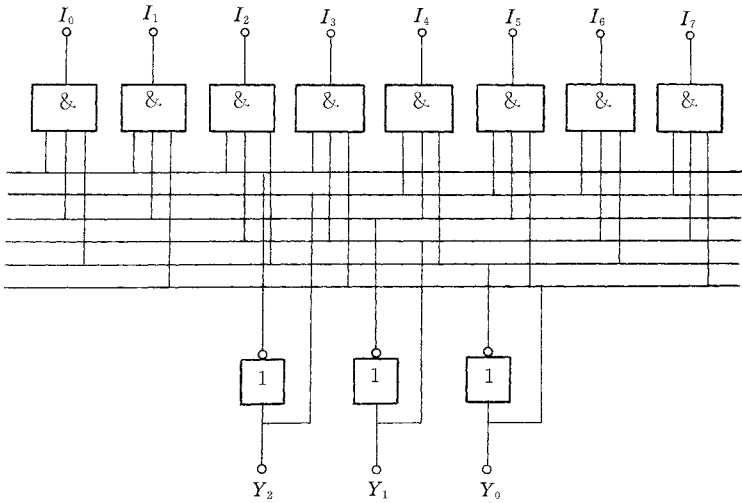


图 1-17 三位二进制译码器

译码器输入的是二进制代码，输出的是一组高低电平。

图 1-17 给出了一个三位二进制译码器，其真值表见表 5-16。

## 3. 数据选择器

数据选择器本质上是一个多通道开关，它的作用是对不同通道上的数据进行选择，将

表 1-16

三位二进制译码器真值表

输 入			输 出							
$Y_2$	$Y_1$	$Y_0$	$I_0$	$I_1$	$I_2$	$I_3$	$I_4$	$I_5$	$I_6$	$I_7$
0	0	0	1	0	0	0	0	0	0	0
0	0	1	0	1	0	0	0	0	0	0
0	1	0	0	0	1	0	0	0	0	0
0	1	1	0	0	0	1	0	0	0	0
1	0	0	0	0	0	0	1	0	0	0
1	0	1	0	0	0	0	0	1	0	0
1	1	0	0	0	0	0	0	0	1	0
1	1	1	0	0	0	0	0	0	0	1

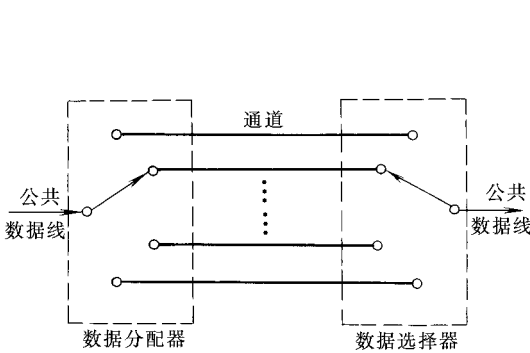


图 1-18 数据选择器示意图

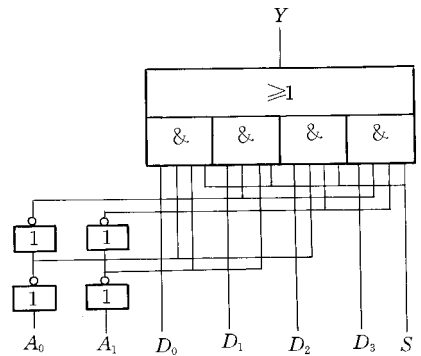


图 1-19 数据选择器电路

选中的数据送到公共数据线上，如图 1-18 所示。

图 1-19 给出了一个四选一数据选择器，其中  $A_1$ 、 $A_0$  为地址控制端， $D_0$ 、 $D_1$ 、 $D_2$ 、 $D_3$  为数据输入端， $Y$  为数据输出端， $S$  为数据选择器的工作控制端。当  $S=1$  时，数据选择器工作；当  $S=0$  时，数据选择器不工作。

图 1-19 电路的输出函数为

$$Y = (D_0\bar{A}_1\bar{A}_0 + D_1\bar{A}_1A_0 + D_2A_1\bar{A}_0 + D_3A_1A_0) \cdot S$$

当地址码  $A_1A_0$  为 00 时， $Y=D_0$ ，当地址码  $A_1A_0$  为 01 时， $Y=D_1$ ，余此类推，即实现了数据选择功能。

## 第四节 基本触发器

### 一、触发器的概念

在数字电子电路中，不仅需要数字信号进行各种运算和处理，有时还需要对信号及运算结果进行保存。这就要求数字电子电路要有记忆功能。触发器正是能够记忆 0、1 信号的基本逻辑单元。触发器的基本功能如下：

1) 它具有两个稳定状态，能够记忆 0 或 1 这两种信号。

- 2) 根据不同的输入信号，电路能够被置 1 或置 0。
- 3) 在输入信号消失后，电路能保持更新后的状态。

描述触发器的逻辑功能，可以用真值表或逻辑表达式，由于触发器的输出状态（次态）不仅取决于它的输入信号，还取决于输入信号作用前它的状态（现态）。列写真值表或书写逻辑表达式时，需要把输入信号与现态一起作为输入量来处理，为了方便，称此时的真值表为触发器的特性表，所对应的逻辑表达式为特性方程。

## 二、几种常见的触发器

触发器的种类很多，按逻辑功能来分，可分为 RS 触发器、JK 触发器、D 触发器和 T 触发器。下面以 JK 触发器和 D 触发器为例来作一简单介绍。

### 1. JK 触发器

JK 触发器是一类常用触发器，其电路结构和符号如图 1-20 所示。

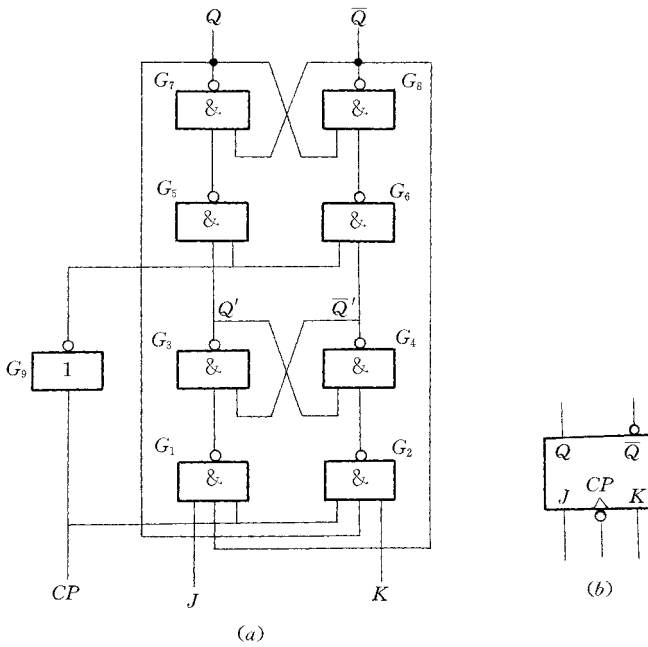


图 1-20 JK 触发器的电路结构与符号  
(a) 结构；(b) 符号

其中  $J$ 、 $K$  为触发器的输入端， $CP$  为时钟脉冲，下降沿有效， $Q$ 、 $\bar{Q}$  为输出端。JK 触发器的特性表见表 1-17。

由表 1-17，不难得到其特性方程为

$$Q^{n+1} = JKQ^n + J\bar{K}\bar{Q}^n + J\bar{K}Q^n + JK\bar{Q}^n = J\bar{Q}^n + \bar{K}Q^n$$

图 1-21 给出了一种 JK 触发器和对应的输出波形。

其中， $\bar{R}_D$  为置“0”信号输入端。

### 2. D 触发器

D 触发器也是一种常用触发器，它的符号如图 1-22 (a) 所示。