

高等院校信息技术规划教材

# 数字电路逻辑设计

朱正伟 何宝祥 刘训非 编著

清华大学出版社

北京

# 编委会名单

主任：李文忠

副主任：王正洪 鲁宇红 焦金生

成员：（按拼音排序）

常晋义	邓 凯	范新南	高佳琴	高玉寰	龚运新
顾建业	顾金海	林 罡	刘训非	马正华	沈孟涛
唐 全	王继水	王 骏	王 晴	王志立	吴访升
肖 玉	杨长春	袁启昌	张旭翔	张 燕	赵明生
郑成增	周凤石				

策划编辑：张 龙 袁勤勇

# 序

## *Preface*

在科教兴国方针的指引下,我国高等教育进入了一个新的历史发展时期,招生规模和在校生数量都有了大幅度增长。我们在进行着世界上规模最大的高等教育。与此同时,对于高等教育的研究和认识也在不断深化。高等学校要明确自己的办学方向和办学特色,这既是不断提高高等教育水平的必然要求,更是高校不断发展和壮大必须首先考虑的问题。

教育部领导明确提出要有相当部分的高校致力于培养应用型人才,此类院校在计算机教学中如何实现自己的培养目标,如何选择适用的应用型教材,已成为十分重要和迫切的任务。应用型人才的培养不能简单照搬研究型人才的培养方案,要在丰富的实践基础上认真总结,摸索新形势下的教学规律,在此基础上设计相关课程、改进教学方法,同时编写应用型教材。这一工作是非常艰巨的,也是非常有意义的。

在清华大学出版社的大力支持和配合下,于2003年成立了应用型教材编委会。编委会汇集了众多高校的实践经验,并经过集中讨论和专家评审,遴选了一批优秀教材,希望能够通过这套教材的出版和使用,促进应用型人才培养的实践发展,为建立新的人才培养模式作出贡献。

我们编写应用型教材的主要出发点是:

1. 适应教育部对高等教育的新要求,以及市场对应用型人才需求量的不断增加。
2. 计算机科学技术不断更新,发展速度加速,教材内容和教学方式将适时更新和改进。
3. 教育技术的发展,对教材建设提出了更高的要求,教材将呈现出纸介质出版物、电子课件以及网络学习环境等相互配合的立体

4. 突出应用,增强实训,根据不同的专业要求,加强针对性,使理论与实践紧密结合。

从上述各点出发,我们将努力建设一套全新的、有实用价值的应用型计算机教材。经过参编教师的努力,第一批教材已经面世。教材将滚动式地不断更新、修正、提高,逐渐树立起自己的品牌。希望使用本系列教材的广大师生不断反馈各类意见,逐步建设具有应用型特色的精品教材。

李文忠

2005年8月

# 前言

## Foreword

本书是根据“电子技术基础”(电气信息类)课程大纲,结合作者多年的教学经验,为适应我国高等教育的新形势而编写的。

近年来,随着电子技术的快速发展,出现了很多新的分析、设计方法和大量新的器件,特别是大规模逻辑器件的应用,为数字电子系统的设计带来了极大的灵活性。由于大规模逻辑器件可以通过软件编程而对自身的硬件结构和工作方式进行重构,使得硬件设计可以如同软件设计那样方便快捷,这对数字逻辑电路课程的教学提出了新的要求。本书编写的原则是在保证理论完整的基础上,注重实用性和新颖性,重点讲述数字逻辑电路的基本分析方法和设计方法,侧重数字集成电路的逻辑功能和应用,对数字集成电路内部电路的分析做了适当压缩,重点介绍了大规模可编程逻辑器件和 EDA 设计方法。EDA(electronic design automation,电子设计自动化)技术是现代电子工程领域的一门新技术,它提供了基于计算机和信息技术的电路系统设计方法。EDA 技术的发展和推广应用极大地推动了电子工业的发展。随着 EDA 技术的发展,硬件电子电路的设计几乎可以全部依靠计算机来完成,这样就大大缩短了硬件电子电路设计的周期,从而使制造商可以迅速开发出品种多、批量小的产品,以满足市场需求。EDA 教学和产业界的技术推广是当今世界的一个技术热点,EDA 技术在现代电子工业中不可或缺。在编写过程中,作者力求做到深入浅出、思路清晰、重点突出。

本书共分 10 章。第 1 章介绍了数字逻辑的基本知识;第 2 章介绍了集成门电路的基础知识;第 3 章介绍了组合电路的分析和设计方法;第 4 章对时序逻辑电路中常用的触发器作了介绍;第 5 章介绍了时序逻辑电路的分析和设计方法;第 6 章介绍了存储器的结构和应用;第 7 章对大规模可编程器件的结构原理作了概要介绍;第 8 章介绍了 EDA 设计方法和应用实例,对原理图输入设计方法

和 VHDL 设计方法作了详细介绍；第 9 章对波形的产生和变换作了较为详细的分析；第 10 章讨论了 A/D 和 D/A 的基本原理和实现方法。本书给出了许多实例，希望能够对读者有所帮助。

本书引用了诸多学者和专家的著作和论文中的研究成果，在这里向他们表示衷心感谢。清华大学出版社的许多领导和老师也为本书的出版付出了艰辛的劳动，在此一并表示深深的敬意和感谢。

本书由朱正伟、何宝祥、刘训非主编，朱正伟编写了第 6 章、第 7 章、第 8 章，何宝祥编写了第 1 章、第 2 章、第 3 章，刘训非编写了第 4 章和第 5 章，第 9 章和第 8 章的部分内容由徐煜祥编写，第 10 章和第 7 章的部分内容由符彦惟编写，周重益同志参加了部分章节的编写工作。张敏老师为本书的图表付出了许多辛勤的劳动。

由于数字电子技术发展迅速，加之作者水平有限，时间仓促，错误和疏漏之处在所难免，敬请各位读者不吝赐教。

**编著者**

2006 年 1 月于常州

# 目录

# Contents

<b>第 1 章 数字逻辑基础</b> .....	1
1.1 数制与编码 .....	1
1.1.1 数制 .....	1
1.1.2 数制转换 .....	2
1.1.3 编码 .....	4
1.2 逻辑代数 .....	5
1.2.1 三种基本逻辑运算 .....	5
1.2.2 复合逻辑运算 .....	7
1.2.3 逻辑函数与逻辑问题描述 .....	7
1.2.4 逻辑代数基本定律 .....	8
1.2.5 逻辑代数基本规则 .....	8
1.3 逻辑函数的化简 .....	9
1.3.1 代数化简法 .....	9
1.3.2 卡诺图化简法 .....	10
习题 1 .....	17
<b>第 2 章 集成逻辑门电路</b> .....	19
2.1 TTL 集成门电路 .....	19
2.1.1 三极管的开关特性 .....	19
2.1.2 TTL 集成与非门电路 .....	19
2.1.3 TTL 与非门的外部特性及其参数 .....	20
2.1.4 TTL 与非门的改进电路 .....	25
2.1.5 其他 TTL 逻辑门电路 .....	26
2.2 其他类型的双极型集成电路 .....	28
2.2.1 ECL 电路 .....	28
2.2.2 I <sup>2</sup> L 电路 .....	28
2.3 MOS 集成门电路 .....	28

2.3.1	MOS 反相器 .....	28
2.3.2	MOS 门电路 .....	29
2.3.3	CMOS 传输门 .....	31
2.4	集成门电路使用中应注意的几个实际问题 .....	32
2.4.1	使用 TTL 门时应注意的问题 .....	32
2.4.2	使用 CMOS 门电路时应注意的问题 .....	33
2.4.3	门电路接口技术 .....	34
习题 2	.....	35
<b>第 3 章</b>	<b>组合逻辑电路</b> .....	<b>39</b>
3.1	小规模集成电路构成的组合电路 .....	39
3.1.1	组合电路的分析 .....	39
3.1.2	组合电路的设计 .....	41
3.2	中规模集成电路及其应用 .....	42
3.2.1	编码器 .....	42
3.2.2	译码器 .....	45
3.2.3	数据分配器和数据选择器 .....	47
3.2.4	数值比较器 .....	50
3.2.5	加法器 .....	52
3.3	组合逻辑电路中的竞争冒险 .....	53
3.3.1	竞争冒险及产生原因 .....	53
3.3.2	竞争冒险的判断方法 .....	54
3.3.3	消除竞争冒险的方法 .....	55
习题 3	.....	55
<b>第 4 章</b>	<b>触发器</b> .....	<b>59</b>
4.1	基本 RS 触发器 .....	59
4.1.1	电路结构 .....	59
4.1.2	工作原理 .....	59
4.1.3	逻辑功能 .....	60
4.1.4	波形分析 .....	61
4.2	同步 RS 触发器 .....	61
4.2.1	电路结构 .....	61
4.2.2	逻辑功能 .....	61
4.2.3	触发器功能的几种表示方法 .....	62
4.2.4	同步触发器的空翻现象 .....	63
4.3	主从触发器 .....	64

4.3.1	主从 RS 触发器	64
4.3.2	主从 JK 触发器	65
4.3.3	其他类型的触发器	67
4.4	边沿触发器	68
4.4.1	维持—阻塞边沿 D 触发器	68
4.4.2	CMOS 主从结构的边沿触发器	70
4.4.3	触发器功能的转换	72
4.5	集成触发器	73
4.5.1	集成触发器举例	73
4.5.2	集成触发器的脉冲工作特性和主要指标	75
习题 4		76
<b>第 5 章</b>	<b>时序逻辑电路</b>	<b>79</b>
5.1	时序逻辑电路的基本概念	79
5.1.1	时序逻辑电路的结构及特点	79
5.1.2	时序逻辑电路的分类	80
5.2	时序逻辑电路的一般分析方法	80
5.2.1	分析时序逻辑电路的一般步骤	80
5.2.2	同步时序逻辑电路的分析举例	80
5.2.3	异步时序逻辑电路的分析举例	82
5.3	同步时序逻辑电路的设计方法	84
5.3.1	同步时序逻辑电路的设计方法	84
5.3.2	一般时序逻辑电路的设计举例	86
5.4	计数器	88
5.4.1	二进制计数器	88
5.4.2	非二进制计数器	94
5.4.3	集成计数器的应用	100
5.5	数码寄存器与移位寄存器	105
5.5.1	数码寄存器	105
5.5.2	移位寄存器	106
5.5.3	集成移位寄存器 74194	108
5.5.4	移位寄存器构成的移位型计数器	109
习题 5		110
<b>第 6 章</b>	<b>半导体存储器</b>	<b>116</b>
6.1	概述	116
6.1.1	半导体存储器的结构	116

6.1.2	半导体存储器的种类	118
6.2	随机存取存储器	119
6.2.1	静态存储单元	119
6.2.2	动态存储单元	119
6.2.3	RAM 的操作与定时	120
6.2.4	存储器容量扩展	122
6.3	只读存储器	123
6.3.1	掩膜 ROM	123
6.3.2	可编程 PROM	124
6.3.3	EPROM	125
6.3.4	E <sup>2</sup> PROM	125
6.3.5	存储器	125
6.3.6	串行 E <sup>2</sup> PROM	125
6.3.7	存储器的应用	126
6.4	常用存储器集成芯片简介	127
6.4.1	6116 型 RAM 器简介	127
6.4.2	2764 型 EPROM 简介	128
习题 6		128

## 第 7 章 可编程逻辑器件 131

7.1	可编程逻辑器件概述	131
7.1.1	PLD 发展历程	131
7.1.2	目前流行可编程器件的特点	132
7.1.3	可编程逻辑器件的基本结构和分类	133
7.1.4	PLD 的表示方法	134
7.2	中小规模 PLD 介绍	135
7.2.1	可编程只读存储器	135
7.2.2	可编程逻辑阵列	135
7.2.3	可编程阵列逻辑	136
7.2.4	通用阵列逻辑	136
7.3	复杂可编程逻辑器件结构与工作原理	138
7.3.1	CPLD 基本结构	138
7.3.2	Altera 公司 MAX7000 系列 CPLD 简介	139
7.4	FPGA 结构与工作原理	144
7.4.1	FPGA 的基本结构	144
7.4.2	Xilinx 公司 XC4000 系列 FPGA 简介	146
7.5	FPGA/CPLD 开发应用选择	148
习题 7		149

<b>第 8 章 EDA 技术</b> .....	152
8.1 EDA 概述 .....	152
8.1.1 EDA 技术涵义 .....	152
8.1.2 EDA 技术的基本特征和基本工具 .....	152
8.1.3 EDA 的工程设计流程 .....	154
8.2 MAX+PLUS II 概述 .....	156
8.2.1 MAX+PLUS II 简介 .....	156
8.2.2 软件组成 .....	157
8.2.3 设计流程 .....	158
8.3 原理图输入设计方法 .....	158
8.3.1 原理图编辑流程 .....	158
8.3.2 设计项目的处理 .....	162
8.3.3 设计项目的校验 .....	163
8.3.4 器件编程 .....	167
8.4 1 位全加器设计 .....	169
8.4.1 建立文件夹 .....	169
8.4.2 输入设计项目和存盘 .....	169
8.4.3 将设计项目设置成工程文件 .....	170
8.4.4 选择目标器件并编译 .....	170
8.4.5 时序仿真 .....	170
8.4.6 引脚锁定 .....	172
8.4.7 编程下载 .....	173
8.4.8 设计顶层文件 .....	173
8.5 VHDL 语言的基本结构 .....	174
8.5.1 2 选 1 多路选择器的 VHDL 描述 .....	174
8.5.2 VHDL 程序的基本结构 .....	175
8.5.3 实体 .....	176
8.5.4 结构体 .....	178
8.6 VHDL 语言要素 .....	181
8.6.1 VHDL 文字规则 .....	181
8.6.2 VHDL 数据对象 .....	183
8.6.3 VHDL 数据类型 .....	187
8.6.4 VHDL 操作符 .....	196
8.7 VHDL 顺序语句 .....	200
8.7.1 赋值语句 .....	200
8.7.2 转向控制语句 .....	202
8.7.3 WAIT 语句 .....	209

8.7.4	子程序调用语句	210
8.7.5	返回语句	212
8.7.6	NULL 语句	213
8.8	VHDL 并行语句	214
8.8.1	进程语句	214
8.8.2	并行信号赋值语句	217
8.8.3	块语句结构	219
8.8.4	并行过程调用语句	221
8.8.5	元件例化语句	222
8.8.6	生成语句	224
8.9	库、程序包及其配置	228
8.9.1	库	228
8.9.2	程序包	230
8.9.3	配置	232
8.10	VHDL 描述风格	234
8.10.1	行为描述	234
8.10.2	数据流描述	235
8.10.3	结构描述	235
8.11	VHDL 设计举例	236
8.11.1	组合逻辑电路设计	236
8.11.2	时序逻辑电路设计	243
8.11.3	状态机设计	248
8.11.4	系统设计	251
	习题 8	255

## 第 9 章 脉冲波形的产生与变换 258

9.1	集成 555 定时器	258
9.1.1	电路组成及工作原理	258
9.1.2	555 定时器的功能	259
9.2	施密特触发器	261
9.2.1	由门电路组成的施密特触发器	261
9.2.2	集成施密特触发器	262
9.2.3	由 555 定时器组成的施密特触发器	263
9.2.4	施密特触发器的应用	264
9.3	单稳态触发器	265
9.3.1	集成单稳态触发器	266
9.3.2	由 555 定时器组成的单稳态触发器	269
9.3.3	单稳态触发器的用途	270

9.4 多谐振荡器 .....	271
9.4.1 由门电路构成多谐振荡器 .....	272
9.4.2 石英晶体振荡器 .....	273
9.4.3 用施密特触发器构成多谐振荡器 .....	273
9.4.4 由 555 定时器构成多谐振荡器 .....	274
习题 9 .....	275
<b>第 10 章 D/A 和 A/D .....</b>	<b>279</b>
10.1 D/A 转换器 .....	279
10.1.1 权电阻网络 D/A 转换器 .....	280
10.1.2 倒 T 型电阻网络 D/A 转换器 .....	281
10.1.3 权电流型 D/A 转换器 .....	282
10.1.4 D/A 转换器的主要技术指标 .....	283
10.1.5 D/A 转换器集成芯片及选择要点 .....	284
10.1.6 集成 DAC 器件 .....	287
10.2 A/D 转换器 .....	288
10.2.1 A/D 转换器的工作原理 .....	288
10.2.2 并行比较型 A/D 转换器 .....	291
10.2.3 逐次比较型 A/D 转换器 .....	292
10.2.4 双积分型转换器 .....	294
10.2.5 A/D 转换器的主要技术指标 .....	296
10.2.6 A/D 转换器集成芯片及选择要点 .....	297
10.2.7 集成 ADC 器件 .....	300
习题 10 .....	301
<b>附录 ASCII 码编码表 .....</b>	<b>304</b>
<b>参考文献 .....</b>	<b>305</b>

# 数字逻辑基础

数字电路用于处理数字信号。本章作为分析设计数字电路的基础,主要介绍数制与编码、逻辑函数及其化简等内容。

## 1.1 数制与编码

### 1.1.1 数制

数字电路中经常遇到计数问题,鉴于电路的开关特性,在数字系统中多采用二进制(binary),有时用八进制(octal)和十六进制(hexadecimal),而人们最熟悉的是十进制(decimal)。数制之间可以互相转换。

#### 1. $N$ 进制

对于任意数制  $N$ ,其数学描述均可表示为

$$(S)_N = \sum_{i=n-1}^{-m} a_i \times N^i \quad (1.1)$$

其中, $S$  表示某个  $N$  进制数,分别由  $N$  个符号组合而成; $i$  表示  $S$  的位权; $n$ 、 $m$  分别表示  $S$  整数和小数的位数; $a_i$  表示  $S$  第  $i$  位的数码,且必定是上述  $N$  个符号中的某一个。它的计数原则是逢  $N$  进一,借一当  $N$ 。

#### 2. 十进制

因人类祖先发现了十个手指计数的方法,自然最早地形成了十进制数,并用  $0\sim 9$  十个符号来表示。它的数学描述如下:

$$(S)_{10} = \sum_{i=n-1}^{-m} a_i \times 10^i \quad (1.2)$$

例如,一个十进制数 123.45 可表示为

$$(123.45)_{10} = 1 \times 10^2 + 2 \times 10^1 + 3 \times 10^0 + 4 \times 10^{-1} + 5 \times 10^{-2}$$

它的计数原则是:逢十进一,借一当十。

#### 3. 二进制

二进制用 0 和 1 两个符号表示。其数学描述为

$$(S)_2 = \sum_{i=n-1}^{-m} a_i \times 2^i \quad (1.3)$$

例如,  $(1001.101)_2 = 1 \times 2^3 + 0 \times 2^2 + 0 \times 2^1 + 1 \times 2^0 + 1 \times 2^{-1} + 0 \times 2^{-2} + 1 \times 2^{-3}$ 。

#### 4. 八进制

八进制用 0~7 八个符号表示。其数学描述为

$$(S)_8 = \sum_{i=n-1}^{-m} a_i \times 8^i \quad (1.4)$$

例如,  $(123.45)_8 = 1 \times 8^2 + 2 \times 8^1 + 3 \times 8^0 + 4 \times 8^{-1} + 5 \times 8^{-2}$ 。

#### 5. 十六进制

十六进制是用 0~9 和 A~F 十六个符号表示。其数学描述为

$$(S)_{16} = \sum_{i=n-1}^{-m} a_i \times 16^i \quad (1.5)$$

例如,  $(6AB.CD)_{16} = 6 \times 16^2 + 10 \times 16^1 + 11 \times 16^0 + 12 \times 16^{-1} + 13 \times 16^{-2}$ 。

注意: 在数字电路中, 为了区分不同数制所表示的数, 可以采用括号加注下标的形式, 也可以在数的后面加后缀, 如二进制加后缀 B, 八进制加后缀 Q (一般不用 O, 以免被人误以为 0), 十进制加后缀 D (常将后缀 D 省略), 十六进制加后缀 H。例如

$$(123.45)_{10} = 123.45D = 123.45$$

$$(1001.101)_2 = 1001.101B$$

$$(123.45)_8 = 123.45Q$$

$$(6AB.CD)_{16} = 6AB.CDH$$

### 1.1.2 数制转换

显然, 前面介绍的几种常见数制各有特点。二进制在表示、运算及电路实现方面有其独特的优点, 但相对来说位数较多, 不易读写。十进制数与人们对数的习惯认识相吻合, 但直接用电路实现 (需要十个工作状态, 分别表示 0~9 十个数字) 是十分困难的。为便于电路实现, 首先必须将八、十、十六进制数转换为二进制数; 为便于读写, 常需要将二进制数转换为八进制、十六进制数; 若进一步地为了与人们对数的习惯认识相一致, 最终还要转换为十进制数。

通常, 数制的转换主要体现在两个方面, 即十进制数与非十进制数之间及二进制数、八进制数和十六进制数三者之间。

#### 1. 十进制数与非十进制数之间的转换

问题一: 如何将十进制数转换为非十进制数? 先看下面的例子。

例 1.1  $(26)_{10} = (?)_2$

$$\begin{array}{r|l}
 2 & 2 \quad 6 \\
 \hline
 & 2 \quad 1 \quad 3 \\
 & \quad 2 \quad 6 \\
 & \quad \quad 2 \quad 3 \\
 & \quad \quad \quad 2 \quad 1 \\
 & \quad \quad \quad \quad 0 \\
 \hline
 & \text{余 } 0 \quad \uparrow \text{ 低位} \\
 & \text{余 } 1 \\
 & \text{余 } 0 \\
 & \text{余 } 1 \\
 & \text{余 } 1 \quad \downarrow \text{ 高位}
 \end{array}$$

故 ? = 11010

例 1.2  $(26)_{10} = (?)_8$

$$\begin{array}{r|l}
 8 & 2 \quad 6 \\
 \hline
 & 8 \quad 3 \\
 & \quad 0 \\
 \hline
 & \text{余 } 2 \quad \uparrow \text{ 低位} \\
 & \text{余 } 3 \quad \downarrow \text{ 高位}
 \end{array}$$

故 ? = 32

例 1.3  $(0.625)_{10} = (?)_2$

$$\begin{array}{r|l}
 0.625 \\
 \times \quad 2 \\
 \hline
 1.250 \quad \text{整数 } 1(a_{-1}) \quad \uparrow \text{ 高位} \\
 0.250 \\
 \times \quad 2 \\
 \hline
 0.500 \quad \text{整数 } 0(a_{-2}) \\
 0.500 \\
 \times \quad 2 \\
 \hline
 1.000 \quad \text{整数 } 1(a_{-3}) \quad \downarrow \text{ 低位}
 \end{array}$$

故 ? = 0.101

那么,  $(26.625)_{10}$  如何转换为非十进制数呢? 事实上, 因为  $26.625 = 26 + 0.625$ , 所以可以将这个十进制数分成整数和小数两部分进行转换, 转换结果为

$$(26.625)_{10} = (11010.101)_2 = (32.5)_8$$

总之, 整数部分除  $N$  取余数, 小数部分乘  $N$  取整数, 即可将任一十进制数转换成  $N$  进制数。

另外, 还要注意转换精度。对整数部分而言, 都可以实现无误差转换, 而小数部分却不然。有些小数, 如  $(0.33)_{10}$ , 转换成二进制数不可能做到无误差转换, 但转换位数越多, 转换误差越小。在精度满足要求的前提下, 转换位数以少为原则。

问题二: 如何将非十进制数转换为十进制数? 一句话, 按权相加。请看如下例子。

$$(167)_8 = 1 \times 8^2 + 6 \times 8^1 + 7 \times 8^0 = 119$$

$$(1C4.68)_{16} = 1 \times 16^2 + 12 \times 16^1 + 4 \times 16^0 + 6 \times 16^{-1} + 8 \times 16^{-2} = 452.40625$$

## 2. 二进制数、八进制数和十六进制数三者之间的转换

因为  $2^3=8$ , 所以 3 位二进制数与八进制数有直接对应关系。即 3 位二进制数直接可写为 1 位八进制数, 1 位八进制数也可直接写为 3 位二进制数。

注意: 要将二进制整数部分自右至左某 3 位分一组, 最后不足 3 位时左边用 0 补足; 小数部分自左至右每 3 位分一组, 最后不足 3 位时在右边用 0 补足。例如

$$\begin{array}{cccccc} \underline{001} & \underline{100} & \underline{010} & \underline{101} & \underline{110} & \\ & 1 & 4 & 2 & 5 & 6 \end{array}$$

$$\text{故 } (1100010.10111)_2 = (142.56)_8$$

又因为  $2^4=16$ , 所以 4 位二进制数与 1 位十六进制数有直接对应关系。即 4 位二进制数直接可写为 1 位十六进制数, 1 位十六进制数也可直接写为 4 位二进制数。

注意: 与二进制数与八进制之间转换原理一样, 取 4 位一组, 不足 4 位用 0 补足。例如

$$(1100010.10111)_2 = (62.C8)_{16}$$

以二进制为中介, 可在八进制数与十六进制数之间实现转换。

### 1.1.3 编码

#### 1. 二一十进制编码

常见的二一十进制编码(binary coded decimal, BCD)有 8421 码、2421 码、4221 码、5421 码和余 3 码。除余 3 码外, 其余几个都是有权码, 例如 8421 码中从左到右每位的数值分别为 8、4、2 和 1, 按权相加即可得该码所表示的十进制数, 凡是有权码都有这样的特点, 而余 3 码的特点是在 8421 码的基础加 3。读者可自行验证, 详见表 1.1。

表 1.1 常见的 BCD 码

十进制数	8421 码	2421 码	4421 码	5421 码	余 3 码
0	0000	0000	0000	0000	0011
1	0001	0001	0001	0001	0100
2	0010	0010	0010	0010	0101
3	0011	0011	0011	0011	0110
4	0100	0100	0100	0100	0111
5	0101	0101	0101	1000	1000
6	0110	0110	0110	1001	1001
7	0111	0111	0111	1010	1010
8	1000	1110	1100	1011	1011
9	1001	1111	1101	1100	1100
权	8421	2421	4421	5421	无