

国内贸易部部编中等职业技术学校教材

汇编语言 程序设计

修订本

姚奇富 主编



中国商业出版社

国内贸易部部编中等专业学校教材

汇编语言程序设计

(修订本)

姚奇富 主 编

中国商业出版社

图书在版编目(CIP)数据

汇编语言程序设计/姚奇富主编. 2版(修订本)—北京:

中国商业出版社, 1999. 5

ISBN 7-5044-3149-4

I. 汇… II. 姚… III. 汇编语言—程序设计 IV. TP312

中国版本图书馆 CIP 数据核字(1999)第 22036 号

责任编辑:陈学勤

中国商业出版社出版发行

(100053 北京广安门内报国寺1号)

新华书店总店北京发行所经销

中国石油报社印刷厂印刷

*

850 × 1168 毫米 32 开 13 印张 335 千字

1999 年 5 月第 2 版 2003 年 7 月第 11 次印刷

定价:16.50 元

* * * *

(如有印装质量问题可更换)

编审说明

为适应建立社会主义市场经济新体制的要求,我部于1994年颁发了财经管理类5个专业和理工类7个专业教学计划。1996年初印发了以上12个专业的教学大纲。《汇编语言程序设计》一书是根据新编《计算机及应用》专业教学计划和教学大纲的要求,结合我国科技进步和财税、金融等体制改革的情况重新编写的。经审定,现予出版。本书是国内贸易部系统中等专业学校必用教材,也可供职业中专、职工中专、电视中专等选用,还可以作为业务岗位培训和广大企业职工的自学读物。

本书由浙江省宁波商业学校姚奇富老师主编,并编写了第四、五、六、七章;张定岳老师编写了第一章;冯建新老师编写了第二、三章。

全书由宁波商业学校高级讲师方程主审,并提出修改意见,在此表示感谢。

由于编写时间仓促,编者水平有限,书中疏漏之处,敬请广大读者不吝赐教,以便于修订,使之日臻完善。

国内贸易部教育司

1996年8月

修 订 说 明

原国内贸易部教育司组织编写的计算机及应用专业教材，遵循本专业教学计划和教学大纲的要求，反映了本学科教学的先进水平，自出版发行以来，深受广大师生及社会读者的好评。

但是，由于计算机更新换代的加快、软件不断升级，原有教材中有些内容已不适应当前教学需要，为此，我们特请原有主编、参编人员，对本专业教材进行了系统的修订。

本次修订，仍以原部颁教学计划和教学大纲为基础，同时根据计算机更新换代后的教学实际，对原教材中一些不适宜的内容进行了删改，增加了较多的新内容，并对一些不当之处作了更正，从而使这套教材的体系更科学、结构更严谨、内容更新颖、文字更流畅。经审定，现予出版。

由于本学科的特点，加之时间较紧，书中难免有疏漏和不足之处，敬请广大读者继续赐教，以便于我们再次修订。

计算机及应用专业教材编委会

1998年12月

目 录

第一章 基础知识	(1)
第一节 微机系统的组成.....	(1)
第二节 8086/8088 CPU 和内部寄存器	(5)
第三节 存储器分段结构及堆栈操作.....	(9)
第四节 数据类型及字符编码	(11)
第二章 8086/8088CPU 的指令系统	(17)
第一节 寻址方式	(17)
第二节 指令系统	(24)
第三章 汇编语言格式	(61)
第一节 汇编语言语句	(61)
第二节 伪指令	(68)
第三节 上机实习	(86)
第四章 汇编程序设计基本方法	(113)
第一节 汇编语言程序设计的步骤和基本结构.....	(113)
第二节 分支程序设计.....	(119)
第三节 循环程序设计.....	(134)
第四节 子程序设计.....	(162)
第五章 高级汇编语言技术	(190)
第一节 宏汇编.....	(190)
第二节 重复汇编和条件汇编.....	(202)
第三节 模块程序设计.....	(213)
第六章 输入输出和中断	(245)
第一节 I/O 设备的数据传送方式	(245)

第二节	中断	(255)
第三节	BIOS 和 DOS 中断	(267)
第四节	中断程序设计	(285)
第七章	磁盘文件的存取技术	(301)
第一节	利用文件控制块的磁盘存取方法	(301)
第二节	句柄式磁盘文件存取	(321)
第三节	BIOS 磁盘存取功能	(336)
第八章	80X86CPU 的扩充功能	(340)
第一节	80X86CPU 系统结构概述	(340)
第二节	80X86CPU 的扩充功能	(348)
附录		
附录一	中断向量地址一览表	(372)
附录二	DOS 功能调用	(374)
附录三	BIOS 中断	(380)
附录四	DEBUG 主要命令	(385)
附录五	CODEVIEW 菜单窗口功能	(391)
附录六	出错信息	(395)
附录七	实验	(404)
附录八	参考书目	(407)

第一章 基础知识

第一节 微机系统的组成

1.1.1 微机系统的基本结构

一个完整的微机系统应由中央处理器(CPU)、存储器(RAM/ROM)、外部接口电路(I/O)以及系统总线等组成,如图 1-1 所示。

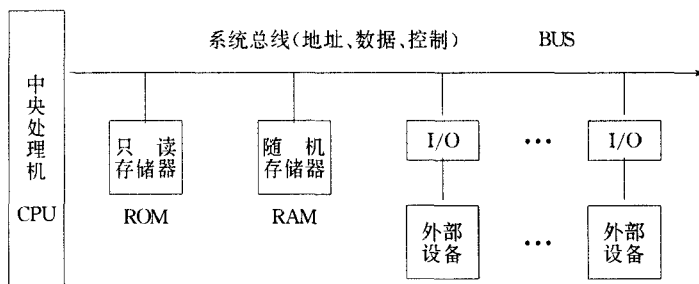


图1-1 微机系统基本结构

一、中央处理器(CPU)

它是微机系统的核心部件,其主要功能有指令译码、微操作信号生成、数值运算以及总线控制等。

二、存储器(RAM/ROM)

1. 只读存储器(ROM)

在 ROM 上固化了基本输入输出设备驱动程序和微机启动自检等程序,它们统称为 BIOS(Basic Input/Output System),它只能读取,不能重新修改,当电源断开时,其信息不会丢失。

2. 随机读/写存储器(RAM)

RAM(Random Access Memory)存储器又称为内存储器(内存),它由多片集成电路组成,存储器的容量以 KB(1024 字节)为计算单位,每个字节表示八位二进制信息。

RAM 用于存储程序和数据,任何要执行的程序和要处理的数据(如磁盘程序或数据文件)必须先装入 RAM 才能工作,当电源断开时, RAM 中的信息也随之消失。

三、外部接口电路(I/O)

I/O 接口电路由多种集成电路芯片、电阻、电容等器件组成,它是主机与外设、外设与外设之间的硬件接口,不同的外部设备可以通过配套的接口电路实现它们之间或它们与 CPU 之间的数据缓冲与传送、以及信号转换等。

四、总线(BUS)

总线是一组公共数据线、地址线和控制信号线,它把系统配置的各个设备及部件连接起来构成微机的硬件系统。总线在工作时,数据及各种信息传送是分时操作的。

1.1.2 微机系统的硬件配置

微机系统硬件配置如图 1-2 所示。

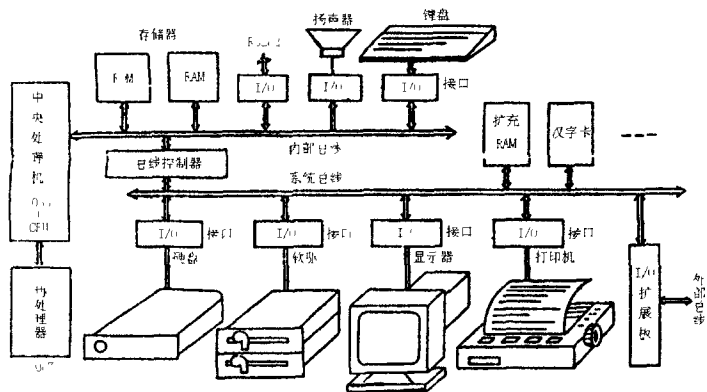


图 1-2 微机系统硬件配置

一、内部总线

内部总线又称为板内总线,它把 CPU、ROM、RAM、基本 I/O 接口、定时器以及总线控制逻辑等部件连成一个系统,成为微机的基本硬件系统板电路。内部总线是微机系统的一级总线。

二、系统总线

系统总线又称为板间总线,它由 CPU 通过总线控制逻辑进行管理,在该总线上装有 5~8 个通用 I/O 扩展插槽,不同设备的接口电路都将通过该扩展槽与主机连接。系统总线是微机系统的二级总线。

三、协处理器

中央处理器 CPU 的运算是定点运算,若要实现浮点运算以及某些函数运算都需要进行仿真编程,因此运算速度比较慢。协处理器是专用于浮点数及某些函数运算的器件,它是一片集成电路。协处理器扩充了 CPU 寄存器和指令系统,并增加了新的数据类型。对某些科学计算(如常用函数、实数四则运算等)可直接由硬件实现,因此协处理器大大提高了计算机的数值处理能力和运算速度。

四、磁盘存储器

磁盘存储器是计算机的外存储器中应用最多的一种,目前基本上有软盘存储器和硬盘存储器二种,它是利用磁滞现象来存储信息的,因此停电后信息不会丢失。它的特点是容量大,但速度慢(相对于内存而言)。

硬盘存储器有密封的外壳,内装传动机构、读/写磁头(多个)和硬盘片(一片或多片),驱动电路在密封壳外边。

软盘存储器一般没有密封的外壳,其驱动和读/写原理与硬磁盘有些类似,最大的区别是软磁盘片可以随意更换,在应用时可以无限地备份程序和数据文件。应用软盘存储器要注意两个问题:一是软盘片的容量,常见的有 360KB、720KB、1.2MB 和 1.44MB 等,一般把 1.2MB 和 1.44MB 的磁盘片称为高密磁盘,而把

360KB 和 720KB 的磁盘称为低密磁盘,相应的磁盘驱动器也称为高密驱动器和低密驱动器。二是就磁盘驱动器和盘片的尺寸而言,有 3 英寸、5 英寸不等。

五、外部设备

相对于主机而言,输入/输出设备就可称为外部设备,下面就是几种最常用的外部设备。

1. 扬声器

扬声器是输出设备,它用于机器报警和输出音响。扬声器与定时/计数器、控制门以及驱动电路相连,可由用户编程控制音响效果。

2. 键盘

键盘是输入设备,用于人机对话。键盘可以向计算机输入数据和程序,或向计算机发布命令。

3. 显示器

显示器是输出设备,用于人机对话。在计算机中的程序和数据以及计算机的运行结果(如数值运算结果、绘图及制表等)都可以通过显示器显示出来。目前,新技术产品不断出现,显示器也可以用作输入设备使用,如通过光笔在显示器上绘图或作其他信息输入。

4. 打印机

打印机是输出设备,它能够把源程序或数据以及程序运行结果(如数值运算结果、绘图、制表等)打印出来。目前常见的有针式打印机、喷墨打印机和激光打印机等几种类型。

六、外部总线

外部总线用于机外的进一步扩展。例如,有些自制的接口电路机内放不下,或系统总线的 I/O 扩展插槽数量不够,就可通过该总线进行连接。

七、硬卡

由于一些版权原因或者为了提高运行速度,把软件或者汉字

库等固化在电路板上就称为硬卡,常见的有汉卡、防病毒卡等。

第二节 8086/8088 CPU 和内部寄存器

1.2.1 8086/8088 CPU 的功能结构

8086/8088 CPU 主要由两大部分组成,即总线控制单元(BIU)和执行单元(EU),如图 1—3 所示。BIU 负责 CPU 与存储器之间的信息传送,而 EU 负责指令的执行以及进行算术逻辑运算。需要指出的是,8086/8088 CPU 都是 Intel 公司推出的 16 位微处理器,两者的不同之处在于 8088 是 8 位数据通道,而 8086 则具有 16 位的数据通道,除此之外,两者的其他方面都是相同的。

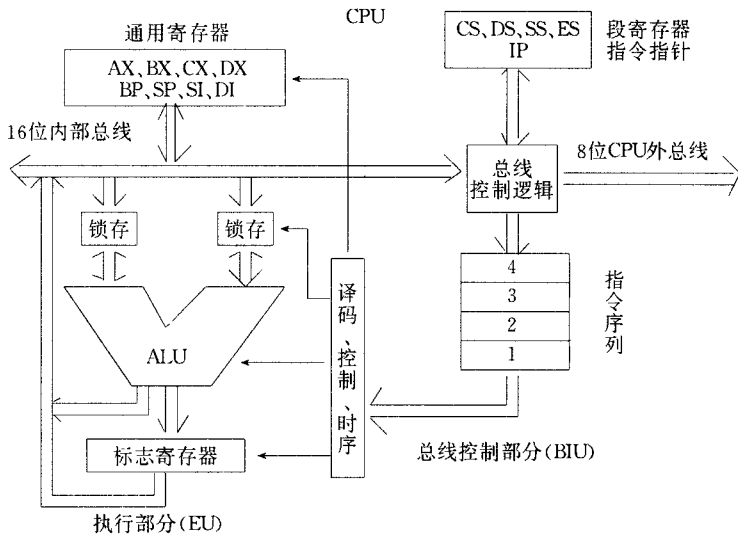


图1—3 8086/8088CPU 功能结构

一、执行单元(EU)

执行单元由运算器(ALU)、通用寄存器、标志寄存器、暂存器

(锁存)及控制逻辑等部分组成。运算器完成算术及逻辑运算,通用寄存器用于存储数据以及设置偏移地址,标志寄存器存放结果特征,控制逻辑电路用来生成各种微操作信号去控制各种操作。

二、总线控制单元(BIU)

总线控制单元主要完成对 CPU 外总线的管理,CPU 通过总线控制逻辑实现 CPU 与存储器、CPU 与外部输入/输出接口电路之间的数据传送。

三、CPU 基本工作过程

微机在工作时,首先从存储器中读取指令,经 CPU 的外总线送入指令排队寄存器,指令经控制逻辑电路进行译码,并与内部的时序电路组合生成相应的微操作信号去完成指令规定的操作。若从存储器中取出的数据,则送入运算器或寄存器。



图1-4 8086/8088CPU的寄存器结构

指令排队寄存器用于取指令的缓冲,因而实现了取指令和执行指令并行处理,提高了系统的运行速度。

1.2.2 8086/8088 CPU 内部寄存器结构

8086/8088 CPU 内部寄存器结构如图 1-4 所示。

一、通用寄存器

通用寄存器可分为数据寄存器和指针寄存器。其中 AX、BX、CX 和 DX 是四个数据寄存器,可以把它们的高半部和低半部分开使用,用于暂存 8 位的操作数和进行 8 位算术逻辑运行,此时它们的名字为 AH、AL、BH、BL、CH、CL、DH 和 DL。

在程序设计中,AX 通常作为累加器使用,BX 作为基址寄存器使用,CX 作为计数器使用,DX 用来存放数据。

另外四个 16 位指针寄存器为基址指针 BP 和堆栈指针 SP 及变址指针 SI 与 DI。BP 和 SP 寄存器用于对堆栈的管理。所谓堆栈是一块“先进后出”的存储区,对它进行操作时,一般只能把数据存入栈顶或从栈顶取出,堆栈指针 SP 就是这块存储区的一个地址指针,它总是指向堆栈的栈顶。BP 为基址指针,它用于寻址堆栈中的数据。SI 与 DI 是两个独立的变址寄存器,它们为变址寻址操作提供基地址,指出要存取的数据在存储器中所处的区域,在变址寻址的指令中含有一个 8 位或 16 位的偏移量,变址寻址就是将这个偏移量加到基地址上用来确定操作数的位置。

二、段寄存器

段寄存器有代码段寄存器 CS、数据段寄存器 DS、堆栈段寄存器 SS 和附加段寄存器 ES。

8086/8088CPU 有 20 位的地址总线,可以寻址 1MB 内存单元。但是,由于 8086/8088 CPU 只有 16 位寄存器,CPU 内部的运算也只能是 16 位的,这样 8086/8088CPU 只能在 64KB 范围内寻找操作数。为了充分利用 20 位的地址总线以及寻址 1MB 内存单元,8086/8088CPU 采取了分段结构。寻址采用了分段结构后,一个段可以寻址 64KB 范围,改变段值可以寻址不同的 64KB

范围,从而可以寻址 1MB 范围。

三、指令指针寄存器(IP)

指令指针寄存器又称为指令地址计数器或程序计数器,它被规定与 CS 段寄存器组合对指令寻址。CS:IP 总是指向将要执行指令的地址,CPU 每执行一条指令,IP 被自动修改并指向下一条要执行指令的偏移地址。

四、标志寄存器(F)

8086/8088CPU 标志寄存器为 16 位寄存器,其中只有 9 个标志位,这 9 个标志位是按位进行定义,用以反映系统运行的状态以及运算结果的特征。9 个标志位一般分为两大类型:状态标志和控制标志,如图 1-5 所示。

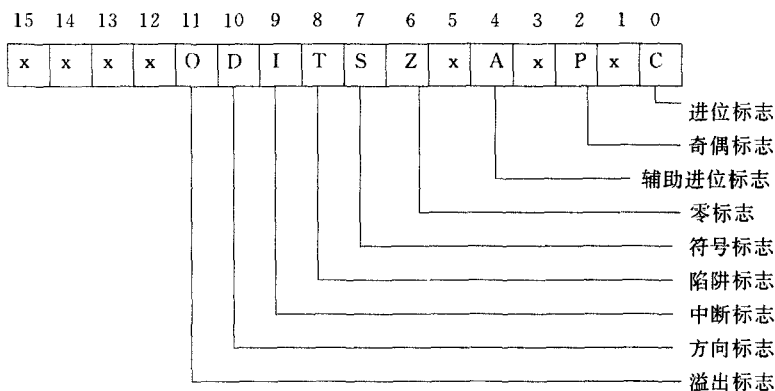


图1-5 8086/8088CPU 状态寄存器结构

状态标志通常是在进行算术或逻辑运算之后,由系统根据运算结果的特征进行设置,以反映这种操作结果的某种性质。控制标志可以由指令进行设置,使处理器按照用户的意图进行操作。下面是各个标志位的具体含义。

1. 状态标志位

①进位标志 CF:若结果的最高位产生一个进位(加法)或一个借位(减法),则 $CF=1$, 否则 $CF=0$ 。

②辅助进位标志 AF:若一字节中第3位或一字中第7位上产生一个进位或借位,则 $AF=1$,否则 $AF=0$ 。

③奇偶标志 PF:若运算结果为偶数个1,则 $PF=1$,否则 $PF=0$ 。

④零标志 ZF:若运算结果为零,则 $ZF=1$,否则 $ZF=0$ 。

⑤符号标志 SF:若运算结果的最高位为1,则 $SF=1$,否则 $SF=0$ 。

⑥溢出标志 OF:若带符号数算术运算的结果产生溢出,则 $OF=1$,否则 $OF=0$ 。

2. 控制标志位

①方向标志 DF:若 $DF=1$,则数据串操作指令将按地址递减的方式进行;若 $DF=0$,则按递增的方式进行。

②中断标志 IF:若 $IF=1$,则CPU允许接受外部可屏蔽的中断请求,即开中断;反之 $IF=0$,为关中断。

③陷阱标志 TF:若 $TF=1$,则处理器处于单步方式,在此方式下,每执行完一条指令自动产生一个软件陷阱,执行单步中断。反之,处理器为正常工作方式。

第三节 存储器分段结构及堆栈操作

1.3.1 存储器分段结构

所谓存储器分段结构是指存储器在逻辑上分成若干段(64KB),各段地址由段寄存器指定,段内的偏移地址(低16位)由指针寄存器或指令中的直接偏移地址指定。如图1-6所示。

在存储器寻址时,段寄存器(16位)内容向左移4位,再与指针寄存器或直接偏移地址相加形成存储器物理地址,如图1-7所示。

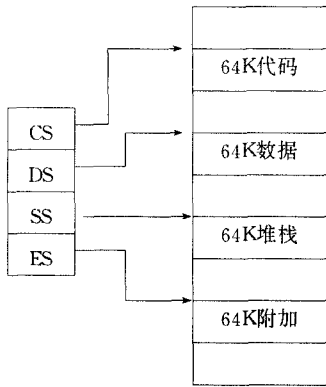


图1-6 存储器的分段结构

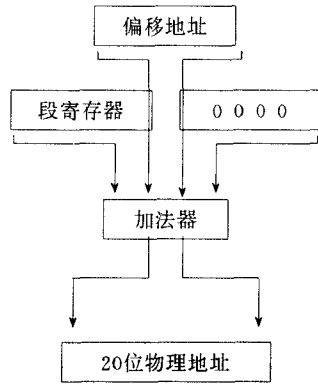


图1-7 物理地址形成过程

1.3.2 堆栈操作

一、堆栈结构

堆栈是在存储器中开辟的一端固定、一端活动的存储空间，所有数据的进出都必须在活动端操作。它是一种以“先进后出”为原则的数据结构。其固定端叫栈底，活动端叫栈顶，栈底一般位于高地址端，栈顶则位于低地址端。如图1-8(a)所示。

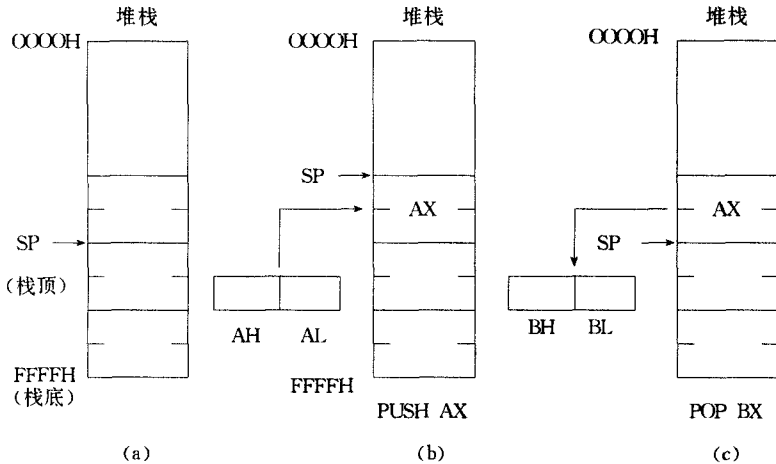


图1-8 堆栈变化过程示意图