

定点 DSP 的原理、开发与应用

徐科军 黄云志 编著

清华大学出版社

(京)新登字 158 号

内 容 简 介

数字信号处理器(digital signal processor,DSP)是一种运算速度快、处理功能强、内存容量大的单片微处理器,广泛应用于计算机、信号处理、通信、互联网、仪器仪表、多媒体、控制系统、汽车、医用设备和家用电器等方面。DSP分为专用DSP和通用DSP、定点DSP和浮点DSP等,其中后两种DSP是通用可编程的。本书在叙述定点DSP的一般原理和特点的基础上,重点介绍AD公司的定点DSP系列,详细论述其基本原理、硬件结构和指令系统;阐述其开发工具和过程;介绍常用的数字信号处理算法例程和基于DSP的应用系统的研制实例。

本书可以作为高等院校电子信息、电气工程、自动控制和仪器仪表等专业高年级本科生、研究生学习DSP的教材,也可供广大DSP科研和工程技术人员参考使用。

图书在版编目(CIP)数据

定点DSP的原理、开发与应用/徐科军,黄云志编著. —北京:清华大学出版社,2002
ISBN 7-302-05840-7

.定... . 徐... 黄... .数字信号 - 信号处理 - 微处理器 . TN911 .72

中国版本图书馆CIP数据核字(2002)第067453号

出 版 者: 清华大学出版社(北京清华大学学研大厦,邮编 100084)

<http://www.tup.tsinghua.edu.cn>

责任编辑: 陈国新

封面设计:

版式设计: 韩爱君

印 刷 者: 印刷厂

发 行 者: 新华书店总店北京发行所

开 本: 787 × 1092 1/16 印张: 18.75 字数: 429 千字

版 次: 2002 年 10 月第 1 版 2002 年 10 月第 1 次印刷

书 号: ISBN 7-302-05840-7/TN · 130

印 数: 0001 ~ 0000

定 价: 00.00 元

前言

在过去的几十年里,单片机的广泛应用实现了简单的智能控制功能。随着信息化进程的加快,需要处理的信息量越来越大,对实时性和精度的要求越来越高,低档单片机已不再能满足要求。一种体现微电子学、数字信号处理和计算技术这3个学科综合科研成果的新器件 DSP 问世了,并在短时间内获得飞速发展。近年来, DSP 性能迅速提高,成本价格大幅度下降, DSP 的应用范围不断扩大,成为当前产量和销量增长最快的电子产品之一。

目前国内介绍 DSP 技术的书还不多。在已出版的介绍 DSP 的书中,多数是介绍 TI (Texas Instruments, TI)公司的 TMS 系列 DSP 的,介绍 AD(Analog Devices, AD)公司 ADSP 系列的书较少。AD 公司是世界上几大生产 DSP 芯片的公司之一,其产品有自己的特色。在通用可编程 DSP 中,分为浮点 DSP 和定点 DSP。虽然浮点运算更适合于 DSP 的应用场合,但根据市场统计,目前销售的 DSP 器件 80% 以上仍属于定点 DSP 器件。这是因为定点运算器件成本较低,对存储器的要求较低,而且耗电较省。所以,本书在叙述定点 DSP 的一般原理和特点的基础上,重点介绍 AD 公司的定点 DSP 系列。

本书共分 10 章。第 1 章是绪论,介绍 DSP 的特点、DSP 的分类和各主要生产厂家的产品、DSP 的发展概况以及 DSP 的应用,使读者对 DSP 有一个概貌性的了解。

第 2 章是定点 DSP 的概述。在叙述定点 DSP 的一般原理和特点的基础上,对主要公司的定点 DSP 系列芯片的特点、系统结构和功能以及开发工具作概括性的介绍,使读者对定点 DSP 有一个比较全面的了解。

第 3 章介绍 AD 公司定点 DSP 系列 ADSP-21xx 3 个计算单元的体系结构和功能。这 3 个计算单元是:算术/逻辑单元(ALU)、乘法器/累加器(MAC)和桶形移位器(barrel shifter)。算术/逻辑单元除了执行基本的除法操作,还提供一套标准的算术和逻辑功能。它的算术功能包括加、减、求反、增量、减量和求绝对值,逻辑功能包括 AND(与)、OR(或)、XOR(异或)和 NOT(非)。乘法器/累加器具有单周期乘法、乘法累加、乘法累减、饱和和清零功能。它的反馈功能能使累加器输出直接作为下一周期的被乘数。桶形移位器单元提供一套完整的 16 位输入、32 位输出的移位功能,其中包括算术移位、逻辑移位、数值归一化和反归一化、导出指数等。这些基本功能结合起来能有效地完成各种数值的格式控制,其中包括多字浮点表示。

第 4 章介绍 ADSP-21xx 系列处理器的程序控制部分,即程序定序器和与之有关的中

断控制器,以及状态和条件逻辑。程序定序器产生指令地址流,并且提供灵活的程序流程控制。它还提供零开销循环、单周期转移(条件转移和无条件转移)和完善的中断处理。中断控制器允许处理器响应多个中断之一。ADSP-21xx 提供了多个专门的外部中断输入管脚:IRQ2、IRQL0、IRQL1和IRQE。另外,SPORT1 可以配置成IRQ0和IRQ1两个外部中断。ADSP-21xx 还响应来自定时器、DMA 口、两个串口、软件和休眠控制电路的中断。ADSP-21xx 的状态和模式位在 6 个寄存器内部保存着,这些寄存器可以通过 DMD 总线进行独立的读写操作。

第 4 章还介绍 ADSP-21xx 处理器控制数据传输单元,包括数据地址发生器、程序存储器数据总线 and 数据存储器数据总线之间的数据交换单元(PMD-DMD 总线交换单元)。ADSP-21xx 有两个独立的数据地址发生器(DAG),能同时访问程序存储器和数据存储器。DAG 还提供间接寻址功能,能自动地进行地址修改。对于循环缓冲器来说,DAG 能完成模地址修改。程序存储器数据总线 and 数据存储器总线间数据交换单元将程序存储器数据总线 and 数据存储器数据总线结合起来,并允许它们双向传送数据。

第 5 章介绍可编程的内部定时器。ADSP-21xx 可编程时间间隔定时器能根据处理器周期的倍数产生周期性中断。定时器包括两个 16 位寄存器:计数寄存器(TCOUNT)和周期寄存器(TPERIOD)以及一个 8 位的标度寄存器(TSCALE)。

第 6 章介绍 ADSP-21xx 的同步串行口:SPORT0 和 SPORT1。这两个双向的双缓冲串行口用于串行通信和多处理器通信。串行口使用帧信号控制数据流,每一个 SPORT 端口能生成一个内部串行时钟或者使用外部时钟。帧同步信号由内部或外部器件产生,其字长从 3 位到 16 位可变。SPORT0 具有多通道能力,它允许收或发一个范围在 24~32 位字的二进制信息流。SPORT1 可配置成外部中断引脚和标志输出(FO)、标志输入(FI)引脚。

第 7 章介绍 ADSP-21xx 的外部系统结构和存储器接口,其中包括时钟信号和处理器状态、复位、中断、标志输入/输出引脚、DMA 接口、主机接口、程序存储器接口、数据存储器接口、字节(引导)存储器接口、I/O 空间等。

第 8 章介绍 ADSP-21xx 指令系统。该指令系统适应于一般数字信号处理器中高速、复杂的运算要求,例如,连续的单周期乘法/累加运算。指令系统可完全控制 ADSP-21xx 3 个计算单元。所有指令按主要类型分为:多功能指令,计算指令,数据传送指令,程序流程/控制指令和其他指令。书中给出了 ADSP-21xx 全部的指令集。本章介绍一套简单的数据结构(即一维数据及其端口)的说明和使用,其数组可以是单值也可以是多值的。另外,数组也可以用作循环缓冲器。本章还介绍常用的 ADSP-21xx 算法程序,其中包括定点算术算法、快速傅里叶变换、滤波器和小波变换。

第 9 章介绍 ADSP-21xx 的开发工具。ADSP-21xx 的开发工具包括软件和硬件两部分。软件开发工具有基于 DOS 的软件开发工具和基于 Windows 的可视化集成开发环境 Visual DSP。考虑目前基于 DOS 的软件开发工具还可能在使用,故本章对这两种软件开发环境(工具)均加以介绍,但重点介绍 Visual DSP。开发软件在 PC 上运行。开发硬件有 ADSP-21xx EZ-KIT Lite 和 ADSP-21xx ICE。EZ-KIT Lite 是 AD 公司为开发 ADSP-21xx 而研制的实验板,该板是一个完整的信号处理系统,也是 ADSP-21xx 最小化实现的一个实例。ADSP-21xx EZ-ICE 仿真器是一个能在目标系统(即用户系统)上实时

运行和调试程序的开发工具。Z-ICE 提供了一个可控的环境,可以观测、调试和测试目标系统的活动。第 9 章还介绍 ADSP-21xx 的开发过程,列举几个软硬件调试的例子,给出它们的测试程序。

第 10 章介绍 ADSP-21xx 的几个应用实例:基于 ADSP 的涡街流量计信号处理系统,基于 ADSP 的传感器动态校正系统,基于 ADSP 的科里奥利质量流量计信号处理系统和基于 ADSP 的传感器模拟系统。

本书在叙述定点 DSP 的一般原理和特点的基础上,概括性地介绍各主要公司的定点 DSP 系列芯片的特点、系统结构和功能,重点介绍 AD 公司定点 DSP 的原理、开发和应用。这样,使读者不仅对定点 DSP 的原理与应用有一个比较全面的了解,而且可以使用 AD 公司的定点 DSP 芯片开发自己的应用系统,是一本实用性较强的技术参考书。

本书的部分内容是作者科研工作的总结。我们从 1996 年开始从事数字信号处理器的开发、应用和教学工作。先后研制了以 ADSP-2181 数字信号处理器为核心的传感器动态校正系统、传感器模拟系统、涡街流量计信号处理系统和科里奥利质量流量计信号处理系统。在研究生的“数字信号处理技术”课程中,介绍 DSP 的原理与应用。在本科生的毕业设计中,指导大学生设计以 DSP 为核心的应用系统。

本书第 3 章至第 7 章以及 8.1、8.3、8.5、9.2 节由黄云志编写,其余章节由徐科军编写。

本书的部分研究成果是在国家自然科学基金(59375260,59675085,59985003)、“863”计划(863-512-9805-06)、机械工业技术发展基金(97JA02004)、安徽省自然科学基金(95-电-09,97423003,01042305)和高校骨干教师资助计划的支持下完成的。徐科军指导的硕士生江敦明、吕迅竑、汪安民、于翠欣、朱志能,博士生李成、倪伟在 DSP 应用开发中做了大量的工作。作者始终得到中国科学技术大学戴礼荣等老师的热情帮助和指导。作者的实验室已被列入 AD 公司的大学计划,得到 AD 公司赠送的开发工具和资料。本书所用 AD 公司的有关资料,经过 AD 公司的授权,得到了 AD 公司中国大学计划负责人李川先生的帮助。本书的出版得到清华大学出版社的大力支持。深圳安圣电气股份有限公司周岩峰硕士对本书提出了许多宝贵的意见。在此一并表示衷心的感谢。

AD 公司为 DSP 设计提供各种技术资料,需要技术支持的读者可以访问以下站点或通过电子信箱联系:

<http://www.analog.com/dsp>
dsp.support@analog.com

也可以访问我们的网站或通过电子信箱与我们联系:

<http://dsplab.hfut.edu.cn>
dsplab@hfut.edu.cn

由于 DSP 技术发展非常迅速,作者的水平有限,书中可能存在不妥之处,敬请广大读者批评指正。

作者于合肥工业大学自动化研究所

2002 年 1 月

目录

1 绪论	1
1.1 DSP 芯片的特点	1
1.2 DSP 芯片的分类	2
1.3 DSP 芯片的历史和现状	3
1.4 DSP 芯片的发展方向	7
1.5 DSP 芯片的应用领域	8
2 定点 DSP 概述	10
2.1 定点 DSP 中的基本问题	10
2.2 AD 公司定点 DSP	13
2.3 TI 公司定点 DSP	23
2.4 AD 公司 DSP 产品与 TI 公司 DSP 产品的对应	28
3 ADSP-21xx 计算单元	31
3.1 算术运算.....	31
3.2 算术/ 逻辑单元(ALU)	32
3.3 乘法器/ 累加器(MAC)	36
3.4 桶形移位器.....	40
4 ADSP-21xx 程序控制和数据传输	47
4.1 程序定序器.....	47
4.2 中断控制器	51
4.3 状态寄存器和堆栈.....	54
4.4 数据地址发生器.....	57
4.5 PMD-DMD 总线交换单元	59
4.6 程序数据存取.....	60

5 ADSP-21xx 定时器	63
5.1 概述	63
5.2 定时器结构	63
5.3 定时器操作	64
6 ADSP-21xx 串行口	67
6.1 概述	67
6.2 串行口基本特性	67
6.3 串行时钟和字长设定	69
6.4 帧同步信号选择	70
6.5 串行数据的压扩和数据格式	72
6.6 串行口的中断和自动缓冲	74
6.7 串行口的多通道运行	78
6.8 串行口的允许和配置	80
6.9 串行口编程举例	82
7 ADSP-21xx 外部系统结构和存储器接口	84
7.1 概述	84
7.2 系统接口	86
7.3 DMA 端口	90
7.4 主机接口(HIP)	96
7.5 程序存储器接口	101
7.6 数据存储器接口	102
7.7 字节存储器接口	104
7.8 输入/输出(I/O)存储空间	105
8 ADSP-21xx 指令系统和常用算法编程举例	107
8.1 概述	107
8.2 指令系统	108
8.3 数据格式	119
8.4 定点算术算法	121
8.5 快速傅里叶变换	134
8.6 滤波器	150
8.7 小波变换	176
9 ADSP-21xx 开发工具	186
9.1 基于DOS的软件开发工具	186

9.2	基于 Windows 的开发工具	193
9.3	实验板	219
9.4	在线仿真器	238
9.5	开发过程	241
9.6	具体设计和调试举例	245
10	ADSP-21xx 应用系统研制	257
10.1	涡街流量计信号处理系统	257
10.2	科里奥利质量流量计信号处理系统	271
10.3	传感器动态校正系统	280
10.4	传感器模拟器	284
	参考文献	288

绪 论

随着微电子学、数字信号处理和计算技术等学科的发展,一种体现这3个学科综合科研成果的新器件数字信号处理器(digital signal processor, DSP)问世了,并在短时间内获得飞速发展。DSP是一种特别适合于进行数字信号处理运算的微处理器,其主要应用不仅是实时快速地实现各种数字信号处理算法,而且拓宽到了系统控制领域。本章简要介绍DSP的特点、类型、历史、现状和发展方向以及应用领域。

1.1 DSP 芯片的特点

DSP除了具备普通微处理器所强调的高速运算和控制功能外,针对实时数字处理,在处理器结构、指令系统、指令流程上做了很大的改进,其特点如下:

(1) DSP普遍采用了数据总线和程序总线分离的哈佛(Harvard)结构及改进的哈佛结构,比传统处理器的冯·诺依曼(Von Neumann)结构有更高的指令执行速度;

(2) DSP大多采用流水线操作,从而在不提高时钟频率的条件下减少了每条指令的执行时间;

(3) 片内不仅有多条总线,可以同时进行取指令和存取多个数据的操作,并且有辅助寄存器用于寻址,它们可以在寻址访问前或访问后自动修改内容,以指向下一个要访问的地址;

(4) 针对滤波、相关、矩阵运算等需要大量乘法累加运算的特点,DSP大都配有独立的乘法器和加法器,使得同一时钟周期内可以完成一次乘加运算;

(5) 许多DSP带有直接存储器存取(direct memory access, DMA)通道控制器,以及串行通信口等,配合片内多总线结构,数据块传送速度大大提高;

(6) 配有中断处理器和定时控制器,可以方便地构成一个小规模系统;

(7) 具有软件、硬件等待功能,能与各种存储器接口。

下面将DSP与人们比较熟悉的单片机进行比较。所谓单片机就是在一块芯片上集成了中央处理单元(CPU)、随机存取存储器(RAM)、只读存储器(ROM)、定时/计数器、多种功能的串行和并行输入/输出(I/O),如Intel公司的8031系列等。除了以上基本功能外,有的单片机还集成有模/数转换器(ADC)、数/模转换器(DAC),如Intel公司的

8096 系列。概括起来,单片机有如下特点:

- (1) 具有位处理能力,强调控制和事务处理功能;
- (2) 价格低廉,如低档单片机价格只有人民币几元钱。

与单片机相比,DSP 的特点是:

- (1) 哈佛结构;
- (2) 流水线操作;
- (3) 专用的硬件乘法器;
- (4) 特殊的 DSP 指令;
- (5) 快速的指令周期。

因此,DSP 具有高速的运算能力。与 16 位单片机相比,DSP 单指令执行时间快 8 ~ 10 倍,完成一次乘加运算快 16 ~ 30 倍。DSP 提高了快速傅里叶变换(FFT)和滤波器的运算速度。

1.2 DSP 芯片的分类

DSP 芯片可以按照以下 3 种方式进行分类。

(1) 按基础特性分

这是根据 DSP 芯片的工作时钟和指令类型来分类的。如果在某时钟频率范围内的任何时钟频率上,DSP 芯片都能正常工作,除计算速度有变化外,没有性能下降,这类 DSP 芯片一般称之为静态 DSP 芯片。例如,日本 OKI 电气公司的 DSP 芯片属于这一类。这种 DSP 芯片在存储器存取速度较慢时,不必再插入等待状态。

如果有两种或两种以上的 DSP 芯片,它们的指令集和相应的机器代码和管脚结构相互兼容,则这类 DSP 芯片称为一致性 DSP 芯片。例如,美国 TI(Texas Instruments, TI)公司的 TMS320C1x 就属于这一类。

(2) 按数据格式分

这是根据 DSP 芯片工作的数据格式来分类的。数据以定点(fixed-point)格式工作的 DSP 芯片称为定点 DSP 芯片,如 TI 公司的 TMS320C1x/ C2x/ C5x 系列、AD 公司的 ADSP-21xx 系列、AT&T 公司的 DSP16/ 16A、Motorola 公司的 MC56000 等。以浮点(floating-point)格式工作的称为浮点 DSP 芯片,如 TI 公司的 TMS320C3x/ C4x/ C8x、AD 公司的 ADSP21-21xxx 系列、AT&T 公司的 DSP32/ 32C、Motorola 公司的 MC96002 等。

不同浮点 DSP 芯片所采用的浮点格式不完全一样,有的 DSP 芯片采用自定义的浮点格式,如 TMS320C3x,而有的 DSP 芯片则采用 IEEE 的标准浮点格式,如 Motorola 公司的 MC96000、FUJITSU 公司的 MB86232 和 Zoran 公司的 ZR3525 等。

不同类型的 DSP 适用于不同的场合。早先的 DSP 都是定点的。定点 DSP 可以胜任大多数数字信号处理任务,但是,在某些场合,例如雷达和声纳的信号处理中,数据的动态范围很大,按定点处理会发生溢出,严重时处理无法进行。如果用移位定标或用定点模拟浮点运算,程序速度将大大降低。浮点 DSP 的出现解决了这些问题,它扩展了数据动态

范围。常见的 16 位定点 DSP 的动态范围仅 96dB(分贝),每增加 1 位,动态范围只增加 6dB;而 32 位浮点 DSP 数据的动态范围为 1536dB。浮点 DSP 的处理性能在许多情况下要比定点 DSP 高得多。32 位浮点 DSP 在各项指标上都远好于定点 DSP,它可以完成 32 位定点运算,具备更大的存储访问空间,而且最新发展的并行 DSP 无一例外地采用浮点格式。还有一点就是高级语言(如 C 语言)编译器主要面向浮点 DSP,这使得普通计算机上的源码程序可以移植到 DSP 中,而无需大的修改。

(3) 按用途分

按照 DSP 的用途来分,可分为通用型 DSP 芯片和专用型 DSP 芯片。通用型 DSP 芯片具有较丰富的硬件接口和很强的可编程性,适用于开发和研究。专用 DSP 芯片是针对某种具体应用而设计的,其运算是用硬件直接实现的,其内部结构规则简单,达到很高的数据吞吐率;片内有许多并行工作的运算单元,因此专用 DSP 在做指定运算时,速度远高于通用 DSP。常见的有 FFT 专用 DSP、卷积/相关器、复乘加器和求模/相角等。例如 Motorola 公司的 DSP56200、Zoran 公司的 ZR34881、Inmos 公司的 IMSA100 等就属于专用型的 DSP 芯片。专用 DSP 芯片的缺点是灵活性差,几乎都是定点型的,精度和动态范围有限,需要较多外围控制器件和严格的时钟同步信号,并且专用 DSP 芯片几乎不具备自适应处理能力。

1.3 DSP 芯片的历史和现状

世界上第一个单片 DSP 芯片是 1978 年 AMI 公司宣布的 S2811。1979 年 Intel 公司宣布的商用的可编程器件 2920 是 DSP 芯片的一个主要里程碑。这两种芯片内部都没有现代 DSP 芯片所必需的单周期乘法器。1980 年,日本 NEC 公司推出的 μ PD7720 是第一个具有乘法器的商用 DSP 芯片。

1982 年 TI 公司推出其第一代 DSP 芯片,迄今已成为世界上最大的 DSP 芯片供应商。TI 公司先后推出定点系列的 TMS320C1x、TMS320C2x、TMS320C2xx、TMS320C5x、TMS320C54x 和 TMS320C55x;浮点系列的 TMS320C3x、TMS3204x 和 TMS320C67xx;多处理器 TMS320C8x;专用 DSP 系列 AV7xxx。在 TMS320 系列产品中,'C1x、'C2x 已属于淘汰产品,'C5x 也将被淘汰,多核心的 'C8x 由于价格昂贵和开发复杂也将被淘汰。在低端应用中,可采用 'C2xx,'C2xx 向下兼容 'C1x 和 'C2x,向上兼容 'C5x。中端应用可采用 'C54x,'C54x 向下兼容 'C1x、'C2x 和 'C5x。高端产品 'C62xx 向下兼容所有定点芯片,'C67x 向下兼容 'C3x 和 'C4x 浮点芯片。在老牌产品中,由于 'C3x 仍在不断改进中,因此还是 TI 公司目前主推产品之一。TMS320 系列今后将主要以 3 个平台为基础发展: DSP 控制平台 'C2000('C20x,'C24x); DSP 有效性能平台 'C5000('C54x,'C55x); DSP 高性能平台 'C6000('C62xx,'C67xx)。

(1) TMS320C2000。这类作控制用的 DSP,现在有趋势集中在以下 3 个方向上:

1) 'C20x 16 位定点 DSP,速度为 20MIPS ~ 40MIPS (million instructions per second,每秒执行百万条指令),主要用途是电话、数字相机和售货机等,其中 'F206 带有闪速存储器(flash memory);

2) 'C24x 16 位定点 DSP,速度为 20MIPS,用于数字马达控制、工业自动化、电力转换系统和空调等。

3) 新推出的 'C28x 系列,速度最高可达 150MIPS。

(2) TMS320C5000。这是一类低功耗、高性能 DSP,16 位定点,速度为 40MIPS ~ 200MIPS,主要用途是有线和无线通信、Internet 协议(Internet protocol, IP)电话、便携式信息系统、寻呼机和助听器等。图 1.3.1 是 'C5000 系列的发展图。

目前, 'C5000 系列中又有三个新成员。一个是 'C5402,这是廉价型的 DSP,速度保持 100MIPS,片内 RAM 为 16Kword(千字),ROM 为 4Kword。主要应用对象是无线调制解调器(Modem)、新一代个人数字助理(personal digital assistant, PDA)、网络电话和其他电话系统以及消费类电子产品。第二个是 'C5420,它拥有两个 DSP 核,速度达到 200MIPS,200Kword 片内 RAM,功耗 0.32mA/MIPS,200MIPS 全速工作时功耗不超过 120mW。'C5420 适用于多通道基站、服务器、Modem 和电话系统等要求高性能、低功耗和小尺寸の場合。第三个是 'C5416,它是 TI 公司 0.15 μ m 器件中的第一款,速度为 160MIPS,有 128Kword 片内 RAM,应用对象是 IP 电话、通信服务器、PBX(专用小交换机)和计算机电话系统等。

(3) TMS320C6000。这是 TI 公司 1997 年 2 月推向市场的高性能 DSP,综合了目前 DSP 的所有优点,具有最佳的性价比和低功耗。'C6000 系列中又分为定点和浮点两类。

1) 'C62xx 16 位定点 DSP,速度为 1200MIPS ~ 2000MIPS,用于无线基站、非对称数字用户专用线(ADSL) Modem、网络系统、中心局交换机和数字音频广播设备等。

2) 'C67xx 32 位浮点 DSP,速度为 1×10^9 FLOPS(floating-point operations per second,每秒执行浮点操作次数),用于基站数字波束形成、医学图像处理、语音识别和 3-D(三维)图形等。

图 1.3.2 是 'C6000 系列的发展图。从图中可以看出, 'C6000 在向两个方向发展:一是追求更高的性能,二是在保持高性能的同时向廉价型发展。

6000 系列的发展图

AD 公司也推出了一系列具有自己特色的 DSP 芯片,其中,16 位定点 DSP 芯片 ADSP-21xx 中有 ADSP-2101/ 2103/ 2105、ADSP-2111/ 2115、ADSP-2161/ 2162/ 2164 以及 ADSP-2171/ 2181 等。ADSP-21xx 系列发展如图 1.3.3 所示。

SP-21xx 系列发展图

ADSP-21020 芯片是 AD 公司 ADSP-21000 系列芯片的第一代浮点 DSP,采用改进的哈佛结构。它的指令周期为 50ns,具有 20MIPS 指令速率,233 管脚 PGA 封装。之后 AD 公司又推出 SHARC 系列 DSP。SHARC 是 super Harvard architecture computer(超级哈佛结构计算机)的简称,目前包括 4 种产品:ADSP-21060、ADSP-21061、ADSP-21062 和 ADSP-21065L。它采用超级哈佛结构,具有 4 条独立的总线(两条数据总线、一

条程序总线 and 一条 I/O 总线), 内部集成了大容量的 SRAM(静态随机存取存储器)和专用 I/O 总线支持的外设, 指令周期为 25ns, 是一个高性能浮点 DSP 系列。

AD 公司于 1998 年下半年推出 SHARC 第二代芯片 ADSP-21160。它对 ADSP-2106x 进行了扩充与完善, 并采用了单指令多数据流(SIMD)的结构, 进一步提高了并行处理的能力, 使得该芯片具有非常高的性能。ADSP-21160 的指令集是向下兼容的, 也就是说 ADSP-21060 的代码不需要作任何改动就可以运行在 ADSP-21160 上, 同时, ADSP-21160 还对指令集进行了扩充。

TigerSHARC 是 AD 公司研制的第三代 SHARC, 是第一块采用“静态超标量结构”(static superscalar architecture)的芯片, 具有非常优越的性能, 每秒可以完成 2 亿次乘加运算(MAC)。SHARC 系列的发展如图 1.3.4 所示, 图中 MOPS 是 million operations per second 的缩写, 意为每秒执行百万次操作。

HARC 系列发展图

Motorola 公司于 1986 年推出了定点 DSP 芯片, 1990 年推出了与 IEEE 浮点格式兼容的浮点 DSP 芯片, 也有专用 DSP 芯片。

Motorola 公司的定点 DSP 芯片以 DSP56000、DSP56001 和 DSP56002 为代表。程序和数据字长为 24 位, 有两个精度为 56 位的累加器。DSP56001 的指令周期有 60ns 和 74ns 两种。片内具有 512word 的程序 RAM、512word 的数据 RAM 和 512word 的数据 ROM。三个分开的存储器空间, 每个均可寻址 64Kword。片内 32word 的引导程序可以从外部 EPROM 装入程序。支持 8 位异步和 8~24 位同步串行 I/O 接口。并行接口可与外部微处理器接口连接, 支持硬件和软件等待状态产生。DSP56000 是 ROM 型的 DSP 芯片, 内部具有 2Kword 的程序 ROM。DSP56002 则是一个低功耗芯片, 可以在 2.0V~5.5V 电压范围内工作。

浮点 DSP 芯片以 DSP96002 为代表, 采用 IEEE-754 标准浮点格式, 累加器精度达到 96 位, 可支持双精度浮点数。该芯片的指令周期为 50ns/60ns/74ns。片内有 3 个 32 位地址总线和 5 个 32 位数据总线。内部具有 1Kword 的程序 RAM、1Kword 的数据 RAM 和 1Kword 数据 ROM。64word 的引导 ROM 可以从外部 8 位 EPROM 引导程序。内部具有 10 个 96 位或 30 个 32 位基于寄存器的累加器。支持零开销循环、硬件和软件等待状态产生。具有 3 个独立的存储空间, 每个空间可寻址 4Gword。

DSP56200 是一种基于 DSP56001 DSP 核, 适合于自适应滤波的专用定点 DSP 芯片, 指令周期为 97.5ns, 程序字长和数据字长分别为 24 位和 16 位。内部的程序和数据 RAM 均为 256word, 累加器精度为 40 位。DSP56156 则一个在芯片内集成了过采样 - 音频编解码器和锁相环的 DSP 芯片, 主要用于蜂窝电话等通信领域, 其指令周期为 33/55ns。

朗讯(Lucent)公司集中力量于通信用 DSP 芯片的开发生产, 在蜂窝电话、Modem 和数字应答机等领域中占据领导地位。朗讯公司主要开发了基于 DSP1600 核和 DSP16000 核两大系列的 DSP 芯片, 主要产品如表 1.3.1 所示。

表 1 3 1 朗讯公司主要产品

系 列	器 件 型 号	主 要 性 能	典 型 应 用
DSP16xx	DSP1611/ 1617/ 1618 DSP1627/ 1628/ 1629	16 位 CPU、20MIPS ~ 100MIPS、2 ~ 16Kword RAM、4Kword ~ 12Kword ROM、16 乘法器和 36 位累加器、2 个外部中断、双串行 I/O 端口、EMIF、JTAG 接口等。	寻呼机 语音检测 语音编解码器 调制解调器 终端和基站等
DSP16000	DSP16210	16 位 CPU、240MIPS、双 16 位乘法器和 40 位累加器、60Kword RAM、硬件 ACS、电源管理、16 位 PHIF、增强串口、DMA、JTAG 接口等。	
	DSP16410	双 16 位 CPU(每个包含双 16 位乘法器和 40 位累加器)、800Mword MAC、194KByte RAM、16 位 PIU、2 个增强串口支持 μ 律和 A 律、DMA 等。	

1 4 DSP 芯片的发展方向

DSP 的发展可以说是日新月异。它作为今后世界数字化技术发展的核心部件,将对许多行业产生重要的影响。其发展方向为:

(1) 速度不断提高

随着 DSP 技术的发展,其处理速度正在不断加快。1982 年 DSP 单个产品的平均速度仅为 5MIPS,1995 年增至 40MIPS,1996 年进一步增至 60MIPS,到 1997 年则高达 100MIPS。不过,由于单个 DSP 产品的速度终究是有极限的,而由多个 DSP 集成的一体化产品则可以达到更高的处理速度。目前,这种集成的一体化产品的处理速度已达 9000MIPS,预计 2010 年达到 3 万亿条指令/秒。

(2) 尺寸不断变小

DSP 在不断提高速度的同时,由于采用了新的制造工艺(0.25 μ m 或 0.18 μ m)和封装工艺(例如 BGA(球栅阵列)封装),其体积不断缩小。速度和体积这两方面的变化为一些大系统设计的工程师提供了方便,使其原来用很多芯片才能完成的工作,现在用一片就可解决。

(3) 功耗不断降低

DSP 内核的功耗正在不断地降低,其工作电压已经降至 1.2V。工作电压低于 1V 的 DSP 新产品也正在加紧研制开发。随着 DSP 内核工作电压的不断降低,将会使应用这种 DSP 的便携式产品的功耗也随之减少。

DSP 新产品的低功耗有力地支持了电池供电设备。目前 DSP 的电压已从 5V 降至 3.3V,今后的产品会进一步降低至 2.7V,1.8V。目前已经试验成功了 1V 的 DSP。DSP 功耗也下降了许多倍。

(4) 价格不断降低

DSP 的低端器件,在外围功能上向单片机靠拢,使其在控制功能上更像一个单片机,

同时又保持高速运算的能力,价格也会使用户能够承受。特别的、适合某一行业的 DSP 会越来越多。这种 DSP 能够满足某种特殊要求,而且价格低。这类 DSP 会随着其应用产品的扩大,逐渐过渡到专用 DSP 芯片。

(5) 融合不断加强

一是 DSP 与应用电子系统的融合,即以 DSP 为核心的嵌入式系统。所谓 DSP 嵌入式系统,实际上就是把 DSP 系统嵌入到应用电子系统中的一种通用系统。这种系统具有 DSP 系统的所有技术特征,同时还具有应用目标所需要的技术特征。DSP 嵌入式系统不再是一个专用的 DSP 系统,而是一个完整的、具有多任务和实时操作系统的计算机系统,以这个计算机系统为基础,可以十分方便地开发出用户所需要的应用系统。

二是 DSP 与单片机(MCU)的融合。在许多嵌入式应用领域,既需要 DSP,也需要 MCU。由于 DSP 在数字信号处理方面具有独特的优势,而 MCU 在智能控制方面技高一筹,因此,将 DSP 和 MCU 融合在一起的双核平台,为业界所瞩目,而推动这种发展趋势的动力则源于片上系统(system on chip, SOC)。

(6) 应用不断拓宽

在 Internet 的发展中,DSP 功不可没。随着近几年来 Internet 的爆炸式增长,对拓展带宽和提高数据传输速度提出了越来越高的要求,因此,各种能够提供更大传输能力的新技术应运而生,例如:有线电视传输技术、直播卫星技术和 ADSL 技术等,而这些技术都必须建立在高性能 DSP 的基础之上,还须借助 DSP 技术才得以迅速发展。

DSP 在通信领域的应用,大大改善了现代通信系统的性能。DSP 的应用也极大地推动了 SOC 的发展,基于 DSP 的网络产品,将成为 21 世纪初 DSP 的应用热点。

1.5 DSP 芯片的应用领域

随着 DSP 性能的迅速提高和成本价格的大幅度下降,DSP 的应用范围不断扩大,成为当前产量和销量增长最快的电子产品之一。DSP 应用几乎遍及整个电子领域,常见的典型应用有:

(1) 信号处理

例如,数字滤波、自适应滤波、快速傅里叶变换、相关运算、谱分析、卷积、模式匹配、加窗、波形产生等。

(2) 通信

例如,调制解调器、自适应均衡、数据加密、数据压缩、编解码器、回波抵消、多路复用、传真、扩频通信、纠错编码、可视电话等。

(3) 语音

例如,语音编码、语音合成、语音识别、语音增强、说话人辨认、语音邮件、语音存储等。

(4) 图形/图像

例如,二维和三维图形处理、图像压缩与传输、图像增强、动画、机器人视觉、电子地图、桌面出版系统等。

(5) 仪器仪表

例如, 频谱分析、暂态分析、函数发生、锁相环、勘探、模拟试验等。

(6) 自动控制

例如, 马达控制、声控、自动驾驶、机器人控制、磁盘控制、数据采集、模态分析等。

(7) 医疗电子

助听器、CT 扫描、超声波、心电图、核磁共振、医疗监护等。

(8) 军事与尖端科技

例如, 雷达和声纳信号处理、导弹制导、火控系统、导航、全球定位系统、尖端武器试验、航空航天试验、宇宙飞船、侦察卫星等。

(9) 计算机与工作站

例如, 阵列处理机、计算加速卡、图形加速卡、多媒体计算机等。

(10) 消费电子

例如, 数字电视、高清晰度电视、数字电话、高保真音响、音乐合成等。

定点 DSP概述

本章首先论述定点 DSP 中的一些基本问题: 哈佛结构、多处理单元、流水线、硬件乘法器/累加器、零开销循环控制以及定点与浮点的比较;再概述 AD 公司定点 DSP 系列产品和开发工具,以及 TI 公司的定点 DSP 系列产品;最后给出 TI 公司定点 DSP 系列产品与 AD 公司定点 DSP 系列产品的对应表。

2.1 定点 DSP 中的基本问题

2.1.1 哈佛结构

在 DSP 算法中,大量的工作之一是与存储器交换信息,这其中包括作为输入信号的采样数据、滤波器系数和程序指令。例如,如果将保存在存储器中的 2 个数相乘,就需要从存储器中取 3 个二进制数,即 2 个要乘的数和 1 个描述如何去做的程序指令。图 2.1.1(a)显示了一个传统的微处理器是如何做这项工作的。这被称为冯·诺依曼结构,是以一位数学家的名字命名的。冯·诺依曼结构中,只有一个存储器,通过一条总线来传送数据。乘两个数至少需要 3 个指令周期,即通过总线将这 3 个数从存储器中送到 CPU。所以这种结构在面对高速、实时处理时,不可避免地造成总线拥挤。为此,哈佛大学提出了与冯·诺依曼结构完全不同的另一种计算机结构,人们习惯称之为哈佛结构,如图 2.1.1(b)所示。它根据数据和数据指令将存储器和总线分开。因此,总线操作是独立的,能同时取指令和数据,提高了速度。目前 DSP 内部一般采用的是哈佛结构,它在片内至少有 4 套总线:程序的数据总线,程序的地址总线,数据的数据总线和数据的地址总线。这种分离的程序总线 and 数据总线,可允许同时获取指令字(来自程序存储器)和操作数(来自数据存储器),而互不干扰。这意味着在一个机器周期内可以同时准备好指令和操作数。有的 DSP 芯片内部还包含有其他总线,如 DMA 总线等,可实现单周期内完成更多的工作。这种多总线结构就好像在 DSP 内部架起了四通八达的高速公路,保障运算单元及时地取到需要的数据,提高运算速度。因此,对 DSP 来说,内部总线是个资源,总线越多,可以完成的功能就越复杂。超级哈佛结构(super Harvard architecture, 缩写为 SHARC)如图 2.1.1(c)所示,它在哈佛结构上增加了指令 Cache(缓存)和专用的 I/O 控