

电子线路设计工艺

高 平 编



化学工业出版社

· 北京 ·

本书系统全面地介绍了电子设备组装工艺方面的理论知识和实践环节内容，与《电子线路设计基础》一书共同对电子设备的设计和工艺进行了详尽的说明，具有内容充实，知识面较广；注重应用，实践性较强；突出新颖，先进性较高；直观通俗，可读性较好等特点。

全书包括电子组装基本知识、电磁兼容性测量与测试、电子设备的接地防雷与防静电、电子设备的组装设计工艺、电子设备的散热设计、电子设备的隔振缓冲设计、电子设备的防护设计、电子设备造型与色彩设计等内容。

本书可作为高等学校电子、电气类专业相关课程的教材和工程培训用书，也可作为从事电子产品设计、研制、开发和生产的工程技术人员的参考用书。

图书在版编目 (CIP) 数据

电子线路设计工艺/高平编. —北京: 化学工业出版社,

2006.12

ISBN 978-7-5025-9747-4

I. 电… II. 高… III. 电子电路-电路设计 IV. TN702

中国版本图书馆 CIP 数据核字 (2006) 第 150922 号

责任编辑: 陈 丽 郭燕春

文字编辑: 李玉峰

责任校对: 陈 静

装帧设计: 史利平

出版发行: 化学工业出版社 (北京市东城区青年湖南街 13 号 邮政编码 100011)

印 装: 北京市彩桥印刷有限责任公司

787mm×1092mm 1/16 印张 13 字数 312 千字 2007 年 1 月北京第 1 版第 1 次印刷

购书咨询: 010-64518888 (传真: 010-64519686) 售后服务: 010-64518899

网 址: <http://www.cip.com.cn>

凡购买本书, 如有缺损质量问题, 本社销售中心负责调换。

定 价: 26.00 元

版权所有 违者必究

前 言

电子技术的飞速发展，使电子设备在各个领域的应用越来越广泛，地位越来越重要。电子组装是电子产品设计、生产中的一项专业技术科学，越来越得到高度的重视。半导体集成电路的飞速发展，计算机网络化、信息化时代的到来，使得电子组装成为电子工业最重要和最具挑战性的技术之一。

培养工科院校学生的创新精神和实践能力，是培养新时期高素质人才的基本要求；提高从事电子组装设计工作的工程技术人员的专业知识和业务素质，是提高企业综合竞争实力的有力保证。工程实践能力的重要性无论对高校学生还是对工程技术人员，都具有极其重要的作用，对企业的发展也具有极其重要的影响。

本书与《电子线路设计基础》一起，力图在系统讲解电子组装所涉及的理论知识的同时，尽可能详尽介绍该课程所涉及的工程实践方面的内容，使内容详尽、完备，剪裁得体、精炼，使读者在掌握理论内容的同时，熟悉实践环节的操作技能。本书按照电子设备组装设计的过程进行编排，以元器件选购、印制电路板加工、焊接技术、整机组装、调试、检验这一主线展开，详尽介绍了电子设计工艺方面的内容。

本书与《电子线路设计基础》的编写具有如下特点。

(1) 内容充实，知识面较广。全书包括电子组装基本知识、元器件选购、电磁兼容性设计、印制电路板加工、焊接技术、整机组装、散热设计、隔振缓冲、气候防护、色彩设计、调试、检验以及包装、电子技术文件和标准等方面的内容。电子元器件中包括电阻、电容、电感、变压器、开关、接插件、继电器、散热器、半导体器件、集成电路、表面安装器件、在系统可编程器件等方面的内容。

(2) 注重应用，实践性较强。全书突出工程实践内容，强调工程意识和观念，各个章节包括了典型的组装技术和工艺流程，介绍了具体的措施和操作方法。电子元器件中主要介绍了各种元器件的特点、应用、技术参数指标、检测方法和选用原则，这些方面都突出了工程实践能力的培养。

(3) 突出新颖，先进性较高。全书介绍了电子组装技术中的新器件、新技术、新方法、新设备和新工艺，如电子元器件中介绍了表面安装器件和在系统可编程器件等代表未来发展方向的器件；印制电路板制版中介绍了印制板加工新产品、新设备、新工艺；焊接技术中介绍了表面安装技术以及焊接新设备、新工艺等，这些都将有助于读者更好地适应电子组装技术的发展，更好地从事电子组装设计工作。

(4) 直观通俗，可读性较好。全书以较平实的语言书写，力求通俗易懂；每一章节先介绍理论知识，在此基础上介绍实践环节和应用，力求理论指导实践；部分内容配合图例和表格，内容直观清晰；涉及计算的部分，列出了典型的例题，并对题意进行分析，给出了解题步骤；每一章后配置了思考题，有利于读者复习巩固。

本书由江苏大学李金伴教授主审。书中融入了编者从事工程设计的实践经验和高校相关课程的教学经验，编者查阅了大量的书籍和参考资料，参考了相关书籍和教材的突出优势，在此对相关作者及本书编写过程中给予过帮助的老师和相关人员表示衷心的感谢！并特别感谢江苏大学李金伴教授和戈晓岚教授对本书的关心和指导！

鉴于编者水平有限，经验不足，书中难免存在不完善之处，恳请广大读者批评指正，提供宝贵的意见或建议。

编 者

2006 年 10 月

第 1 章 电子组装基本知识

1.1 电子组装的发展与地位

电子组装 (electronic packaging) 是电子产品设计、生产中的一门专业技术科学, 越来越受到广泛的重视。半导体集成电路的飞速发展, 计算机网络化、信息化科技时代的到来, 使得电子设备实现小型化和微型化、高性能、高速度 (信息处理速度)、高可靠性成为必然趋势, 传统的电子组装技术已不能满足需要, 由此, 电子组装已成为电子工业最重要和最具挑战性的技术之一。没有先进的组装技术就制造不出高水平、高性能的电子产品。人们对电子组装技术的认识不断提高, 世界各国都在潜心研究、精心开发, 创造了芯片载体 (chip carrier)、载带 TAB (tape automated bonding)、多层厚膜技术、多层薄膜技术、表面安装技术 SMT (surface mount technology)、多芯片组件 MCM (multi chip module) 等电子组装新技术。

1.1.1 电子组装的定义

电子产品种类繁多, 主要包括电子材料、元件、器件、部件、整机和系统, 其中各种电子材料和元器件是构成部件、整机的基本单元, 部件和整机又是电子系统的基本组成部分。电子技术的应用极为广泛, 产品涉及计算机、通信、自动控制、仪器仪表等各个方面。

电子组装是根据成熟的电路原理图, 将各种电子元器件、机电元器件以及基板合理地设计、互连、安装、调试, 使其成为适用的、可生产的小到集成电路, 大至雷达、通信、超级巨型计算机等电子产品的技术过程。电子组装是一门电路、工艺、结构、元件、器件、材料紧密结合的多学科交叉的工程学科, 它涉及集成电路固态技术、厚/薄膜混合微电子技术、印制电路板技术、表面安装技术、电子电路技术、CAD/CAT/CAM 技术、互连与连接技术、热控制技术、封装技术、测量技术、微电子学、物理学、化学、金属学、电子学、机械学、计算机学、材料科学等领域。

电子组装在研究、设计、制造中所包含的科学和工程学科如表 1.1 所示。

表 1.1 电子组装科学所包含的典型学科及应用

学科名称	典型应用	学科名称	典型应用
电子工程	电子电路设计、测试	电气工程	电气工程设计
机械工程	机械设计、制造	化学工程	化学处理、光刻工艺
微电子学	集成电路、厚/薄膜技术	计算机学	EDA/CAD/CAM/CAT
物理学	电性能、力学性能	化学	化学分析、电镀
应用物理	应力分析、真空蒸发	工业管理	生产管理、成本分析
金属学	金属工艺	焊接学	软钎焊、再流焊
材料科学	厚膜浆料	陶瓷工程	陶瓷材料、厚膜工艺
工程热力学	热传递、热控制	聚合物化学	塑料、胶黏剂

工艺是生产者利用生产设备和生产工具, 对各种原材料、半成品进行加工处理, 使之成为符合技术要求的产品的程序、方法和技术, 是人们在生产劳动中不断积累起来的操作经验

和生产能力的技术总结。

电子组装工艺即是电子产品的制造工艺，涉及电子产品设计、研制、元器件筛选、装配、焊接、调试、试验、检验、包装等各个方面的工艺过程。就电子整机产品而言，还涉及制造工艺的技术手段和操作技能，以及生产过程中的质量控制和工艺管理。上述各个环节都很重要，不可偏废，它们在电子产品的设计和生产中起着重要作用，直接影响和决定着电子产品质量。

1.1.2 电子组装的研究内容

电子组装是一门将成熟电路转变为电子产品的工程科学，其主要研究内容如下所述。

(1) 电路划分与组装总体设计 自上而下将电路划分为若干个功能块，确定用几级组装，组装形式、结构和工艺，以及体积、重量、可靠性和成本的分配。

(2) 元器件选型和老化筛选 根据电子产品对于元器件的技术要求（电路图上标注），选用合适的元器件，并对选购的元器件进行老化筛选，确定真正满足需要的元器件。如集成电路选用什么公司的产品，选用何种型号，是用电路图规定的型号还是用 EPLD、FPGA、ASIC 进一步集成，以及用什么样的封装，是用常规双列直插式（DIP），还是用小型化表面安装器件（SMD）；又如电阻是用常规有引线电阻还是片式电阻，或是厚/薄膜集成电阻等。

(3) 互连与连接 互连基板技术包括厚膜技术、薄膜技术、印制电路板技术、绝缘金属基板技术、塑料基板技术等。互连基板主要提供各元器件之间的信号互连、电源与馈电互连、地线互连；提供元器件的机械固定与支持；提供元器件散热途径。

(4) 热设计 功耗密度随组装密度的提高而提高。应考虑元器件、各部件怎样布局更有利于散热，当互连基板本身不能耗散元器件发出的热量时，组装设计必须提供适当的散热措施，如风冷、液冷等，使半导体器件结温和元器件温度维持在允许工作温度之下，以保证产品的可靠性。

(5) 防护技术 电子设备在运输和使用环境中，可能存在各种安全隐患，如振动和冲击、潮湿、多粉尘的环境，应考虑如何进行隔振缓冲处理，如何进行防潮、防尘、防腐处理。

(6) 组装连接技术 组装连接包括芯片与封装的连接，元器件与基板的连接，基板与基板以及分机之间的连接，分机与机柜或整机的连接等。

(7) 测试与维修 各级组装都必须考虑可测试性和可维修性，以确保稳定、可靠地实现成熟电路的电气性能，并便于设备的维修。

(8) 机械支持和保护 为使产品能经受各种环境的影响，保持正常工作，经久耐用，并且美观大方，操作便利，必须将元器件、组件、部件等安装在插件盒、分机机箱、机柜等外壳中，必须对产品进行各种相关的试验和必要的检验，以确保电子产品在使用过程中可靠地工作。

1.1.3 电子组装的分类

电子组装可分为两个范畴：一类是传统的常规电子组装，其代表技术是穿孔插入式印制电路板组装（THT）；另一类是新一代电子组装，它的特点是产品的小型化、高性能、高速度、高可靠性、低成本，其代表技术为厚/薄膜混合微电子技术（HIC），表面安装技术（SMT），多芯片组件（MCM）等。

两大类电子组装所包含的组装形式及工艺如表 1.2 所示。

表 1.2 电子组装形式及工艺

组 装 形 式	内 容 说 明	分 类		方 法
常规电子组装	穿孔插入式 印制电路板组装			
新型电子组装	厚膜混合集成电路	单层		
		多层	干法	
			湿法	高温共烧法
				低温共烧法
	薄膜混合集成电路	单层		
		多层		
	表面安装技术	厚膜基板		
		薄膜基板		
		印制电路板	刚性	
			挠性	
	多芯片组件(MCM)	MCM-L		
		MCM-C		
		MCM-D		
三维组装技术				
大规模集成技术				
系统组装技术				

1.1.4 电子组装的发展

随着电子技术的发展,电子器件出现了电子管、晶体管、集成电路、大规模/超大规模集成电路的典型时代,电子组装技术也在不断地演变与发展,其发展过程如表 1.3 所示。

表 1.3 电子组装技术的发展

电子技术时代		典型元件	布线形式	焊接方式	典型技术
第一代	电子管	分立元件	分立走线	手工焊接	
第二代	晶体管	分立元件	单面印制板平行布线	手工焊接	
第三代	集成电路	集成电路	双面或多面印制板	波峰焊	厚/薄膜混合集成电路技术
第四代	大规模/超大规模集成电路	LSI/VLSI/ASIC	细线多层印制电路板	再流焊	表面安装技术多芯片组件

电子产品追求的目标始终是高性能、小型化、高可靠、低成本。电子管时代从老式大玻璃电子管缩小到花生管是一个进步。20 世纪 40 年代中期,晶体管的发明是电子技术的一次革命,与电子管相比,晶体管的体积、重量、功耗(大功率晶体管除外)下降了几个数量级。

由于晶体管体积小、电流小,电子组装出现了印制电路板,将分立走线变成为平面集成布线,同时还可提供元器件安装互连的机械支持,对于电子组装来说也是一次技术革命,从此进入印制电路板(PCB)时代。20 世纪 50 年代末期,集成电路的发明是电子技术的第二

次革命，在缩小体积、重量、提高性能及可靠性方面更是个飞跃性突破。集成电路的集成度开始以每年翻倍的速度上升，70年代以3年4倍，90年代以来以2年2倍的速度飞速上升。

随着IC的飞速发展，器件引脚数越来越多，电路板互连线越来越多，对电子组装的要求也越来越高。印制电路板由单面布线发展为双面布线、多层布线；装配出现了自动装插机；焊接技术由手工烙铁单点焊发展为波峰焊群焊，还出现了绕接、压接等，它们被广泛用于电话交换机及第三代电子计算机组装。

但常规电子组装的组装密度太低，体积、重量太大，互连线太长，信号速度上不去，成为电子产品向更高水平发展的瓶颈。20世纪60年代中期出现了膜集成电路和膜混合集成电路、小型化元器件及芯片直接组装技术。为了区别于常规电子组装，新一代组装技术称为微电子组装技术。微电子组装，即是利用混合微电子学技术（hybrid microelectronics），微小型半导体、集成电路技术和其他微小型元器件技术，以及微细焊接技术等，来实现高密度组装和互连的技术群。

20世纪70年代，随着LSI、VLSI的出现，新一代电子组装的发展进入高潮。70年代中期出现了芯片载体、载带、多层厚膜技术，70年代末80年代初，出现了表面安装技术（SMT）、芯片直接组装到印制电路板技术（COB），80年代中期出现低温共烧多层陶瓷基板技术、多层薄膜技术、多芯片组件技术（MCM），80年代末出现硅芯片-硅基板组装技术（SOS）、三维高密度组装技术、大圆片级集成组装技术（WSI）等。正是这些电子组装技术的诞生和发展，使得电子设备、电子产品的面貌日新月异，性能越来越好，功能越来越强，可靠性越来越高，体积越来越小，重量越来越轻，相对价格越来越便宜。

1.1.5 电子组装的地位

电子计算机的发展是说明电子组装的重要地位的最好例证。

第一代电子管计算机时代。1946年的ENIAC大型计算机，含25000个电子管，采用第一代组装技术，几十个大机柜，占据了很大的空间，而它的功能、性能远不如今天的一台袖珍计算器。

第二代为晶体管计算机时代。

第三代为中/小规模（MSI/SSI）集成电路计算机时代。这一时代开始使用印制电路板组装，体积、重量减小，技术性能明显提高。但组装效率很低，IC芯片体积与机柜体积之比（组装效率）约为 $1:10^5 \sim 1:10^6$ 。

第四代为大规模/超大规模（LSI/VLSI/ASIC）集成电路计算机时代。为了提高运算速度，研究、采用电子组装新技术取得了突飞猛进的成就。1985年日本电气公司的SX-2超级计算机采用厚膜多层加薄膜多层的组装方法，使组装延迟大大缩短；1991年SX-3型采用低温共烧78层厚膜加6层薄膜组装技术及VLSI技术，使延迟缩得更短，浮点运算速度达到55~220亿次/秒。

个人计算机的小型化也经历了由台式（desktop）到膝上型（laptop）到笔记本型（notebook）再到掌上型（palmtop）的变迁，其功能不断增强，性能不断提高，体积、重量大幅度下降，除了微小型元器件、液晶平板显示器的发展外，主要应归功于电子组装技术。

电子组装与IC技术是相辅相成的关系，IC技术越进步，就越需要电子组装技术的支持。IC的性能再好，集成度再高，也只能集成当前的、有限的电路。随着IC的发展，新的

电子设备又会提出更高的性能、更多的功能要求，一台高性能电子整机甚至需要用成千上万片 VLSI/ULSI/ASIC/MMIC/MIMIC 来组装。一方面，电子整机和 IC 的发展不断对电子组装提出更高、更苛刻的技术要求，推动电子组装向前发展；另一方面，先进的电子组装技术也在推动电子整机和 IC 向更高水平发展。

新一代电子组装的特色可概括为多引脚、细间距、高组装互连密度、高速度、高可靠、低成本、体积小、重量轻。

1.1.6 电子组装的分级

简单的电子产品（如收音机、计算器、电视机等）所含有的元器件不多，组装在一块印制电路板上，加上外壳就构成一台整机。而复杂的电子设备（如雷达、程控电话交换机、大型计算机等）包含成千上万个元器件，因此需要分级组装。

电子组装一般可分为以下几个组装级或组装层次：芯片级组装、元器件级组装、部件级组装、印制底板级组装、分机级组装、机柜级组装、系统级组装，如表 1.4 所示。

表 1.4 电子组装的分级

组装级	名称	技术内容	典型应用
0	芯片级组装	在硅和砷化镓芯片上制作有源晶体管、电阻、电容及互连	VLSI、ASIC、MMIC、MIMIC
1	元器件级组装	IC 芯片安装到封装中互连、外壳密封	集成电路、电路网络、片式电阻电容
2	部件级组装	若干元器件或芯片组装到陶瓷基板、印制电路板、绝缘金属底板等互连基板并互连	印制电路板表面安装组件
3	印制底板级组装	若干个厚/薄膜电路或其他元器件组装互连到印制电路板上，若干块印制电路板组装互连到印制底板上	各种印制板组装件、各种插件
4	分机级组装	若干个前几级的组装件互连	发射机、接收机
5	机柜级组装	若干个印制底板级组装件或分机互连	通信机柜大型计算机机柜
6	系统级组装	若干个机柜级组装件互连	大型局用程控交换机

(1) 芯片级组装 常规电子组装没有这一级（第 0 级）组装，而新一代电子组装——微电子组装则非常重视这一级组装，因为用组装密度、互连密度、组装效率以及可靠性来衡量，芯片级组装都是最高的，集成电路可看作一种特殊的电子组装，即在一片有源基片（硅、砷化镓或其他）上实现高密度组装互连的手段。

(2) 元器件级组装 IC 芯片（或晶体管芯片）怕脏、怕潮、怕氧化，芯片的引线一般用金丝（ $\phi 0.025 \sim 0.03\text{mm}$ ）球焊或铝丝（ $\phi 0.04 \sim 0.05\text{mm}$ ）超声压焊。金属丝细而脆，极易碰坏，而且芯片不能预测和老化筛选，一般需要进行互连、封装后才能进行，大功率器件还需考虑散热。此外，如电容器芯组也需要引线、浸渍和外壳密封。

常规电子组装所用的元器件外形尺寸大、引线长，适合于穿孔插入式组装；新一代电子组装所用元器件的外形尺寸正在向小型化、微型化发展，适合于表面安装，称为表面安装元件（SMC）或表面安装器件（SMD）。

(3) 电路级组装 一般电子产品往往由许多元器件组成，因为一个元器件（例如 LSI/ULSI）的功能通常不能满足整个电路的需要，故需要第二级组装（电路级组装），即将各种元器件组装在厚/薄膜基板上、印制电路板上或其他互连基板上。

(4) 插件级组装 简单的电子产品可能用一块印制电路板就能包含其全部电路，如收音

机、计算器等。但复杂的电子产品可能包含几十块甚至数百块、数千块印制电路板，采用模块化的结构，每块印制电路板包含不同的功能，这就需要第三级组装，即插件级组装，将若干电路级组装和互连在印制电路板上，构成插件。例如在程控交换机中，包括 CPU 板、存储器板、用户电路板、数字中继板、直流中继板、载波中继板、网络板、时钟板等，每一种电路板上都安排有各自功能独立的电路。

(5) 分机级组装 将若干块电路级、插件级、印制底板级组装，装到带有控制面板的机箱内构成分机级组装。有的电子产品到这级组装即完成，如测试仪表、电视机、小型程控用户交换机等。

(6) 机柜级组装 将若干个分机或印制底板级组装，并连同导轨、电源、通风散热设施、连接器、连接电缆（内部及外部）等装入带有面板的机柜中，构成机柜级组装。

(7) 系统级组装 将若干个机柜级组零件，通过连接器、连接电缆进行互连。例如大型局用程控交换机，往往包含多个机架，多个机架之间通过电缆相互连接完成系统的互连，机架的数量可根据具体的配置需要来确定。

1.2 主要组装技术

各种电子设备所采用的电子组装技术和方法不同。现将常用的组装技术简要介绍如下。

1.2.1 半导体集成技术

电子组装工程是一个技术群，20 世纪 60~70 年代初人们认为集成技术与电子组装技术是两个截然不同的技术领域，电子组装的任务是将现成的集成电路组装与互连。随着 ASIC（门阵列、标准单元、FPGA、EPLD）的出现，集成电路实际上已成为电子组装不可缺少的组成部分。如半定制 ASIC，首先需要组装设计师对 IC 芯片进行逻辑设计、模拟、布线设计、测试图形设计、验证，证明达到了原设计要求，才能交 IC 生产线生产；薄膜多层技术、COB 技术、SOS 技术、TAB 技术、MCM 技术、WSI 技术等已直接应用集成电路的微细线条制版技术，钝化技术，在 IC 焊区上制作凸台（Bump 技术）以及多层布线等技术，形成了新一代的电子组装技术。

1.2.2 厚/薄膜混合微电子技术

所谓厚膜工艺，就是在陶瓷基板、玻釉钢基板或其他基板上用丝网印刷方法分别制作导体、电阻、介质，然后进行烧结合形，厚膜的膜厚约 $10\sim 25\mu\text{m}$ 。所谓薄膜工艺是指用真空蒸发、溅射方法在基板上制作导体、电阻或介质，然后进行光刻、腐蚀，做出所需的图形，薄膜的膜厚为 $0.03\sim 0.3\mu\text{m}$ （可见厚膜是相对薄膜而言的）。

厚膜混合电路的组装密度比常规印制板组装密度高 4~5 倍，薄膜多层混合电路的组装密度则更高。

1.2.3 表面安装技术（SMT）

SMT 是将微小化的元器件和零部件用贴片机贴装在印制板的相应位置上，经整体加热，使元器件、零部件与印制板的结合点形成钎焊连接。广义地说，厚、薄膜电路属于 SMT 范畴；狭义地说，SMT 主要指印制板组装。

电子组装可分为穿孔插入式组装（THT，为常规电子组装）和表面安装两大类，它们之间的区别如表 1.5 所示。

20 世纪 80 年代初电子设备绝大部分采用常规电子组装技术，现在电子设备采用 SMT 组装技术的比例已超过常规电子组装技术。

表 1.5 常规电子安装与表面安装的区别

内 容	常规电子安装	表 面 安 装
元 器 件	双列直插 DIP 针阵列 PGA 引线电阻、电容	SOIC、SOT、SSOIC、LCCC、PLCC、QFP、PQFP 片式电阻、电容
基 板	印制电路板 2.54mm 网格 $\phi 0.8 \sim 0.9\text{mm}$ 通孔 布线密度较低	印制电路板 1.27mm 网格(厚/薄膜电路 0.5mm) $\phi 0.3 \sim 0.5\text{mm}$ 过孔 布线密度高 2 倍以上
焊接方法	波峰焊	再流焊
面 积	较大	较小
组装方法	穿孔插入	表面贴装
自动化程度	自动插装机	自动贴片机,效率高

1.2.4 多芯片组件技术 (MCM)

20 世纪 60~70 年代的混合集成电路也称多芯片组件,但现在的 MCM 有其新的意义:硅芯片用 VLSI/ULSI/ASIC 取代 MSI/SSI,裸芯片 IC 面积占基板面积的 20% 以上,布线大于 4 层,引出端为 100I/O 以上,追求高速度(信号传输速度)和高密度,一个 MCM 的功能相当于一个分系统的功能。MCM 代表 20 世纪 90 年代电子组装的技术精华,是半导体集成电路技术、厚/薄膜混合微电子技术、印制电路技术的结晶,其推动力主要是计算机的运算速度在飞速上升,要求组装技术随之相应发展。

MCM 技术通常分为三大类,即 MCM-L, MCM-C 和 MCM-D。

MCM-L (laminare) 是指在印制电路板上实现薄膜多层高密度组装和互连,是 COB (chip on board) 芯片——印刷板组装技术的延伸与发展。

MCM-C (ceramic) 是指在陶瓷多层基板上,用厚膜和薄膜多层方法实现高密度组装和互连。

MCM-D (deposition) 是指在硅基板或其他新型基板上实现薄膜多层高密度组装和互连技术,目的是达到高密度、高速度、高散热能力,属 MCM 的高技术。

芯片安装互连方法有倒装片、TAB (载带自动焊接) 和线焊法等。

MCM 技术还在发展中,其存在的主要问题是:价格贵、设备投资大;没有解决芯片预测问题,可靠性难以提高;工艺难度大,成品率低。

1.3 互连与连接技术

前述各级电子组装都离不开互连与连接,任何两个分立接点之间的电气连通称为互连。紧邻两点(或多点)间的电气连通称为连接。

1.3.1 互连方法

电子组装实现互连的方法有分立导线直连、线缆(或线扎)互连、印制导体互连、厚膜导体互连、薄膜导体互连等。

分立导线互连——是第一代电子设备的主要互连方法,目前只有特殊场合才用分立导线互连,如半导体中集成电路芯片与基板用金丝或铝丝互连,阴极射线管的阳极用高压线互连,高频场合用同轴线或屏蔽线互连等。

线缆互连——即用线扎、电缆、扁平电缆、挠性印制电缆、同轴电缆进行互连。

印制导体互连——即用印制电路板实现单面、双面及多层布线互连，其互连密度要比前两种方法高得多，目前仍然是应用最多的互连方法。印制电路可分为刚性印制电路板和挠性印制电路板，TAB（载带自动焊接技术）可看作一种特殊的挠性印制电路互连技术。

厚膜导体互连——即用厚膜微电子技术进行单层或多层高密度互连，其组装互连密度和可靠性比印制电路板高。

薄膜导体互连——即用薄膜微电子技术进行单层或多层高密度互连，其组装互连密度最高。如 64M DRAM 的特征尺寸（线宽和间隔）为 $0.3\sim 0.35\mu\text{m}$ ，更高容量的 DRAM 的尺寸将达更小。

1.3.2 连接的分类

电子组装采用的连接方法是多样的，主要分为可拆连接和永久性连接两大类。可拆连接如继电器、开关、连接器等；永久性连接的分类如表 1.6 所示。

表 1.6 互连连接方式分类

连接方式	连接类型		
可拆连接	继电器、开关、连接器等		
永久连接	机械连接	螺钉连接、绕接、压接等	
	钎焊	软钎焊(锡焊)	手工焊、浸焊、波峰焊、再流焊、激光钎焊
		硬钎焊	铜焊、银焊
	熔焊	电阻焊、电弧焊、储能焊、激光焊、电子束焊	
键合连接	金丝球焊、超声压焊、热压焊		

1.4 电子组装设计原则

1.4.1 系统对组装设计的要求

一项成功的组装设计应考虑一连串复杂而又相互矛盾的技术要求，并经综合分析，选择最佳设计方案，制造出用户满意的产品。设计产品的典型内容有：电路性能、力学性能、热性能、可靠性、环境适应性、成本、外观、包装、运输等。

1.4.2 电路设计原则

电子组装设计中，应将电路进行合理地划分，电路划分原则如下：

- ① 自上而下设计，电路按组装层次划分；
- ② 每块插件、组件的功能尽可能完整，外接互连线尽量少；
- ③ 合理分配功耗；
- ④ 元器件数量安排适当；
- ⑤ 将要求速度快的电路尽可能高密度组装在一起；
- ⑥ 易互相干扰的电路尽可能分开安装，若必须放在一起，则需采取屏蔽隔离措施；
- ⑦ 模块化，标准化。

此外电路的划分还受元器件数量、基板尺寸、引出端数量、功耗及散热能力、成本等因素的制约。

1.4.3 电路性能

信号处理速度的提高受信号延迟的制约。信号延迟由两部分组成，即集成电路内部延迟

(受载流子渡越时间制约)与组装延迟。常规组装设计中, IC 门延迟与组装延迟差不多各占一半。先进的组装设计(如采用 MCM 技术)可以使组装延迟大大减少。

组装延迟包含如下部分。

① 传输线延迟——电磁波在空气中的传播速度等于光速,即 3×10^{10} cm/s。互连线长度 30cm 就能引起 1ns 信号延迟。多层 PCB 中,导线长 15cm 就产生 1ns 延迟,多层厚膜基板中导线长 10cm 就产生 1ns 延迟。

② 电路的发送端、接收端分布电容(包括 IC 的输入、输出电容)引起的延迟——电容相当于一段开路传输线,使脉冲信号的前沿变倾斜,造成延迟。分布电容越大,延迟越大。

③ 阻抗不匹配引起的延迟附加值——传输线的特性阻抗与电路的输入、输出阻抗不匹配,由驻波反射引起的信号畸变与延迟。

减小组装延迟的措施如下。

(1) 采用 VLSI/ULSI/VHSIC/ASIC/FPGA 取代 SSI/MSI/LSI IC 的集成度越高,特征尺寸越细,走线长度越短,门延迟越小。

(2) 减小封装尺寸 采用 LCCC/PLCC/SOIC (引脚中心距 1.27mm)、QFP (引脚中心距 0.635mm、0.5mm)、细间距 QFP (引脚中心距 0.4mm, 0.3mm)、TCP, TAB (引脚中心距 0.25mm, 0.20mm, 0.15mm)、裸芯片组装(焊区中心距 0.09~0.11mm)取代 DIP (引脚中心距 2.54mm),以缩小元器件安装面积,缩短走线长度,减少延迟。

(3) 提高组装互连密度 采用 SMT、厚膜、薄膜电路、MCM 取代 THT-PCB,用细线多层缩短走线长度,提高互连密度。一块高密度互连基板可相当于几块乃至数十块常规 PCB 的功能。

(4) 合理布局 合理布线使关键路径减短;选用低介电常数基板,使单位长度延迟减小;传输线的特性阻抗设计合理,以减少驻波反射。

组装设计应根据整机的技术要求来选择合适的组装方法。对一般的速度要求,可选用成本低的 SMT 组装;在要求速度快,且成本允许的情况下,可选用 MCM 组装。

1.4.4 工艺

各种工艺的特点及其性能互不相同,设计时应根据产品的技术指标和要求,选择成本低的组装工艺。

1.4.5 元器件的选用

合理选择元器件是组装设计中的一个重要组成部分。设计时应根据产品的技术要求、产品的档次、工艺条件、可靠性等方面进行综合考虑,合理选择元器件。

1.4.6 热控制

任何电子元器件(包括导体和介质)都是有损耗的,工作时都会发热,而元器件的寿命与温度有密切关系,温度每升高 10°C ,化学反应速度加快 1 倍(阿累尼乌斯定律),亦即寿命减少一半,温度如超过元器件或介质基板的承受极限,就会发生热击穿或其他永久性损坏,因此,电子组装的热控制是十分重要的。

随着集成度和组装密度的提高,功耗密度也随之升高。

组装密度与功耗热流密度是一对矛盾,组装的任务就是要巧妙地解决这个矛盾,在考虑组装方案时,热设计方案也是一项重要内容,因为功耗、温升是组装密度的制约因素,当今的一些高质量的高密度微组装组件都出色地解决了散热问题,如 IBM 的 TCM 组件, NEC 的 LCM 组件等。

为了提高信号传输速度，不得不增加 IC 电路的电流，速度快的 ECL 和 CML 电路的功耗要比 LSTTL 和 CMOS 电路大一至几个数量级。例如 MCA10000，10000 门高速 ECL 电路，门延迟 0.3ns 的功耗为 1mW/门，门延迟 0.15ns 的功耗为 3mW/门，故 1 个 IC 芯片的功耗就是 10~30W。CMOS 电路的功耗低，约 0.022mW/门，1 个 10 万门 ASIC 的功耗也要 2.2W，大功率晶体管的功耗更大。为了保证元器件（特别是半导体器件）长期可靠工作，必须将 IC 结温及其他元器件的温度控制在安全工作温度内，这就是电子组装热设计的任务。进行热计算、热分析，采取各种各样的散热措施，来控制各级组装级的温升，包括自然对流、高导热基板、冷板散热器、强制风冷、液冷、蒸发冷却、液氮冷却、喷射冷却等。

1.4.7 可靠性

电子组装设计中，必须牢固地树立“产品的固有可靠性是设计出来的”的观念。组装设计的每一步、设计中考虑的每一个问题都与保证产品的可靠性密切相关，如元器件选用、工艺选用、材料选用、组装焊接方法选用、结构设计、热控制措施、电气性能设计、可测试性设计、可维护性设计、布局布线设计等，在设计时可参阅有关可靠性的文件。

1.4.8 组装尺寸

(1) 组装密度 组装密度可定义为元器件面积之和与基板面积之比，从工艺制造和成品率角度考虑：对单层印制板和单层厚膜基板，其元器件面积之和约为基板面积的 25%~35%（考虑留走线通道）；对多层厚/薄膜基板，其元器件面积之和约为基板面积的 40%~60%；对多层印制板，其元器件面积之和约为基板面积的 40%~60%。

厚膜多层的 SMT-PCB 和 THT-PCB 的组装密度看起来差不多，但实际尺寸可以相差好几倍，因前者选用的元器件尺寸小，后者选用的元器件尺寸大。

双面表面安装厚膜或印制板组装的密度可比单面安装的密度大得多，其制造难度和成本也会增加。

如果低于上述百分数，说明组装密度偏低，设计应改进、提高；高于上述百分数时应检查有没有违反设计规则及工艺可行性。

在具体设计前可根据电路图、元器件清单及初步选择组装方案（包括元器件选型、工艺方案选型、基板材料选型）来估算基板尺寸至少为多大，核查是否满足设计任务书要求，如不满足要求，则应选更高组装密度的工艺方案。

(2) 基板尺寸及引脚安排 组装尺寸的另一个制约因素是引脚数量，除非特殊规定，引脚的中心距应为 2.54mm 的整数倍，而且厚/薄膜电路组件所有的引脚都应落在布线坐标网格上。有时因为引脚数量太多或部分引脚不在网格上，而不得不将基板面积适当地放大。

1.4.9 成本

组装设计应坚持好的性价比，因此，成本是组装设计必须考虑的主要因素。物美价廉是一般产品的设计原则，而性能价格比则是高档电子产品或军用电子产品的衡量标准。成本的高低与电路划分、组装工艺的选择、元器件的选用、环境要求、性能指标、结构设计及产品的产量等因素密切相关，必须统筹考虑，选取最佳方案。

1.4.10 标准化、模块化

新的组装技术在研制开发阶段，肯定是百花齐放，各具特色，一旦组装技术成熟，就应及时制订设计标准和典型工艺。因为到了产品生产阶段，如果组装设计没有统一标准，势必增加制造成本和生产周期，给工艺与维修带来许多麻烦，在市场经济面前缺乏竞争力。

元器件首先要标准化。SMT 开始阶段，美国和日本 SOT（小型塑封晶体管）尺寸不同，没有互换性，用户很不方便，后来国际电工委员会 IEC 制订了相关标准，现在各国生产的各种 SMD（表面安装元器件）全世界都通用，不但促进了 SMT 的发展，同时也方便了用户的使用和维护。

关于设计标准，美国制订了印制电路板（单层、双面、多层、刚性、挠性）设计标准、表面安装多层印制板设计标准、多层厚膜混合电路设计标准等，规定了焊区尺寸、线宽、间距、布线网络、布线规定等设计原则。美国还在军用标准中制订了军用电子设备可靠性设计手册，规定了失效率计算方法。根据全国许多制造厂多年的统计数据，提供各种元器件的失效概率统计数据，使可靠性设计有了可靠的数据。焊点的质量是电子产品可靠性的一项重要的技术关键，美国在军用标准中也制订了相应的技术要求。

一个好的组装设计师必须熟悉产品的各有关标准，才能做出一个好的产品组装设计。

模块化——将电子设备中某些功能通用的电路，或尺寸通用的基板、组件、机箱、机柜，设计成模块，便于互相配用，减少生产品种和生产周期，既降低了成本，又给设计、生产、使用带来方便。

美国海军航空兵开展了标准电子模块（SEM）课题研究，于 1980 年发表，以后又不断修订补充，现已有 6 种标准模块尺寸（详见 MIL-STD-1389）。对机械结构、散热通道做了精心设计，要求各种军用电子设备尽量按此规范设计制造，取得了很好的效果。

随着国内电子工业的发展，我国先后制订了数以千计的国家标准、国家军用标准和行业标准等。

功能通用模块如稳压电源、接收机的中放电路、IQ 正交相检电路、程控交换机的用户电路、相控阵雷达的 T/R 组件等也是有很大发展前途的。

1.5 电子设备的特点

当前，电子技术被广泛地应用于国防、国民经济各部门以及人民生活等各个领域，电子设备也被广泛用于通信、广播、电视、导航、无线电定位、自动控制、遥控遥测和计算技术等各个方面。电子设备在航天、航空、室内、室外、水面和水下都广为采用，因此，电子设备的功能和用途极其多样化。

由于生产和科学技术的发展，工艺革新和新材料的应用，超小型化元器件和中、大规模集成电路的研制和推广，电子设备在电路和结构上发生了巨大的变化。同时电子设备要适应更加广泛的用途和更为恶劣、苛刻的工作环境要求，使得现代电子设备具有不同于过去的特点。

电子设备的特点可归纳为以下几方面。

（1）设备组成较复杂，组装密度大 现代电子设备要求具有多种功能，设备组成较复杂，元器件、零部件数量多，且要求设备体积小，因而组装密度大。

（2）设备使用范围广，工作环境条件复杂 现代电子设备往往要在恶劣而苛刻的环境条件下工作，有时要承受高温、低温和巨大的温差变化；有时要承受高湿度和低气压；有时要承受强烈的冲击和振动以及外界的电磁干扰等，这些都将对电子设备的正常工作产生极大的影响。

（3）设备可靠性要求高、寿命长 现代电子设备要求具有较高的可靠性和足够的使用寿命。可靠性低的电子设备将失去使用价值。可靠性高的电子设备，不仅对元器件的质量要求

高，而且在电路设计和结构设计中都要做出较大的努力完善设计，选择最佳方案。

(4) 设备要求精度高、多功能和自动化 现代电子设备往往要求高精度、多功能和自动化，很多设备引入了计算机系统，因而其控制系统较为复杂。精密机械广泛地应用于电子设备，是现代电子设备的一大特点，自控技术、计算技术和精密机械的紧密结合，使电子设备的精度和自动化程度达到了相当高的水平。

电子设备的这些特点，只是对电子设备整体而言，具体到某种设备上时，各种设备又有不同的特点。现代电子设备具有上述特点，对电路设计和结构设计提出了更高的要求，设计人员充分了解电子设备的特点，对于设计好电子设备是很必要的。

1.6 电子设备的可靠性及其提高方法

1.6.1 可靠性概述

电子设备能否完成所承担的工作，发挥其应有的作用，除了它的技术性能外，还有一个可靠性问题，可靠性反映了电子设备具有时间含义的质量。可靠性低的电子设备是难以发挥其效能的，因此，重要的电子设备均把可靠性列入技术条件。

1.6.1.1 可靠性的含义

可靠性是指包括电子设备或元器件的电子产品在规定的条件下和规定的时间内，很好地完成规定功能的能力。

可靠性定义中所指的“规定的条件”包括电子产品使用时的电气和机械应力条件、环境条件和储存条件等，规定的条件不同，产品的可靠性也不同。通常同一元器件或设备，使用的电压、电流、输出功率等电气参数和机械负荷越低，其可靠性越高，使用的环境条件越恶劣，设备的可靠性越低。

可靠性定义中所指的“规定的时间”是指电子产品的使用时间，通常是指元器件经过筛选和整机经过老化后，产品可有一段较长的稳定工作或储存时期，随着时间的增长，可靠性将逐渐下降。

电子产品的可靠性是以电子产品完成规定的全部功能来衡量的，即电子产品只有很好地完成规定的全部功能才能被认为是可靠的。电子产品在工作过程中，往往由于各种偶发因素的影响而造成失效，使得电子设备损坏或失去部分功能，甚至丧失全部功能。

例如元器件突然损坏、应力条件包括电负荷、温度、机械负荷与影响等的突然改变、维护或使用不当等，由于这些失效的原因具有偶然性，所以对某一个具体产品而言，在规定的条件和时间内能否完成规定的功能，使用者和操作者无法预先知道。这是一个随机事件，大量随机事件中包含着一定的规律性，随机事件发生的可能性大小，可用概率来表示。虽无法知道产品失效的准确时刻，但却可以求出产品在规定的条件和时间内完成规定功能的概率，即完成规定功能的可能性大小。因此，可靠性可用概率的形式表示。

1.6.1.2 可靠性分类

电子产品的可靠性可分为固有可靠性、使用可靠性、环境适应性。

(1) 固有可靠性 固有可靠性是指产品在设计、制造时内在的可靠性。

对电子设备来说，固有可靠性包括设备的复杂程度、电路和元器件的选择与应用、元器件的工作参数及其可靠程度、机械结构和制造工艺等；对元器件来说，包括原材料的品质、制造工艺、工作参数等。

(2) 使用可靠性 使用可靠性是指操作、维护人员对产品可靠性的影响，主要包括操作

方法的正确性、维护程序与方法以及其他人为因素的影响。

使用可靠性依赖于使用设备的人，熟练而正确的操作、及时的维护与保养都能显著地提高使用可靠性。

(3) 环境适应性 环境适应性是指产品所处的环境（包括工作环境、储存和运输环境等）对可靠性的影响，主要包括气候环境条件、机械环境条件、储存条件和运输条件等。对电子设备采取有效的防护措施，可提高设备的环境适应性。

1.6.1.3 可靠性与质量的关系

从广义上说，可靠性实际上是产品质量的一个组成部分，通常所说的产品质量好，包含两个意义：其一是产品达到了预期的技术性能，其二是产品在使用过程中可靠性高。

对于部分电子设备而言，尽管其各项技术指标很先进，性能也很好，但如果它的可靠性低，使用过程中不能很好地实现要求的功能，完成规定的工作，就会失去其使用价值，这样的产品虽然性能好，但没有意义。因此，只有提高产品的可靠性，才能确保产品质量。离开可靠性谈质量，也就失去了意义。

1.6.1.4 可靠性与经济性的关系

通常产品的可靠性要求越高，产品的研制和生产费用也越高，但使用维护的费用却会随着可靠性的提高而降低。因此，必须以设计、研制、生产、使用、维护的全过程所消耗的总费用为最低的经济原则，来确定可靠性的高低，实现最佳的性能价格比。总费用最低时的产品可靠性是最佳可靠性，所以，从经济的观点出发，可靠性指标的确定应适中，不能很高，也不能很低。

此外，在考虑设备不可靠而带来的损失时，应该综合考虑各方面因素，确定经济上最合理的最佳可靠性。

1.6.2 可靠性指标

可靠性是产品的一项十分重要的质量指标，将可靠性数量化是非常必要的，有利于对各种产品的可靠性提出明确而统一的指标。可靠性的数量化可根据需要采用不同的指标，可靠性指标主要包括可靠度、平均寿命、失效率和失效密度等。

1.6.2.1 可靠度（正常工作概率）

产品的可靠度是指产品在规定的条件下和规定的时间内，完成规定功能的概率，用 $R(t)$ 表示。

$$R(t) \approx \frac{N - \sum_{i=1}^{t/\Delta t} n_i}{N} \quad (1.1)$$

式中 $R(t)$ ——产品在单位时间 t 内的可靠度；

N ——开始试验时的产品数；

n_i ——在时间间隔 Δt 内产品发生失效数；

Δt ——测试时的时间间隔。

在计算可靠度时，开始试验时的产品数 N 越大，测试时间间隔 Δt 越小，则可靠度 $R(t)$ 的准确性越高。根据随机事件的概率性质，应满足不等式 $0 \leq R(t) \leq 1$ ，同时还应满足 $R(0) = 1, R(\infty) = 0$ 。

在评定产品可靠性时，也常用故障概率或损坏概率 $F(t)$ 表示。故障概率是可靠度（正常工作概率）的对应事件的概率。