第 1 章　半导体集成电路应用基本知识

§1.1　集成电路的分类及型号命名规则

1.1.1　集成电路的分类

集成电路是采用半导体或薄膜、厚膜工艺，把电路元器件以相互不可分离的状态制作在一块(或几块)半导体(或绝缘材料)基片上,然后封装在一个壳体内,构成一个完整的具有一定功能的电子电路。

集成电路由于其体积小、重量轻、性能可靠、价格便宜等特点,现已被广泛应用于各种领域中。随着性能优良、适合于各种用处的新产品的出现，集成电路应用领域愈来愈广泛 。

集成电路的种类很多，其分类方式也很多，本书主要介绍半导体集成电路。下面介绍它的几种主要分类方式。

一、按集成电路的功能，可分为模拟集成电路、数字集成电路、接口电路和特殊电路四类

模拟集成电路是指对电压、电流等在时间和数值上都连续取值的模拟量进行处理的集成电路。其中，输出信号与输入信号成线性关系的电路，如直流放大器、宽带放大器、差分放大器、低频放大器、高频放大器、线性功率放大器、运算放大器等称为线性集成电路；输出信号与输入信号不成线性关系的电路，如模拟乘法器、锁相环电路、对数放大器、丙类功率放大器、振荡器、混频器、检波器、调制器、时基电路等称为非线性集成电路 。

模拟集成电路又大致可分为通用和专用两种。通用集成电路只要改变它的外电路的结构形式，就可完成各种各样的信号处理任务。如运算放大器、模拟乘法器等。专用模拟集成电路是为某一特定用途而设计的集成块，如集成稳压器、OTL 和 OCL 功率集成块、电视接收机、音响电路等。

数字集成电路是能够完成数字逻辑功能的集成电路。它以低电平和高电平两种状态来代表二进制数中的“0”,和“1”,通过各种逻辑关系进行运算,所以又称为数字逻辑集成电路。与模拟电路相比,数字电路内部的有源器件主要工作在开、关状态,电路形式简单,重复单元多，因此更易于高密度集成，分立元件几乎完全被淘汰。数字集成电路广泛地应用于电子计算机、自动控制系统以及数字通信系统中。目前使用最多的数字集成电路有 TTL(晶体管—— 晶体管逻辑）集成电路和 CMOS(互补对称金属一氧化物一半导体)集成电路两类。本书所涉及到的数字电路也将主要以这两类器件组成。

接口电路是将两种不能直接相容的电子器件或组件相互连接起来的集成电路。在数字或模拟集成电路系统的终端配用了接口集成电路后,可以驱动外部的元器件或其它有

需要全本请访问 www.ertongbook.com

关设备，达到人们预期的目的。接口电路可以实现不同电平的相互转换以及不同类型信号（例如数字信号和模拟信号）之间的相互转换。许多接口集成电路还用来适应各种特殊负载条件，诸如高的输出电压、大的输出电流和大的输出功率等。接口集成电路又可分为磁心读出放大器、磁心驱动器、外围驱动器、线电路、电平转换器、电压比较器、显示驱动器、A/D 和 D/A 转换器八大类。

特殊电路是专为某种特殊用途而设计的集成电路，其针对性很强。例如集成化传感器(霍耳、温度、光电传感器等),专用通信电路,机电、仪表专用电路,消费类电路(玩具、游戏机、电子琴、照相机、电子钟等专用电路)都属于这一类。

二、按有源器件类型集成电路又可分为双极型、单极型以及双极一单极混合型三种

双极型电路的有源元件是普通的 NPN 或 PNP 双极晶体管，管内有两种载流子导电；单极型电路的有源元件采用 MOS(金属一氧化物一半导体）晶体管，内部只有一种载流子导电。其中双极型又分为 DTL （二极管一晶体管逻辑）、TTL（晶体管一晶体管逻辑）、ECL(发射极耦合逻辑、电流型逻辑）、HTL(高抗干扰逻辑)和 I^2L(集成注入逻辑)电路,单极性又分为 PMOS、NMOS 和 CMOS 电路。在这三大类电路中，双极型电路开关速度快、频率高、信号传输延迟时间短,但制造工艺较复杂 单极性电路输入阻抗高、功耗小、工艺简单、集成密度高、易于大规模集成。双极一单极混合型集成电路则采用 MOS 和双极兼容工艺制成，因而兼有前两者的优点。

三、集成电路按其集成度可分为小规模集成电路(SSI) ,中规模集成电路(MSI) ,大规模集成电路(LSI)和超大规模集成电路(VLSI)

对于数字集成电路来说，小规模集成电路是指其集成度为（1 门 ~ 12 门)／片或(10 个 ~ 100 个)元件／片的集成电路,它主要是逻辑单元电路,如各种逻辑门电路、集成触发器等。

中规模集成电路是指其集成度为（ 13 门 ~ 99 门)／片或(100 个 ~ 1000 个)元件／片的集成电路,它是逻辑功能部件,例如编码器、译码器、数据选择器、数据分配器、计数器、寄存器、算术逻辑运算部件、A/D和 D/A转换器等。

大规模集成电路是指其集成度为（100 门 ~ 1000 门)／片或(1000 个 ~ 100000个)元件／片的集成电路，它是数字逻辑系统，如微型计算机使用的中央处理器（ CPU)、存储器(ROM、RAM)和各种接口电路(PIO、CTC)等。

超大规模集成电路是指其集成度大于 1000 门／片或 10^5 个元件／片的集成电路,它是高集成度的数字逻辑系统，如各种型号的单片机，就是在一块硅片上集成了一个完整的微型计算机。

对于模拟集成电路来说,由于工艺要求高,电路又复杂,故通常集成 50 个以下元器件的叫小规模集成电路,(50个 ~ 100 个)元器件的即称中规模集成电路,集成 100 个以上的就属于大规模集成电路。

1.1.2 集成电路产品型号命名规则

一、我国集成电路国家标准型号命名规则

我国国家标准（国标）规定的半导体集成电路型号命名法见表 1－1 所列。

表 1－1　集成电路国家标准型号命名规则

第一部分		第二部分		第三部分	第四部分		第五部分	
用字母表示器件符合国家标准		用字母表示器件类型		用阿拉伯数字表示器件的系列和品种代号	用字母表示器件的工作温度范围		用字母表示器件的封装	
符号	意　义	符号	意　义	TTL 分为： 54/74××× 54/74H××× 54/74L××× 54/74LS××× 54/74AS××× 54/74ALS××× 54/74F××× COMS 分为： 4000 系列 54/74HC××× 54/74HCT××× ⋮	符号	意　义	符号	意　义
C	中国制造	T	TTL		C	0℃～70℃	W	陶瓷扁平
		H	HTL		E	－40℃～85℃	B	塑料扁平
		E	ECL		R	－55℃～85℃	F	全密封扁平
		C	CMOS		M	－55℃～125℃	D	陶瓷直插
		F	线性放大器		G	－25℃～70℃	P	塑料直插
		D	音响、电视电路		L	－25℃～85℃	J	黑陶瓷直插
		W	稳压器		⋮		L	金属菱形
		J	接口电路				T	金属圆形
		B	非线性电路				H	黑瓷低熔点玻璃扁平
		M	存储器				⋮	
		μ	微型机电路					
		AD	模拟数字转换器					
		DA	数字模拟转换器					
		S	特殊电路					

由表 1－1 可见，国标型号由五部分组成，各个组成部分的符号或数字都有一定的含义，现举例加以说明。

1. $\underset{(1)}{\underline{C}}\ \underset{(2)}{\underline{T}}\ \underset{(3)}{\underline{4}}\ \underset{(4)}{\underline{020}}\ \underset{(5)}{\underline{M}}\ \underset{(6)}{\underline{D}}$

说明：

第一部分　(1)**表示国家标准。**

第二部分　(2)**表示 TTL 电路。**

第三部分　(3)**表示系列品种代号，其中**

1 **标准系列，同国际** 54/74 **系列；**

2 **高速系列，同国际** 54H/74H **系列；**

3 **肖特基系列，同国际** 54S/74S **系列；**

4 **低功耗肖特基系列，同国际** 54LS/74LS **系列。**

(4）**表示品种代号，同国际一致。**

第四部分（5)表示工作温度范围。

C:0℃～＋70℃,同国际 74 系列电路的工作温度范围；

M:－55℃～＋125℃ ,同国际 54 系列电路的工作温度范围。

第五部分（6)表示封装形式为陶瓷双列直插。

2. C(1) C(2) 4(3) 066(4) M(5) F(6)

说明：

第一部分 (1)表示国家标准。

第二部分 (2)表示 CMOS 电路。

第三部分 (3)表示低功耗肖特基系列。

(4)表示品种代号,同国际一致。

第四部分 (5)表示工作温度范围－55℃～＋125℃。

第五部分 (6)表示封装形式为全密封扁平封装。

国家标准型号的集成电路与国际通用或流行的系列品种相仿，其型号主干、功能、电特性及引出脚排列等均与国外同类品种相同，因而品种代号相同的产品可以互相代用。本章附录 1－Ⅱ中列出了部分国内国外 IC 型号对照表。

二、我国其它型号集成电路的识别

除上述国家标准，在我国还广泛使用着各种型号的集成电路。常见的是我国原电子工业部的标准型号。属于 TTL 电路的有 T000 系列；属于 CMOS 电路的有 C000 系列。现将其型号的组成及含义举例简述如下。

例：F(1) 007(2) A(3) D(4)

说明：

(1) 表示电路类型,用字母表示,其中

C：CMOS电路

F 运算放大器

H：HTL电路

E：ECL电路

J：接口电路

P：PMOS 电路

N：NMOS电路

T：TTL 电路

W 稳压器

(2) 表示系列品种代号，用三位阿拉伯数字表示。

(3) 表示开关参数分档。

A 低档

B 中、高档

C 高档或特殊分档

(4) 表示封装形式。

A 陶瓷扁平
B 塑料扁平
C 陶瓷双列直插
D 塑料双列直插
Y 金属圆壳
F 金属菱形

另外我国目前有不少厂家生产的集成电路采用了与上述标准均不相同的厂标型号，使用时应查阅产品手册。

三、国际通用 TTL、CMOS 集成电路产品型号命名规则

本章附录 1－1 给出了国际主要集成电路生产公司产品型号命名规则。可以看出，国外企业多在国际通用系列型号前冠以自己企业代号，我国有些生产厂也仿照这种形式，在通用型号前加厂标代号，因此，品种代号相同的可以互相代用。鉴于目前市场上集成电路产品多采用国际通用型号，本书所涉及到的集成电路也都使用这种标准，只是略去企业或厂家代号。并且主要介绍 74 系列产品，至于 54 系列，是与 74 系列对应的军品级器件，实用中只需稍加注意即可。

关于 CMOS 集成电路，目前国内外通用的是 4000B 系列，我国国家标准称为 CC4000B 系列，其余各国厂商分别在 4000B 前再加上企业代号。另外还有 H－CMOS 的 74HC 系列，其大部分品种是 74LS 同序号的翻版，完全相容，还有一部分是基于 4000B 系列同字号的翻版，引脚相容。

1.1.3 集成电路的封装及外形

一、集成电路的封装形式及引线识别

由于集成电路的芯片尺寸太小，不能直接与电源及输入等外电路相连，必须把已制造好的电路芯片密封在适当的管壳内，然后再通过外壳上的引线与外电路相连。封装之后不仅便于焊接，而且还起保护组件的作用。封装所采用的材料有陶瓷、塑料和金属等。陶瓷封装的集成电路气密性好，可靠性高，使用的温度范围广（－55℃～＋125℃），因而一般用于军事、航天和航空等高精尖领域。而塑封集成电路在性能上要稍差一些，不过由于其价格低廉，在民用和普通工业领域中得到了广泛的应用。目前生产的集成电路有各种封装形式，如金属圆壳封装、扁平封装、双列直插封装、单列直插封装、三端塑封等。最基本的是前三种形式，这里作简要介绍。

1. 金属圆壳封装

这种封装的气密性较好，但成本高，占体积大，目前多用于线性集成电路和集成电源。它的形状类似于晶体管外壳，只是管脚引线较多，有 7 条、8 条、10 条或更多条引线。引线排列的顺序是 面向引脚正视，由定位标记（常为锁口或小圆孔）所对应的引脚按顺时针方向数。它的标记位置常有三种情况。其一，定位标记对准最大号引线，如图 1－1（a）所示。国标、部标或进口产品，一般采用这种标记。其二，定位标记对准 1 号引线，如图 1－1（b）所示 其三，定位标记位于最大号引线与最小号引线之间，如图 1－1（c）所示。

2. 扁平封装

如图 1－2 所示。芯片被封装在陶瓷或硅酮塑料内，两侧或四面有对称的电极引线，

需要全本请访问 www.ertongbook.com

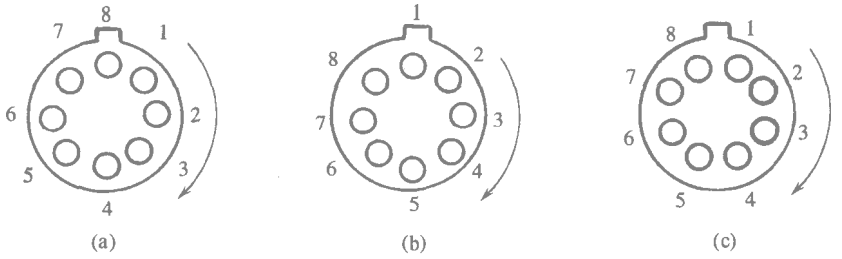


图 1－1　圆形封装引线排列

引线排列的顺序大多是"将集成电路位置按"识别标记(小圆圈、色点、切口等)处于器件俯视图左侧或左下部"的原则摆好,由左上角起按顺时针方向数,依次为 1,2,3,…也有不少引线排列顺序是由左下角起按逆时针方向数，依次为 1,2,3,…在实际使用中应注意辨别，拿不准时应查阅有关资料或产品手册。

扁平封装的密封性不如金属圆壳封装，价格也比较高，但组装密度高，便于在各种印刷电路板上安装。

3. 双引直插式封装

如图 1－3 所示。芯片被封装在长方形的外壳内,有两排引线引出,引线数目有 8、14、16、24 等多种,其强度较大,可以插入特定的管座之中。引线排列的顺序是:管脚向下,识别标记在左侧或左下部,从左下角起按逆时针方向数,依次为 1,2,3,…

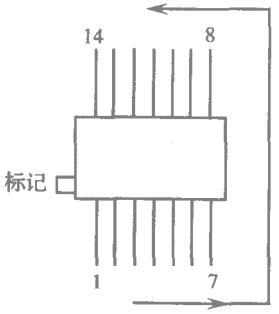


图 1－2　扁平封装

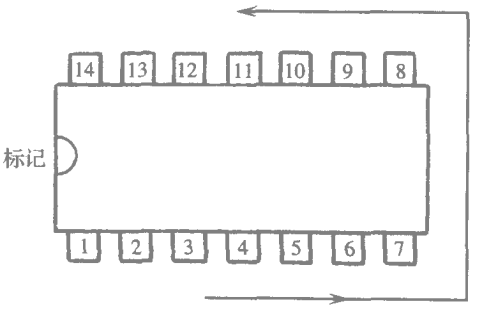


图 1－3　双列直插封装

双列直插封装虽然体积较大，但引脚间距大（一般 2.5mm 或 2.54mm）,容易焊接,通过使用插座也便于检查、调换，因而近年来得到大力推广。

除前面提到的封装形式外，还有其它一些诸如软封装、微型封装、片型封装以及计算机中常用的 DGA 封装等,这里不再一一介绍,在使用时可查阅有关的技术资料或产品说明书。

二、集成电路上的信息

封装好的集成块，在其正面还通常印有以下信息：厂家名称；集成块的序列及编号等。

如图 1－4 所示，它表示是美国国家半导体公司的产品,电路为 74LS00(四 2 输入与非门),封装形式为塑料双列直插。

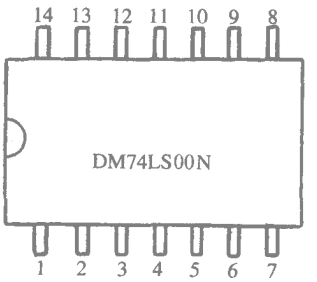


图 1－4　集成块上的信息

§1.2 外电路的作用及组成原则

集成电路虽然是功能完整的电路，但在应用过程中还常常需要附加外接元件及外电路，才能达到满意的工作状态。本节将介绍几种主要的外围电路的作用及组成原则。

1.2.1 电源电路

所有的集成电路要正常工作都必须外接直流电源。一般情况下，模拟集成电路要求连接正负两种电源，这是因为大多数模拟电路在其电路中使用了一个或多个差动放大器。而数字集成电路则很少需要两种电源。除 ECL 外，数字集成电路一般只需要一个正电源。

当模拟集成电路使用正、负电源时，这两种电源常常是对称的，如 +12V 和 −12V。这样，就能得到高共模抑制能力和良好的低频工作特性。模拟集成电路为满足某些特定要求，也可采用单电源，另外还有些集成电路使用不对称的电源，如模拟乘法器 MC1496 的电源为 +12V 和 −8V。

无论是双电源或单电源供电，都要考虑电源的去耦问题，即在集成电路的电源端子处对地加旁路电容。旁路电容应尽可能靠近集成电路，将电源引线等效电感的影响减至最小。模拟集成电路的旁路电容通常用两只，一只较大约几十 μF 到几百 μF，对低频起滤波作用，另一只旁路电容取值为 0.001μF ~ 0.1μF，对高频起滤波作用。

同样，对于数字逻辑电路，除了在印制板电源输入端应接入 1μF ~ 10μF 的低频滤波电容外，还应根据不同系列电路的速度指标和电流变化率的差异，在集成电路的电源外引端附近加接 0.01μF ~ 0.1μF 的高频滤波电容。一般情况下，对于标准系列的小规模集成电路，应相隔 5 块 ~ 10 块电路连接一个高频滤波电容；对于标准系列的中规模集成电路，应相隔两块电路连接一个高频滤波电容；对于高速系列的中、小规模集成电路以及各系列的单稳态触发器、线驱动器和线接收器等，每块电路都必须外接高频滤波电容。

另外，直流电源线和接地回线应该有足够大的截面积，使噪声干扰和直流电压降最小。而电路中连接线的长度要尽可能短，以防止噪声干扰和减少传输时间。

1.2.2 外接元件

为正常工作，集成电路常常需要外接元件，这些元件对于不同的电路，有不同的接法，也起到不同的作用。

(1) 集成运算放大器(简称集成运放)通过外接各种反馈元件、隔离电阻、平衡电阻、调零元件等，实现多种运算、放大和变换等功能，此时外电路的设计原则请参阅第二章介绍。

(2) 当集成电路的输出端为集电极开路时则要外接电阻负载才能与电源相接。如模拟乘法器 MC1496、MC1596 的输出分别通过两个电阻与电源正极相连，TTL 电路则通过 3kΩ ~ 5.1kΩ 的提升电阻连到正电源以获得输出高电平。

(3) 通过外接电路可进行某些参数的调节。如集成运放通过外接调零电位器或失调补偿电路来调整由于电路非对称性而引起的失调电流和失调电压。模拟乘法器利用平衡

调节电路进行平衡调节，利用外接电阻调节增益因子或负反馈量等。

1.2.3 频率补偿电路

集成电路常常利用外加电阻和电容的组合来进行频率补偿。例如集成运算放大器，虽然它在闭环负反馈条件下工作，但由于它在高频区将产生附加相移，在某个频率时可能由负反馈变成正反馈，此时如负反馈深度较深，即 $|\dot{A}\dot{F}| > 1$，就会产生自激振荡。因此在使用时，必须根据不同集成运放的情况进行频率（相位）补偿。频率补偿可在具有高放大倍数的中间级接入电容构成电压并联反馈电路，形成滞后补偿；也可在输出端和反相输入端之间跨接的反馈电阻上并联一个小电容形成超前补偿；还可用 RC 补偿网络形成超前一滞后补偿。有的运算放大器，如 μA741（F007），在设计时内部已经考虑了频率补偿，在外部就无须再加补偿电路。

1.2.4 接口电路

集成电路在使用过程中，常常涉及到 TTL 电路、CMOS 电路之间，以及它们和其它集成电路之间的连接问题。由于这些电路相互之间的电源电压和输入输出电平及电流并不相同，因此它们之间的连接必须通过电平转换或电流变换电路，使前级器件输出的逻辑电平满足后级器件对输入电平的要求；前级器件的输出电流大于后级器件对输入电流的要求，并不得对器件造成损害，这种转换电路通常称为接口电路。这里介绍一些常用的接口电路。

1. TTL→CMOS 的接口

因 CMOS 通常不需电流驱动，故 TTL 驱动 CMOS 时只要搞好电压适配即可。CMOS 电路的工作电压范围很宽（3V ~ 15V），下面分电源电压为 5V、10V、3V 三种情况进行分析。

（1）$V_{DD} = 5V$

此时 CMOS 电路的最低输入高电平 V_{IH} 约为 3.5V，而最高输入低电平 V_{IL} 约为 1.5V，比 TTL 最高输出低电平（0.4V）高，有 1.1V 的噪声容限，如图 1-5(b) 所示，因此在低电平时，可以直接用 TTL 电路驱动 5VCMOS 电路。而在高电平时，由于 TTL 电路的输出高电平

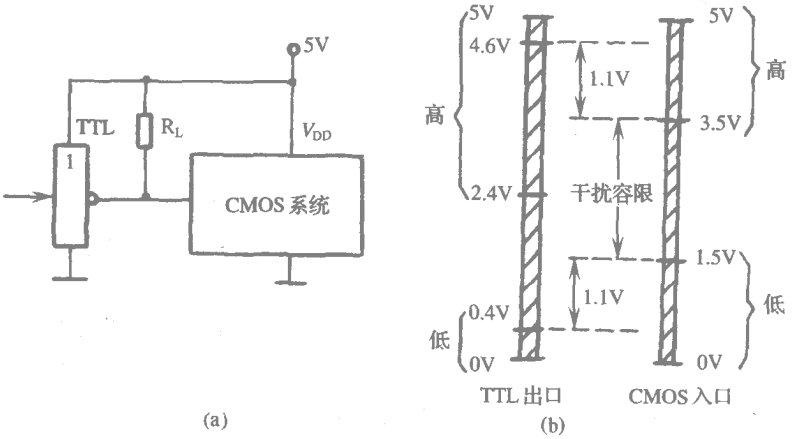


图 1-5 TTL/CMOS（$V_{DD} = 5V$）接口

$V_{oH} \geqslant 2.4V$，不能够保证满足 5VCMOS 电路的要求，所以此时需用上拉电阻来提高 TTL 电路的输出高电平，即采用图 1-5(a)所示电路。其中 TTL 门可以用普通门，其接口电阻 R_L 的限制值分别为

$$R_{Lmin} = \frac{V_{DD} - V_{oL}}{I_{oL}} = \frac{5 - 0.4}{16 \times 10^{-3}} = 288(\Omega)$$

$$R_{Lmax} = \frac{V_{DD} - V_{oH}}{I_{oH}} = \frac{5 - (3.5 + 1.1)}{250 \times 10^{-6}} = 1.6(k\Omega)$$

（假定要求高电平的噪声容限值也为 1.1V）

（2）$V_{DD} = 10V$

此时 CMOS 电路的 $V_{IL} \leqslant 3V, V_{IH} \geqslant 7V$，如图 1-6(b)所示。同上面一样也主要是考虑满足 CMOS 的高电平输入要求。这里 TTL 出口的门要用能承受较高电压的集电极开路门形式，通过在它的输出端接上拉电阻 R_L 来提高输出高电平 V_{oH} 的值。如图 1-6(a)所示，其中 R_L 的极限值分别为

$$R_{Lmin} = \frac{V_{DD} - V_{oL}}{I_{oL}} = \frac{5 - 0.4}{16 \times 10^{-3}} = 288(\Omega)$$

$$R_{Lmax} = \frac{V_{DD} - V_{oH}}{I_{oH}} = \frac{10 - (7 + 2.6)}{0.25 \times 10^{-3}} = 1.6(k\Omega)$$

（假定要求高电平的噪声容限为 2.6V）

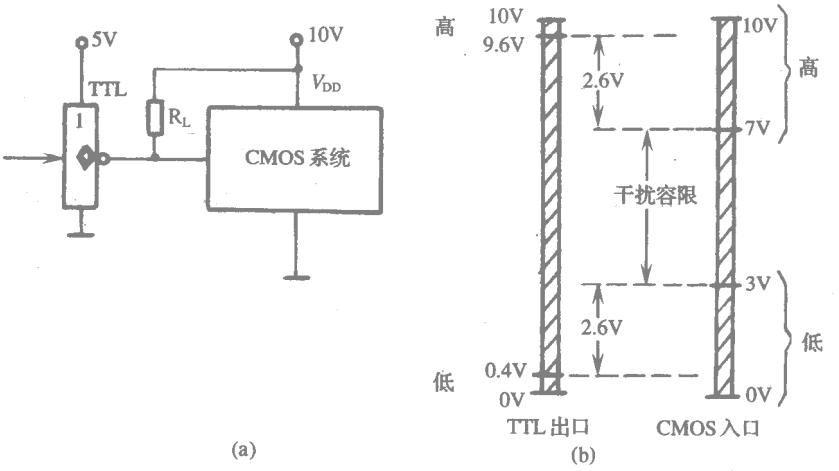


图 1-6 TTL/CMOS($V_{DD} = 10V$)接口

（3）$V_{DD} = 3V$

此时 CMOS 电路的 $V_{IL} \leqslant 0.9V$、$V_{IH} \geqslant 2.1V$，如图 1-7(b) 所示。这在低电平时没有问题，在高电平时，TTL 电路的 $V_{oH} \geqslant 2.4V$，经常等于 3.5V左右，不能保证满足 CMOS 电路使用时输入电压 $V_I \leqslant V_{DD}$ 的要求，此时可以利用下拉电阻 R_L 将集电极开路 TTL 门输出的 V_{oH} 值限制在要求范围以内。如 1-7(a)所示，其中 R_L 的极限值分别为

$$R_{Lmin} = \frac{V_{DD} - V_{oL}}{I_{oL}} = \frac{3 - 0.4}{16 \times 10^{-3}} = 163(\Omega)$$

$$R_{Lmax} = \frac{V_{DD} - V_{oH}}{I_{oH}} = \frac{3 - (2.1 + 0.5)}{0.25 \times 10^{-3}} = 1.6(k\Omega)$$

（假定要求高电平的噪声容限为 0.5V）

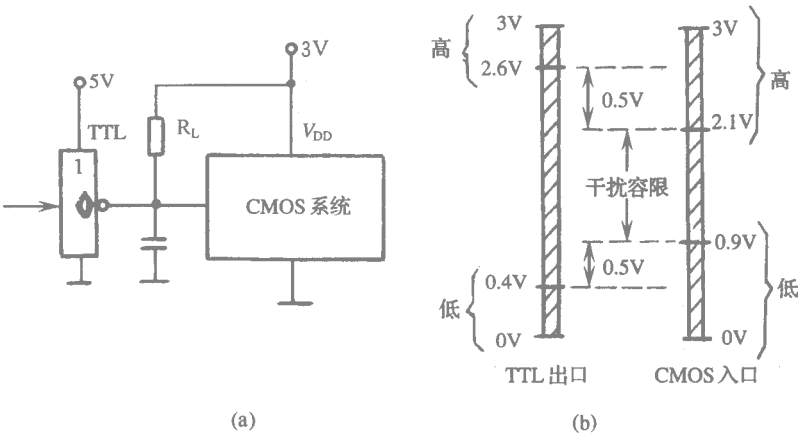


图 1－7　TTL/CMOS(V_{DD} = 3V)接口

另外用 TTL驱动 CMOS 还可采用专门的接口器件,如 40109 也可在 TTL 与 CMOS 之间加入一级三极管倒相器，以实现电平转移。但此时要注意逻辑关系，因三极管电路集一基间信号反相。

2．CMOS→TTL 的接口

当 CMOS 的 V_{DD} = 5V 时,其 V_{oH}、V_{oL}完全适合于 TTL74 或 TTL74LS 系列,故电压适配没有问题。值得指出的是，一般 CMOS 电路,在 V_{DD} = 5V，V_{oH} = 4.6V 时,其拉电流输出 I_{oH} = 0.16mA 在 V_{DD} = 5V，V_{oL} = 0.4V 时,其灌电流 $I_{oL} \geqslant 0.44mA$,因此它既不能供给大的拉电流也不允许灌人大电流。标准的 TTL 中速 74 系列电路的低电平输入电流(即对前级的灌电流)$I_{IL} \leqslant 1.6mA$。可见用 CMOS 电路直接驱动 TTL 电路(大功率 CMOS 电路除外)，往往感有困难。解决问题的方法之一是把同一芯片上的同种 CMOS 并联作为一个门使用，以提高其驱动能力。另一种方法是采用具有较大驱动能力的专用接口器件，如 4009、4049、4010、4050 等。还有一种方法是在两种门之间插入一级三极管倒相器如图 1－8 所

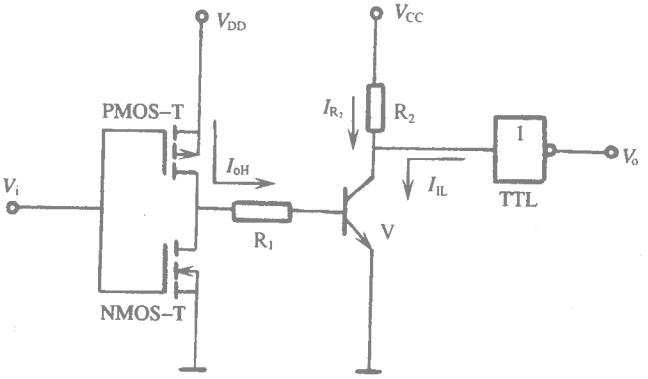


图 1－8　CMOS/TTL 接口

示。此时同样要注意逻辑关系。

3. 运算放大器与 TTL 电路的接口

图 1-9 示出了两种运算放大器驱动 TTL 电路的接口。图 1-9(a)适用于运算放大器输出电平为 $0 \sim +E$ 的情况 图 1-9(b)适用运算放大器输出电平为 $-E_1 \sim +E_2$ 的情况，在这里用了一只二极管反接，以保证在运算放大器输出低电平 $-E_1$ 时,将三极管基极到地的电位箝在约 $-0.7V$,防止损坏晶体管。

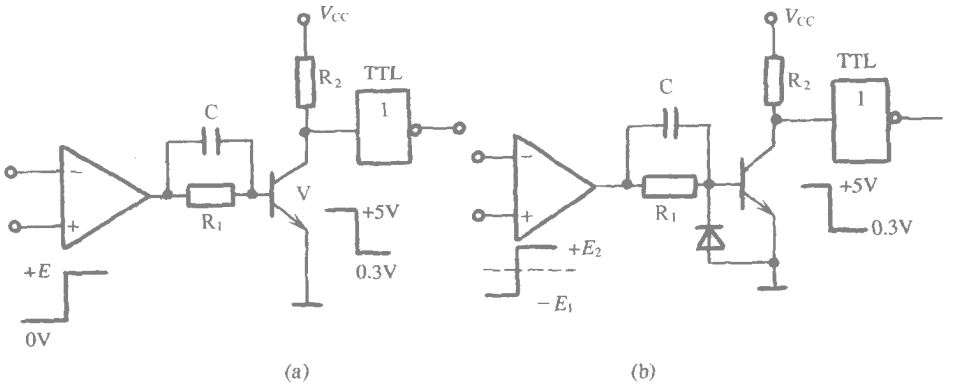


图 1-9 运算放大器驱动 TTL 电路的接口

4. 运算放大器与 CMOS 电路的接口

图 1-10 示出了两种运算放大器驱动 CMOS 电路的接口。图 1-10(a)是用双电源供电运放驱动 CMOS,图 1-10(b)则是用单电源供电的运放驱动 CMOS。对双电源供电的运放来讲,因输出正负对称的双向电平,为了使 CMOS 的实际输入高电平不大于 V_{DD},低电平不低于 V_{SS},在 CMOS 的输入端分别用两个箝位二极管 VD_1、VD_2 将运算放大器输出的大于 V_{DD} 和小于 V_{SS} 的电压幅值的箝位。图 1-10(a)中 R_3 用来限制运放的输出电流，以防止器件过流而损坏。图 1-10(b)运放采用单电源供电，且与 CMOS 合用一组电源。运算放大器同相端被两个 22kΩ 电阻偏置在 $V_{DD}/2$ 的电压上，从而使运算放大器工作在 V_{DD} 和 V_{SS} 之间。这时只要运算放大器的增益足够，就能使运算放大器输出的高电平和低电

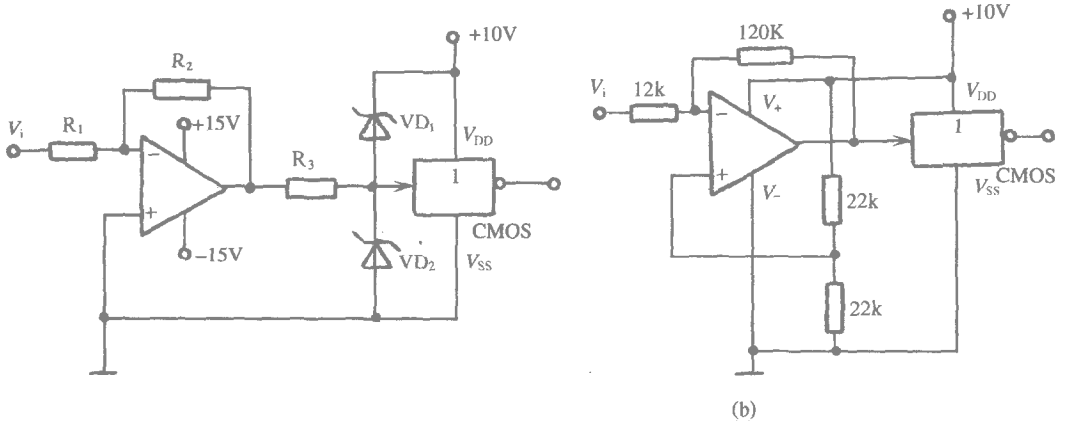


图 1-10 运算放大器驱动 CMOS 电路的接口

需要全本请访问 www.ertongbook.com

平符合 CMOS 电路对输入信号的要求。

§1.3 器件的正常工作及安全保护

1.3.1 集成电路的正确使用及电源保护

在使用集成电路时,必须先了解其性能特点,使其正常工作,否则不但达不到预期效果，而且还会损坏组件。

使用之前首先应认真阅读产品说明书或有关资料，了解集成电路的管脚分布情况及其极限参数。通常集成电路的常用极限参数有电源电压、输入电压、功耗、负载阻抗、工作温度和贮存温度等几项。一般情况下，集成电路都不允许超越极限值工作。另外，应用集成电路时还要考虑温升和散热，如果集成电路输出功率较大，应加散热片。

在装接电路、改变电路连线或插拔器件时，必须切断电源，否则组件很容易受到极大的感应或电冲击而损坏。

在焊接集成电路时电烙铁必须良好接地。为防止电烙铁漏电击穿组件输入端，可使电烙铁断电后用余热快速焊接，此时应先焊集成块的接地脚。

集成电路电源的正负极绝对不能接反，否则其内部电路会因电流过大而损坏。为防止集成电路的电源电压接反或电源电压突变，在使用时可加图 1－11 所示的保护电路。图 1－11(a)为防止电源电压接反的保护电路，当电源接反时，二极管处于反向偏置，无电流流过集成电路。图 1－11(b)为电源电压突变保护电路，它使用场效应晶体管电流源和箝位稳压管来保护集成电路，电路中电容 C 用来滤除电源的瞬时脉冲电压。

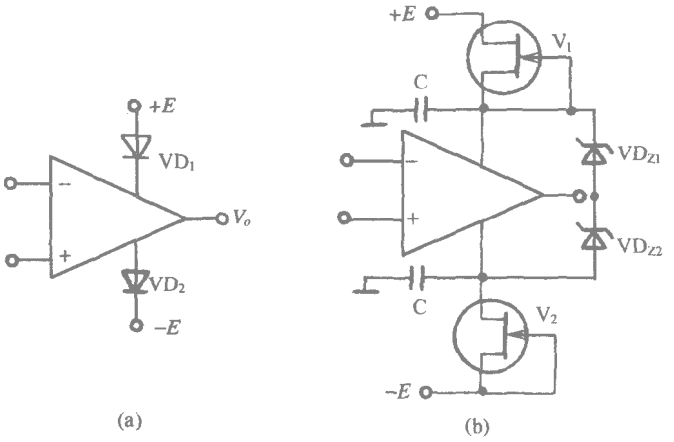


图 1－11 电源端保护电路

1.3.2 集成运放的输入输出保护电路

1. 输入保护电路

当运算放大器的共模和差模输入电压过高时，轻者可使输入管 β 值下降,使放大器特性变坏，重者将使输入管损坏。因此通常都需要加一定的输入保护。图 1－12 所示是

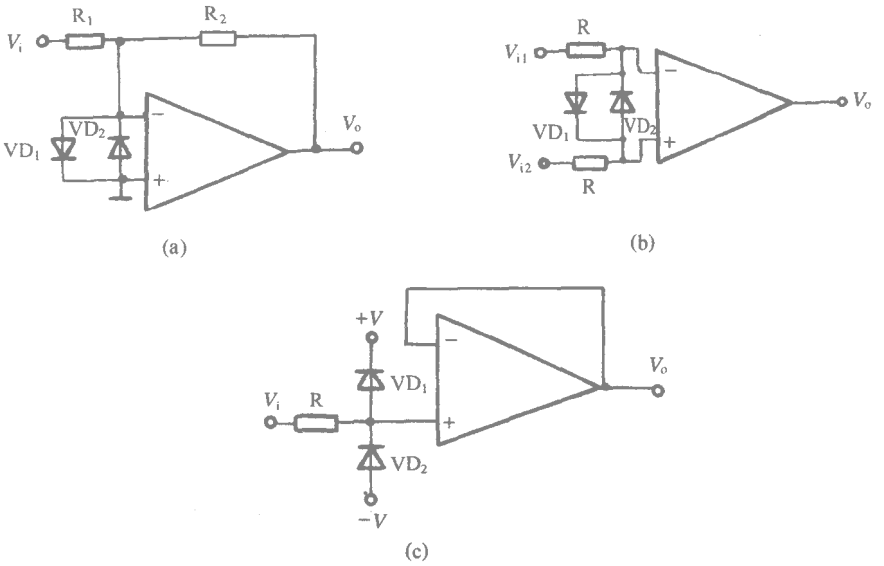


图 1－12　输入保护电路

常见的 3 种输入保护措施，其原理大致相同，可根据不同的应用条件来选择。当输入电压较大时,二极管 VD 导通，从而使运放输入电压幅度限制在二极管正向电压之下，保护运算放大器不致损坏。

2. 输出保护电路

运算放大器的内部大多设有输出限流保护电路，以防止输出端短路时功耗过大，或者输出端碰到高压使输出级击穿。如果限流不够或者没有限流电路，就需要外接保护电路，如图 1－13 所示。图 1－13(a) 把稳压管对接在运放的反馈电路小，利用稳压管箝位输出电压。图 11－3(b) 在输出端与反馈引出点之间串入一电阻 R,R 限制了运算放大器的输出电流。但是由于 R 上的压降会使负载上信号幅度降低，因此在使用时应综合考虑 R 的取值,一般 R值的范围在数百欧姆左右。

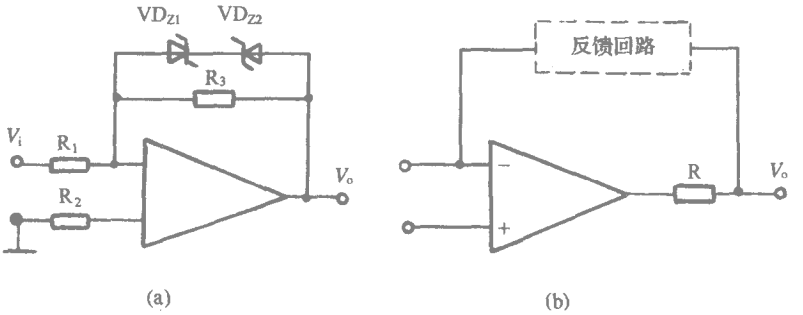


图 1－13　输出保护电路

.3.3　TTL 和 CMOS 集成电路的正确使用和安全保护

对于数字集成电路，在使用时除应注意前面 1.3.1 节所提到的共同问题以外，还应注意其它一些问题，下面根据 TTL 和 CMOS 电路的不同情况分别讨论。

1. TTL集成电路

(1) TTL 器件对电源的要求是 $V_{CC} = 5V \pm 0.25V$,使用时不能超过。

(2) 不要施加超过电源电压的信号。

(3) 对输出端的要求。TTL 电路的输出端不能直接连至低内阻的电源，可以通过提升电阻接至电源的正极，以提高输出高电平。

一般的 TTL 电路输出端不允许直接连在一起,否则不仅会使电路逻辑混乱,并会导致器件损坏。只有集电极开路门（OC)和三态门(TSL)可以把输出端连在一起。

TTL 电路的输出端可以瞬间接地。但当一个管壳内封装有若干个单元电路时，不允许其中几个单元电路的输出端同时瞬间接地，因为这样将有数百毫安电流流过电路，从而引起电路的过热或过流而将电路损坏。

(4) 不使用的输入端处理方法。门的多个输入端往往不会全部用上，对于那些没有使用的输入端必须妥善处理。对于一般小规模电路的数据输入端，实验时允许悬空处理，这时相当于该输入端为逻辑‘1’状态。但是,输入端悬空容易受干扰,破坏电路的功能,造成逻辑错误。对于接有长线的输入端、小规模以上的集成电路和使用集成电路较多的复杂电路，尤其不允许输入端悬空。对不使用的输入端通常有两种处理方法。其一是在前级驱动能力允许的条件下,与使用的输入端并联使用(但应注意,对于 TTL74LS 系列器件，应避免这样使用）；其二是把不用的输入端按其逻辑功能特点接至相应的逻辑电平上。例如,多余的‘与’输入端通常直接或通过一个大于或等于 1kΩ 的电阻接至电源 V_{CC},而多余的‘或’输入端接地。对于不使用的‘与非’门,为了降低整个电路功耗,应把其中一个输入端接地。对于‘与或非’门中不使用的‘与’门,至少应有一个输入端接地。

(5) TTL 电路通常要求输入信号上升沿或下降沿小于 50ns/V ~ 100ns/V 。因此,当外加输入信号不满足此要求时，必须加施密特触发器整形。

(6) 当 TTL 电路输出端接容性负载而电阻为零时，电路从断到通的瞬间有很大的电流倒灌流入集成电路的输出端，有可能导致电路损坏。为使电流不超过允许值，输出端可接一个电阻 R。一般 C > 100pF时,R 选取 180Ω 左右。

2. CMOS集成电路

CMOS 电路具有很高的输入阻抗，致使器件易受外界干扰、冲击和静电击穿。因此，通常在器件内部输入端接有图 1 - 14 所示的二极管保护电路（其中 R 约为 1.5kΩ ~ 2.5kΩ)。输入保护网络的引入，使器件输入阻抗有一定下降，但仍能达到 $10^8\Omega$ 以上。由

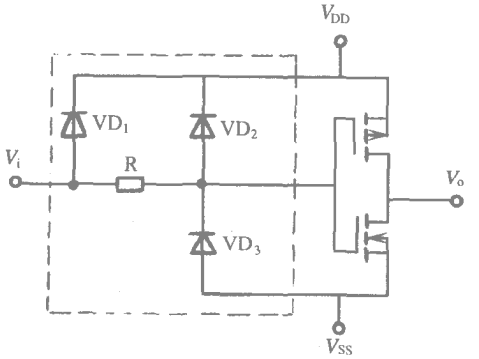


图 1 - 14 CMOS 器件内部保护电路

于保护电路吸收的瞬变能量有限，太大的瞬变信号和过高的静电电压将使保护电路失去作用，因此在使用与存放时应特别注意以下一些问题。

（1）电源规则。CMOS 电路电源电压范围较宽，一般 4000 系列的电源电压允许在 +3V ~ +18V 范围内选择，国产 C000 系列的电源电压允许在 +7V ~ +15V 范围内选择。工作在不同电源电压下的器件，其输出阻抗、工作速度和功耗等参数也会不同，在使用中应注意。

应防止用大电阻串入 V_{DD}、V_{SS}端，以免在电路开关期间由于电阻上的压降引起保护二极管的瞬时导通。

（2）输入信号不可大于 V_{DD}或小于 V_{SS}，否则输入保护二极管会因正向偏置而引起大电流破坏。基于这一点，在工作或测试时还必须注意要先接通电源，再加入信号。工作结束后，应先撤除信号，再关闭电源。若信号源与电路板使用两组电源供电，开机时，先接通电路板电源，再接通信号源电源；关机时，先断开信号源电源，再断开电路板电源。

（3）输入端的电流不能超过 1mA（极限值为 10mA），不能保证这点时，必须在输入端串联适当电阻来限流保护。

（4）对输出端的要求。输出端不允许直接与 V_{DD}或 V_{SS}连接，否则将导致器件损坏。

除三态输出器件外，不允许两个器件并接成线逻辑状态。因为不同的器件参数不一致，有可能导致 N－MOS 和 P－MOS 同时导通，形成大电流。但为了增加电路的驱动能力，允许把同一芯片上的同类电路并联使用，此时器件的输入端与输出端均对应相连。

输出端不允许短路，即使一个输出端短路，也可能超过或接近允许的最大功耗而损坏电路。

（5）对输入端的要求。CMOS 电路所有不用的输入端不允许悬空。因为悬空时，CMOS 电路输入端电平不定，电路状态将不稳定，而且用手触及悬空端时，极易造成栅极击穿，造成永久性损坏。因此不用的输入端应根据逻辑需要接 V_{DD}或 V_{SS}，如果电源稳定性较差，可通过一只数百 kΩ 的电阻相连。在工作速度不高，功耗也不需要特别考虑的电路中，可将它们与使用的输入端并联。但应注意，输入端并联后，传输特性要改变。

需要强调指出的是，输入端不可悬空的原则适用于各种情况，如包装、贮存、运输以及印制电路板从机器中拔出时。对于 CMOS 电路，在贮存时一般用金属箔或导电泡棉将组件各管脚短路，或将其贮存于金属盒内，防止外来感应电压将栅极击穿。对于安装在电路板上的器件输入端有可能出现悬空时，必须在电路板的输入端加接如图 1－15 所示的限流电阻 R_P 和保护电阻 R。R_P的选取通常使输入电流不超过 1mA。故 $R_P = V_{DD}/1mA$。当 $V_{DD} = +5V$ 时，$R_P \approx 5.1k\Omega$，R 一般取 100kΩ ~ 1MΩ。

（6）输入信号的上升或下降沿时间不宜太长，否则一方面容易造成虚假触发而导致器件失去正常功能，一方面还会引起过大损耗。对于 4000B 系列其上升或下降沿时间大约限于 15μs 以内，对于 74HC 系列限于 0.5μs 以内。如果不满足这个要求，必须使用施密特触发器作为输入整形级。

（7）在 CMOS 电路的输入端需用长导线连接时，该输入线必然存在着较大的分布电容和分布电感，很容易构成如图 1－16（a）所示的 LC 振荡。如果在输入端一旦产生负振

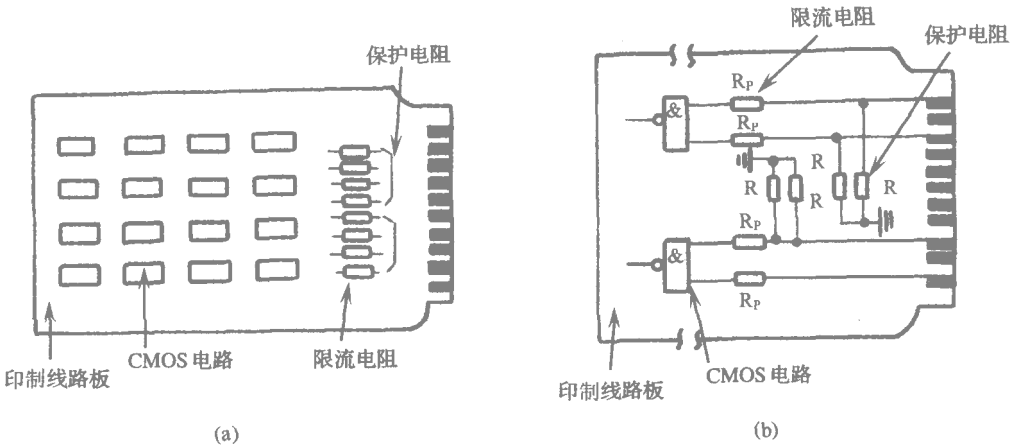


图 1－15　印制电路板输入端保护电路

荡电压，就有可能使保护二极管损坏，因此有必要采取一定的保护措施。如图 1－6(b)所示，在输入端串接一个电阻 R_P，其阻值可按照 $R_P = V_{DD}/1mA$ 的原则选取。

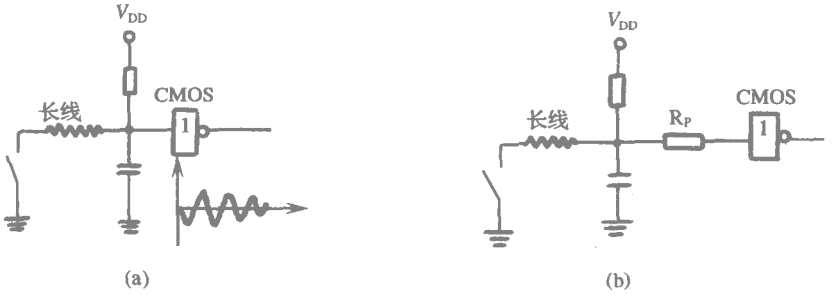


图 1－16　长导线输入的保护办法

§1.4　集成电路系统中的干扰及其抑制

对于用集成电路组成的系统，要使它能在实际使用环境中正常工作，不仅电路的设计要正确，使用组件的质量要优良，线路和装置的布局要合理，还要注意使用环境的优劣程度。我们知道环境中广泛存在着干扰，它既可来自系统内部，也可来自系统之外。防止干扰的措施大致有：合理设计线路和装置的布局，加强电源的去耦滤波，注意电路的匹配、屏蔽和接地以及选择抗干扰能力强的器件等几个方面。其中电源的去耦滤波在前面 §1.2 节的电源电路中已作介绍，这一节将介绍其它几种抗干扰的措施。

1.4.1　线路和装置的合理布置

在集成电路系统中进行线路和装置的布置时应注意以下几点：

(1) 如果一个系统中有两条以上的输入信号线，它们相距不要太近。如果两条信号线靠得很近，那么一条线上的信号将耦合到相邻线上。当耦合很强时，感应在相邻线上的电压将变成引起故障的干扰信号。

(2) 对于数字电路系统，各逻辑线尽量不要紧靠时钟脉冲线。

(3) 对于需要在电路板上搭接导线的系统，要注意避免导线互相重叠。不要跨越元器件上空交错成网，应贴近底板在元器件周围走线，长短适宜。

(4) 对于高增益、弱信号或高频的测量，应特别注意不要将被测件的输出端靠近输入端，在系统布置时应采用一字形排列，以免引起信号的串扰及寄生振荡。

(5) 系统连接线要短捷，避免走平行线和紧扎的双绞线，应分散、交叉走线。若有可能尽量靠近地线（底板）走线。布线时先要布短的单线，后布双绞线。电源总线和信号电缆要分开走线。

1.4.2 电路的匹配

在集成电路系统中，匹配也是一个非常重要的问题。如果匹配不当，将引起系统内部噪声，致使系统工作不正常。

集成电路系统中的匹配包括三个方面：一方面是信号源与集成电路被测网络输入端之间的匹配；另一方面是被测网络内部级与级之间的匹配；还有一方面是被测网络输出与负载之间的匹配。

为稳定输出，减小信号源内阻对被测网络的影响，应在被测网络输入端加一个阻抗匹配网络，使被测网络与信号源匹配，以便从信号源获得最大的激励功率。

在被测网络内部的前级与后级之间，也要考虑在电压、电流及阻抗等方面的匹配。对于数字集成电路系统,主要是考虑电压、电流的适配问题,这一点在 1.2.4 节接口电路中已经提到。对于模拟集成电路，则主要是使前级输出阻抗与后级输入阻抗匹配，以使后级从前级获得最大的传输功率。

测试仪器与被测网络之间的匹配，主要是指选择被测网络中低阻抗输出的测试点，以及增大测试仪器的输入阻抗，以降低测试仪器对被测网络的影响。这一点在本节后面还将专门介绍。

另外,在工作速度及频率较高的集成电路系统中,信号长线传输时,如果阻抗不匹配，会产生反射而引起内部噪声，致使系统工作不正常。一般传输线长与信号波长可以相比拟时的传输线称为长线。驱动长线有专门的器件如功率门、集电极开路门以及长线驱动器和长线接收器等。驱动长线的电路只能驱动长线而不能驱动其它逻辑门和触发器，触发器也不能直接驱动长线。长线传输的信号只能送给一个单门（或其它逻辑元件），而不要同时送给几个门。

为防止信号在传输中的反射，数字集成电路可采用图 1－17 所示的几种匹配方式。

图 1－17(a)为串联匹配,一般选用串联电阻 R 的值在 27Ω～47Ω 之间。阻值太小不起作用，太大将减小噪声容限，且减缓了信号的传输速度。这种方法与其它三种不同的是它采用的是始端匹配方式，而其它三种均采用终端匹配方式。

图 1－17(b)为并联匹配，它对噪声容限和信号传输速度基本没有影响，但功耗较大。

图 1－17(c)采用电阻电容进行阻抗匹配。这种方式不增加功耗且匹配效果较好,它要求时间常数 RC 比传输信号的宽度 t_ω 大得多，这将使传输信号的速度略有减慢。

图 1－17(d)采用二极管进行阻抗匹配。其中二极管 VD_1 可对超过 V_{CC} 的反射正脉冲进行箝位，二极管 VD_2 可对反射负脉冲进行箝位，R 为限流电阻。

需要全本请访问 www.ertongbook.com