



面向

21世纪

高级应用型人才

中国高等职业技术教育研究会推荐
高职高专系列教材

EDA技术与数字系统设计

尹常永 主编

孙延鹏 王存旭 副主编

西安电子科技大学出版社
<http://www.xduph.com>

中国高等职业技术教育研究会推荐

高职高专系列教材

EDA 技术与数字系统设计

主 编 尹常永

副主编 孙延鹏 王存旭

主 审 郭万有

西安电子科技大学出版社

2004

内 容 简 介

本书介绍了数字系统的设计、现代电路与系统设计、可编程器件及与可编程器件相对应的开发软件 ispLEVER、MAX+plus 等。同时介绍了常用的硬件描述语言 VHDL，并通过设计实例加以论述。

本书内容取材新颖，先进实用，叙述简洁，循序渐进。针对 EDA 技术的实际特点，本书着重从入门观、应用观和发展观来阐述，突出体现了易学性、工程性和全局性。

本书既可供高职高专电子类学生使用，也可作为电子类工程技术人员的入门教材。

图书在版编目(CIP)数据

EDA 技术与数字系统设计 / 尹常永主编. —西安：西安电子科技大学出版社，2004.8

(高职高专系列教材)

ISBN 7 - 5606 - 1428 - 0

. E... . 尹... . 电子电路—电路设计：计算机辅助设计—高等学校：技术学校—教材

数字系统—系统设计—高等学校：技术学校—教材 . TN702 TP271

中国版本图书馆 CIP 数据核字(2004)第 062405 号

策 划 马武装

责任编辑 杨 璠 王 瑛

出版发行 西安电子科技大学出版社 (西安市太白南路 2 号)

电 话 (029)88242885 88201467 邮 编 710071

http://www.xduph.com

E-mail: xdupfxb@pub.xaonline.com

经 销 新华书店

印刷单位 陕西光大印务有限责任公司

版 次 2004 年 8 月第 1 版 2004 年 8 月第 1 次印刷

开 本 787 毫米×1092 毫米 1/16 印张 13.875

字 数 321 千字

印 数 1~4 000 册

定 价 14.00 元

ISBN 7 - 5606 - 1428 - 0 / TN · 0276(课)

XDUP 1699001 - 1

*** 如有印装问题可调换 ***

本社图书封面为激光防伪覆膜，谨防盗版。

前 言

EDA(Electronic Design Automation)技术是现代电子工程领域的一门新技术。基于可编程逻辑器件的数字系统 EDA 技术可以简单概括为以大规模可编程逻辑器件为设计载体,通过硬件描述语言输入给相应开发软件,经过编译和仿真,最终下载到设计载体中,从而实现系统电路的设计任务。当今,基于芯片的设计方法已成为电子系统设计方法的主流,所以,掌握 EDA 技术是高等学校电子类学生的一个基本要求。

针对 EDA 技术的实际特点,本书着重从入门观、应用观和发展观三个角度来阐述 EDA 技术。

(1) 入门观。根据初学者的特点,本书在第 2 章引用数字电子技术的相关知识,使初学者能够建立起完整的数字系统设计体系,便于其快速入门,掌握 EDA 技术。

(2) 应用观。全书将“理论够用为度,能力为本”作为指导思想,在比较抽象的第 4 章 VHDL 语言基础和第 6 章开发软件中编排了大量的设计实例,突出体现了工程性的特色。

(3) 发展观。由于 EDA 技术的更新、发展速度极为迅速,因此,本书以了解 EDA 技术全局和发展为目的,突出各公司产品特点,使初学者能够把握 EDA 技术的全貌。同时,本书还十分注重培养初学者阅读文献资料的思维方式,为以后进一步学习增加选择性。

本书中的实例全部经作者实践验证过,读者可以通过这些实际编程练习,快速掌握在系统可编程技术和模块化设计的方法。最后一章安排了 10 个设计项目,并给出了设计的源程序,供读者选用。

本书共分 7 章,介绍了 EDA 技术的基础知识和设计方法。

第 1 章介绍了 EDA 技术的概貌和发展趋势;

第 2 章介绍了传统的数字电路设计方法;

第 3 章介绍了数字系统设计的基本思想;

第 4 章介绍了当今主流的硬件描述语言——VHDL 语言及其描述方法;

第 5 章介绍了各类主流可编程器件的基本结构和使用特点;

第 6 章介绍了 MAX+plus 和 ispLEVER 开发软件及使用方法;

第 7 章安排了 10 个设计实例并给出源程序，供读者选用。

参加本书编写工作的有沈阳工程学院的尹常永、王存旭和沈阳航空学院的孙延鹏。其中孙延鹏编写了第 4 章和第 7 章；王存旭编写了第 3 章和第 6 章；尹常永编写了其余部分并负责全书的统稿。沈阳工程学院的包妍老师对全书的实例进行了仿真和验证。

在本书编写过程中，得到了沈阳航空学院张芝贤教授和沈阳工程学院赵春元、郝波、李川副教授及吕勇军教授的支持与帮助，在此表示感谢。

书中参考和引用了许多学者和专家的著作及研究成果，在此向他们表示感谢。

由于作者水平有限，书中难免有疏漏及错误之处，恳请读者批评指正。

编 者
2004 年 4 月

目 录

第 1 章 EDA 技术概述	1
1.1 EDA 技术的发展史	1
1.2 EDA 技术的主要内容	2
1.2.1 大规模可编程逻辑器件	3
1.2.2 软件开发工具	3
1.2.3 输入方式	4
1.2.4 相关厂商概述	4
1.3 EDA 技术的发展趋势	5
1.3.1 可编程器件的发展趋势	5
1.3.2 软件开发工具的发展趋势	6
1.3.3 输入方式的发展趋势	7
第 2 章 常用数字电路的设计方法	9
2.1 组合逻辑电路设计的一般方法	9
2.2 时序逻辑电路的设计	10
第 3 章 数字系统的设计	15
3.1 数字系统设计概述	15
3.1.1 数字系统的组成	15
3.1.2 数字系统的设计方法	15
3.1.3 数字系统设计的一般过程	16
3.2 数字系统的描述方法	17
3.2.1 寄存器传输语言	17
3.2.2 算法状态机图(ASM 图)	19
3.2.3 备有记忆文档的状态图(MDS)	20
3.3 数字系统设计实例	22
3.3.1 设计任务	22
3.3.2 设计过程	22
第 4 章 VHDL 语言基础	25
4.1 VHDL 概述	25
4.1.1 VHDL 语言的起源	25
4.1.2 VHDL 语言的特点	25
4.2 VHDL 的基本结构	25
4.2.1 实体(ENTITY)	27
4.2.2 结构体(ARCHITECTURE)	28
4.2.3 库(LIBRARY)	30
4.2.4 程序包(PACKAGE)	32

4.2.5	配置(CONFIGURATION)	34
4.3	VHDL 的数据及文字规则	36
4.3.1	VHDL 的文字规则	36
4.3.2	VHDL 的数据对象(Data Object)	38
4.3.3	VHDL 的数据类型(Data Type)	41
4.3.4	VHDL 的类型转换	47
4.4	VHDL 的操作符(Operator)	50
4.4.1	操作符的种类	50
4.4.2	操作符的优先级	51
4.4.3	逻辑操作符(Logical Operator)	51
4.4.4	关系操作符(Relational Operator)	51
4.4.5	算术操作符(Arithmetic Operator)	52
4.5	VHDL 的顺序语句(Sequential Statement)	53
4.5.1	赋值语句	54
4.5.2	流程控制语句	56
4.5.3	等待语句(WAIT)	60
4.5.4	子程序调用语句	61
4.5.5	返回语句(RETURN)	63
4.5.6	空操作语句(NULL)	64
4.5.7	其他顺序语句	64
4.6	VHDL 的并行语句(Concurrent Statement)	66
4.6.1	块语句(Block Statement)	66
4.6.2	进程语句(Process Statement)	69
4.6.3	并行过程调用语句(Concurrent Procedure Call)	72
4.6.4	并行信号赋值语句(Concurrent Signal Assignment)	73
4.6.5	元件例化语句(Component Instantiation)	75
4.6.6	生成语句(Generate Statement)	77
第 5 章	可编程逻辑器件	80
5.1	可编程逻辑器件的基本结构及分类	80
5.1.1	概述	80
5.1.2	基本结构及分类	80
5.2	低密度可编程逻辑器件 GAL	85
5.2.1	GAL 器件的基本结构	85
5.2.2	GAL 器件的介绍	88
5.2.3	应用 GAL 的设计	91
5.3	复杂可编程逻辑器件 CPLD	93
5.3.1	CPLD 的基本结构	94
5.3.2	Altera 公司的器件特点	94
5.3.3	Lattice 公司的器件产品	106

5.4 现场可编程门阵列(FPGA)的基本结构	112
5.4.1 FPGA 的整体结构	112
5.4.2 Spartan- E 系列的基本结构	113
5.4.3 Xilinx FPGA 其他系列简介	117
5.5 其他可编程器件	120
5.5.1 在系统可编程数字开关 GDS 和互连器件 GDV	120
5.5.2 在系统可编程模拟器件	125
第 6 章 开发软件	132
6.1 MAX+plus 简介	132
6.2 MAX+plus 的安装	133
6.3 MAX+plus 的应用	134
6.3.1 MAX+plus 下的 VHDL 实例	135
6.3.2 利用库快速生成功能模块文件	145
6.4 ispLEVER 简介	152
6.5 ispLEVER 开发工具的原理图输入	152
6.6 ispLEVER 工具中用 VHDL 和 Verilog 语言输入的设计方法	156
第 7 章 设计实例	161
实例 1 设计 3-8 译码器	161
实例 2 设计 BCD-七段显示译码器	163
实例 3 设计计数器	165
实例 4 设计模拟 74LS160 计数器	169
实例 5 设计交通灯控制器	171
实例 6 设计乒乓球游戏机	174
实例 7 设计扫描数码显示器	175
实例 8 数字频率计的设计	178
实例 9 设计数字钟	182
实例 10 正弦信号发生器	194
附录 A 缩略语词汇表	200
附录 B 常用可编程逻辑器件引脚图	202
参考文献	210



第 1 章 EDA 技术概述

EDA 是 Electronic Design Automation(电子设计自动化)的缩写。EDA 技术就是以微电子技术为物理层面,现代电子设计技术为灵魂,计算机软件技术为手段,最终形成集成电子系统或专用集成电路 ASIC(Application Specific Integrated Circuit)为目的的一门新兴技术。EDA 技术的使用对象由两大类人员组成,一类是专用集成电路 ASIC 的芯片设计研发人员;另一类是广大的电子线路设计人员,他们不具备专门的 IC(集成电路)深层次的知识。本书所阐述的 EDA 技术是以后者为应用对象的。这样,EDA 技术可简单概括为以大规模可编程逻辑器件为设计载体,通过硬件描述语言输入给相应开发软件,经过编译和仿真,最终下载到设计载体中,从而完成系统电路设计任务的一门新技术。

1.1 EDA 技术的发展史

EDA 技术伴随着计算机、集成电路、电子系统设计的发展,经历了计算机辅助设计(Computer Assist Design,简称 CAD)、计算机辅助工程设计(Computer Assist Engineering Design,简称 CAED)和电子设计自动化(Electronic Design Automation,简称 EDA)三个发展阶段。

1. 20 世纪 70 年代的计算机辅助设计(CAD)阶段

早期的电子系统硬件设计采用的是分立元件。随着集成电路的出现和应用,硬件设计进入到大量选用中小规模标准集成电路阶段。人们将这些器件焊接在电路板上,做成初级电子系统。对电子系统的调试是在组装好的 PCB(Printed Circuit Board)板上进行的。

由于设计师对图形符号使用数量有限,传统的手工布图方法无法满足产品复杂性的要求,更不能满足工作效率的要求,因此,人们开始将产品设计过程中具有高度重复性的繁杂劳动(如布图布线工作)用二维图形编辑与分析的 CAD 工具替代,其中最具有代表性的产品就是美国 Accel 公司开发的 Tango 布线软件。由于 PCB 布图布线工具受到计算机工作平台的制约,因此其支持的设计工作有限,且性能比较差。20 世纪 70 年代,可以说是 EDA 技术发展的初期阶段。

2. 20 世纪 80 年代的计算机辅助工程设计(CAED)阶段

初期阶段的硬件设计是用大量不同型号的标准芯片实现电子系统设计的。随着微电子工艺的发展,相继出现了集成上万只晶体管的微处理器、集成几十万直到上百万储存单元的随机存储器和只读存储器。此外,支持定制单元电路设计的硅编程、掩膜编程的门阵列,如标准单元的半定制设计方法以及可编程逻辑器件(PAL 和 GAL)等一系列微结构和微电子学的研究成果都为电子系统的设计开辟了新天地。因此,可以用少数几种通用的标准芯片



实现电子系统的设计。

伴随着计算机和集成电路的发展,EDA 技术进入到计算机辅助工程设计阶段。20 世纪 80 年代初推出的 EDA 工具则以逻辑模拟、定时分析、故障仿真、自动布局和布线为核心,重点解决电路设计完成之前的功能检测等问题。利用这些工具,设计师能在产品制作之前预知产品的功能与性能,能生成产品制造文件,在设计阶段对产品性能的分析前进了一大步。

如果说 20 世纪 70 年代的自动布局布线的 CAD 工具代替了设计工作中绘图的重重复劳动,那么,20 世纪 80 年代出现的具有自动综合能力的 CAE 工具则代替了设计师的部分工作,对保证电子系统的设计,制造出最佳的电子产品起着关键的作用。到了 20 世纪 80 年代后期,EDA 工具已经可以进行设计描述、综合与优化和设计结果验证。CAED 阶段的 EDA 工具不仅为成功开发电子产品创造了有利条件,而且为高级设计人员的创造性劳动提供了方便。但是,大部分从原理图出发的 EDA 工具仍然不能适应复杂电子系统的设计要求,而具体化的元件图形制约着优化设计。

3. 20 世纪 90 年代电子系统设计自动化(EDA)阶段

为了满足千差万别的系统用户提出的设计要求,最好的办法是由用户自己设计芯片,让他们把想设计的电路直接设计在自己的专用芯片上。微电子技术的发展,特别是可编程逻辑器件的发展,使得微电子厂家可以为用户提供各种规模的可编程逻辑器件,使设计者通过设计芯片来实现电子系统功能。EDA 工具的发展,又为设计师提供了全线 EDA 工具。这个阶段发展起来的 EDA 工具,目的是在设计前期将设计师从事的许多高层次设计工作由工具来完成,如可以将用户要求转换为设计技术规范,有效地处理可用的设计资源与理想的设计目标之间的矛盾,按具体的硬件、软件和算法分解设计等。电子技术和 EDA 工具的发展,使设计师可以在不太长的时间内使用 EDA 工具,通过一些简单标准化的设计过程,利用微电子厂家提供的设计库来完成数万门 ASIC 和集成系统的设计与验证。

20 世纪 90 年代,设计师逐步从使用硬件转向设计硬件,从单个电子产品开发转向系统级电子产品开发 SOC(System on a Chip, 即片上系统集成)。因此,EDA 工具是以系统级设计为核心,包括系统行为级描述与结构综合、系统仿真与测试验证、系统划分与指标分配、系统决策与文件生成等一整套的电子系统设计自动化工具。这时的 EDA 工具不仅具有电子系统设计的能力,而且能提供独立于工艺和厂家的系统级设计能力,具有高级抽象的设计构思手段。例如,提供方框图、状态图和流程图的编辑能力,具有适合层次描述和混合信号描述的硬件描述语言(如 VHDL、AHDL 或 Verilog-HDL),同时含有各种工艺的标准元件库。只有具备上述功能的 EDA 工具,才可能使电子系统工程在不熟悉各种半导体工艺的情况下,完成电子系统的设计。

1.2 EDA 技术的主要内容

作为一名初学者,面对涉及面广、内容交叉纵横的 EDA 技术往往感到无从入手。下面我们以绘画为例,从实用的角度来阐明基于可编程逻辑器件的数字系统 EDA 技术的主要内容。在开始绘画之前,我们必须准备好纸和笔墨。这里的白纸就相当于设计载体——大规



模可编程逻辑器件；绘画所使用的笔墨就好像是软件开发工具；绘画的方式相当于输入方式。由此可见，EDA 技术主要包括三部分的内容：大规模可编程逻辑器件(白纸)；软件开发工具(笔墨)；输入方式(方式)。

1.2.1 大规模可编程逻辑器件

可编程逻辑器件(简称 PLD)是一种由用户编程来实现某种逻辑功能的新型逻辑器件,主要包括 FPGA 和 CPLD 两大类。FPGA 和 CPLD 分别是现场可编程门阵列和复杂可编程逻辑器件的简称。国际上生产 FPGA/CPLD 的主流公司,并且在国内占有市场份额较大的主要是 Xilinx、Altera、Lattice 等三家公司。Xilinx 公司的 FPGA 器件有 XC2000、XC3000、XC9500/4000、Coolrunner (XPLA3)、Spartan、Virtex 系列等,可用门数为 1200 ~ 18 000; Altera 公司的主要产品有 MAX3000/7000、FLEX10K、APEX20K、ACEX1K、Stratix、Cyclone 系列等,提供门数为 5000 ~ 250 000; Lattice 公司的主要产品有 ispLSI2000/5000/8000、MACH4/5、ispMACH4000 等,集成度可多达 25 000 个 PLD 等效门。

FPGA 在结构上主要分为三个部分:可编程逻辑单元,可编程输入/输出单元和可编程连线。CPLD 在结构上主要包括三个部分:可编程逻辑宏单元,可编程输入/输出单元和可编程内部连线。

FPGA/CPLD 最明显的特点是集成度高、速度快和可靠性高,其时钟延时可小至纳秒级,结合其并行工作方式,在超高速应用领域和实时测控方面有着非常广阔的应用前景。在高可靠应用领域,如果设计得当,将不会存在类似于 MCU 的复位不可靠和 PC 的可能跑飞等问题。FPGA/CPLD 的高可靠性还表现在几乎可将整个系统下载于同一芯片中,实现所谓片上系统,从而大大缩小了体积,易于管理和屏蔽。

1.2.2 软件开发工具

目前比较流行的、主流厂家的 EDA 软件工具有 Altera 的 MAX+plus Lattice 的 ispLEVER、Xilinx 的 Foundation Series 等。

MAX+plus 支持原理图、VHDL 和 Verilog 语言文本文件以及以波形与 EDIF 等格式的文件作为设计输入,并支持这些文件的任意混合设计。它具有门级仿真器,可以进行功能仿真和时序仿真,能够产生精确的仿真结果。在适配之后,MAX+plus 生成供时序仿真用的 EDIF、VHDL 和 Verilog 三种不同格式的网表文件。MAX+plus 界面友好,使用便捷,被誉为业界最易学易用的 EDA 的软件,并支持主流的第三方 EDA 工具,支持除 APEX20K 系列之外的所有 Altera 公司的 FPGA/CPLD 大规模逻辑器件。基于上述特点,MAX+plus 软件也是本书重点介绍的软件。

ispLEVER System 是 ispLEVER 的主要集成环境。通过它可以进行 VHDL、Verilog 及 ABEL 语言的设计输入、综合、适配、仿真和在系统下载。ispLEVER System 是目前流行的 EDA 软件中最容易掌握的设计工具之一,它界面友好、操作方便、功能强大,并与第三方 EDA 工具兼容良好。

Foundation Series 是 Xilinx 公司较成熟的集成开发的 EDA 工具。它采用自动化的、完整的集成设计环境。Foundation 项目管理器集成了 Xilinx 实现工具,并包含了强大的 Synopsys FPGA Express 综合系统,是业界最强大的 EDA 设计工具之一。



1.2.3 输入方式

常用的硬件描述语言有 VHDL 语言、Verilog 语言和 ABEL 语言。

VHDL 语言作为 IEEE 的工业标准硬件描述语言,在电子工程领域已成为事实上的通用硬件描述语言。

Verilog 语言支持的 EDA 工具较多,适用于 RTL 级和门电路级的描述,其综合过程较 VHDL 稍简单,但在高级描述方面不如 VHDL。

ABEL 语言是一种支持各种不同输入方式的 HDL,被广泛用于各种可编程逻辑器件的逻辑功能设计。由于其语言描述的独立性,因而适用于各种不同规模的可编程器件的设计。

有专家认为,在新世纪中,VHDL 与 Verilog 语言将承担几乎全部的数字系统设计任务。另外,还有简单易学的原理图和波形图输入方式。

1.2.4 相关厂商概述

我们知道,要成为一名优秀的画家,就必须对各种纸张、笔墨的特性都非常熟悉;同样,作为一名优秀的电子器件设计工程师,也必须对相关厂商有一定的了解。

(1) Altera: Altera 公司在 20 世纪 90 年代以后发展很快,是最大的可编程逻辑器件供应商之一。其主要产品有 MAX3000/7000、FLEX10K、APEX20K、ACEX1K、Stratix、Cyclone 等,开发软件为 MAX+plus 和 Quartus。业界普遍认为其开发工具 MAX+plus 是最成功的 PLD 开发平台之一,配合使用 Altera 公司提供的免费 OEM HDL 综合工具,可以达到较高的效率。

(2) Xilinx: FPGA 的发明者,老牌 PLD 公司,是最大的可编程逻辑器件供应商之一。其产品种类较全,主要有 XC9500/4000、Coolrunner(XPLA3)、Spartan、Virtex 等,开发软件为 Foundation、Alliance 和 ISE。通常来说,在欧洲用 Xilinx 器件的人多,在日本和亚太地区用 Altera 器件的人多,在美国则是平分秋色。全球 PLD/FPGA 产品 60% 以上是由 Altera 和 Xilinx 提供的。可以讲,Altera 和 Xilinx 共同决定了 PLD 技术的发展方向。

(3) Lattice: Lattice 是 ISP 技术的发明者。ISP 技术极大地促进了 PLD 产品的发展。与 Altera 和 Xilinx 相比,Lattice 的开发工具略逊一筹,大规模 PLD、FPGA 的竞争力还不够强,但其中小规模 PLD 比较有特色。Lattice 于 1999 年推出可编程模拟器件,同时收购 Vantis (原 AMD 子公司),成为全球第三大可编程逻辑器件供应商。它又于 2001 年 12 月收购 Agere 公司(原 Lucent 微电子部)的 FPGA 部门。其主要产品有 ispLSI2000/5000/8000、MACH4/5、ispMACH4000 等。

(4) Actel: 反熔丝(一次性烧写)PLD 的领导者。由于反熔丝 PLD 抗辐射、耐高低温、功耗低、速度快,因此在军品和宇航级上有较大优势。Altera 和 Xilinx 则一般不涉足军品和宇航级市场。Actel 在中国地区的代理商是裕利(科汇二部)和世强电讯。

(5) Cypress: PLD/FPGA 不是 Cypress 的主要业务,但其有一定的用户群。Cypress 在中国地区的代理商有富昌电子、德创电子等。

(6) Quicklogic: 专业 PLD/FPGA 公司,以一次性反熔丝工艺为主,有一些集成硬核的 FPGA 比较有特色,但总体上在中国地区销售量不大。Quicklogic 在中国地区的代理商是科汇三部。



(7) Lucent：主要特点是有不少用于通讯领域的专用 IP 核，但 PLD/FPGA 不是 Lucent 的主要业务，在中国地区使用的人很少。2000 年 Lucent 的半导体部独立出来并更名为 Agere。2001 年 12 月 Agere 公司的 FPGA 部门被 Lattice 收购。

(8) Atmel：PLD/FPGA 不是 Atmel 的主要业务，但其中小规模 PLD 做的不错。Atmel 也做了一些与 Altera 和 Xilinx 兼容的芯片，但在品质上与原厂产品还有一些差距，在高可靠性产品中使用较少，多用在低端产品上。Atmel 的代理商较多，有五六家。

表 1.1 列出了主要厂商开发的 EDA 软件特性。

表 1.1 可编程逻辑器件 EDA 开发软件的特性

厂商	EDA 软件名称	适用器件系列	输入方式
Lattice	Synario	MACH GAL、ispLSI、pLSI 等	原理图、ABEL 文本、VHDL 文本等
Lattice	Expert、LEVER	ispLSI、pLSI、MACH 等	原理图、VHDL 文本等
Altera	MAX+plus	MAX、FLEX 等	原理图、波形图、VHDL 文本、AHDL 文本等
Altera	Quartus	MAX、FLEX、APEX 等	原理图、波形图、VHDL 文本、VerilogHDL 文本等
Actel	Actel Designer	SX 系列、MX 系列	原理图、VHDL 文本等
Xilinx	Alliance	Xilinx 各种系列	原理图、VHDL 文本等
Xilinx	Foundation	XC 系列	原理图、VHDL 文本等

1.3 EDA 技术的发展趋势

1.3.1 可编程器件的发展趋势

1. 向高密度、大规模的方向发展

电子系统的发展必须以电子器件为基础。随着集成电路制造技术的发展，可编程 ASIC 器件的规模不断地扩大，从最初的几百门到现在的上百万门。目前，高密度的可编程 ASIC 产品已经成为主流器件。可编程 ASIC 已具备了片上系统(SOC)集成的能力，产生了巨大的飞跃，制造工艺也不断进步。而随着每次工艺的改进，可编程 ASIC 器件的规模都有很大的扩展。高密度、大容量的可编程 ASIC 的出现，给现代电子系统(复杂系统)的设计与实现带来了巨大的帮助。

2. 向系统内可重构的方向发展

系统内可重构是指可编程 ASIC 在置入用户系统后仍具有改变其内部功能的能力。采用系统内可重构技术，使得系统内硬件的功能可以像软件那样通过编程来配置，从而在电子系统中引入“软硬件”的全新概念。它不仅使电子系统的设计以及产品性能的改进和扩充变得十分简便，还使新一代电子系统具有极强的灵活性和适应性，为许多复杂信号的处理和信息加工的实现提供了新的思路和方法。



3. 向低电压、低功耗的方向发展

集成技术的飞速发展，工艺水平的不断提高，节能潮流在全世界的兴起，也为半导体工业提出了降低工作电压的发展方向。可编程 ASIC 产品作为电子系统的重要组成部分，也不可避免地向 3.3 V 2.5 V 1.8 V 的标准靠拢，以便适应其它数字器件，扩大应用范围，满足节能的要求。

4. 向混合可编程技术方向发展

可编程 ASIC 的广泛应用使得电子系统的构成和设计方法均发生了很大的变化。但是迄今为止，有关可编程 ASIC 的研究和开发的大部分工作基本都集中在数字逻辑电路上。在未来几年里，这一局面将会有所改变，模拟电路及数模混合电路的可编程技术将得到发展。

可编程模拟 ASIC 是今后模拟电子线路设计的一个发展方向。它们的出现使得模拟电子系统的设计也变得和数字系统设计一样简单易行，为模拟电路的设计提供了一个崭新的途径。

1.3.2 软件开发工具的发展趋势

1. 具有混合信号处理能力的 EDA 工具

目前，数字电路设计的 EDA 工具远比模拟电路的 EDA 工具多，模拟集成电路 EDA 工具开发的难度较大。但是，由于物理量本身多以模拟形式存在，因此实现高性能的复杂电子系统的设计离不开模拟信号。20 世纪 90 年代以来，EDA 工具厂商都比较重视数模混合信号设计工具的开发。对数字信号的语言描述，IEEE 已经制定了 VHDL 标准，而对模拟信号的语言正在制定 AHDL 标准，此外还提出了对微波信号的 MHDL 描述语言。

具有混合信号设计能力的 EDA 工具能完成含有数字信号处理、专用集成电路宏单元、数模变换和模数变换模块以及各种压控振荡器在内的混合系统设计。美国 Cadence、Synopsys 等公司开发的 EDA 工具已经具有了混合设计能力。

2. 有效的仿真工具的发展

通常，可以将电子系统设计的仿真过程分为两个阶段：设计前期的系统级仿真和设计过程中的电路级仿真。系统级仿真主要验证系统的功能；电路级仿真主要验证系统的性能，决定怎样实现设计所需的精度。在整个电子设计过程中，仿真是花费时间最多的工作，也是占用 EDA 工具资源最多的一个环节。通常，设计活动的大部分时间在做仿真，如验证设计的有效性、测试设计的精度、处理和保证设计要求等。仿真过程中仿真收敛的快慢同样是关键因素之一。要提高仿真的有效性，一方面是建立合理的仿真算法，另一方面是更好地解决系统级仿真中系统级模型的建模和电路级仿真中电路级模型的建模技术。预计在下一代 EDA 工具中，仿真工具将有一个较大的发展。

3. 理想的设计综合工具的开发

今天，电子系统和电路的集成规模越来越大，几乎不可能直接面向版图做设计，若要求找出版图中的错误，更是难上加难。将设计者的精力从繁琐的版图设计和分析中转移到设计前期的算法开发和功能验证上，是设计综合工具要达到的目的。高层次设计综合工具可



以将低层次的硬件设计一起转换到物理级的设计，实现不同层次、不同形式的设计描述转换，通过各种综合算法实现设计目标所规定的优化设计。

面对当今飞速发展的电子产品市场，电子设计人员需要更加实用、快捷的 EDA 工具，使用统一的集成化设计环境，改变传统设计思路(即优先考虑具体物理实现方式)，将精力集中到设计构思、方案比较和寻找优化设计等方面，以最快的速度开发出性能优良、质量一流的电子产品。总之，今天的 EDA 工具将向着功能强大、简单易学、使用方便的方向发展。

1.3.3 输入方式的发展趋势

1. 输入方式简便化

早期的 EDA 工具设计输入时普遍采用原理图输入方式，以文字和图形作为设计载体和文件，将设计信息加载到后续的 EDA 工具，完成设计分析工作。原理图输入方式的优点是直观，能满足以设计分析为主的一般要求，但原理图输入方式不适合用 EDA 综合工具。20 世纪 80 年代末，电子设计开始采用新的综合工具，设计描述由原理图设计描述转向以各种硬件描述语言为主的编程方式。用硬件描述语言描述设计，更接近系统行为描述，且便于综合，更适于传递和修改设计信息，还可以建立独立于工艺的设计文件，不便之处是不太直观，要求设计师会编程。

很多电子设计师都具有原理图设计的经验，不具有编程经验，所以仍然希望继续在比较熟悉的符号与图形环境中完成设计，而不是利用编程来完成设计。为此，一些 EDA 公司在 20 世纪 90 年代相继推出了一批图形化免编程的设计输入工具。这些输入工具允许设计师用他们最方便并熟悉的设计方式(如框图、状态图、真值表和逻辑方程)建立设计文件，然后由 EDA 工具自动生成综合所需的硬件描述语言文件。

2. 输入方式高效化和统一化

今天，在电子设计领域形成了这样一种分工：软件设计和硬件设计。相应地，工程师也被分成软件工程师和硬件工程师。对于复杂算法的实现，人们通常先建立系统模型，根据经验分析任务，然后将一部分工作交给软件工程师，将另一部分工作交给硬件工程师。硬件工程师为了实现复杂的系统功能，使用硬件描述语言设计高速执行的芯片，而这种设计是富有挑战性的和费时的，需要一定的硬件工程技巧。人们希望能够找到一种方法，在更高的层次下设计更复杂、更高速的系统，并希望将软件设计和硬件设计统一到一个平台下。C/C++ 语言是软件工程师在开发商业软件时的标准语言，也是使用最为广泛的高级语言。人们很早就开始尝试在 C 语言的基础上设计下一代硬件描述语言，许多公司已经提出了不少方案，目前有两种相对成熟的硬件 C 语言：SystemC 和 Handle-C，它们相应的开发系统为 CoCentric System Studio 和 Celoxica DK1。这两种硬件 C 语言都是在 C/C++ 的基础上根据硬件设计的需求加以改进和扩充的，用户可以在它们的开发环境中编辑代码，调用库文件，甚至可以引进 HDL 程序并进行仿真，最终生成网表文件，放到 FPGA 中执行。软件工程师不需要特别的培训，利用他们熟悉的 C 语言就可以直接进行硬件开发，减轻了硬件开发的瓶颈和压力。随着算法描述抽象层次的提高，使用这种 C 语言设计系统的优势将更加明显。

现在有很多硬件描述语言的人才，也有更多的资深的 C 语言编程者，他们能够利用这种工具，轻松地转到 FPGA 设计上。过去因为太复杂而不能用硬件描述语言表示的算法以



及由于处理器运行速度太慢而不能处理的算法，现在都可以利用 C 语言在大规模 FPGA 硬件上得以实现。设计者可以利用 C 语言快速而简洁地构建功能函数。通过标准库和函数调用技术，设计者还能在很短的时间里创建更庞大、更复杂和更高速的系统。

C 语言输入方式的广泛使用还有待于更多 EDA 软件厂家和 FPGA 公司的支持。随着 EDA 技术的不断成熟，软件和硬件的概念将日益模糊，使用单一的高级语言直接设计我们的整个系统将是一个统一化的发展趋势。



第2章 常用数字电路的设计方法

本章通过引入数字电子技术的相关设计方法,使读者能够完整地将 EDA 技术与数字电子技术相衔接。数字电路一般分为两大类:一类是输出逻辑只与当前的输入变量有关,而与时间无关,称之为组合逻辑电路;另一类是输出逻辑不但与当前的输入变量有关,而且还与时间有关,称之为时序逻辑电路。下面通过介绍一些典型设计的例子来给出这两种设计的一般方法和步骤。

2.1 组合逻辑电路设计的一般方法

所谓逻辑设计,就是根据命题提出的功能来设计逻辑电路。

组合逻辑设计应按下列步骤进行综合:

- (1) 将命题的文字描述抽象为真值表;
- (2) 根据真值表写出逻辑函数表达式,且化简为最简的“与或”式;
- (3) 根据选定的门电路的类型,将函数转换为所需要的表达式,并画出逻辑电路图;
- (4) 按照工程实际要求,对所设计的电路进行综合评估。

我们通过下面的例子来说明设计全过程。

【例 2.1】设计要求:试用“与非”门来设计一个三变量表决器。

- (1) 将命题描述变成真值表。

对任何命题的逻辑功能的描述,可以有文字描述、真值表描述、卡诺图描述、表达式描述、电路描述等方式。但是,一个命题最初总是以文字或语言的方式提出来的。要把一个命题的文字描述制作成真值表并不是件容易的事情,这要求设计者首先弄清楚哪些因素是逻辑变量,哪些结果是逻辑函数,对命题有个全面正确的理解。在“三变量表决器”这个逻辑问题中,设字母 A、B、C 分别代表参加表决的逻辑变量,设 F 表示表决结果,分别对它们赋值如下:

A=1 表示 A 赞成, A=0 表示 A 反对;

B=1 表示 B 赞成, B=0 表示 B 反对;

C=1 表示 C 赞成, C=0 表示 C 反对;

F=1 表示决议通过, F=0 表示决议被否决。

通过上述变量设置和赋值,把一个命题抽象成逻辑语言,剩下的问题是弄清楚它所实现的逻辑功能,填写出正确的真值表。对于本例来讲,它执行的是表决功能,少数服从多数,多数赞成决议就算通过。例如:

ABC=011 时 F=1(B、C 赞成, A 反对);

ABC=101 时 F=1(A、C 赞成, B 反对);