

EDA 技术与数字系统设计

包 明 赵明富 陈渝光 编著

北京航空航天大学出版社

<http://www.buaapress.com.cn>

内 容 简 介

本书较系统地介绍了 EDA 技术及现代数字系统的设计方法。全书分为三部分:虚拟电子工作台、大规模可编程逻辑器件和现代数字系统设计。主要包括:EDA 技术的基本概念、特征和工具;虚拟电子工作台的特点和电子电路分析方法,如交直流分析、瞬态分析、传递函数分析、零-极点分析、温度扫描分析等;大规模可编程逻辑器件的基本结构、资源和工作原理。重点介绍了 Altera 和 Lattice 公司的可编程逻辑器件、EDA 开发软件的设计方法。最后介绍了现代数字系统的基本结构、设计特点和自顶向下的设计方法以及描述数字系统的常用工具——算法流程图和 ASM 图,并且给出了利用 EDA 开发工具进行数字系统的设计实例。

本书可作为高等院校电类、机电类专业本专科生和研究生学习 EDA 技术及其应用的教材,也可供电子系统工程技术人员参考。

图书在版编目(CIP)数据

EDA 技术与数字系统设计/包明等编著. —北京:北京航空航天大学出版社,2002.7

ISBN 7-81077-201-5

I. E… II. 包… III. ①电子电路 计算机辅助设计②数字系统—系统设计 IV. ①TN702②TP271

中国版本图书馆 CIP 数据核字(2002)第 030907 号

EDA 技术与数字系统设计

包 明 赵明富 陈渝光 编著

责任编辑 刘晓明

*

北京航空航天大学出版社出版发行

北京市海淀区学院路 37 号(100083) 发行部电话:(010)82317024 传真:(010)82328026

<http://www.buaapress.com.cn>

E-mail:pressell@publica.bj.cninfo.net

北京宏文印刷厂印装 各地书店经销

*

开本:787×1092 1/16 印张:14.25 字数:365 千字

2002 年 7 月第 1 版 2002 年 7 月第 1 次印刷 印数:5 000 册

ISBN 7-81077-201-5/TP·112 定价:21.00 元

前 言

随着科学技术的发展,电子产品的更新换代进一步加快,现代电子设计技术已进入一个全新的阶段。从中小规模的通用集成芯片构成电路系统,到应用微处理器、单片机构成数字系统,这一过程克服了中小规模集成电路在系统设计中的一些缺点,同时也为电子设计技术提供了一种软件设计的手段。然而,随着大规模和超大规模可编程逻辑器件在 EDA 技术支持下的广泛应用,使电子系统设计发生了质的变化。EDA 技术是从计算机辅助设计 CAD、计算机辅助制造 CAM、计算机辅助测试 CAT 和计算机辅助工程 CAE 等技术发展而来的。它以计算机为工具,设计者只需对系统功能进行描述,就可在 EDA 工具的帮助下完成系统设计。EDA 技术为电子产品的设计和开发缩短了时间,降低了成本,提高了系统的可靠性。

在 EDA 技术中,最为瞩目的是以现代电子技术为特征的逻辑设计仿真测试技术。该技术只需通过计算机就能对所设计的电子系统从不同层次的性能特点上,进行一系列准确测试和仿真;在完成实际系统的设计后,还能对系统上的目标器件进行边界扫描测试。高速发展的可编程逻辑器件又为 EDA 技术的不断进步奠定了坚实的物理基础。大规模可编程逻辑器件不但具有微处理器和单片机的特点,而且随着微电子技术和半导体制造工艺的进步,集成度不断提高,与微处理器、DSP、A/D、D/A、RAM 和 ROM 等独立器件之间的物理与功能界限正日趋模糊,嵌入式系统和片上系统(SOC)得以实现。以大规模可编程集成电路为物质基础的 EDA 技术打破了软硬件之间的设计界限,使硬件系统软件化。这已成为现代电子设计技术的发展趋势。

现代电子设计已经进入了数字化时代,电子设计的自动化程度将越来越高,传统的电子设计方法、工具和器件将在更大的程度上被 EDA 所取代。为了适应电子技术的发展和社会发展对人才的需求,本书介绍了最新的 EDA 技术和开发工具以及现代数字系统设计方法,目的是引导学生和设计人员从传统的通用集成电路的应用转向可编程逻辑器件的应用;从系统的硬件设计转向硬件、软件高度渗透的设计,以提高和拓宽数字系统的设计能力。

本书分为上、中、下三篇,即虚拟电子工作台、大规模可编程逻辑器件和现代数字系统设计。全书共十二章。

第一章介绍 EDA 技术的基本概念、研究范畴、基本特征和基本工具以及

EDA 技术的发展史。此外,还介绍了可编程 ASIC 的特点及发展趋势。

第二、三、四、五章为虚拟电子工作台(上篇),包括电子工作台(EWB)的特点、软件安装;EWB 基本界面及操作;仪器、仪表和元器件库的使用;EWB 的电路仿真及分析方法,如交直流分析、瞬态分析、傅里叶分析、零-极点分析、传递函数分析、温度扫描分析、灵敏度分析、蒙特卡罗分析等等。

第六、七、八、九、十章为大规模可编程逻辑器件(中篇),介绍可编程逻辑器件的分类、基本结构、编程元件和边界扫描测试技术。重点介绍 Altera 和 Lattice 公司的可编程逻辑器件的基本结构、基本资源和工作原理,以及 EDA 开发软件的使用方法和设计步骤,如 MAX+PLUS II 系统和 ISP Synari 系统。此外,又详述硬件描述语言 AHDL 和 ABEL - HDL 的设计方法。第十章给出了常用数字电路设计实例。

第十一、十二章为现代数字系统设计(下篇),包括数字系统的基本概念和基本结构;数字系统的设计特点和自顶向下的设计方法;描述数字系统的常用工具——算法流程图和 ASM 图。详细讨论了组成数字系统的两大部分,即数据处理单元和控制单元的设计以及实现方法。最后给出利用 EDA 开发工具进行数字系统的设计实例。

本书由包明、赵明富、陈渝光、雷建军、李太福、罗渝微编写,由包明和赵明富任主编。按章节顺序,执笔人为:第一章:包明、罗渝微;第二、三、四章:陈渝光、雷建军;第五、六章:赵明富、罗渝微;第七、八章:赵明富、李太福;第九、十章:包明;第十一、十二章:包明、雷建军。全书由包明统稿。

本书承重庆大学博士生导师彭东林教授的审阅,对本书的编写提出了非常宝贵的意见,在此表示衷心的感谢。

在本书的编写和出版过程中得到了北京航空航天大学出版社的大力支持,在此一并表示感谢。

EDA 技术正在不断发展,技术更新快,涉及面广,新的器件不断涌现。由于编者水平所限,书中的疏漏和错误恳请读者批评指正。

编 者

2001 年 9 月于重庆

目 录

第一章 绪 论

1.1 EDA 技术	1
1.1.1 EDA 技术发展史	1
1.1.2 EDA 与电子系统设计	2
1.1.3 EDA 软件平台	3
1.2 EDA 技术的基本特征及工具	4
1.2.1 EDA 技术的研究范畴	4
1.2.2 EDA 技术的基本特征	4
1.2.3 EDA 的基本工具	5
1.3 可编程 ASIC 特点及发展趋势	7
1.3.1 专用集成电路 ASIC 简介	7
1.3.2 可编程 ASIC 的主要特点	9
1.3.3 可编程 ASIC 发展趋势	9

上篇 虚拟电子工作台

第二章 电子工作台(EWB)概述

2.1 电子工作台(EWB)简述	13
2.2 电子工作台(EWB)的特点	14
2.3 EWB 软件设计过程及软件安装	14

第三章 EWB 基本界面及操作

3.1 EWB 窗口界面	16
3.2 电路的创建与运行	17
3.2.1 元器件的操作	17
3.2.2 导线的操作	19
3.3 仪器仪表的使用	20
3.3.1 模拟仪表的使用	20
3.3.2 数字仪表的使用	22
3.4 子电路的生成与使用	25
3.5 网表文件转换和印制电路板设计	25

第四章 EWB 的元器件库

4.1	信号源与基本元件库	27
4.2	二极管与晶体管库	28
4.3	模拟与数字集成电路库	29
4.4	混合集成电路库	29
4.5	逻辑门与数字器件库	29
4.6	指示部件库	30
4.7	控制部件库	30
4.8	其他器件库	31
4.9	元器件库及元器件的创建和删除	31

第五章 EWB 的电路仿真及分析

5.1	仿真的基本原理及参数设置	32
5.1.1	仿真的基本原理	32
5.1.2	分析方法的参数设置	32
5.2	电路的基本分析方法	35
5.2.1	直流工作点分析	35
5.2.2	交流频率分析	35
5.2.3	瞬态分析	36
5.2.4	傅里叶分析	37
5.2.5	噪声分析	38
5.2.6	失真分析	39
5.3	电路特性的高级分析方法	39
5.3.1	参数扫描分析	40
5.3.2	温度扫描分析	41
5.3.3	零-极点分析	41
5.3.4	传递函数分析	41
5.3.5	直流和交流灵敏度分析	42
5.3.6	蒙特卡罗分析	43
5.3.7	最坏状态分析	44

中篇 大规模可编程逻辑器件

第六章 可编程逻辑器件概述

6.1	可编程逻辑器件的分类	45
6.2	可编程逻辑器件的基本结构	47
6.2.1	PLD 电路的逻辑符号表示	47

6.2.2 “与-或”阵列	48
6.2.3 逻辑宏单元.....	50
6.3 可编程逻辑器件的编程元件.....	52
6.3.1 熔丝型开关.....	52
6.3.2 反熔丝型开关.....	52
6.3.3 浮栅编程元件.....	53
6.3.4 基于 SRAM 的编程元件	54
6.4 边界扫描测试技术.....	54

第七章 Altera 和 Lattice 公司的可编程逻辑器件

7.1 Altera 公司的可编程逻辑器件简介.....	57
7.1.1 Altera 公司的产品发展过程.....	57
7.1.2 Altera 公司的可编程逻辑器件系列.....	57
7.2 Altera 公司的可编程逻辑器件结构特点.....	59
7.2.1 MAX7000 系列器件	59
7.2.2 FLEX10K 系列器件	63
7.3 Lattice 公司的在系统编程器件简介	67
7.3.1 ispGDS 和 ispGDX 系列器件	67
7.3.2 ispLSI 系列器件	69
7.4 Lattice 公司的 ispLSI1000 系列器件结构	70

第八章 可编程逻辑器件的设计与开发

8.1 可编程逻辑器件的设计流程.....	77
8.2 MAX+PLUS II 软件开发系统	79
8.2.1 MAX+PLUS II 开发工具简介	79
8.2.2 设计输入.....	81
8.2.3 设计实现.....	90
8.2.4 设计验证.....	92
8.2.5 器件编程.....	94
8.3 ISP Synario 系统	95
8.3.1 ISP Synario 软件的特点及安装	95
8.3.2 建立工程文件和选择器件.....	96
8.3.3 原理图输入方式.....	97
8.3.4 ABEL - HDL 语言输入方式	99
8.3.5 ABEL - HDL 语言与原理图混合输入方式	100
8.3.6 功能仿真和波形显示	100
8.3.7 引脚锁定、JED 文件生成及下载编程	102

第九章 可编程逻辑器件的硬件描述语言

9.1 硬件描述语言概述	105
9.2 AHDL 硬件描述语言	106
9.2.1 AHDL 的基本元素	107
9.2.2 AHDL 文件的基本结构	112
9.2.3 函数模块及其引用	118
9.2.4 AHDL 的描述语句	127
9.3 ABEL - HDL 硬件描述语言	133
9.3.1 ABEL - HDL 语言的基本元素	134
9.3.2 ABEL - HDL 的基本结构	136

第十章 常用数字电路的设计实例

10.1 组合逻辑电路	143
10.2 寄存器和计数器	148
10.3 有限状态机设计	152
10.4 综合电路设计	153

下篇 现代数字系统设计

第十一章 数字系统设计基础

11.1 数字系统设计概述	161
11.1.1 数字系统的基本概念	161
11.1.2 数字系统的基本结构	162
11.1.3 数字系统设计的特点	162
11.2 数字系统设计方法	166
11.2.1 试凑设计法	166
11.2.2 自顶向下的设计方法	166
11.3 算法流程图及 ASM 图	167
11.3.1 方框图和定时图	167
11.3.2 算法流程图	168
11.3.3 ASM 图	170

第十二章 数字系统的实现

12.1 数据处理单元	174
12.1.1 数据处理单元设计的基本步骤	175
12.1.2 数据处理单元设计的实例	175
12.2 控制单元的设计	177

12.2.1	控制方式与控制器结构	177
12.2.2	控制单元的实现方法	179
12.3	数字系统设计实例	186
12.3.1	十字路口交通信号的控制系統	186
12.3.2	FIR 数字滤波器	190

附 录

附录一	常用元器件模型参数的使用说明(EWB)	202
附录二	常用可编程逻辑器件引脚图	213

参考文献

第一章 绪 论

1.1 EDA 技术

EDA 是 Electronics Design Automation(电子设计自动化)的缩写。它是随着集成电路和计算机技术的飞速发展应运而生的一种高级、快速、有效的电子设计自动化工具。EDA 工具是以计算机的硬件和软件为基本工作平台,集数据库、图形学、图论与拓扑逻辑、计算数学、优化理论等多学科最新成果研制而成的计算机辅助设计通用软件包。EDA 是电子设计技术的发展趋势,利用 EDA 工具可以代替设计者完成电子系统设计中的大部分工作。

数字系统的实现方法也经历了由分立元件、SSI、MSI 到 LSI、VLSI 以及 UVLSI 的飞速发展过程。为了提高系统的可靠性与通用性,微处理器和专用集成电路(ASIC)逐渐取代了通用全硬件 LSI 电路。可编程逻辑器件(PLD)被大量地应用在 ASIC 的制作中,尤其是 FPLD/CPLD(现场可编程逻辑器件/复杂可编程逻辑器件)在 EDA 基础上的广泛应用,从某种意义上来说,是新的电子系统运转的物理机制又将回到原来的纯数字电路结构,是一种高层次的循环。它在更高层次上容纳了过去数字技术的优秀部分,是对 MUC(微控制器或单片机)系统的一种扬弃。特别是软/硬 IP 芯核产业的迅猛发展,嵌入式通用与标准 FPLD/CPLD 器件的出现,片上系统(System - On - Chip)已近在咫尺。以大规模可编程集成电路为物质基础的 EDA 技术将打破软硬件之间的设计界限,使硬件系统软件化,电子设计的技术操作和在系统构成的整体上将发生质的飞跃。EDA 技术带来了电子系统设计的革命性变化。

1.1.1 EDA 技术发展史

EDA 技术伴随着计算机、集成电路、电子系统设计的发展,经历了计算机辅助设计 CAD (Computer Assist Design)、计算机辅助工程设计 CAED(Computer Assist Engineering Design)和电子系统设计自动化 ESDA(Electronic System Design Automation)三个发展阶段,如图 1.1.1 所示。

20 世纪 70 年代,随着中小规模集成电路的出现和应用,传统的手工制图设计印刷电路板和集成电路的方法已无法满足设计精度和效率的要求,人们开始将产品设计过程中高重复性的繁杂劳动,如布图、布线工作用二维平面图形编辑与分析的 CAD 工具代替。这就产生了第一代 EDA 工具。受当时计算机工作平台的制约,第一代 EDA 工具能支持的设计工作有限且性能比较差。

20 世纪 80 年代出现的第一个个人工作站(Apollo)计算机平台,推动了 EDA 工具的迅速发展。为了适应电子产品在规模和制作上的需要,出现了以计算机仿真和自动布线为核心技术的第二代 EDA 技术。具有自动综合能力的 CAE 工具代替了设计师的部分设计工作。其特点是以软件工具为核心,通过这些软件完成产品开发的设计、分析、生产、测试等各项工作。但是,大部分从原理图出发的 EDA 工具仍然不能适应复杂电子系统设计的要求,而且具体化

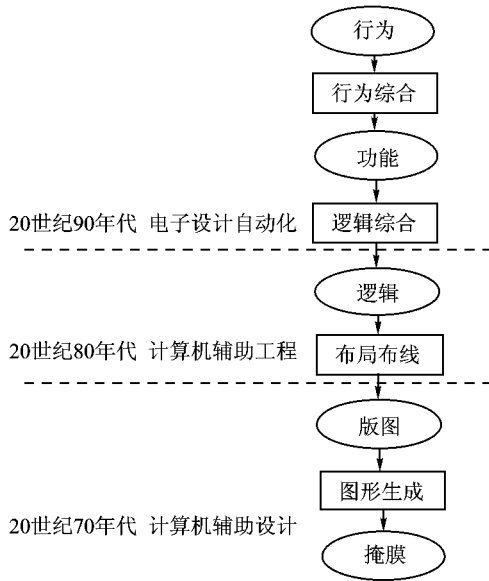


图 1.1.1 EDA 发展过程

的元件图形制约着优化设计。

20 世纪 90 年代,设计师逐步从使用硬件转向设计硬件,从电路级电子产品开发转向系统级电子产品开发。ESDA 工具是以系统级设计为核心,包括系统行为级描述与结构级综合、系统仿真与测试验证、系统划分与指标分配、系统决策与文件生成等一整套的电子系统设计自动化工具。第三代 EDA 技术的出现,极大地提高了系统设计的效率,使设计师开始实现“概念驱动工程”的梦想。设计师摆脱了大量的辅助设计工作,把精力集中于创造性的方案与概念构思上,从而极大地提高了设计效率,缩短了产品的研制周期。

1.1.2 EDA 与电子系统设计

传统的电子系统设计是采用搭积木式的方法进行设计,即由器件搭成电路板,由电路板搭成电子系统。数字系统最初的“积木块”是由固定功能的标准集成电路,如 74/54 系列(TTL)、4000/4500 系列(CMOS)芯片和一些固定功能的大规模集成电路构成。设计者只能根据需要进行选择合适的器件,并按照器件推荐的电路来组装系统。这种设计是一种“自底向上”的设计方法。这样设计出的电子系统所用元件的种类和数量均较多,体积、功耗大,可靠性差,不易修改。

随着半导体技术、集成技术和计算机技术的发展,电子系统的设计方法和设计手段发生了很大的变化。进入到 20 世纪 90 年代以后,电子设计自动化(EDA)技术的发展和普及给电子系统的设计带来了革命性的变化,特别是高速发展的 CPLD/FPGA 器件为 EDA 技术的不断进步奠定了坚实的物质基础,极大地改变了传统的数字系统设计方法、设计过程乃至设计观念。在传统的数字系统设计中,只有通过编程方式的两种途径,即微处理器的软件编程(如单片机)和特定器件的控制字配置(如 8255)来改变器件逻辑功能。这对器件引脚功能的硬件方式的任意确定是不可能的,而且对于系统设计只能通过设计电路板来实现系统功能。利用 EDA 工具通过对可编程器件芯片的设计来实现系统功能,这种方法称为基于芯片的设计方法。新的设计方法能够由设计者定义器件的内部逻辑和引脚,将原来由电路板设计完成的大

部分工作放在芯片的设计中进行。这样不仅可以通过芯片设计实现多种数字逻辑系统功能,而且由于引脚定义的灵活性,大大减轻电路图设计和电路板设计的工作量和难度,从而有效地增强了设计的灵活性,提高了工作效率;同时基于芯片的设计可以减少芯片的数量,缩小系统体积,降低能源消耗,提高系统的性能和可靠性。

可编程逻辑器件和 EDA 技术给今天的硬件系统设计者提供了强有力的工具,使得电子系统的设计方法发生了质的变化。传统的“固定功能集成块+连线”的设计方法正逐步地退出历史舞台,而基于芯片的设计方法正在成为现代电子系统设计的主流。现在人们可以把数以亿计的晶体管,几万门、几十万门甚至几百万门的电路集成在一个芯片上。半导体集成电路也由早期的单元集成、部件电路集成发展到整机电路集成和系统电路集成。电子系统的设计方法也由过去的那种“Bottom-up”(自底向上)的设计方法改变为一种新的“Top-down”(自顶向下)设计方法。

现在,只要拥有一台计算机、一套相应的 EDA 软件和一片可编程逻辑器件芯片,在实验室里就可以完成数字系统的设计和生产。可以说,当今的数字系统设计已经离不开可编程逻辑器件和 EDA 设计工具。

1.1.3 EDA 软件平台

长期以来,大型的 EDA 系统都是运行在以 UNIX 为操作系统的工作站平台上。随着 PC 机性能的不断提高和 Windows 操作系统的逐步发展,世界上著名的 EDA 厂商如 Cadence Design Systems, Mentor Graphics, Synopsys, orCAD 和 Viewlogic Systems 等已先后推出了支持 PC - Windows 平台的 EDA 开发软件。在电路仿真和印刷电路板(PCB)设计时常用的 EDA 软件有: PSPICE, orCAD, FilterLab(模拟滤波器软件), CircuitMaker2000, PROTEL, Electronics workbench, PowerPCB EDA2000 等。

现代的 EDA 软件技术已突破了早期仅能进行 PCB 版图设计或者电路功能模拟的局限,以最终实现可靠的硬件系统为目标,配备了电子系统设计自动化的全部工具。如配置了多种能兼用和混合使用的逻辑描述输入方式:硬件描述语言文本输入法以及原理图输入法、波形输入法等;同时还配置了高性能的逻辑综合、优化和仿真模拟工具。目前可编程逻辑集成器件制造厂商推出了各种软件开发系统,为集成电路设计和制造提供了很好的 EDA 工具。表 1.1.1 给出了大规模可编程逻辑器件的常用 EDA 开发软件的特性。

表 1.1.1 可编程逻辑器件的 EDA 开发软件的特性

厂 商	EDA 软件名称	适用器件系列	输入方式
Vantis Lattice	Synario	MACH GAL, ispLSI, PLSI 等	原理图、ABEL、VHDL 文本等
Lattice	Expert	ispLSI, PLSI 等	原理图、VHDL 文本等
Altera	MAX+PLUS II	MAX, FLEX 等	原理图、波形图、VHDL、AHDL 文本等
Altera	Quartus	MAX, FLEX, APEX 等	原理图、波形图、VHDL、Verilog HDL 文本等
Actel	Actel Designer	SX 系列、MX 系列	原理图、VHDL 文本等
Vantis	Microsim	MACH	原理图
Xilinx	Alliance	Xilinx 各种系列	原理图、VHDL 文本等
Xilinx	Foundation	XC 系列	原理图、VHDL 文本等

1.2 EDA 技术的基本特征及工具

EDA 可以看作是电子 CAD 的高级阶段。在现代电子系统设计领域,EDA 技术已经成为电子系统设计的重要手段。无论是设计逻辑芯片还是数字系统,其设计作业的复杂程度都在不断增加,现今仅仅依靠手工进行数字系统设计已经不能满足要求,所有的设计工作都需要以计算机为工具,在 EDA 软件平台上进行。设计者只需完成对设计系统的功能描述,就可以由计算机自动地完成逻辑编译、逻辑简化、逻辑分割、逻辑综合及优化、逻辑布局布线、逻辑仿真,直至对于特定目标芯片的适配编译、逻辑映射和编程下载等工作。尽管目标系统是硬件,但整个系统设计和修改过程如同完成软件设计一样方便和高效。利用 EDA 的仿真测试技术,设计者可以预知设计结果,减少设计的盲目性,极大地提高设计的效率。

1.2.1 EDA 技术的研究范畴

EDA 技术研究的对象是电子设计的全过程,旨在帮助电子设计工程师在计算机上完成电路的功能设计、逻辑设计、性能分析、时序测试直至 PCB(印刷电路板)的自动设计。

与早期的电子 CAD 软件相比,EDA 软件的自动化程度更高,功能更完善,运行速度更快,而且操作界面友好,有良好的数据开放性和互换性,即不同厂商的 EDA 软件可相互兼容。因此,EDA 技术很快在世界各大公司、企业和科研单位得到广泛应用,并已成为衡量一个国家电子技术发展水平的重要标志。

EDA 技术的范畴贯穿于产品开发过程,以及电子产品生产的全过程中期望由计算机提供的各种辅助工作。从一个角度看,EDA 技术可粗略分为系统级、电路级和物理级 3 个层次的辅助设计过程;从另一个角度看,EDA 技术应包括电子线路设计的各个领域:即从低频电路到高频电路直至微波;从线性电路到非线性电路;从模拟电路到数字电路;从分立元件到集成电路的全部设计过程。EDA 技术的范畴和功能如图 1.2.1 所示。

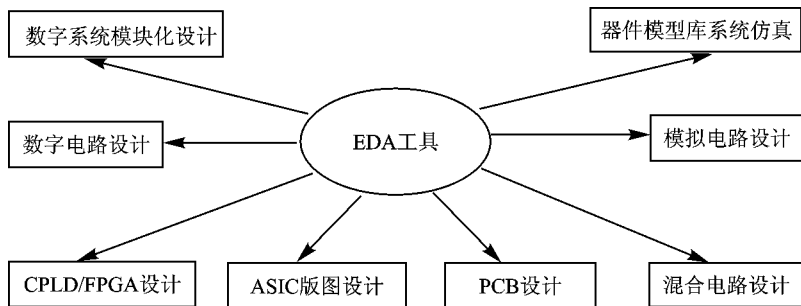


图 1.2.1 EDA 技术的范畴

1.2.2 EDA 技术的基本特征

现代 EDA 技术的基本特征是采用高级语言即硬件描述语言描述,具有系统级仿真和综合能力。下面介绍与这些基本特征有关的几个 EDA 技术的新概念。

1. 并行工程和“自顶向下”设计方法

根据美国防卫分析研究所 R-338 报告中的定义,所谓并行工程是指“一种系统化的、集成化的、并行的产品及相关过程的开发模式(相关过程主要指制造和维护)。这一模式使开发者从一开始就要考虑到产品生存周期的诸多方面,包括质量、成本、开发时间及用户的需求等等。”

“自顶向下”的设计方法是从系统级设计入手,在顶层进行功能方框图的划分和结构设计;在方框图一级进行仿真、纠错,并用硬件描述语言对高层次的系统行为进行描述;在系统一级进行功能验证,然后用逻辑综合优化工具生成具体的门级逻辑电路的网表,其对应的物理级可以是印刷电路板或专用集成电路。与“自底向上”的设计方法相比较,有利于在设计初期发现结构设计中的错误,提高设计的一次成功率,因而在现代 EDA 系统中被广泛采用。

2. 硬件描述语言

用硬件描述语言(HDL)进行电路与系统的设计是当前 EDA 技术的一个重要特征。与传统的原理图输入设计方法相比较,硬件描述语言更适合于规模日益增大的电子系统。它还是进行逻辑综合优化的重要工具。硬件描述语言使得设计者在比较抽象的层次上描述设计的结构和内部特征。它的突出优点是:语言的公开可利用性;设计与工艺的无关性;宽范围的描述能力;便于组织大规模系统的设计;便于设计的复用和继承等等。目前最常用的硬件描述语言有 VHDL 和 Verilog-HDL。它们都已经成为 IEEE 标准。另外还有一些 EDA 厂商自行开发的硬件描述语言,如 AHDL 和 ABEL。

3. 逻辑综合优化

逻辑综合功能将高层次的系统行为设计自动翻译成门级逻辑的电路描述,做到了设计与工艺的独立。优化则是对于上述综合生成的电路网表,根据布尔方程功能等效的原则,用更小更快的综合结果替代一些复杂的逻辑电路单元,根据指定的目标库映射成新的网表。

4. 开放性和标准化

框架是一种软件平台结构,为 EDA 工具提供了操作环境。框架的关键在于提供与硬件平台无关的图形用户界面以及工具之间的通信、设计数据和设计流程的管理等,此外还应包括各种与数据库相关的服务项目。任何一个 EDA 系统只要建立了一个符合标准的开放式框架结构,就可以接纳其他厂商的 EDA 工具一起进行设计工作。这样,框架作为一套使用和配置 EDA 软件包的规范,就可以实现各种 EDA 工具间的优化组合,并集成在一个易于管理的统一的环境之下,实现资源共享。

近年来,随着硬件描述语言等设计数据格式的逐步标准化,不同设计风格和应用的要求导致各具特色的 EDA 工具被集成在同一个工作站上,从而使 EDA 框架标准化。新的 EDA 系统不仅能够实现高层次的自动逻辑综合、版图综合和测试码生成,而且可以使各个仿真器对同一个设计进行协同仿真,进一步提高了 EDA 系统的工作效率和设计的正确性。

1.2.3 EDA 的基本工具

集成电路技术的进展不断对 EDA 技术提出新的要求,促进了 EDA 技术的发展。但是总的来说,EDA 系统的设计能力一直难以赶上集成电路技术的要求。EDA 工具的发展经历了两个大的阶段,即物理工具和逻辑工具阶段。现在 EDA 和系统设计工具正逐渐被理解成一个整体的概念——电子系统设计自动化。

物理工具用来完成设计中的实际物理问题,如芯片布局、印刷电路板布线等。另外它还能提供一些设计的电气性能分析,如设计规则检查。这些工作现在主要由集成电路厂家来完成。

逻辑工具是基于网表、布尔逻辑、传输时序等概念的。首先由原理图编辑器或硬件描述语言进行设计输入;然后利用 EDA 系统完成逻辑综合、仿真、优化等过程;最后生成物理工具可以接受的网表或 VHDL, VerilogHDL, AHDL, ABEL 的结构化描述。

现在人们已开发了大量的计算机辅助设计工具来帮助集成电路的设计,常见的 EDA 工具有编辑器、仿真器、检查/分析工具和优化/综合工具等,如图 1.2.2 所示。

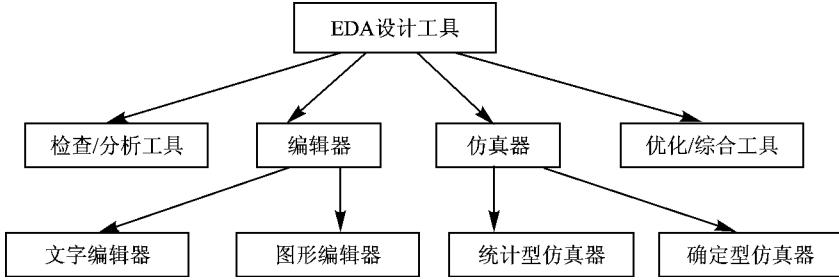


图 1.2.2 EDA 设计工具分类

1. 编辑器

编辑器包括文字编辑器和图形编辑器。在系统级设计中,文字编辑器用来编辑硬件系统的自然描述语言,在其他层次用来编辑电路的硬件描述语言文本。在数字系统中的门级、寄存器级以及芯片级,所用的描述语言通常为 VHDL, Verilog - HDL, AHDL 和 ABEL。在模拟电路级,硬件描述语言通常为 SPICE 的文本输入。

图形编辑器可用于硬件设计的各个层次。在版图级,图形编辑器用来编辑表示硅工艺加工过程的几何图形。在高于版图层次的其他级,图形编辑器用来编辑硬件系统的方框图、原理图等。原理图输入工具至少应包括以下 3 个组成部分:

① 基本单元符号库,主要包括基本单元的图形符号和仿真模型。硬件设计者除了采用基本单元和标准单元之外,还应该能够使用原理图编辑器建立自己专用的图形符号以及相应的仿真模型,加到基本单元符号库中,供设计时使用和调用。

② 原理图编辑器的编辑功能。

③ 产生网表的功能。

2. 仿真器

仿真器又称模拟器,主要用来帮助设计者验证设计的正确性。在硬件系统设计的各个层次都要用到仿真器。在数字系统设计时,硬件系统用数字逻辑器件以及它们之间的互联来表示。仿真器的用途是确定系统的输入/输出关系,所采用的方法是把每一个数字逻辑器件映射为一个或几个进程,把整个系统映射为由进程互联构成的进程网络。这种由进程互联组成的网络就是设计的仿真模型。

3. 检查/分析工具

在集成电路设计的各个层次都会用到检查/分析工具。在版图级,必须用设计规则检查/分析工具来保证版图所表示的电路可以被可靠地制造出;在逻辑门级,检查/分析工具可以用来检查是否有违反扇出规则的连接关系;时序分析器可以用来检查最坏情形时电路中的最大

和最小延时。

4. 优化/综合工具

优化/综合工具用来把一种硬件描述转换为另一种描述,这里的转换过程通常伴随着设计的某种改进。在逻辑门级,可以用逻辑最小化来对布尔表达式进行简化;在寄存器级,优化工具可以用来确定控制序列和数据路径的最优组合。各个层次的综合工具可以将硬件的高层次描述转换为低层次描述,也可以将硬件的行为描述转换为结构描述。

1.3 可编程 ASIC 特点及发展趋势

可编程 ASIC 特别是现代可编程 ASIC(CPLD, FPGA)的出现,使得电子设计工程师或科研人员有条件在实验室内快速、方便地开发专用集成电路,这些专用集成电路往往就是一个复杂的数字系统。因此,可以说可编程 ASIC 给现代电子系统的设计带来了极大的变革。

1.3.1 专用集成电路 ASIC 简介

ASIC 是 Application Specific Integrated Circuits(专用集成电路)的缩写。它是面向专门用途的电路,以此区别于标准逻辑(Standard Logic)、通用存储器、通用微处理器等电路,是专门为一个用户设计和制造的。换言之,它是根据某一用户的特定要求,能以低研制成本、短交货周期供货的全定制、半定制集成电路。ASIC 的概念早在 20 世纪 60 年代就有人提出,但由于当时设计自动化程度低,加上工艺技术、市场和应用条件均不具备,因而没有得到适时发展。进入 20 世纪 80 年代后,随着半导体集成电路的工艺技术、制造技术、设计技术、测试评价技术的发展,集成度的不断提高,为开发周期短、成本低、功能强、可靠性高以及专利性与保密性好的专用集成电路创造了必要而充分的发展条件,并很快形成了用 ASIC 取代中、小规模集成电路来设计电子系统或整机的技术热潮。

目前 ASIC 在总的 IC 市场中的占有率已发展到近三分之一,在整个逻辑电路市场中的占有率已超过一半。与通用集成电路相比,ASIC 在构成电子系统时具有以下几个方面的优点:

- ① 缩小体积,减轻重量,降低功耗。
- ② 提高可靠性。用 ASIC 芯片进行系统集成后,外部连线减少,可靠性明显提高。
- ③ 易于获得高性能。ASIC 针对专门的用途而特别设计,是系统设计、电路设计和工艺设计的紧密结合。这种一体化的设计能得到前所未有的高性能系统。
- ④ 可增强保密性。电子产品中的 ASIC 芯片对用户来说相当于一个“黑盒子”。
- ⑤ 在大批量应用时,可显著降低系统成本。

ASIC 按功能的不同可分为数字 ASIC、模拟 ASIC 和微波 ASIC;按使用材料的不同可分为硅 ASIC 和砷化镓 ASIC。一般地说,数字、模拟 ASIC 主要采用硅材料;微波 ASIC 主要采用砷化镓材料。砷化镓具有高速、抗辐射能力强、寄生电容小和工作温度范围宽等优点,目前已在移动通信、卫星通信等方面得到广泛应用。

按照设计方法的不同,ASIC 可分为全定制和半定制两类。全定制法是一种基于晶体管级的设计方法。对于某些性能要求很高、批量较大的芯片,一般采用全定制法设计。半定制法是一种约束性设计方法,约束的主要目的是简化设计,缩短设计周期,提高芯片的成品率。先以最短的时间设计出芯片,在占领市场的过程中再予以改进,进行二次开发。目前广泛采用的

半定制设计方式有:门阵列法、标准单元法和可编程逻辑器件法。

1. 全定制法

全定制法是一种基于晶体管级的设计方法。设计者必须使用版图编辑工具从晶体管的版图尺寸、位置及互联线开始亲自设计,以期得到 ASIC 芯片的最优性能。

运用全定制法设计芯片,对芯片的功能、性能、面积和成本确定后,设计人员要对芯片结构、逻辑、电路等进行精心的设计,对不同的方案进行反复比较,对单元电路的结构、晶体管的参数要反复地模拟优化。在版图设计时,设计人员要手工设计版图并精心地布局布线,以获得最佳的性能和最小的面积。版图设计完成后,要进行完整的检查、验证,包括设计规则检查、电学规则检查、连接性检查、版图参数提取、电路图提取、版图与电路图一致性检查等。最后,通过模拟,才能将版图转换成标准格式的版图文件交与厂家制造芯片。例如半导体厂家推出的新的微处理器芯片,为了提高芯片的速度,设计时需采用最佳的随机逻辑网络,且每个单元都必须精心设计;另外还要精心地布局布线,将芯片设计得最紧凑,以节省每一小块面积,降低成本。

由此可见,采用全定制法可以设计出最高速度、最低功耗和最省面积的芯片,但设计的周期很长(一般 1 年),设计成本较高,只适用于对性能要求很高(如高速芯片)或批量很大的芯片(如存储器、通用芯片),由 IC 厂家一次性制造出来。

2. 门阵列法

门阵列设计法又称“母片”法,是最早开发并得到广泛应用的 ASIC 设计技术。母片是 IC 工厂按照一定规格事先生产的半成品芯片。在这个芯片上制作了大量按一定规则排列的门单元,并排列成阵列形式。这些单元依照要求相互连接在一起即可实现不同的电路要求。母片完成了绝大部分芯片工艺,只留下一层或两层金属铝连线的掩膜,需要根据用户电路的不同而定制。

门阵列设计方法涉及的工艺少,设计软件一般都具有较高的自动化水平,设计制造周期短,设计成本低。但门的利用率不高,芯片面积较大,母片上制造好的晶体管都是固定尺寸的,不利于设计高性能的芯片。

3. 标准单元法

标准单元设计法又称库单元法。它是由 IC 厂家在芯片版图一级预先设计好一批具有一定逻辑功能的单元,这些单元在功能上覆盖了中小规模标准 IC 的功能,并以库的形式放在 EDA 工具中。设计时可根据需要选择库中的标准单元构成电路,然后调用这些标准单元的版图,并利用自动布局布线软件完成电路到版图一一对应的最终设计。

相对于全定制设计法,标准单元法设计的难度和设计周期都小得多,而且也能设计出性能较高、面积较小的芯片。与门阵列法相比,标准单元法设计的电路性能、芯片利用率以及设计的灵活性均比门阵列好,既可用于设计数字 ASIC,又可用于设计模拟 ASIC。但标准单元库的投资较大,而且芯片的制作需要全套的掩膜版和全部工艺过程,因此生产周期及成本均比门阵列高。它适用于性能指标较高而生产批量又较大的芯片设计。

4. 可编程逻辑器件法

可编程逻辑器件是 ASIC 的一个重要分支,与前面介绍的几类 ASIC 不同,它是一种已完成了全部工艺制造、可直接从市场上购得的产品。用户只要购得通用的可编程器件,由自己通过 EDA 工具软件对器件进行功能配置,实现用户的专用要求即可。为了与由 IC 工厂专门掩