

CMOS 集成放大器设计

王自强 编著

国防工业出版社

内 容 简 介

本书介绍了 CMOS 模拟集成电路的基础理论和 CMOS 集成放大器的分析设计方法。全书共 12 章,分为 3 个部分:第 1 部分(第 1 章、第 2 章)介绍 CMOS 器件模型,包括用于手算的经典一阶模型和当前 CMOS 器件存在的短沟效应。第 2 部分(第 3 章~第 11 章)介绍 CMOS 集成放大器的分析和设计方法。分析了单管和差分放大电路、电流源和电流镜以及简单的运算放大器;讲述了电路在线性应用时涉及的反馈理论以及反馈系统的频率补偿方法;说明了电路设计中的 2 个重要指标——噪声和非线性失真。第 3 部分介绍 CMOS 工艺和版图方面的基础知识。

本书可作为 CMOS 模拟集成电路课程的教材,也可供相关专业的工程技术人员参考。

图书在版编目(CIP)数据

CMOS 集成放大器设计/王自强编著. —北京:国防工业出版社,2007. 1

ISBN 7-118-04140-8

I. C... II. 王... III. 互补 MOS 集成电路—运算放大器—电路设计 IV. TN432. 02

中国版本图书馆 CIP 数据核字(2006)第 084227 号

※

国防工业出版社出版发行

(北京市海淀区紫竹院南路 23 号 邮政编码 100044)

国防工业出版社印刷厂印刷

新华书店经售

*

开本 787×1092 1/16 印张 20 字数 462 千字

2007 年 1 月第 1 版第 1 次印刷 印数 1—4000 册 定价 34.00 元

(本书如有印装错误,我社负责调换)

国防书店:(010)68428422

发行邮购:(010)68414474

发行传真:(010)68411535

发行业务:(010)68472764

序

20 多年来,集成电路支撑了整个信息产业的发展,集成电路不但是影响国家经济的核心技术,也与人民生活密切相关。随着集成电路制造工艺的迅速进步,CMOS 模拟集成电路已经成为设计技术的主流,这不但是由于 CMOS 技术可以提供高集成度、低功耗和低成本集成电路,更为主要的是 CMOS 技术是当今复杂数模混合集成电路实现的唯一选择。与工艺技术的发展并行,模拟电路设计技术也在迅速发展,采用相对大尺寸的一些设计技术部分不再适用。传统上采用高电压工艺,功耗大、规模小的模拟单元正在被低压工艺、低功耗的规模模拟系统所替代。

模拟电路设计是基于科学基础上的专门技术,它同时又是基于经验的艺术。王自强博士长期从事模拟集成电路设计方面的研究工作,对模拟电路的器件物理、设计方法、指标规范、电路结构等诸方面都有深入的理解。本书是王自强博士实际工作经验的积累和总结,读者通过对本书的学习,可以逐步进入模拟电路设计这一可以充分发挥聪明才智的领域。

本书内容通俗易懂,由浅入深,无论是大学电子专业低年级的学生,还是模拟集成电路设计工程师,都会从本书中找到所需的知识。

王志强

前 言

近年来,随着 CMOS 集成电路工艺的进步,数字集成电路实现越来越多的功能,具有越来越重要的地位。而与此同时,模拟集成电路也有长足的发展,仍然起着不可替代的作用。研究如何使用 CMOS 工艺实现数模混合的片上系统是未来集成电路的发展方向。

本书介绍了 CMOS 模拟集成电路的设计过程,引导和帮助读者学习基础电路理论,实现简单的模拟集成电路。本书首先介绍 CMOS 器件模型(第 2 章),它是 CMOS 模拟集成电路设计的基础。然后介绍基本电路的分析和设计方法,它是本书的主要内容。围绕如何设计和使用运算放大器(第 8 章),分析了构成运算放大器的单管放大电路(第 3 章、第 4 章)、差分电路(第 5 章)、电流源及电流镜(第 6 章);讲述了运算放大器在使用中涉及的反馈理论(第 7 章)和反馈系统的频率补偿方法(第 9 章);研究了 2 个重要的电路指标——噪声(第 10 章)和非线性失真(第 11 章)。最后介绍有关 CMOS 工艺和版图的基础知识(第 12 章)。本书通过这样的组织,希望带领读者从入门开始,最终完成运算放大器等较复杂电路的电路级设计和版图实现。

本书注重讲解模拟集成电路的基本概念、基本理论和基本分析方法。对各个电路通过公式推导给出准确的结果,在此基础上再深入探究公式所表现出来的物理含义,从而得出明确的结论。本书可作为模拟集成电路设计方面的教材,也可供相关专业人员参考。

在本书编写过程中,王志华教授给予了指导和支持,清华大学 IC 工程硕士 2005 级的同学提出了许多宝贵的意见和建议,在此表示深深的感谢。

由于编者水平有限,书中难免有错误和疏漏之处,欢迎读者批评指正。

王自强
于清华大学微电子所

目 录

第 1 章 引论	1	第 3 章 CMOS 共源放大器	40
1.1 什么是 CMOS 模拟集成 电路	1	3.1 使用电阻的共源放大器	40
1.2 研究 CMOS 模拟集成电 路的意义	3	3.1.1 电路分析	40
1.3 CMOS 模拟集成电路 设计	5	3.1.2 电路节点和极点的 关系	49
1.4 本书内容组织与采用的 符号规则	7	3.1.3 密勒定理	50
第 2 章 CMOS 器件模型	9	3.1.4 设计举例	52
2.1 半导体简介	9	3.2 使用 MOS 管电阻的共源 放大器	56
2.1.1 半导体材料	9	3.3 使用二极管连接方式的 MOS 管负载共源放大器	58
2.1.2 半导体导电原理	9	3.4 使用 MOS 管电流源的共源 放大器	61
2.2 MOS 管简介	10	3.5 MOS 管推挽放大器	65
2.3 工作原理	12	3.6 使用源极负反馈电阻的 共源放大器	66
2.4 MOS 管的 V/I 特性	16	3.7 几种共源放大器的比较	71
2.4.1 一阶 V/I 特性	16	第 4 章 其他 CMOS 基本放大器	73
2.4.2 二阶效应	19	4.1 源极跟随器	73
2.5 大信号模型	23	4.2 共栅放大器	80
2.6 小信号模型	27	4.3 共源共栅放大器	84
2.6.1 跨导	27	4.3.1 叠堆共源共栅放 大器	84
2.6.2 输出电阻	30	4.3.2 折叠共源共栅放 大器	92
2.6.3 背栅跨导	32	参考文献	95
2.6.4 高频小信号模型	33	第 5 章 差分放大器	96
2.7 短沟效应	34	5.1 差分放大器的概念	96
2.7.1 等比例缩尺原理	34	5.1.1 单端和差分放大器	96
2.7.2 短沟效应	36	5.1.2 差分电路的优点	97
2.8 MOS 管漏极电流和温度 的关系	38		
参考文献	39		

5.1.3 差分电路的讨论	97	第8章 运算放大器	157
5.2 差分放大器的分析	99	8.1 运算放大器的概念.....	157
5.2.1 大信号直流特性	99	8.2 运算放大器的指标.....	158
5.2.2 小信号交流特性.....	103	8.2.1 失调参数.....	161
5.2.3 高频特性.....	104	8.2.2 电源抑制比.....	161
5.2.4 瞬态分析.....	104	8.2.3 建立时间和摆率.....	162
5.3 共模响应.....	106	8.3 单级运算放大器.....	164
5.3.1 共模直流电平.....	106	8.3.1 单级放大电路.....	165
5.3.2 共模小信号分析.....	109	8.3.2 叠堆共源共栅结构的 运放.....	169
5.3.3 共模响应的高频特性.....	113	8.3.3 折叠共源共栅结构的 运放.....	172
第6章 电流源和电流镜	115	8.3.4 有源共源共栅结构的 运放.....	173
6.1 基本电流源.....	115	8.3.5 电流镜结构的运放.....	173
6.2 共源共栅电流源.....	117	8.4 两级运算放大器.....	176
6.3 基本电流镜.....	120	8.5 共模反馈.....	178
6.4 共源共栅电流镜.....	123	8.5.1 共模反馈电路.....	178
6.5 威尔逊电流镜.....	126	8.5.2 共模反馈和共模抑 制比.....	184
6.6 差分输入—单端输出 放大器.....	128	8.6 运算放大器的输出级.....	185
6.6.1 直流特性.....	128	8.6.1 共源输出电路.....	186
6.6.2 交流小信号特性.....	129	8.6.2 源极跟随器.....	187
6.6.3 高频特性.....	132	8.6.3 共漏推挽输出电路.....	188
6.6.4 共模特性.....	133	8.6.4 共源推挽输出电路.....	190
参考文献	135	8.7 运算放大器的应用.....	190
第7章 反馈	136	参考文献	193
7.1 反馈的概念.....	136	第9章 反馈系统的稳定性和频率 补偿	194
7.2 负反馈电路的4种类型.....	138	9.1 概述.....	194
7.3 负反馈对电路性能的 影响.....	146	9.2 放大器的频率响应.....	195
7.3.1 负反馈提高增益 稳定性.....	146	9.2.1 零极点和频响曲线.....	195
7.3.2 负反馈展宽频带.....	147	9.2.2 主极点和零极点等效 公式.....	201
7.3.3 负反馈减小非线性 失真.....	150	9.3 负反馈系统的稳定性.....	202
7.3.4 负反馈不改善电路 噪声性能.....	150	9.3.1 稳定性判据.....	202
7.4 负反馈电路举例.....	150	9.3.2 相位裕度.....	204
参考文献	156		

9.4 单级放大器的频率补偿.....	206	10.5.5 差分放大器的噪声	245
9.5 两级放大器的频率补偿.....	209	10.6 多级电路的噪声	247
9.5.1 两级放大器的频率 响应.....	209	10.7 负反馈和噪声的关系	247
9.5.2 Miller 补偿	210	参考文献	248
9.5.3 零点消除.....	213	第 11 章 非线性失真	249
9.5.4 两级运放的摆率.....	219	11.1 什么是非线性失真	249
9.6 多级放大器的频率补偿.....	220	11.1.1 线性元件和非线性 元件	249
9.6.1 网状密勒补偿.....	220	11.1.2 线性电路和非线性 电路	250
参考文献	221	11.1.3 线性失真和非线性 失真	251
第 10 章 噪声	222	11.1.4 非线性失真随信号 功率的变化	253
10.1 概述	222	11.2 非线性失真的衡量	254
10.1.1 噪声平均功率	223	11.2.1 总谐波失真	254
10.1.2 噪声功率谱	223	11.2.2 双频输入交调失真	255
10.1.3 相关和非相关噪 声源	225	11.2.3 1dB 压缩点	257
10.1.4 最小可检测信号	226	11.2.4 动态范围	258
10.2 噪声类型	227	11.3 线性化方法	260
10.2.1 热噪声	227	11.3.1 概述	260
10.2.2 散粒噪声	228	11.3.2 差分电路减小偶次 谐波失真	262
10.2.3 闪烁噪声	228	11.3.3 负反馈电路降低非 线性失真	263
10.2.4 脉冲噪声	229	11.4 线性化电路举例	264
10.2.5 雪崩噪声	230	11.5 差分电路失配产生偶次 谐波失真	267
10.3 器件的噪声	230	参考文献	268
10.3.1 MOS 管的噪声.....	230	第 12 章 版图与 CMOS 工艺	269
10.3.2 无源器件的噪声	233	12.1 电路设计流程	269
10.4 电路噪声的表示	233	12.1.1 电路设计概述	269
10.4.1 等效输入噪声	233	12.1.2 版图制作	270
10.4.2 噪声系数	235	12.1.3 流片	272
10.4.3 噪声温度	237	12.2 版图基础知识	273
10.4.4 噪声带宽	238	12.2.1 版图中的层	273
10.5 单级放大器的噪声	239	12.2.2 设计规则	280
10.5.1 共源放大器的噪声	239		
10.5.2 源极跟随器的噪声	240		
10.5.3 共栅放大器的噪声	241		
10.5.4 共源共栅放大器的 噪声	243		

12.2.3	参数化单元	283	12.4.5	天线效应	299
12.3	版图基本技巧	283	12.4.6	覆盖密度	300
12.3.1	实际电路的非理想性	283	12.5	DRC 和 LVS	300
12.3.2	大尺寸器件的结构	287	12.6	后仿真	300
12.3.3	对称性	289	12.7	封装	301
12.3.4	信号走线	292	12.8	CMOS 工艺	302
12.3.5	版图布局	295	12.8.1	CMOS 电路制造技术概述	302
12.4	版图中的几个问题	296	12.8.2	CMOS 集成电路制作的基本工艺	304
12.4.1	栓锁效应	296	12.8.3	CMOS 工艺流程	305
12.4.2	ESD	297	参考文献		311
12.4.3	PAD	297			
12.4.4	导线宽度	298			

第 1 章 引 论

随着半导体技术的发展,大规模集成电路(Very Large Scale Integrated Circuit, VLSIC)已经可以在单个晶片上集成数百万个晶体管,对于存储器类电路,甚至可以集成 10 亿只以上的晶体管。由于物理界是模拟的世界,在设计处理物理信息的集成电子系统时,必然要设计处理物理信息的模拟电路,需要把模拟电路和数字电路集成到一个芯片上。由于 CMOS(Complementary Metal Oxide Semiconductor)技术功耗低、可集成度高,是实现数字系统的主流工艺,从而也就成了设计数模混合单片集成系统的重要工艺。按照一般的估计,在一个包含数字和模拟电路的混合信号片上系统(System On a Chip, SOC)中,模拟电路所占的面积通常小于 10%。由于数字电路的规则性,各种 CAD(Computer Aided Design)工具可以帮助人们迅速有效地完成设计,因此数字电路所需要的设计努力远远小于模拟部分。模拟集成电路的设计与数字集成电路完全不同,一方面,电路设计需要很多设计经验,需要设计师进行手工设计;另一方面,分立电路设计的经验不能直接用于集成电路设计,特别是不能用于数模混合系统中的模拟集成电路设计。事实上,模拟集成电路设计更像是对电路理论和工艺技术深入了解之上的一种艺术创造。本书将研究模拟集成电路的设计规律和方法,以增加设计电路的可制造性,并提高一次设计成功的可能性。

本章讨论模拟集成电路设计的一般问题,介绍背景知识,以及全书采用的符号与术语。

1.1 什么是 CMOS 模拟集成电路

“CMOS 模拟集成电路”,是一个包含了多个名词的概念。让我们从这一概念入手,开始了解本书所要讲述的内容。

什么是集成电路?集成电路(Integrated Circuit, IC),是指半导体集成电路,即以半导体材料为基片,通过一系列的加工工艺,将多个晶体管、二极管等有源器件和电阻、电容等无源器件,按照一定的互连线路集成在基片之中或者基片之上,以实现某种电子功能的产品。

集成电路是与分立电路相对的。它们之间最大的区别在于集成电路是集中放在一块基片上,具有同一基底(通常称这个基片为衬底)的电路,它由一套完整的工艺经过一系列相互关联的工序制作而成。分立电路中的各个元件是独立制造的,不同元件的生产之间没有关系,电路中不同元件之间没有统一的基底,甚至也不用统一的材料,元件之间所有的只是电连接关系。

集成电路的特点是:比分立电路紧凑,占用面积小。由于在同一块基片上用同一工艺制作器件,因此器件可以放得很密集,器件之间的连线也大大缩短,因而集成电路不易受

外界的电磁干扰。集成电路除了体积小、密度高、连线短、可靠性高等特点外,还具有功耗低、成本低等优势。因此,当前电路的发展正朝着大规模、超大规模集成电路的方向前进。

根据电路处理信号的不同又可分为模拟电路和数字电路。顾名思义,模拟电路处理模拟信号,数字电路处理数字信号。模拟信号是指可以在连续的时间轴上取得连续数值的信号,如图 1.1 所示,在时间横轴上的任意时刻,对应可以获得信号纵轴上的任意取值。如果规定在时间轴上只能在某些特定的时刻取值,或者说在时间轴上每隔一定的间隔抽取时间点,这些时间点对应的信号取值仍然是连续的数值,如图 1.2 所示,则这样获得的信号叫做抽样信号。抽样信号指的是在时间上抽取样点得到的信号。再进一步,对抽样信号的取值也进行量化限制,如果规定只能取信号纵轴上某些特定的值,一般是某一数值的整数倍(量化值),如图 1.3 所示,这样得到的信号就是数字信号。

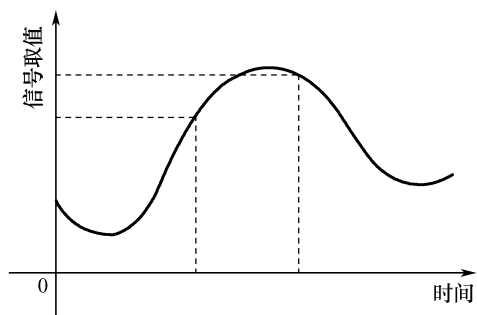


图 1.1 模拟信号

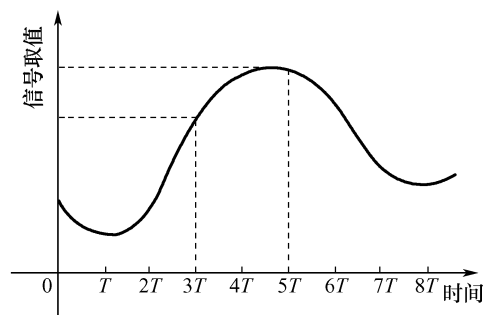


图 1.2 抽样信号

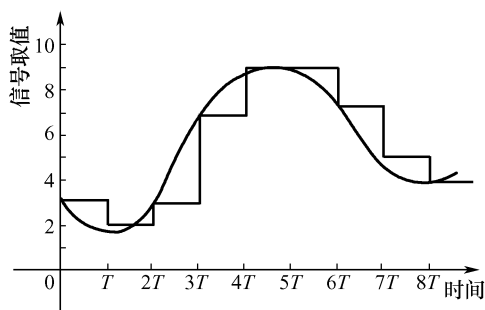


图 1.3 数字信号

模拟信号不论从时间上还是信号的取值上都是连续的,数字信号是离散的。这意味着模拟电路必须能在任意时刻准确地处理具有任意取值的信号。仅从这一点来看,模拟信号处理比数字信号处理更加复杂和困难,模拟电路的设计比数字电路的设计需要更多的时间和经验。

“CMOS”指的是一种集成电路的制造工艺。半导体的导电性能介于金属导体和绝缘体之间,它利用材料内的自由电子和空穴导电。空穴是带正电的载流子,一个空穴的电量和一个自由电子的电量相同。在纯净的半导体中掺杂杂质,能提高半导体的导电性能。例如,在硅中掺杂磷元素,则半导体中有多余的自由电子可以导电,这就构成了 N 型半导体。在硅中掺杂铝元素,则半导体中有多余的空穴可以导电,这就构成了 P 型半导体。

常用的半导体材料是硅(Si),对硅片进行加工,在其上制作半导体器件的工艺称为硅工艺。在硅上生产的半导体器件主要可以分成两大类:一类是双极性器件(Bipolar),它具有电流控制电流源的特性;另一类是金属氧化物半导体(MOS)器件,它具有电压控制电流源的特性。相应地,这两种不同的硅工艺分别称为双极工艺和MOS工艺。MOS器件根据载流子的不同,又分为以自由电子为主要载流子的NMOS管和以空穴为主要载流子的PMOS管。早期的MOS工艺只能制作NMOS管,因此叫做NMOS工艺。后来随着技术的进步,可以在同一硅片上同时作出NMOS管和PMOS管,这样的集成电路制造工艺就叫做CMOS工艺。

随着科技的发展,当前集成电路所采用的工艺不仅仅局限于硅工艺。常见的工艺还有SiGe(硅锗)工艺,GaAs(砷化镓)和InP(砷磷)化合物半导体工艺等。这些工艺各有特点,这里不对它们做一一介绍,读者可以参考其他相关资料。

图1.4总结了集成电路的常用工艺。其中BiCMOS工艺是结合了双极工艺和MOS工艺两者优点的一种新的硅工艺。目前,CMOS工艺是集成电路,特别是数字集成电路采用的主要工艺。近年来和标准数字CMOS工艺兼容的模拟CMOS工艺也得到了快速发展,逐步成为实现模拟集成电路的主流工艺之一。

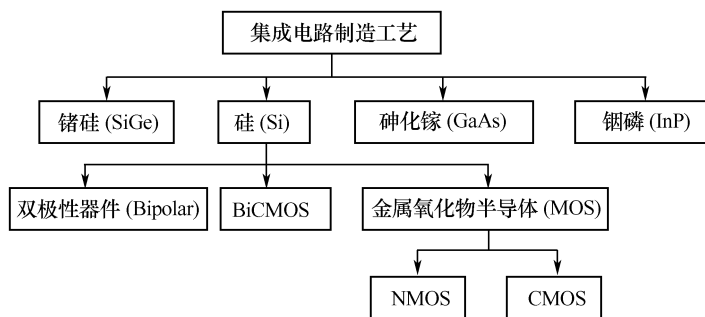


图 1.4 集成电路制造工艺

1.2 研究 CMOS 模拟集成电路的意义

毫无疑问,集成电路和人们的生产、生活息息相关。大到上天的宇宙飞船,小到我们随身携带的MP3播放器,几乎随处可见集成电路的存在。随着新理论、新技术、新工艺的不断出现,集成电路的发展攀上一个又一个高峰。电路的集成度越来越高,实现的功能越来越复杂,体积越来越小,价格越来越低,应用也越来越普遍。所以,深入细致地对集成电路进行学习和研究是电路设计者不可缺少的工作。

在集成电路技术迅猛发展的同时,数字信号处理技术逐步取代了模拟信号处理技术。数字信号处理具有精度高、功能强、易实现等特点。许许多多原来由模拟电路实现的功能现在都由数字电路实现了。“人们生活在数字时代”——还需要模拟电路吗?

数字信号处理技术的蓬勃发展和CMOS工艺的广泛应用是密不可分的。由于CMOS工艺的特点,它特别适合于实现数字电路。而CMOS器件可按比例缩小的特性更极大地促进了数字集成电路的发展。

无论从信号处理的角度还是电路实现的角度,数字技术似乎已经统治了一切。以至于在 20 世纪 80 年代,许多人包括一些专家都曾预言模拟电路技术即将消失。即使在现在,当和许多人谈论起模拟电路设计时,他们都会惊讶地问:“现在不是数字世界吗?模拟技术不是被淘汰了吗?”

答案是不。人们需要模拟电路技术。

第一,人类生活的世界是模拟的,人类自身也是模拟的。即使数字信号处理电路发展到了登峰造极的地步,仍旧需要为它提供一个接口——模拟的物理世界和数字信号处理系统之间的接口。人们需要传感器去采集各种模拟信号;需要模拟—数字转换器(A/D)将模拟信号转换为数字信号;需要数字—模拟转换器(D/A)将数字信号转换成人们能够接受的模拟信号。所以,模拟电路技术是不可缺少的技术。

第二,某些领域我们还离不开模拟电路技术。无线通信不能将数字信号直接发射出去。因为这样数字信号会混叠在一起,无法区分。解决的办法是将各种不同的数字信号进行调制,变成模拟信号后分别在不同的频段中传送。所谓数字通信指的是在信源调制和解调部分使用的数字技术,而信息的无线收发仍然需要模拟电路来实现。也许有人会想到时分通信(TDMA)、码分通信(CDMA)。但是应注意到它们占据无线频谱中很小的一段。对所有的无线通信来说,信号是频分的。也就是说,无线通信电路还必须用模拟电路技术实现。

第三,模拟电路技术和数字电路技术之间存在着联系。事实上,数字电路可以看成是一种特殊的模拟电路——只工作在 0 和 1 状态的模拟电路。在数字系统设计的最基础层次,即电路层次的某些问题必须从模拟电路技术的角度加以解决。总之,模拟电路技术不但不会消失,而且将得到进一步的发展。

本书将主要讨论 CMOS 模拟集成电路的设计,放弃其他制造工艺有两个原因。

首先,本书面向数模混合信号集成电路中的模拟电路设计技术,这意味着在完成相同功能的前提下,可以将系统做得更小,价格更低。随着集成电路技术不断地发展和完善,现在大部分电子系统都可以采用“双片”的方式实现。一片是模拟集成电路,另一片是数字集成电路。而电路设计者们则更希望把这两种电路放在同一块衬底上,实现数模混合信号的单片系统,也就是片上系统(SOC)。在数字电路方面,CMOS 工艺无可争议地处于主导地位,绝大部分的数字电路都是用 CMOS 工艺实现的。所以要实现片上系统,就必须使用能和标准数字 CMOS 工艺兼容的工艺。

其次,模拟 CMOS 工艺近年来有了长足的发展,CMOS 模拟集成电路的性能不断提高,已经可以部分取代传统的双极型器件。图 1.5 显示了 CMOS 集成电路的发展。从图中可以看到,CMOS 模拟电路的工作频率越来越高,现在它已经能处理 5GHz 以上的信号了。

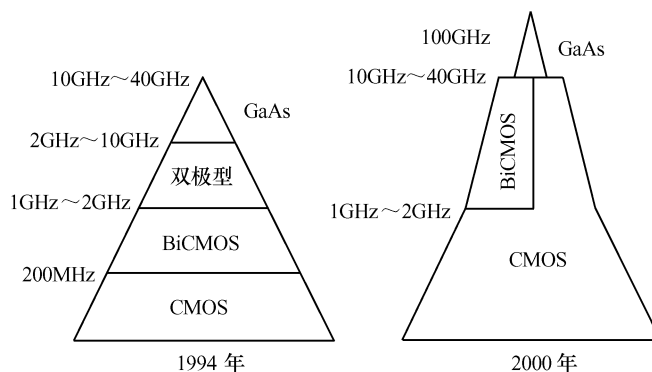


图 1.5 模拟 CMOS 工艺的发展

1.3 CMOS 模拟集成电路设计

CMOS 模拟集成电路的设计流程如图 1.6 所示。首先是有一个设计目标。更确切地说,是有一个确切指标要求的设计目标。通常在我们开始设计电路的时候,不知道想设计什么东西,或者不清楚设计的电路究竟应该满足什么样的指标要求。我们应该由易到难、由浅到深地学习设计方法,积累设计经验。刚开始是“命题设计”,根据要求设计指定的电路。通常设计的目标是一个单独的、简单的模块。这是学习电路设计的起点。其次是“项目设计”,同样需要根据指定的目标设计电路。但不同的是,设计者在一个团队中,这时不仅要考虑自己设计的电路,还要兼顾和他人设计之间的关系。设计者更要注重电路的实用性。最后是“创新设计”。这是在有一定设计经验的基础上,能针对已有的电路提出新思想,并通过设计来实现它、验证它。

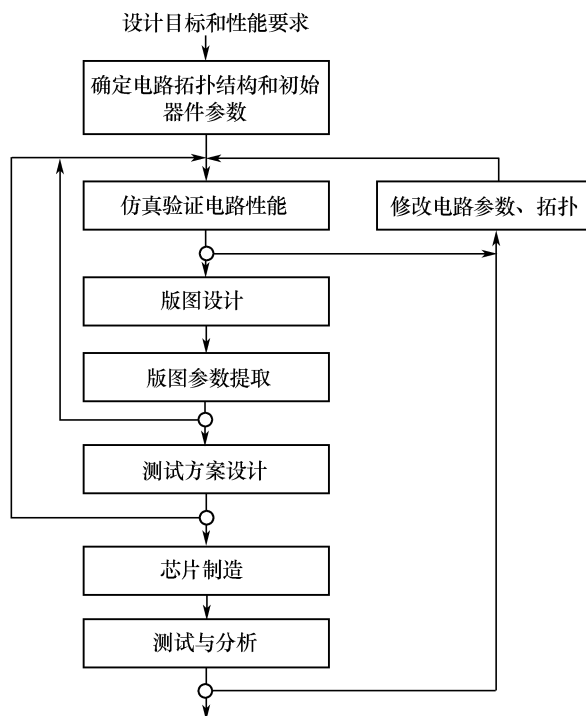


图 1.6 CMOS 模拟集成电路设计流程

然后是借助仿真工具,根据器件的模型参数,确定电路拓扑结构和初始器件参数,并仿真验证电路性能。这一部分将是本书讲解的重点。要想成功地设计一个电路,需要掌握以下知识。

(1) 清楚 CMOS 器件的工作原理,了解厂家提供的 CMOS 器件仿真模型的特性。这是电路设计的基础,也是设计中调整参数的依据。可以说,CMOS 电路的设计是从 MOS 管开始的。

(2) 熟悉仿真工具的使用。理解各个仿真功能的使用条件、使用方法、参数设置的作

用、仿真结果的意义。正确而完善的仿真可以加快电路设计的速度,提高设计的可靠性。

(3) 具有分析电路的能力。电路分析是电路设计的基础,掌握基本电路的特点,并能通过它们之间的组合实现设计的目标。

电路仿真是一个循环的过程,通过修改电路结构和器件参数最终达到设计要求。完善知识、积累经验,可以帮助设计者更快地实现设计目标。

在电路设计之后(我们没有使用“完成”这个词,因为这一步仅仅是完整电路设计的一个中间阶段),画出对应的版图。这一过程需要考虑版图中的非理想因素。例如,仿真中理想导线电阻值为 0,而对应在版图中的金属连线则存在阻抗。仿真电路和实际的版图之间存在差别。为了减小版图中非理想效应对电路性能的影响,需要按照规则精心布局布线。版图制作和电路仿真同样重要,是一个不可忽视的环节。

为了定量确定版图中寄生元件(通常是寄生电阻和电容)对电路的影响,可以在完成版图之后提取参数,并返回进行后仿真。如果仿真结果仍然满足设计要求,则可以开始下一步工作,否则电路必须重新设计。寄生参数对射频电路的影响极大,而对低频电路的影响相对较小。因而,本书没有特别介绍有关后仿真的内容。

在实现了电路的仿真和版图之后,就要考虑它的测试问题。设计的电路最终制作成芯片,封装后进行测试,如图 1.7 所示。如果把封装之内的电路称为“核心电路”,把封装之外的电路称为“测试电路”,那么设计电路时不能仅仅考虑核心电路的性能,还必须考虑测试电路对核心电路的影响。

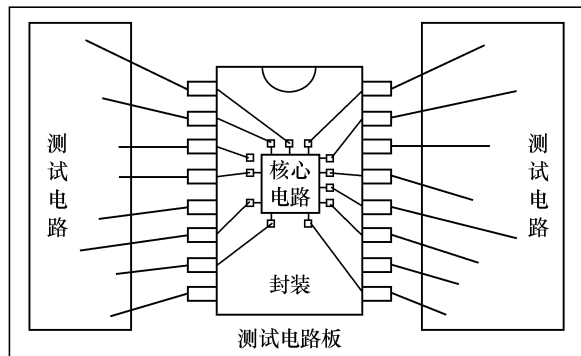


图 1.7 完整的测试电路示意图

电路测试中只能通过测试电路测量核心电路的性能。适当的设计可以减小测试电路的影响,增强核心电路的可测试性。因此,在电路设计时就要考虑最终的测试问题,也就是电路的可测试性问题。

针对测试中的问题,必须设计适当的测试方案,并再次通过仿真确定包括所有电路在内的整个系统的性能。换句话说,仿真的电路应该就是最后完整的测试系统。

完成以上所有工作后,就可以把设计的电路交给生产厂家制造了。设计者送出电路的版图,拿回对应的芯片。

最后一步是对流片得到的实际电路进行测试和验证。这一步涉及到芯片封装、印制电路板(PCB)制作、测试仪器的使用和测试结果分析等内容。这些知识请参考相关书籍。

到此为止,就完成了电路确定指标—设计仿真—制作版图—芯片测试的一次全过程。

在这个基础上,可以重新开始下一次设计流程。

模拟电路的设计不仅需要诸多方面的知识,更需要经验的积累。有关电路的分析和设计方法将在下面的章节中展开讲述,这里着重说明以下两个问题。

第一个问题是关于设计的全面性。对初学者而言,往往出现这种情况:仿真电路和最终做出的芯片之间有很大的差距。这固然有器件参数模型精度有限、仿真工具功能不足等因素,但更重要的是缺少对电路的“全面”设计。所谓全面,包含着以下几层含义:第一,考虑工艺、电压、温度参数对电路的影响;第二,考虑版图寄生效应对电路的影响;第三,考虑封装、测试电路对电路的影响。当全面考虑了各种因素的作用之后,电路设计的成功率将大大提高^①。

第二个问题是关于电路各种指标之间的权衡(Tradeoff)。表 1.1 列出了一般模拟集成电路设计中需要考虑的指标。这些指标相互联系、相互制约,共同决定电路的整体性能。在设计电路时,需要记住:“电路各种指标之间的权衡是一定存在的”,“对于不同应用目标的电路,其各种指标的重要性是不同的”。通俗地讲,就是有些指标重要,有些指标次要。设计的过程也是一个权衡的过程,最终的目的是实现最适合应用要求的电路。

表 1.1 CMOS 模拟集成电路设计的指标

指标	要求	说明
面积	越小越好	面积越小,意味着制作成本越低
功耗	越低越好	对有限供电的电路(如无线通信中的移动设备),功耗越小,意味着使用时间越长
电源电压	由工艺决定	不同的工艺,对电路可使用的电源电压有上限限制
增益	由电路的功能决定	不同电路有不同要求。例如,放大器需要提供一定的增益,而滤波器则通常对增益要求不高
噪声	越小越好	噪声对信号而言是干扰,它限制了电路所能处理的最小信号功率,影响信号的动态范围,所以电路中的噪声越小越好
线性度	由电路的功能决定	一般来说,希望电路的线性度越高越好。但对于非线性电路,则有不同的要求
带宽	由电路的功能决定	带宽代表了电路在频域上所能处理的信号的范围,不同电路有不同的要求
输入、输出信号的幅度范围	越大越好	表示电路处理信号的能力强
输入、输出阻抗	满足设计规定	阻抗的大小由设计电路以及和它相连的电路之间的接口要求决定
速度	由电路的功能决定	对某些电路模块(如 A/D, D/A),速度是重要的指标

1.4 本书内容组织与采用的符号规则

本书主要讲述 CMOS 模拟集成电路设计的基础知识。后面的章节包括以下 3 方面

^① 遗憾的是,电路设计中总有不确定的因素。我们无法保证设计的电路能百分之百成功。

的内容。

第 2 章说明 MOS 器件的工作原理,以及 MOS 管的大、小信号及高频模型,为后面的电路分析做好准备。

第 3 章~第 11 章重点介绍 CMOS 模拟集成电路的基本分析和设计方法。这部分以放大电路为主,先后讲述了 3 种单端放大器(第 3 章和第 4 章)、差分放大器(第 5 章),用于放大器中的电流源和电流镜(第 6 章)以及运算放大器(第 8 章)的知识。此外,围绕电路的应用说明了反馈的概念(第 7 章)以及运放的频率补偿方法(第 9 章)。并专门分析了电路的噪声(第 10 章)和非线性失真(第 11 章)等特性。

最后,在第 12 章简单叙述了 CMOS 模拟集成电路版图制作的知识以及 CMOS 工艺基本流程。

希望读者通过阅读本书可以了解 CMOS 模拟集成电路从设计到流片的全过程,掌握电路分析的方法,为更深入的学习和研究打下基础。

在本书后面的分析中,将采用如下的符号规则。对于模拟电路,通常需要对电路中的电压和电流进行直流、交流和瞬态分析。为了区分这几种分析方法,本书使用正文符号加下标—— X_Y 的形式表示信号。其中: X 代表分析的信号类型,如电压 V 、电流 I 或者电荷 Q ; Y 一般代表电路中的节点标志或元件标号。 X 、 Y 的大小写则用于区分不同的分析类型。相应的定义如表 1.2 所列。

表 1.2 信号表示规则

符号的大小写		例子	代表意义
正文符号	下标		
大写	大写	V_D, I_D	直流信号
大写	小写	V_d, I_d	根据具体情况规定
小写	大写	v_D, i_D	瞬态信号
小写	小写	v_d, i_d	交流信号

在电路分析和设计中经常要进行计算,有些常用参数十分重要,这里将它们列于表 1.3 中。

表 1.3 常用参数

参数定义	符号	值
玻耳兹曼常数	k	$1.38 \times 10^{-23} \text{ J/K}$
真空中光速	c	$2.998 \times 10^8 \text{ m/s}$
基本电荷	q	$1.602 \times 10^{-19} \text{ C}$
电子伏	eV	$1.602 \times 10^{-19} \text{ J}$
真空中介电常数	ϵ_0	$8.854 \times 10^{-12} \text{ F/m}$
二氧化硅(SiO_2)相对介电常数	ϵ_{ox}	3.9
硅(Si)相对介电常数	ϵ_{Si}	11.7
温度电压当量(300K)	$V_T = kT/q$	0.0259V

第 2 章 CMOS 器件模型

2.1 半导体简介

2.1.1 半导体材料

在介绍 CMOS 器件模型之前,我们先对半导体材料进行简要说明。半导体是导电性能介于导体和绝缘体之间的一类材料,它的导电性可以通过外界控制在很大范围内变化。正是利用这一特性,人们用半导体材料制造电子器件,实现对电信号的处理。半导体材料可分成元素半导体和化合物半导体两大类。其中元素半导体材料的典型代表是硅(Si),化合物半导体材料的典型代表是砷化镓(GaAs)。对硅而言,又可以分成单晶硅、多晶硅和无晶向的硅材料。用单晶硅制作的器件具有最好的性能,因此集成电路的制作通常使用单晶硅材料。

完全纯净的半导体称为本征半导体。理想的硅或锗单晶属于本征半导体^①(Intrinsic Semiconductor)。本征半导体中构成共价键的电子获得能量,被激发成自由电子的过程称为本征激发。常温下本征激发出来的电子和空穴数量极少,所以本征硅的导电性能很差,能产生的电流极小。

通过向本征半导体中掺入杂质可以提高半导体的导电性。根据杂质类型的不同,杂质半导体可分为 N 型半导体和 P 型半导体。N 型半导体中的主要载流子是电子,P 型半导体则是空穴。实际工艺往往在一种杂质半导体中掺杂浓度更高的另一种杂质。多重掺杂区域的半导体类型由浓度最高的杂质决定。在第 12 章中我们将看到,正是通过对硅半导体的多次掺杂来制作有源器件(如 MOS 管)。

杂质的掺杂浓度经常用 N^+ 、 N^- 、 P^+ 、 P^- 等符号来表示,它们代表了掺杂浓度的高低。加号越多,浓度越高;减号越多,浓度越低。和硅的原子密度相比,即使是重掺杂 N^{++} 、 P^{++} ,通常掺杂浓度也小于 1%。

2.1.2 半导体导电原理

当没有外加电场作用时,半导体中的载流子做不规则热运动,载流子的平均位移为 0,因而半导体内没有电流。当外加电场后,空穴和自由电子除了做热运动外,还将分别沿着电场方向和反方向做定向运动,从而产生电流。这种在电场作用下的运动叫漂移运动,载流子的平均运动速度 v 叫漂移速度,产生的电流叫漂移电流。载流子的漂移速度和电场强度 E 成正比,即

^① 后面提到的半导体,如无特别说明,都是指硅半导体。