



普通高等教育“十一五”国家级规划教材  
国家级精品课程主教材

# 数字逻辑

(第五版) 主编 欧阳星明  
副主编 赵贻竹  
于俊清

*Digital Logic*



MOOC资源

“十一五”国家级规划教材  
精品课程主教材

# 数字逻辑

(第五版) 主编 欧阳星明  
副主编 赵贻竹  
于俊清

*Digital Logic*



华中科技大学出版社  
<http://www.hustp.com>

中国·武汉

图书在版编目(CIP)数据

数字逻辑/欧阳黎明主编.—5版.—武汉:华中科技大学出版社,2021.8  
ISBN 978-7-5680-7331-8

I. ①数… II. ①欧… III. ①数字逻辑-高等学校-教材 IV. ①TP302.2

中国版本图书馆 CIP 数据核字(2021)第 149335 号

数字逻辑(第五版)  
Shuzi Luoji(Di-wu Ban)

欧阳黎明 主编

策划编辑:谢燕群

责任编辑:谢燕群

封面设计:潘群

责任校对:陈元玉

责任监印:周治超

出版发行:华中科技大学出版社(中国·武汉) 电话:(027)81321913

武汉市东湖新技术开发区华工科技园 邮编:430223

录排:华中科技大学惠友文印中心

印刷:武汉市首壹印务有限公司

开本:787mm×1092mm 1/16

印张:19.5

字数:512千字

版次:2021年8月第5版第1次印刷

定价:55.00元



本书若有印装质量问题,请向出版社营销中心调换  
全国免费服务热线:400-6679-118 竭诚为您服务  
版权所有 侵权必究

# 第五版前言

我们正处在一个信息急剧增长的时代,事物的发展和技术的进步,对传统的教育体系和人才培养模式提出了新的挑战。21 世纪的高等教育正在对专业结构、课程体系、教学内容和教学方法进行系统的、整体的改革,教材建设是改革的重要内容之一。随着信息技术的飞速发展,各行各业对信息学科人才的需求越来越大。如何为社会培养更多的具有创新能力、解决实际问题能力和高素质的信息学科人才,是目前高等教育的重要任务之一。

“数字逻辑”是信息学科各专业学生必修的一门重要专业技术基础课。设置本课程的主要目的是:使学生掌握数字系统分析与设计的基本知识与理论,熟悉各种不同规模的逻辑器件,掌握各类逻辑电路分析与设计的基本方法,为数字计算机和其他数字系统的硬件分析与设计奠定坚实的基础。针对教学需求,国内外出版了大量相关的教科书,这些教科书各具特色,其中有许多被公认是十分优秀的作品。然而,该领域的教科书一般都因摩尔定律而适用周期受限。为了适应不断发生的各种变化,优秀的教科书也必须不断更新、完善。本教材第一版是在参照全国高校计算机专业类教学指导委员会、中国计算机学会教育工作委员会与全国高等学校计算机教育研究会联合推荐的《计算机学科教学计划 2000》指导思想的基础上,从传授知识和培养能力的目标出发,吸取国内外最新相关教材优点,结合作者长期从事教学与科研积累的知识、经验,以及本课程的特点、要点和难点编写的。自 2000 年出版以来,本教材已先后 4 次改版,第一版至第四版发行后受到了广大读者的关爱,在 20 年的时间里先后 45 次印刷,发行 20 多万册。该教材一直作为国家精品课程“数字电路与逻辑设计”的主教材,并列入国家“十一五”规划教材。然而,数字技术的发展日新月异,随着时代的发展和教学改革的不断深入,在教材使用过程中我们深感其仍存在某些不尽人意的地方,希望加以改进和完善。教材第五版就是在第四版的基础上修订而成的。

数字集成电路是数字计算机和各类数字系统功能实现的物质基础。本教材以高速发展的数字集成电路为纽带,将数字电子技术和数字逻辑的有关知识融为一体,较完整地阐述了各种不同规模的数字集成电路及其在数字系统逻辑设计中的应用;力图使学生在掌握逻辑设计基本理论和方法的基础上,了解数字器件的更新换代对数字系统设计方法产生的重要影响,以及数字器件与数字系统设计方法的发展趋势,不断掌握新的技术,以适应数字技术快速发展的需要。全书共分九章和三个附录,内容可归纳为五大部分。第一部分主要介绍数字系统逻辑设计的基本知识、基本理论和基本逻辑器件,由第 1~3 章组成;第二部分以小规模集成电路为基础,详细讨论组合逻辑电路和时序逻辑电路分析与设计的经典方法,由第 4~6 章组成;第三部分重点介绍常用中规模通用集成电路、大规模可编程逻辑器件及其在逻辑设计中的应用,包括常用中规模组合逻辑电路、中规模时序逻辑电路、信号产生与变换电路、可编程逻辑器件(PROM、PLA、PAL、GAL)、复杂可编程逻辑器件(CPLD)、现场可编程门阵列(FPGA),以及 20 世纪 90 年代问世的 ISP 技术等内容,由 7、8 两章组成;第四部分综合运用该课程所学知识,进行了实际问题设计举例,意在进一步将理论知识与实际应用紧密结合,达到学以致用目的;第五部分为附录,由硬件描述语言 VHDL 基础和英汉名词对照表等内容组成。本教材

的本科教学参考学时数为 80 学时(含 16 学时左右实验),不同专业和不同层次可按课程学时数的多少和实际需求,由任课教师根据具体情况对教材内容,尤其是标题前注有星号(\*)的部分进行适当取舍。

需要说明的是,有关采用硬件描述语言以及 PLD 开发系统设计数字系统的方法均已有专门的教科书,考虑到课程范围、教学时数和教材篇幅的关系,本教材中未作详细介绍,必要时读者可阅读相关书籍,或者在相应选修课程中学习。

扫一扫有关二维码,即可获得多媒体教学课件、学习自评测试题。为了满足教学的需要,开发了与教材配套的 MOOC 教学资源。使用者可根据需要对各项教学资源灵活选用。

本书由欧阳星明主编,赵贻竹、于俊清副主编。在本书的编写过程中,得到了华中科技大学计算机学院领导和许多同事的关心,“数字逻辑”课程组的老师为教材建设做了大量工作,兄弟院校的许多老师对该书内容的组织提出了宝贵的意见,在此表示衷心感谢。同时,华中科技大学出版社为本书的出版给予了大力支持,借此机会向本书责任编辑、美术编辑以及关心和参加过本书出版、发行的全体同志表示深深的谢意。

此外,由于编者水平有限,书中缺点、错误难免,殷切希望广大读者批评指正。

编 者

2021 年 3 月于华中科技大学

# 目 录

第 1 章 基本知识	(1)
1.1 概述	(1)
1.1.1 数字系统	(1)
1.1.2 数字逻辑电路的类型和研究方法	(3)
1.2 数制及其转换	(4)
1.2.1 进位计数制	(4)
1.2.2 数制转换	(7)
1.3 带符号二进制数的代码表示	(10)
1.3.1 原码	(10)
1.3.2 反码	(11)
1.3.3 补码	(12)
1.4 几种常用的编码	(13)
1.4.1 十进制数的二进制编码	(13)
1.4.2 可靠性编码	(15)
* 1.4.3 字符编码	(17)
习题一	(18)
第 2 章 逻辑代数基础	(19)
2.1 逻辑代数的基本概念	(19)
2.1.1 逻辑变量及基本逻辑运算	(20)
2.1.2 逻辑函数及逻辑函数间的相等	(22)
2.1.3 逻辑函数的表示法	(23)
2.2 逻辑代数的基本定理和规则	(24)
2.2.1 基本定理	(24)
2.2.2 重要规则	(25)
2.2.3 复合逻辑	(27)
2.3 逻辑函数表达式的形式与变换	(29)
2.3.1 逻辑函数表达式的基本形式	(29)
2.3.2 逻辑函数表达式的标准形式	(29)
2.3.3 逻辑函数表达式的转换	(32)
2.4 逻辑函数化简	(34)
2.4.1 代数化简法	(34)
2.4.2 卡诺图化简法	(36)
* 2.4.3 列表化简法	(44)
习题二	(48)

<b>第 3 章 集成门电路与触发器</b> .....	(50)
3.1 数字集成电路的分类 .....	(50)
3.2 半导体器件的开关特性 .....	(51)
3.2.1 晶体二极管的开关特性 .....	(52)
3.2.2 晶体三极管的开关特性 .....	(55)
3.3 逻辑门电路 .....	(57)
3.3.1 简单逻辑门电路 .....	(58)
3.3.2 TTL 集成逻辑门电路 .....	(60)
3.3.3 CMOS 集成逻辑门电路 .....	(70)
3.3.4 正逻辑和负逻辑 .....	(75)
3.4 触发器 .....	(76)
3.4.1 基本 R-S 触发器 .....	(77)
3.4.2 常用的时钟控制触发器 .....	(81)
习题三 .....	(91)
<b>第 4 章 组合逻辑电路</b> .....	(94)
4.1 组合逻辑电路分析 .....	(94)
4.1.1 分析方法概述 .....	(94)
4.1.2 分析举例 .....	(95)
4.2 组合逻辑电路设计 .....	(97)
4.2.1 设计方法概述 .....	(97)
4.2.2 设计举例 .....	(98)
4.2.3 设计中几个实际问题的处理 .....	(101)
4.3 组合逻辑电路的险象 .....	(108)
4.3.1 险象的产生 .....	(109)
4.3.2 险象的判断 .....	(110)
4.3.3 险象的消除 .....	(112)
习题四 .....	(114)
<b>第 5 章 同步时序逻辑电路</b> .....	(115)
5.1 时序逻辑电路概述 .....	(115)
5.1.1 时序逻辑电路的结构 .....	(115)
5.1.2 时序逻辑电路的分类 .....	(116)
5.1.3 同步时序逻辑电路的描述方法 .....	(117)
5.2 同步时序逻辑电路分析 .....	(119)
5.2.1 分析方法和步骤 .....	(119)
5.2.2 分析举例 .....	(120)
5.3 同步时序逻辑电路设计 .....	(126)
5.3.1 设计的一般步骤 .....	(126)
5.3.2 完全确定同步时序逻辑电路设计 .....	(127)
5.3.3 不完全确定同步时序逻辑电路设计 .....	(140)
5.3.4 同步时序逻辑电路设计举例 .....	(145)

习题五	(151)
<b>第 6 章 异步时序逻辑电路</b>	(154)
6.1 异步时序逻辑电路的特点与分类	(154)
6.2 脉冲异步时序逻辑电路	(155)
6.2.1 脉冲异步时序逻辑电路的结构模型	(155)
6.2.2 脉冲异步时序逻辑电路的分析	(155)
6.2.3 脉冲异步时序逻辑电路的设计	(158)
6.3 电平异步时序逻辑电路	(163)
6.3.1 电平异步时序逻辑电路的结构模型与描述方法	(163)
6.3.2 电平异步时序逻辑电路的分析	(166)
6.3.3 电平异步时序逻辑电路的竞争	(168)
6.3.4 电平异步时序逻辑电路的设计	(169)
习题六	(179)
<b>第 7 章 中规模通用集成电路及其应用</b>	(182)
7.1 常用中规模组合逻辑电路	(182)
7.1.1 二进制并行加法器	(182)
7.1.2 译码器和编码器	(186)
7.1.3 多路选择器和多路分配器	(193)
7.2 常用中规模时序逻辑电路	(198)
7.2.1 集成计数器	(198)
7.2.2 集成寄存器	(203)
7.3 常用中规模信号产生与变换电路	(206)
7.3.1 集成定时器 555 及其应用	(206)
7.3.2 集成 D/A 转换器	(213)
7.3.3 集成 A/D 转换器	(219)
习题七	(223)
<b>第 8 章 可编程逻辑器件</b>	(224)
8.1 PLD 概述	(224)
8.1.1 PLD 的发展	(224)
8.1.2 PLD 的一般结构	(225)
8.1.3 PLD 电路表示法	(225)
8.2 低密度可编程逻辑器件	(227)
8.3 复杂可编程逻辑器件(CPLD)	(229)
8.3.1 CPLD 简介	(229)
8.3.2 CPLD 典型器件	(230)
8.4 现场可编程门阵列(FPGA)	(237)
8.4.1 FPGA 简介	(237)
8.4.2 Xilinx FPGA 典型器件	(238)
8.4.3 FPGA 设计流程	(244)
8.5 FPGA 和 CPLD 对比	(248)

8.6 Vivado 开发环境及设计流程 .....	(248)
8.6.1 Vivado 设计套件简介 .....	(248)
8.6.2 Vivado 设计套件中的 FPGA 设计流程 .....	(251)
习题八 .....	(254)
<b>第 9 章 综合应用举例</b> .....	(255)
9.1 简单运算器设计 .....	(255)
9.1.1 设计要求 .....	(255)
9.1.2 功能描述 .....	(255)
9.1.3 电路设计 .....	(256)
9.2 时序信号发生器设计 .....	(258)
9.2.1 设计要求 .....	(258)
9.2.2 功能描述 .....	(258)
9.2.3 电路设计 .....	(259)
9.3 弹道计时器设计 .....	(261)
9.3.1 设计要求 .....	(261)
9.3.2 功能描述 .....	(261)
9.3.3 电路设计 .....	(262)
9.4 汽车尾灯控制器设计 .....	(265)
9.4.1 设计要求 .....	(265)
9.4.2 功能描述 .....	(265)
9.4.3 电路设计 .....	(267)
9.5 数字钟设计 .....	(269)
9.5.1 设计要求 .....	(269)
9.5.2 功能描述 .....	(269)
9.5.3 电路设计 .....	(270)
习题九 .....	(273)
<b>附录 A 硬件描述语言 VHDL 基础</b> .....	(275)
A.1 VHDL 概述 .....	(275)
A.2 VHDL 的语言要素 .....	(281)
A.3 VHDL 的基本语句 .....	(287)
A.4 VHDL 设计举例 .....	(294)
<b>附录 B 英汉名词对照</b> .....	(299)
<b>附录 C 数字资源列表</b> .....	(303)
<b>参考文献</b> .....	(304)

# 第1章 基本知识



欢迎来到数字系统设计领域！众所周知，21世纪是信息的时代，如何对各种各样的信息进行描述、传递、处理和存储呢？应该说，人类迄今为止找到的最佳信息表达形式是“数字”！数字系统已经成为各个领域，乃至人们日常生活的重要组成部分。在我们研究计算机以及其他数字系统中那些神奇的硬件是如何工作的之前，必须首先了解有关数字系统设计的基本知识。本章在对数字系统基本概念作简单介绍的基础上，重点讨论数字系统中数据的表示形式。

## 1.1 概 述

### 1.1.1 数字系统

什么是数字系统？简单地说，数字系统是一个能够对数字信号进行加工、传递和存储的实体，它由实现各种功能的数字逻辑电路相互连接而成。例如，广泛应用于科学计算、数据处理和过程控制等领域的数字计算机就是一种典型的数字系统。

#### 1. 数字信号

在客观世界中，存在各种不同的物理量。按其变化规律可以分为两种类型：一类是连续量，另一类是数字量。所谓连续量是指在时间上和数值上均作连续变化的物理量，例如，温度、压力等。在工程应用中，为了方便处理和传送这种物理量，通常用某一种连续量去模拟另一种连续量，例如，用电压的变化模拟温度的变化等。因此，人们习惯将连续量称为**模拟量**。表示模拟量的信号称为**模拟信号**。对模拟信号进行处理的电路称为模拟电路。反之，另一类物理量的变化在时间上和数值上都是离散的，或者说断续的。例如，学生成绩记录，工厂产品统计，电路开关的状态等。这类物理量的变化可以用不同的数字反映，所以称为**数字量**。表示数字量的信号称为**数字信号**。

数字系统中处理的是数字信号，当数字系统要与模拟信号发生联系时，必须经模/数(A/D)转换电路和数/模(D/A)转换电路对信号类型进行变换。例如，某控制系统框图如图 1.1 所示。

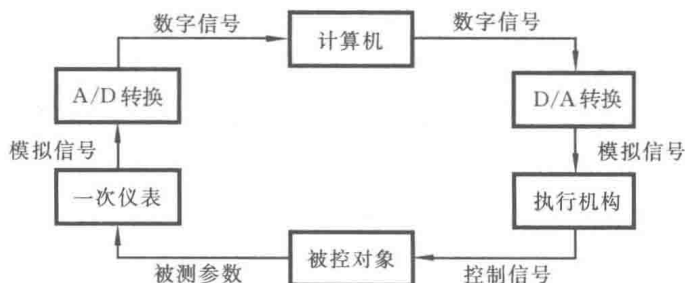


图 1.1 某控制系统框图

## 2. 数字逻辑电路

用来处理数字信号的电子线路称为**数字电路**。由于数字电路的各种功能是通过逻辑运算和逻辑判断来实现的,所以,又将数字电路称为**数字逻辑电路**或者**逻辑电路**。数字逻辑电路与模拟电路相比,具有如下特点:

① 电路的基本工作信号是二值信号。它表现为电路中电压的“高”或“低”、开关的“接通”或“断开”、晶体管的“导通”或“截止”等两种稳定的物理状态。

② 电路中的半导体器件一般都工作在开、关状态,对电路进行研究时,主要关心输出和输入之间的逻辑关系。

③ 电路结构简单、功耗低、便于集成制造和系列化生产。产品价格低廉、使用方便、通用性好。

④ 由数字逻辑电路构成的数字系统工作速度快、精度高、功能强、可靠性好。

由于具有上述特点,所以数字逻辑电路的应用十分广泛。随着半导体技术和工艺的发展,出现了数字集成电路,人们已不再用分立元件去构造实现各种逻辑功能的部件,而是采用标准集成电路进行逻辑设计。因此,数字集成电路是数字系统实现各种功能的物质基础。

数字集成电路的基本逻辑单元是逻辑门,任何一个复杂的数字部件均可由逻辑门构成。一块集成电路芯片所容纳的逻辑门数量反映了芯片的集成度,集成度越高,单个芯片所实现的逻辑功能就越强。通常,按照单个芯片所集成的逻辑门数量将数字集成电路分为小规模(SSI)、中规模(MSI)、大规模(LSI)和超大规模(VLSI)等几种类型。

## 3. 数字系统的层次结构

任何复杂的数字系统都是由最底层的基本电路开始逐步向上构建起来的。从底向上,复杂度逐层增加,功能不断增强。图 1.2 所示为数字系统的层次结构。

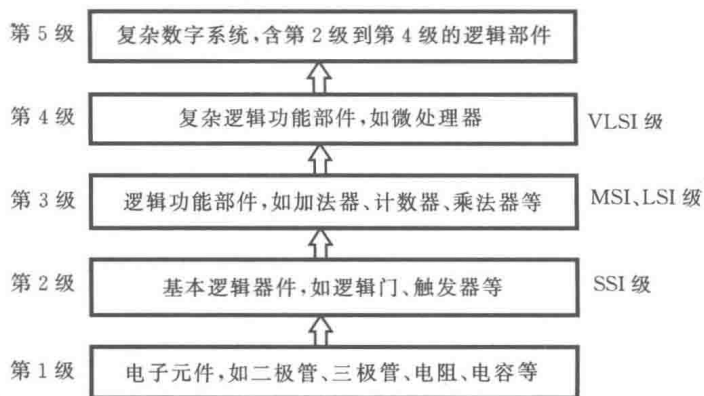


图 1.2 数字系统的层次结构

如上所述,集成电路是构成数字系统的物质基础,设计数字系统时考虑的基本逻辑单元为逻辑门,一旦理解了基本逻辑门的工作原理,便不必过于关心门电路内部电子线路的细节,而是更多地关注它们的外部特性及用途,以便实现更高一级的逻辑功能。

## 4. 典型的数字系统——数字计算机

数字计算机是一种能够自动、高速、精确地完成数值计算、数据加工和控制、管理等功能的数字系统。

### (1) 数字计算机的组成

数字计算机由存储器、运算器、控制器、输入设备、输出设备以及适配器等主要部分组成，各部分通过总线连成一个整体。图 1.3 所示为数字计算机的一般结构。

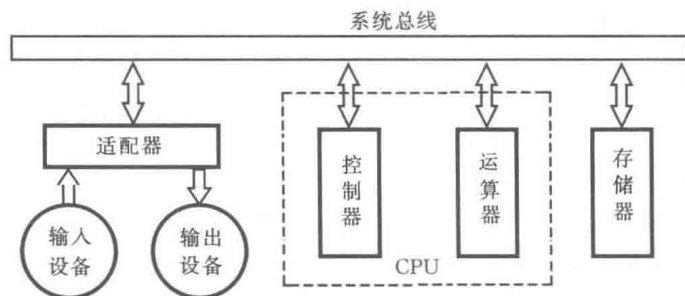


图 1.3 数字计算机的一般结构

### (2) 计算机的发展历程

1946 年，在美国宾夕法尼亚大学诞生了世界上第一台数字计算机——ENIAC，人们将其誉为数字计算机的始祖。该台机器共用了 18 000 多个电子管，占用空间的长度超过 30 m，重量达 30 t，而运算速度仅 5 000 次/s。显然，用现代的眼光来看这是一台体积庞大、耗费多而又十分低效的计算机，但正是这台机器的研制成功奠定了数字计算机的基础，成为科学史上一次划时代的创新。

根据组成计算机的主要元器件的不同，计算机的发展历程如表 1.1 所示。

表 1.1 数字计算机的发展历程

主要器件	开始时间(年)	运算速度
电子管	1946	几千次/秒~几万次/秒
晶体管	1958	几万次/秒~几十万次/秒
小、中规模集成电路	1965	几十万次/秒~几百万次/秒
大规模、超大规模集成电路	1971	几百万次/秒~几千万次/秒
巨大规模集成电路	1986	几千万次/秒~几百亿次/秒

计算机发展的历程表明，从 1946 年以来，总的发展规律是大约每隔 5 年运算速度提高 10 倍，可靠性提高 10 倍，成本降低 10 倍，体积缩小 10 倍。自 1970 年以来，计算机的生产数量每年递增 25%。可见，计算机的发展速度是十分惊人的。据专家预测，这种发展趋势还将继续维持至少 10 年以上。

## 1.1.2 数字逻辑电路的类型和研究方法

### 1. 数字逻辑电路的类型

根据一个电路有无记忆功能，可将数字逻辑电路分为组合逻辑电路和时序逻辑电路两种类型。

如果一个逻辑电路在任何时刻的稳定输出仅取决于该时刻的输入，而与电路过去的输入无关，则称之为**组合逻辑电路**(Combinational Logic Circuit)。由于这类电路的输出与过去的输入信号无关，所以不需要有记忆功能。例如，一个“多数表决器”，由于表决的结果仅取决于各个参与表决成员当时的态度是“赞成”还是“反对”，因此，它属于组合电路。

如果一个逻辑电路在任何时刻的稳定输出不仅取决于该时刻的输入,而且与过去的输入相关,则称之为**时序逻辑电路**(Sequential Logic Circuit)。由于这类电路的输出与过去的输入相关,所以需要有记忆功能,通常采用电路中记忆元件的状态来反映过去的输入信号。例如,一个统计输入脉冲信号个数的计数器,它的输出结果不仅与当时的输入脉冲相关,还与前面收到的脉冲个数相关,因此,计数器是一个时序逻辑电路。时序逻辑电路按照是否有统一的时钟信号进行同步,又可进一步分为**同步时序逻辑电路**和**异步时序逻辑电路**。

## 2. 数字逻辑电路的研究方法

对数字系统中逻辑电路的研究有两个主要任务:一是分析,二是设计。对一个给定的数字逻辑电路,研究它所实现的逻辑功能和电路的工作性能称为**逻辑电路分析**;根据客观提出的功能要求,在给定条件下构造出实现预定功能的逻辑电路称为**逻辑电路设计**,简称**逻辑设计**或者**逻辑综合**。

随着集成电路技术的飞跃发展,数字逻辑电路的分析和设计方法在不断发生变化。但不管怎样变化,用逻辑代数作为基本理论的传统方法仍不失为逻辑电路分析和设计的基本方法。传统方法详细讨论了从问题的逻辑抽象到功能实现的全过程,可以说是至今为止最成熟、最基本的方法。该方法是建立在小规模集成电路基础之上的,它以技术经济指标作为评价一个设计方案优劣的主要性能指标,设计时追求的是如何使一个电路达到最简。因此,在组合逻辑电路设计时,通过逻辑函数化简,尽可能使电路中的逻辑门和连线数目达到最少。而在时序逻辑电路设计时,则通过状态化简和逻辑函数化简,尽可能使电路中的记忆元件、逻辑门和连线数目达到最少。但值得指出的是,一个**最简**的方案并不等于一个**最佳**的方案,最佳方案应满足全面的性能指标和实际应用要求。所以,在用传统方法求出一个实现预定功能的最简方案之后,往往要根据实际情况进行相应调整。

随着中、大规模集成电路的出现和集成电路规模的迅速发展,单个芯片内部容纳的逻辑功能越来越强,因而实现某种逻辑功能所需要的门和触发器数量不再成为影响经济指标的突出问题。如何用各种廉价的中、大规模集成电路组件构造满足各种功能的、经济合理的电路,这无疑给设计人员提出了更高的要求。要适应这种要求就必须充分了解各种器件的逻辑结构和外部特性,做到合理选择器件,充分利用每一个已选器件的功能,用灵活多变的方法完成各类逻辑电路或功能模块的设计。此外,**可编程逻辑器件**(Programmable Logic Devices,简称 PLD)的出现,给逻辑设计带来了一种全新的方法。人们不再用常规硬线连接的方法去构造电路,而是借助丰富的计算机软件对器件编程来实现各种逻辑功能,这无疑给逻辑设计者带来了极大的方便。

其次,面对日益复杂的集成电路芯片设计和数字系统设计,人们不得不越来越多地借助计算机辅助设计(Computer Aided Design,简称 CAD)。目前,已有各种电子设计自动化(Electronic Design Automatic,简称 EDA)软件在市场上出售。计算机辅助逻辑设计方法正在不断推广和应用。不少人认为计算机设计自动化已形成计算机科学中的一个独立的学科。

## 1.2 数制及其转换

### 1.2.1 进位计数制

数制是人们对数量计数的一种统计规律。日常生活中广泛使用的是十进制,而数字系统

中使用的是二进制。

十进制中采用了 0, 1, ..., 9 共 10 个基本数字符号, 进位规律是“逢十进一”。当用若干个数字符号并在一起表示一个数时, 处在不同位置的数字符号, 其值的含意不同。如

$$\begin{array}{ccc} & 5 & 5 & 5 \\ & / & | & \backslash \\ 5 \times 10^2 & & 5 \times 10^1 & & 5 \times 10^0 \end{array}$$

同一个字符 5 从左到右所代表的值依次为 500、50、5。该数又可表示成

$$5 \times 10^2 + 5 \times 10^1 + 5 \times 10^0$$

广义地说, 一种进位计数制包含着基数和位权两个基本要素:

● **基数**是指计数制中所用到的数字符号的个数。在基数为  $R$  的计数制中, 包含 0, 1, ...,  $R-1$  共  $R$  个数字符号, 进位规律是“逢  $R$  进一”, 称为  $R$  进位计数制, 简称  $R$  进制。

● **位权**是指在一种进位计数制表示的数中, 用来表明不同数位上数值大小的一个固定常数。不同数位有不同的位权, 某一个数位的数值等于这一位的数字符号乘上与该位对应的位权。 $R$  进制数的位权是  $R$  的整数次幂。例如, 十进制数的位权是 10 的整数次幂, 其个位的位权是  $10^0$ , 十位的位权是  $10^1$ ……

一般来说, 一个  $R$  进制数  $N$  可以有以下两种表示方法:

● **并列表示法**, 又称位置计数法, 其表达式为

$$(N)_R = (K_{n-1} K_{n-2} \cdots K_1 K_0, K_{-1} K_{-2} \cdots K_{-m})_R$$

● **多项式表示法**, 又称按权展开法, 其表达式为

$$\begin{aligned} (N)_R &= K_{n-1} \times R^{n-1} + K_{n-2} \times R^{n-2} + \cdots + K_1 \times R^1 + K_0 \times R^0 \\ &\quad + K_{-1} \times R^{-1} + K_{-2} \times R^{-2} + \cdots + K_{-m} \times R^{-m} \\ &= \sum_{i=-m}^{n-1} K_i R^i \end{aligned}$$

其中,  $R$  表示基数;  $n$  为整数部分的位数;  $m$  为小数部分的位数;  $K_i$  为  $R$  进制中的一个数字符号, 其取值范围为

$$0 \leq K_i \leq R-1 \quad -m \leq i \leq n-1$$

例如, 十进制数 2005.18 可以表示成

$$(2005.18)_{10} = 2 \times 10^3 + 0 \times 10^2 + 0 \times 10^1 + 5 \times 10^0 + 1 \times 10^{-1} + 8 \times 10^{-2}$$

## 1. 二进制

基数  $R=2$  的进位计数制称为二进制。二进制数中只有 0 和 1 两个基本数字符号, 进位规律是“逢二进一”。二进制数的位权是 2 的整数次幂。

任意一个二进制数  $N$  可以表示成

$$\begin{aligned} (N)_2 &= (K_{n-1} K_{n-2} \cdots K_1 K_0, K_{-1} K_{-2} \cdots K_{-m})_2 \\ &= K_{n-1} \times 2^{n-1} + K_{n-2} \times 2^{n-2} + \cdots + K_1 \times 2^1 + K_0 \times 2^0 \\ &\quad + K_{-1} \times 2^{-1} + K_{-2} \times 2^{-2} + \cdots + K_{-m} \times 2^{-m} \\ &= \sum_{i=-m}^{n-1} K_i \times 2^i \end{aligned}$$

其中,  $n$  为整数位数;  $m$  为小数位数;  $K_i$  为 0 或者 1,  $-m \leq i \leq n-1$ 。

例如,一个二进制数 1011.01 可以表示成

$$(1011.01)_2 = 1 \times 2^3 + 0 \times 2^2 + 1 \times 2^1 + 1 \times 2^0 + 0 \times 2^{-1} + 1 \times 2^{-2}$$

二进制数的运算十分简便,其运算规则如下:

加法规则	0+0=0	0+1=1
	1+0=1	1+1=0 (进位为 1)
减法规则	0-0=0	0-1=1 (借位为 1)
	1-0=1	1-1=0
乘法规则	0×0=0	0×1=0
	1×0=0	1×1=1
除法规则	0÷1=0	1÷1=1

例如,二进制数  $A=11001, B=101$ , 则  $A+B, A-B, A \times B, A \div B$  的运算为

$\begin{array}{r} 1\ 1\ 0\ 0\ 1 \\ + \quad\quad 1\ 0\ 1 \\ \hline 1\ 1\ 1\ 1\ 0 \end{array}$ $\begin{array}{r} 1\ 1\ 0\ 0\ 1 \\ \times \quad\quad 1\ 0\ 1 \\ \hline 1\ 1\ 0\ 0\ 1 \\ 0\ 0\ 0\ 0\ 0 \\ + 1\ 1\ 0\ 0\ 1 \\ \hline 1\ 1\ 1\ 1\ 1\ 0\ 1 \end{array}$	$\begin{array}{r} 1\ 1\ 0\ 0\ 1 \\ - \quad\quad 1\ 0\ 1 \\ \hline 1\ 0\ 1\ 0\ 0 \end{array}$ $\begin{array}{r} 101 \overline{) 1\ 1\ 0\ 0\ 1} \\ \underline{- 1\ 0\ 1} \phantom{0} \\ 1\ 0\ 1 \\ \underline{- 1\ 0\ 1} \\ 0 \end{array}$
--	--

二进制除了运算简单之外,还具有物理实现容易,存储和传送方便、可靠等优点。因为二进制中只有 0 和 1 两个数字符号,可以用电子器件的两种不同状态来表示一位二进制数,例如,可以用晶体管的截止和导通表示 1 和 0,也可以用电平的高和低表示 1 和 0 等,所以在数字系统中普遍采用二进制。

二进制的缺点是数的位数太长且字符单调,使得书写、记忆和阅读不方便。因此,人们在进行指令书写、程序输入和输出等工作时,通常采用八进制数或十六进制数作为二进制数的缩写。

## 2. 八进制

基数  $R=8$  的进位计数制称为八进制。八进制数中有 0, 1, ..., 7 共 8 个基本数字符号,进位规律是“逢八进一”。八进制数的位权是 8 的整数次幂。

任意一个八进制数  $N$  可以表示成

$$\begin{aligned} (N)_8 &= (K_{n-1}K_{n-2} \cdots K_1K_0, K_{-1}K_{-2} \cdots K_{-m})_8 \\ &= K_{n-1} \times 8^{n-1} + K_{n-2} \times 8^{n-2} + \cdots + K_1 \times 8^1 + K_0 \times 8^0 \\ &\quad + K_{-1} \times 8^{-1} + K_{-2} \times 8^{-2} + \cdots + K_{-m} \times 8^{-m} \\ &= \sum_{i=-m}^{n-1} K_i \times 8^i \end{aligned}$$

其中,  $n$  为整数位数,  $m$  为小数位数,  $K_i$  表示  $0 \sim 7$  中的任何一个字符,  $-m \leq i \leq n-1$ 。

### 3. 十六进制

基数  $R=16$  的进位计数制称为十六进制。十六进制数中有  $0, 1, \dots, 9, A, B, C, D, E, F$  共 16 个数字符号, 其中,  $A \sim F$  分别表示十进制数的  $10 \sim 15$ 。进位规律为“逢十六进一”, 十六进制数的位权是 16 的整数次幂。

任意一个十六进制数  $N$  可以表示成

$$\begin{aligned}(N)_{16} &= (K_{n-1}K_{n-2} \cdots K_1K_0.K_{-1}K_{-2} \cdots K_{-m})_{16} \\ &= K_{n-1} \times 16^{n-1} + K_{n-2} \times 16^{n-2} + \cdots + K_1 \times 16^1 + K_0 \times 16^0 \\ &\quad + K_{-1} \times 16^{-1} + K_{-2} \times 16^{-2} + \cdots + K_{-m} \times 16^{-m} \\ &= \sum_{i=-m}^{n-1} K_i \times 16^i\end{aligned}$$

其中,  $n$  为整数位数,  $m$  为小数位数,  $K_i$  表示  $0 \sim 9$  及  $A \sim F$  中的任何一个字符,  $-m \leq i \leq n-1$ 。

表 1.2 列出了与十进制数  $0 \sim 16$  对应的二进制数、八进制数、十六进制数。

表 1.2 十进制数与二、八、十六进制数对照表

十进制数	二进制数	八进制数	十六进制数
0	0000	00	0
1	0001	01	1
2	0010	02	2
3	0011	03	3
4	0100	04	4
5	0101	05	5
6	0110	06	6
7	0111	07	7
8	1000	10	8
9	1001	11	9
10	1010	12	A
11	1011	13	B
12	1100	14	C
13	1101	15	D
14	1110	16	E
15	1111	17	F
16	10000	20	10

## 1.2.2 数制转换

人们习惯使用的是十进制数, 数字系统中普遍采用的是二进制数。人们在与二进制数打交道时, 为了书写和阅读的方便, 又通常使用八进制数或十六进制数, 因此, 产生了不同进位计数制之间的转换问题。下面讨论二进制数与十进制数、八进制数和十六进制数之间的相互转换。

### 1. 二进制数与十进制数之间的转换

#### (1) 二进制数转换为十进制数

二进制数转换成十进制数非常简单, 只需将二进制数表示成按权展开式, 并按十进制数的

运算法则进行计算, 所得结果即为与该数对应的十进制数。例如,

$$\begin{aligned} (10110.101)_2 &= 1 \times 2^4 + 1 \times 2^2 + 1 \times 2^1 + 1 \times 2^{-1} + 1 \times 2^{-3} \\ &= 16 + 4 + 2 + 0.5 + 0.125 \\ &= (22.625)_{10} \end{aligned}$$

**(2) 十进制数转换为二进制数**

十进制数转换成二进制数时, 应对整数和小数分别进行处理。整数转换采用除 2 取余的方法, 小数转换采用乘 2 取整的方法。

1) 整数转换

整数转换采用除 2 取余法。将十进制整数  $N$  除以 2, 取余数记为  $K_0$ ; 再将所得商除以 2, 取余数记为  $K_1 \dots$  以此类推, 直至商为 0, 取余数记作  $K_{n-1}$  为止, 即可得到与  $N$  对应的  $n$  位二进制整数  $K_{n-1} \dots K_1 K_0$ 。

例如, 将十进制整数 45 转换成二进制整数:

2	45	余数	
2	22	.....1( $K_0$ )	↑ 低位      ↓ 高位
2	11	.....0( $K_1$ )	
2	5	.....1( $K_2$ )	
2	2	.....1( $K_3$ )	
2	1	.....0( $K_4$ )	
	0	.....1( $K_5$ )	

即  $(45)_{10} = (101101)_2$

2) 小数转换

小数转换采用乘 2 取整法。将十进制小数  $N$  乘以 2, 取整数部分记为  $K_{-1}$ ; 再将其小数部分乘以 2, 取整数部分记为  $K_{-2} \dots$  以此类推, 直至其小数部分为 0 或达到规定精度要求, 取整数部分记作  $K_{-m}$  为止, 即可得到与  $N$  对应的  $m$  位二进制小数  $0.K_{-1}K_{-2} \dots K_{-m}$ 。

例如, 将十进制小数 0.6875 转换成二进制小数:

		0.6875
高位	整数部分	×      2
	1( $K_{-1}$ ).....	1.3750
		×      2
	0( $K_{-2}$ ).....	0.7500
		×      2
	1( $K_{-3}$ ).....	1.5000
		×      2
低位	1( $K_{-4}$ ).....	1.0000

即  $(0.6875)_{10} = (0.1011)_2$

值得注意的是, 有的十进制小数不能用有限位二进制小数精确表示。这时只能根据精度要求, 求出相应的二进制位数近似地表示。一般当要求二进制数取  $m$  位小数时, 可求出  $m+1$  位, 然后对最低位作 0 舍 1 入处理。