



中国计算机学会
学术著作丛书

RISC

及后编译技术

沈绪榜 编著



清华大学出版社
广西科学技术出版社

RISC 及后编译技术

(RISC AND POST COMPILATION)

沈绪榜 编著



北京融商电子货币工程集团
Financial Business Electronic Currency Engineering Group

清华大学出版社
广西科学技术出版社

(京)新登字 158 号

(桂)新登字 06 号

内 容 提 要

本书从体系结构、逻辑结构、物理实现以及后编译技术四个方面,介绍了 RISC 微计算机的设计。

本书共分四篇。第一篇(第一、二、三章)从体系结构与测试接口两个方面讨论了 RISC 微计算机的总体功能设计问题。第二篇(第四、五、六章)讨论了核心 RISC、数值 RISC 与智能 RISC 的逻辑结构设计问题。第三篇(第七、八、九、十章)从电路设计语言、版图设计与芯片产生器三个方面,讨论了 RISC 微计算机的物理实现问题。第四篇(第十一、十二章)讨论了后编译技术。

本书可作为计算机、电路与系统、自动控制、信号处理系统工程等专业的研究生或大学高年级学生的教材,对计算机体系结构、VLSI 设计及系统软件等有关领域的研究人员和工程技术人员也有重要参考价值。

版权所有,翻印必究。

本书封面贴有清华大学出版社激光防伪标志,无标志者不得销售。

图书在版编目(CIP)数据

RISC 及后编译技术/沈绪榜编著. —北京:清华大学出版社,1994
ISBN 7-302-01495-7

I . R… II . 沈… III . 微处理机-系统设计-编译程序 IV ①TP360.21②TP314

中国版本图书馆 CIP 数据核字(94)第 02076 号

出版者:清华大学出版社(北京清华大学校内,邮编 100084)

责任编辑:曹淑贞

印刷者:清华大学印刷厂

发行者:新华书店总店科技发行所

开 本:787×1092 1/16 印张:24.75 字数:580 千字

版 次:1994 年 10 月第 1 版 1994 年 10 月第 1 次印刷

书 号:ISBN 7-302-01495-7/TP·600

印 数:0001—3000

定 价:22.00 元

Abstract

This book presents the design of a RISC microcomputer in four aspects: architecture, implementation, realization and post compilation.

This book is divided into four parts. The first part (chapter 1,2,3) discusses system function design of the RISC computer in respects of architecture and test interface. The second part (chapter 4,5,6) discusses implementation of core RISC, numeric RISC and intelligent RISC. The third part (Chapter 7, 8,9,10) discusses realization of the RISC microcomputer in three fields: circuit design language, layout design and chip generator. The fourth part (chapter 11,12) discusses post compilation techniques.

This book can be used as textbook for postgraduate students and seniors studying in the specialities of computer, circuit and system, automatic control, signal processing system, etc. It also provides people who work or study in computer architecture, VLSI design and system software, etc with useful materials.

序 言

计算机是当代发展最为迅猛的科学技术,其应用几乎已深入到人类社会活动和生活的一切领域,大大提高了社会生产力,引起了经济结构、社会结构和生活方式的深刻变化和变革,是最为活跃的生产力之一。计算机本身在国际范围内已成为年产值达 2500 亿美元的巨大产业,国际竞争异常剧烈,预计到本世纪末将发展为世界第一大产业。计算机科技具有极大的综合性质,与众多科学技术相交叉而反过来又渗入更多的科学技术,促进它们的发展。计算机选择内容十分丰富,学科分支生长尤为迅速,日新月异,层出不穷。因此在我国计算机科技尚比较落后的情况下,加强计算机科技的传播实为当务之急。

中国计算机学会一直把出版图书刊物作为学术活动的重要内容之一。我国计算机专家学者通过科学实践,做出了大量成果,积累了丰富经验与学识。他们有撰写著作的很大积极性,但相当时期以来计算机学术著作由于印数不多,出版往往遇到不少困难,专业性越强越有深度的著作,出版难度越大。最近清华大学出版社与广西科学技术出版社为促进我国计算机科学技术及产业的发展,推动计算机科技著作的出版工作,特设立“计算机学术著作出版基金”,以支持我国计算机科技工作者撰写高水平的学术著作,并将资助出版的著作列为中国计算机学会的学术著作丛书。我们十分重视这件事,并已把它列为学会本届理事会的工作要点之一。我们希望这一系列丛书能对传播学术成果、交流学术思想、促进科技转化为生产力起到良好作用,能对我国计算机科技发展具有有益的异向意义,也希望我国广大学会会员和计算机科技工作者,包括海外工作和学习的神州学人们能积极投稿,出好这一系列丛书。

中国计算机学会

1992年4月20日

前 言

现代微计算机的设计包括 RISC 芯片(硬件)与编译程序(软件)两个方面,而且是同时进行的。本书内容就是我们在设计嵌入式 RISC 微计算机时所进行的这两个方面工作的反映。嵌入式 RISC 微计算机是微电子技术发展到现阶段的产物。由于集成度的限制,为了满足嵌入式要求,以前的嵌入式计算机都是以专用计算机的形式体现的。但随着芯片集成度的提高,嵌入式 RISC 微计算机的问世,嵌入性与专用性两个概念的等同性将会逐步消失。例如,PC/XT 机这个民用产品,AMPRO 公司已将其改造为印刷板尺寸为 3.6"×3.8"的嵌入式 PC/XT 机。不仅如此,利用当前的高集成度技术,现代的嵌入式 32 位 RISC 微计算机的指令集合,例如 80960MC,不仅具有一般工作站用的 RISC 微计算机的指令,而且还具有它们所没有的计算初等函数用的指令。

嵌入式 RISC 微计算机的特点,或者说比一般 RISC 微计算机更特别的地方主要体现在它的嵌入性、实时性、精确性、可靠性与针对性等五个方面。嵌入性就是计算机的体积、重量与功耗要满足嵌入式使用的要求。嵌入式军用产品如美国 CDC 公司的空间计算机的标准模板尺寸为:4.36"×4.36"×0.6";而美国天基“智能卵石”拦截弹中的亿次机则只有扑克牌盒大小。对许多应用来说,嵌入性指标往往是最难满足的。只有靠芯片集成度高与装配密度高来解决。实时性就是计算机的运算速度要满足应用的实时计算要求。因为在嵌入式系统中不仅仅是要求速度快,而且还要求绝对时间的可预测性以及响应速度快,这往往也是一项很难达到的指标。由于一般 RISC 体系结构的单周期操作只是平均指令时间,而不是绝对时间,这并不是所有嵌入式系统都能容许的。所以,在设计嵌入式 RISC 微计算机时,所有提高速度措施(例如 cache 存储器与流水线)的采用都必需特别小心,以保证绝对时间的可预知性。嵌入式系统一般都有系统特定的输入与输出,特别是在嵌入式控制系统中必需考虑快速的输入输出总线与快速的异步输入响应,以保证微处理机能直接管理专用的输入输出硬件。硬件设计的简单公理是越小越快(smaller is faster),所以,合理的芯片硬件设计是解决实时性的有效途径之一。由于高级语言程序与操作系统往往达不到所需的异步响应速度,嵌入式系统的软件工程师经常还要用汇编语言或机器语言进行程序设计。精确性就是嵌入式 RISC 微计算机的计算精度要满足使用要求,主要用字长指标来刻划。对大多数嵌入式应用来说,字长主要在 24 位左右,因此,字长采用 32 位,且具有 16 位的运算指令,则会在速度与精度两方面都得到满足。而为了支持更高精度的计算需要,现在的 32 位 RISC 微计算机多采用双倍字长指令的办法。但为了得到速度上的好处,最新的 RISC 微计算机则直接采用了 64 位的结构。可靠性就是计算机要在特定应用环境条件下与规定时间内能正常工作。工作温度范围一般可从芯片设计技术上解决,但抗辐射等环境条件则需从芯片制造技术上才能解决。因此,军用嵌入式 RISC 微计算机还要靠专门的芯片制造技术才能解决。针对性设计是提高计算机性能价格比、解决使用经济性与复杂性的有效途径;也是解决嵌入性、实时性与可靠性的有效措施。除了指令集合要

针对嵌入式应用的特点选择之外,嵌入式系统的输入输出部分都是按特定应用设计的,也有很强的针对性。因此,在设计嵌入式 RISC 微计算机的芯片时,必须同时建立它们的产生器,以便能借助它们能很快地设计出针对性很强的各种 ASIC 应用系统。因此,嵌入式 RISC 微计算机的设计主要涉及到 VLSI 系统及其设计工具的设计。

VLSI 系统的设计模型是三维的:设计表示,设计层次与设计版本。设计一般可以看作是从行为描述到物理描述的一个变换。对于 VLSI 这样复杂的系统,它是通过将行为的层次分解成作为中间形式的结构来实现的,即行为设计、结构与物理设计等三个设计过程均要用到。即从设计表示域这一维来讲,在同一设计中要引进三种不同的表示:行为(功能)表示,结构(逻辑)表示以及物理(几何)表示。而计算机的设计则包含体系结构、硬件、软件与应用系统等四个方面。因此,RISC 及后编译技术的讨论共分四篇:前三篇是总体功能设计、逻辑结构与物理实现设计,基本上是按 VLSI 设计表示域来划分的,计算机应用系统的讨论是穿插在第二篇中的,最后一篇是后编译技术,主要讨论了同 RISC 机器设计有关的编译程序设计问题。VLSI 的设计策略主要体现在设计层次与设计版本的选择上。设计者一般是要通过层次方法将设计细化,使设计容易掌握。设计层次一般分五级:系统级、寄存器级、门级、电路级与器件级。而这些设计层次的具体实现是与设计者的方法选择有关的,这一点主要是体现在具体设计的章节中,因此,前三篇许多章节中的内容又不是完全按设计表示域的划分来讨论的。为了得到满足使用功能要求与使用条件限制(比如速度、面积、功耗、价格、驱动能力以及位宽等)的优化设计,VLSI 系统设计过程将是一个为满足设计限制而进行逐步细化的迭代过程。而这只有利用自动化设计工具才能在合理的时间内,设计多种版本,进行比较选择,实现优化设计。因此,我们强调了设计的计算机化,即芯片设计的最后形式是参数化的产生器。现在的一些 VLSI 设计教科书则几乎都采用了自底(版图)向上的写法,完整的芯片实际设计工作是通过举例说明的。而这里则采用自顶(体系结构)向下(版图)的写法,以完整的嵌入式 32 位 RISC 微计算机设计为背景来阐述 VLSI 的设计方法,以便使讨论能更好地结合实际工作的特点,有助于理解与掌握。

第一篇(第一章到第三章)研究嵌入式 32 位 RISC 微计算机的总体功能设计问题,主要讨论了体系结构与测试接口两个方面。第一章体系结构设计的主要内容是指令集合与存储器管理的研究,以定义具体机器与软件之间的接口,供操作系统、编译程序以及汇编语言程序等的设计者使用;也是逻辑结构设计的规范。为了跟上 IC 技术与应用要求的发展步伐,预计 90 年代的计算机设计时间将是很短的,而且最大机器与最小机器的 CPU 性能差别将会迅速减小。因此,在选择嵌入式 RISC 微计算机的体系结构时,必须考虑它是便于设计计算机化且能设计成高性能的 CPU 的。所以,这里提出的体系结构方案是同时支持 32 位与 64 位嵌入式 RISC 实现的。第二章指令集合的主要内容是指令功能的具体定义及其汇编格式表示。第三章测试接口的主要内容是支持所有测试情况(芯片测试、印制板测试、印制板上的芯片测试以及系统诊断等)的统一的测试接口方法研究。SMT (surface mount technologies)与 VLSI 技术的发展,牺牲了传统针床(Bed-of-Nails)与探针测试技术所需的对芯片与印制板的物理访问端点,因而,必须从芯片的可测试性体系结构设计上提供新的物理访问能力。本章首先研究了测试接口的发展概况与趋势,并选择与

详细讨论了可测试性的 JTAG 体系结构,对边界扫描路径及其控制进行了逻辑结构设计。

第二篇(第四章到第六章)研究嵌入式 32 位 RISC 微计算机的逻辑结构设计问题。主要是按核心 RISC、数值 RISC 以及智能 RISC 等三个方面讨论的。嵌入式 RISC 微计算机可以有两种外延方式:共享存储器的多处理机系统与消息传递的多计算机系统。第四章核心 RISC 的主要内容是核心指令算法、定点微处理机、隐含存储器以及利用它们构成共享存储器的多处理机系统的研究。核心指令集合是嵌入式 32 位 RISC 微计算机指令集合的最内层,是一个完全的体系结构,也是更高层的数值 RISC 的基础指令集合。第五章数值 RISC 的主要内容是浮点指令算法、浮点微处理机以及多计算机系统的设计研究。借助互连网络芯片可以构成高性能的 RISC 阵列计算机系统。数值 RISC 与核心 RISC 的主要差别是增加了浮点算术,即数值指令集合只是核心指令集合的扩充,与核心 RISC 是向上兼容的。浮点算术是按流行的 IEEE 浮点标准实现的。第六章智能 RISC 的主要内容是模糊推理技术与神经网络技术的研究。智能 RISC 是以核心或数值 RISC 为宿主机,采用协处理机的形式实现的。

第三篇(第七章到第十章)研究嵌入式 32 位 RISC 微计算机的物理实现设计问题。首先讨论了电路设计语言,其目的在于为硅编译程序设计者提供编译的中间语言,但也可以作为在几何域与结构域上进行芯片设计的设计语言。接着讨论了版图设计的有关问题,其目的在于为计算机设计者进行芯片设计提供必要的基础知识与符号设计方法。最后讨论了 JTAG 协议与 RISC 芯片的电路设计与产生器设计问题,其目的在于为缩短嵌入式 RISC 微计算机的各种数字芯片的设计周期建立自动化设计的基础。第七章电路设计语言的主要内容是介绍能支持几何域与结构域等设计的一种两维语言 CELL 的相应语句及其使用说明。第八章版图设计是 VLSI 设计的最低一个层次,也是一般计算机设计者不太熟悉的方面,因此,这一章的主要内容首先是有关基本知识的介绍,然后是几何设计的规则与符号设计规则的讨论,最后是设计方法的讨论。第九章 JTAG 协议产生器的主要内容是芯片周边单元产生器,受控器产生器,以及接口控制器的设计研究。它们的建立将使各种数字芯片所共有的这些周边单元的设计参数化。第十章 RISC 芯片产生器的主要内容是功能单元与标准单元的产生器设计研究,以及如何用这些已有的产生器与测试接口产生器构成各种 RISC 微处理机芯片的布线产生器。功能单元是针对一些常用功能选择的,而标准单元则是针对控制逻辑的自动设计的。因此,它们不仅可用在 RISC 微处理机的自动设计中,也可以用在数字 ASIC 的设计中。

第四篇(第十一章与第十二章)研究嵌入式 32 位 RISC 微计算机的后编译技术问题。编译程序可以看作是由三种功能程序构成的。首先是语言分析程序,它只依赖于源程序所使用的语言。其次是代码优化程序,其中高级优化同语言的关系多,同机器的关系少;而整体优化则同语言的关系少,同机器的关系多。最后是代码产生程序,它只依赖于目标程序所使用的机器。由于这三种功能是可以分开的,不同语言只需有不同的语言分析程序,而可以使用相同的代码优化与代码产生程序。因此,从 RISC 机器的设计角度出发,这一篇主要是按代码优化与代码产生两方面讨论的。第十一章代码优化技术的主要内容是在给定机器模型下,中间代码的串行化简与并行技术的研究。第十二章代码产生技术的主要内

容是按照已经优化的中间代码,产生相应的机器指令。

最后,感谢蒋安平、梁松海与陆铁军三位同志帮助审查与整理了本书的全部资料。除此之外,蒋安平同志参加了第四、八、十章的编写工作,是 8.1.3,8.2.1 与 10.1.2 的执笔人;梁松海同志参加了第三、九章的编写工作,是 3.1,9.1.2,9.1.3 与 9.2 的执笔人;陆铁军同志参加了第七、八章的编写工作。感谢陈岚同志在工作中的多方面帮助。感谢清华大学出版社和广西科技出版社基金会的专家们对本书审查时提供了非常宝贵的修改意见。感谢清华大学出版社为本书的编辑、审校、出版所付出的辛勤劳动,特别要衷心感谢清华大学曹淑贞老师对本书的修改与编审所作的大量工作。本书得到了智能计算机系统专家组及有关课题组的支持,在此表示衷心的感谢。

沈绪榜

1993年5月



作者简介

沈绪榜研究员一直从事数字计算机体系结构、嵌入式计算机以及计算机芯片等设计工作。先后完成了两种嵌入式计算机,一种 16 位专用微计算机以及四种数字信号处理大规模集成电路的设计任务。编著有《数字信号处理计算机》、《超大规模集成系统设计》等四种图书,计 150 余万字。目前他正在同博士研究生们一起,从事 32 位嵌入式 RISC 微计算机设计与智能计算机研究等工作。

目 录

第一篇 总体功能设计

第一章 体系结构	3
1.1 计算机体系结构	3
1.1.1 分类研究	4
1.1.2 实现技术	6
1.1.3 应用要求	9
1.2 编译程序与 RISC 体系结构	10
1.2.1 数据类型(data type)	11
1.2.2 寻址方式(addressing mode)	14
1.2.3 寄存器模型(Register model)	15
1.2.4 存储器管理	19
1.2.5 指令集合	20
1.3 操作系统与 RISC 体系结构	22
1.3.1 存储器管理	23
1.3.2 中断处理	26
1.3.3 处理机管理	30
第二章 指令集合	33
2.1 指令格式	33
2.1.1 寄存器指令格式	34
2.1.2 控制指令格式	40
2.1.3 存取指令格式	41
2.2 核心指令集合	42
2.2.1 寄存器操作指令	42
2.2.2 控制操作指令	46
2.2.3 存取操作指令	47
2.3 浮点指令集合	47
2.3.1 寄存器操作指令	49
2.3.2 控制操作指令	51
2.3.3 存储操作指令	51
第三章 测试接口	53
3.1 测试接口概述	53
3.1.1 三个商用接口	55
3.1.2 TRW 开发的接口	59
3.1.3 委员会开发的三个接口	63
3.2 JTAG 体系结构	67
3.2.1 P1149 可测试性总线描述	69

3.2.2	测试状态定义	70
3.2.3	测试指令安排	74
3.2.4	板级测试策略	75
3.3	边界扫描路径	79
3.3.1	内部模块的数据路径	80
3.3.2	IC 级的数据路径	80
3.3.3	指令路径的设计	81
3.4	测试控制器	82
3.4.1	受控器的设计	85
3.4.2	主控器的设计	85

第二篇 逻辑结构设计

第四章	核心 RISC	95
4.1	核心指令算法	96
4.1.1	体系结构问题	96
4.1.2	指令实现方法	97
4.2	定点微处理机	101
4.2.1	数据路径	103
4.2.2	控制逻辑	112
4.2.3	指令流水线	116
4.3	隐含存储器	122
4.3.1	装载选择	123
4.3.2	访问地址	124
4.3.3	映射方式	125
4.3.4	替换策略	127
4.3.5	一致性方法	129
4.4	多处理机系统	130
4.4.1	存储器系统	131
4.4.2	总线系统	133
第五章	数值 RISC	139
5.1	浮点指令算法	139
5.1.1	IEEE 浮点标准	139
5.1.2	指令实现方法	146
5.2	浮点微处理机	153
5.2.1	数据流水线	155
5.2.2	数据路径	156
5.2.3	控制逻辑	158
5.3	多计算机系统	170
5.3.1	系统体系结构	171
5.3.2	互连网络技术	175
第六章	智能 RISC	185
6.1	模糊推理技术	187

6.1.1	模糊集合	190
6.1.2	推理技术	194
6.2	神经网络技术	195
6.2.1	网络模型	198
6.2.2	实现技术	201
6.3	智能协处理机	206
6.3.1	模糊推理 RISC	206
6.3.2	神经 RISC	208
6.3.3	智能协处理机	210

第三篇 物理实现设计

第七章	电路设计语言	215
7.1	几何域设计	221
7.1.1	几何视图语句	221
7.1.2	符号视图语句	224
7.2	结构域设计	228
7.2.1	原理视图语句	229
7.2.2	功能视图语句	232
第八章	版图设计	240
8.1	预备知识	240
8.1.1	工艺制造	240
8.1.2	工艺文件	243
8.2	设计规则	253
8.2.1	几何设计规则	253
8.2.2	符号设计规则	262
8.3	设计方法	264
8.3.1	结构化方法	264
8.3.2	标准元方法	267
第九章	JTAG 协议产生器	274
9.1	主控器	274
9.1.1	数据路径	274
9.1.2	控制逻辑	281
9.1.3	逻辑模拟	287
9.2	受控器	294
9.2.1	受控器产生器	294
9.2.2	边界链产生器	298
9.2.3	周边电路设计	301
第十章	RISC 芯片产生器	311
10.1	工程考虑	311
10.1.1	基本单元	311
10.1.2	时钟逻辑	319
10.2	数据路径	323

10.2.1	数据端口部分	323
10.2.2	计算功能部分	324
10.2.3	地址端口部分	328
10.2.4	产生器设计	328
10.3	控制逻辑	331
10.3.1	物理设计	331
10.3.2	互连布线	333

第四篇 后编译技术

第十一章	代码优化技术	339
11.1	串行优化	340
11.1.1	中间代码	340
11.1.2	优化方法	344
11.2	机器模型	346
11.2.1	机器元素的表示	347
11.2.2	内体系结构模型	349
11.3	并行优化	352
11.3.1	算法级优化	353
11.3.2	指令级优化	354
11.3.3	进程级的并行处理	357
第十二章	代码产生技术	361
12.1	寄存器分配	361
12.1.1	过程内的寄存器分配	361
12.1.2	过程间的寄存器分配	363
12.2	代码的产生	365
12.2.1	一般描述	365
12.2.2	举例说明	366
	参考文献	368

第一篇 总体功能设计

第一章 体系结构

这一章将分三节介绍体系结构的设计工作。第一节计算机体系结构主要阐述了它的概念与分类,强调了体系结构与实现的区别和关系,推动体系结构发展的因素以及当前 VLSI 体系结构发展的现状与趋势;第二节编译程序与 RISC 体系结构,主要从数据类型、寻址方式、寄存器模型、存储器管理与核心指令集合等五个方面讨论了体系结构设计中的第一个问题——编译程序接口问题;第三节操作系统与 RISC 体系结构,从存储器管理、中断处理与处理机管理等三个方面讨论了体系结构设计中的第二个问题——操作系统接口问题,并按嵌入式 32 位 RISC 微计算机实时内核的要求,讨论了系统操作指令与中断机构的方案。

1.1 计算机体系结构

计算机体系结构一词是在 60 年代初期由 IBM System/360 系列机的设计者们首先提出来的。他们用这个词表示由程序员观察的机器属性,也就是机器的概念结构与功能行为,以区别于计算机内部组织,以及逻辑与物理设计。其实,1945 年 Von Neumann 的 ED-VAC 机报告中就强调了计算机的逻辑原理与组织,对计算机的功能与实现作了清楚的区分。由于计算机实现的内部结构与行为同其外部特性对计算机设计者来说是同样重要的,体系结构一词也常用来表示计算机的实现方面。为了区别,计算机的功能方面常叫做外体系结构(exo-Architecture)、宏体系结构(macro-Architecture),或简称体系结构;计算机的实现方面常叫做内体系结构(endo-Architecture)、微体系结构(Micro-Architecture),或简称计算机组织实现。

外体系结构的主要研究内容是指令集合与存储器管理,以定义具体机器与软件之间的接口,供操作系统、编译程序以及汇编语言程序等的设计者使用。因此,外体系结构的研究与程序设计语言及编译技术的研究是紧密相关的。工程驱动的命令语言的开发在于使计算机上的映射容易,是以面向计算机外体系结构的方式表达思想的;说明语言的开发在于适合于表达人的思想,是一种更高级的语言。由于高级语言与目标机指令集合之间存在着一个软件间隙,必须由编译程序来解决,因此,计算机外体系结构设计 with 相应编译程序设计之间必然存在明显的相互作用。从编译程序设计的角度来看,外体系结构的规则性、正交性、可合成性、唯一或全部原则以及提供原语而不是解法等特点是至关重要的。其实,早在 1962 年 Burrough 公司的计算机体系结构就是支持 Algol 式的程序设计语言的,也就是人们所常说的语言引导的体系结构。目前主要有四种情况:一是控制流体系结构,多面向命令语言;二是数据流体系结构,它是面向单赋值语言的;三是归约体系结构,它是面向应用语言的;四是逻辑推理的体系结构,它是面向谓词逻辑语言的。后三种主要是在并行计算机上支持现代的应用与程序设计语言的,而 Von Neumann 体系结构则不仅可