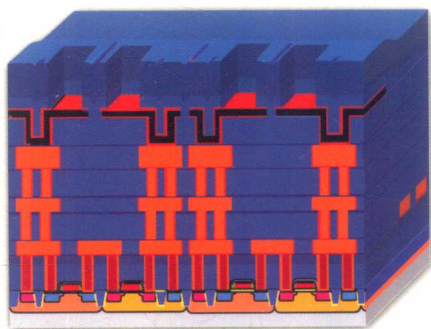
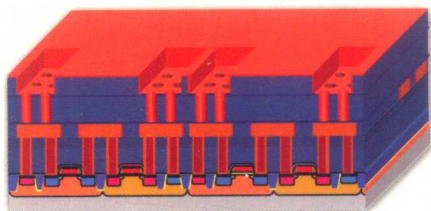
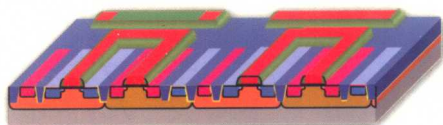
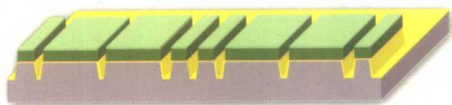


# INTEGRATED CIRCUIT

MANUFACTURING PROCESS AND ENGINEERING APPLICATION



# 集成电路

制造工艺与工程应用

温德通 编著

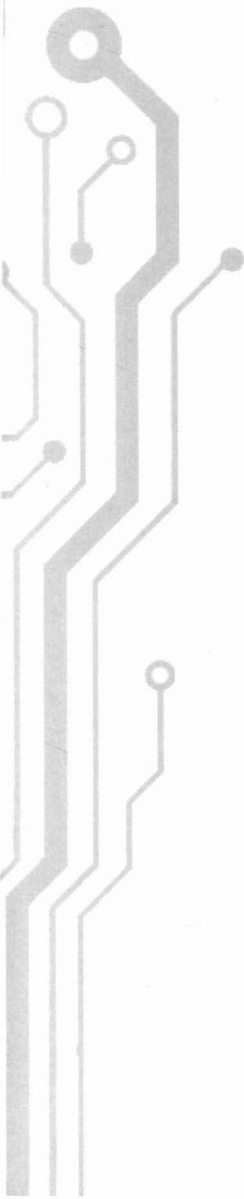


机械工业出版社  
CHINA MACHINE PRESS

# 集成电路

## 制造工艺与工程应用

温德通 编著



机械工业出版社

本书以实际应用为出发点,抓住目前半导体工艺的先进工艺技术逐一进行介绍,例如应变硅技术、HKMG 技术、SOI 技术和 FinFET 技术。然后再通过图文对照的形式对典型工艺进行介绍,例如隔离技术的发展、硬掩膜版工艺技术、LDD 工艺技术、Salicide 工艺技术、ESD IMP 工艺技术、Al 和 Cu 金属互连。然后把这些工艺技术应用于实际工艺流程中,通过实例让大家能快速地掌握具体工艺技术的实际应用。本书旨在向从事半导体行业的朋友介绍半导体工艺技术,给业内人士提供简单易懂并且与实际应用相结合的参考书。本书也可供微电子学与集成电路专业的学生和教师阅读参考。

## 图书在版编目(CIP)数据

集成电路制造工艺与工程应用/温德通编著. —北京:机械工业出版社, 2018.7 (2018.9 重印)  
ISBN 978-7-111-59830-5

I. ①集… II. ①温… III. ①集成电路工艺 IV. ①TN405

中国版本图书馆 CIP 数据核字(2018)第 088352 号

机械工业出版社(北京市百万庄大街 22 号 邮政编码 100037)

策划编辑:吕潇 责任编辑:吕潇

责任校对:樊钟英 封面设计:马精明

责任印制:张博

北京东方宝隆印刷有限公司印刷

2018 年 9 月第 1 版第 2 次印刷

184mm × 240mm · 16.25 印张 · 360 千字

3001—5000 册

标准书号: ISBN 978-7-111-59830-5

定价: 99.00 元

凡购本书,如有缺页、倒页、脱页,由本社发行部调换

电话服务

服务咨询热线: 010-88361066

读者购书热线: 010-68326294

010-88379203

封面无防伪标均为盗版

网络服务

机工官网: [www.cmpbook.com](http://www.cmpbook.com)

机工官博: [weibo.com/cmp1952](http://weibo.com/cmp1952)

金书网: [www.golden-book.com](http://www.golden-book.com)

教育服务网: [www.cmpedu.com](http://www.cmpedu.com)

**谨以此书献给所有  
热爱半导体行业的朋友**



## 专家推荐

刚打开这本《集成电路制造工艺与工程应用》时眼前突然一亮，发现该书完全不同于国内已出版的关于集成电路制造工艺的众多教材和著作，具有两大鲜明特点。

(1) 该书针对目前集成电路生产中的先进纳米级工艺，从工艺整合角度，详细介绍集成电路的制造流程和实现方法，同时包括最新的纳米级技术（如 FinFET），在解释机理的基础上突出介绍实际应用，填补了目前已出版的同类教材和著作的短缺。阅读本书将大大缩短刚毕业的本科生和研究生从介入到胜任芯片设计、版图设计、工艺流程管控等相关工作的过渡期，对已从事集成电路研制的人员也具有很大的实用参考作用。

(2) 该书另一个特色是为了帮助对工艺流程的理解，包括有大量的立体图和剖面图。由于采用彩色印刷，不但美观，而且使得对工艺流程的理解从抽象变得直观明了。

在我国正大力发展集成电路产业的今天，此书的作用就更加不言而喻了。

——贾新章 西安电子科技大学微电子学院 教授

温德通先生的《集成电路制造工艺与工程应用》让我大开眼界，也是我这几年看到的半导体先进工艺制造技术教科书里的出类拔萃之作。书中采用了大量示意图来描述工艺制造过程，让读者直观地理解每一步工艺流程。同时，书中也详尽地讲解了最新的 FD-SOI 工艺技术和 FinFET 技术和制造过程。我相信这本书将对半导体专业的大学生、研究生、教师，以及工程技术人员学习和了解半导体芯片制造技术起到重要的作用。希望温德通先生能够不断更新这本书，使其成为半导体产业的经典教科书。

——谢志峰 艾新工商学院 院长/创始人

近十几年，我国集成电路产业发展迅速，集成电路工艺技术层出不穷，产业界急需一部对新工艺现状进行全面阐述的书籍，温德通先生结合十余年工作经验的积累，花大量的时间研究分析半导体最新工艺，写出了一部基本上覆盖所有半导体最新工艺技术，并兼具科普性与专业性的书籍。《集成电路制造工艺与工程应用》一书内容充实丰富，章节合理有序，通过 3D 彩图等形式将工艺细节直观、形象地展示出来，不管是半导体入门者还是具有一定工作经验的从业者，通过此书都能更宏观地理解微观的半导体工艺和器件。温先生利用工作之余将其编著成书，这种十年磨一剑的工匠精神非常值得学习和鼓励。

——陈智勇 宁波达新半导体有限公司 创始人兼董事长（国家千人计划专家）



本书最大的特色是使用了600余幅3D彩图将抽象的半导体工艺和器件的知识进行了具体化和形象化的讲解，是一本非常贴合实际应用的不可多得的作品，推荐给半导体行业的学生和初入行的同仁。

——鞠韶复 长江存储科技有限责任公司 技术基础处副总裁

半导体工艺技术涉及面很宽，包括半导体材料、工艺方案、半导体物理及器件理论，甚至还有量子力学理论等。因此要对半导体工艺技术和特点作全面的介绍和比较，有着巨大的挑战性。在《集成电路制造工艺与工程应用》这本书中，作者以其扎实的知识储备和难得的跨领域工作经历为基础，采用独特的视角——从经典的TTL、PMOS、NMOS、CMOS、BiCMOS、BCD等，一直到最新的FD-SOI、FinFET等；从亚微米、到深亚微米，一直到最先进的纳米——来讲解集成电路工艺技术，循序渐进，深入浅出，很好地诠释了半个多世纪来半导体工艺技术的发展轨迹。在工艺步骤方面配以彩图讲解，也增加了学习的趣味性，增强理解与记忆。正所谓一图胜过千字。除了比较各种工艺技术方案的优劣，作者还总结了各种新的工艺方案所带来的新问题，比如HKMG工艺所增加的SiON层对等效栅极电容的不良影响。这对读者了解今后工艺技术的发展方向很有帮助。

——吾立峰 北京华大九天软件有限公司 高级副总经理

晶圆制造及测试工艺细节繁复，温德通先生的这本《集成电路制造工艺与工程应用》将晶圆制造的关键步骤提纲挈领地概括提炼出来，并辅以剖面图详细说明，简明易懂，一目了然。纵观国内的半导体工艺书籍，少有如此全面概括晶圆工艺历史及步骤的。此书不但概念全面，实用性也很强，能够全面帮助芯片设计、版图设计、工艺流程管控的人员对于晶圆制造和测试过程中引入的问题加深理解，对于芯片设计到制造整体链条都有很大的参考意义。在国家大力扶持集成电路产业的年代，相信此书的面市将给整个芯片产业及其从业人员带来很好的示范作用和促进作用！

——林峰 深圳信炜科技有限公司 研发部副总经理

《集成电路制造工艺与工程应用》是一本多元化且在实际应用层面有诸多探讨的半导体制程的参考书籍。简洁的文字配以精细的图片，令读者容易明白，期望这本书能引发更多学生和年轻人的兴趣从而投身微电子半导体，造福整个行业。

——Alex Ng 晶门科技有限公司 高级设计经理

从事集成电路设计23年，看过无数讲工艺的书。从没有一本像《集成电路制造工艺与工程应用》这样对工艺流程讲解得这么详细。书中彩色插图多，叙述深入浅出，容易理解，可以说是集成电路工艺书中的经典。更难能可贵的是对初学者或对集成电路工艺有兴趣者也是一个不错的选择。

——许尊杰 英麦科（厦门）微电子科技有限公司 模拟IC高级设计工程师



《集成电路制造工艺与工程应用》是作者依据多年的产业经验编写而成的，也是他职业生涯的宝贵经验总结。作者采用了有别于传统的半导体工艺教材的编写方法，并没有对各个传统的工艺概念进行大量的解释，而是从工艺实际应用的角度出发去介绍目前应用最广泛的各个工艺技术和一些先进的纳米级工艺技术，还用了大量篇幅去介绍各个工艺技术的物理机理。另外本书最大的特点是作者采用了大量的立体图和剖面深入浅出地介绍各个工艺技术出现的缘由和发展过程，以及这些工艺技术的实际工程应用，使晦涩难懂的工艺知识变得通俗易懂。

——毕杰 ET 创芯网 (EETOP) 创始人兼 CEO

集成电路制造工艺是整个半导体产业的基石，芯片设计创新离不开对物理世界的理解和知识运用。《集成电路制造工艺与工程应用》的独到之处在于，作者温德通先生既有在半导体工艺制程一线工作的丰富经验，又曾在芯片设计公司负责和管理多家 FAB 工艺平台，因此能够以跨界的视角来提炼制造工艺技术全貌，既注重理论体系又强调实际运用。全书中用大量彩色剖面图，帮助读者理解晶圆制造的关键步骤和器件知识，简明易懂，足见作者的功力和匠心。希望本书能给予读者启发和帮助，帮助培养出更多优秀的集成电路人才。

——张竞扬 摩尔精英创始人兼 CEO



## 写作缘由与编写过程

编写本书的想法产生于一个阳光明媚的春天，那是我就职于晶门科技的第四个年头，也就是2014年，如果非要把在中芯国际就职的岁月算进去，应该是我半导体职业生涯的第六个春秋了。当时为了给公司写一份半导体工艺的培训材料，我重新去读了很多有关半导体工艺方面的专业书籍。在翻阅这些专业书籍的过程中，我了解到虽然目前国内市场上介绍半导体工艺的专业书籍非常多，但是它们大多偏向于理论教学领域，而且很多都是过时的技术，能把理论与实际应用很好地结合的图书非常少，也就是我们通常所说的理论与实际应用脱节。这就造成很多半导体的同行虽然从事半导体工作多年，但始终对半导体工艺了解很少，因为他们很难从纷繁复杂的半导体工艺书籍中快速提取有用的知识。另外，我也在网上搜集了很多有关半导体工艺方面的资料，一次偶然的机会我在网上看到几张工艺制程3D图片的PDF文件，感觉这些3D图片画得很有特色，如果对图片添加一些文字注释就可以很好地把某个工艺制程的过程描述清楚，于是我就萌生了以模仿这些3D图片和外加文字描述的方式去编写一本半导体工艺方面书籍的想法，这就是编写本书第4章内容的灵感来源。这些经历也是编写本书的开端，万事开头难，既然走出了第一步，后面的事情就是水到渠成的过程了。虽然没那么简单，不过其他章节的内容的确都是以第4章的内容为基础进行扩展的。内容扩展的过程就是一个把我平生所学的工艺知识进行系统归纳整理的过程，也可以理解为熟能生巧。编写本书的过程也可谓充满曲折和艰辛，从最初的收集材料到现在的成书阶段，历时四年有余，一千多天，三易其稿，千锤万凿，不断加工润色，所付出的努力都是为了使本书更加通俗易懂和增加可读性。时至今日也就是我职业生涯的第十个年头，可以说编写这本书就是十年磨一剑。

下面就和大家聊聊编写过程：

第一步是先有第4章的内容。第4章整章的内容都是图文并茂的，采用3D彩图和通俗的文字描述说明一个一个的工艺流程和通过工艺技术形成的IC立体剖面图，通过IC立体剖面图再现通过工艺技术形成的剖面轮廓，生动形象地讲述了工艺制程整合的整个流程。读者可以了解每个工艺步骤的目的和实现过程，做到所有的工艺过程一目了然，摆脱了教科书式的繁琐理论。这一章内容介绍了亚微米、深亚微米和纳米工艺制程整合的工艺流程，它是整本书的核心。当然了，开始的时候仅仅只有亚微米工艺制程整合的内容，深亚微米和纳米工艺制程整合的内容是在后来不断完善的过程中加上去的，目的是为了读者能一目了然地窥探不同工艺技术的相同点和不同点，能快速地了解 and 掌握它们的特点。

第二步是在第4章内容的基础上延伸出第3章的内容，它也延续了第4章内容的特点，采用图文并茂和3D彩图的描述形式。在编写第4章内容时，我发现没有办法插入非工艺流程的彩图对每个工艺步骤进行详细解释，因为第4章内容主要介绍工艺制程整合的工艺流程，如果强行插入其他内容的图片和介绍则会显得喧宾夺主，内容也会变得不伦不类，所以才出现了第3章的内容。第3章内容是对第4章内容中的工艺模块进行物理机理和产生原因进行分析解释。例如第3.1节的三种隔离技术（pn结、LOCOS和STI）的原理和随着技术的发展所遇到的瓶颈，以及工艺技术如何一步一步发展克服困难，然后通过实例讲解这些工艺技术在实际工艺流程中的工程应用，让大家能快速地掌握这些工艺技术。第3章一共7节内容，在这里就不一一介绍了，仅仅列出工艺模块的名称（硬掩膜版、沟道离子注入、LDD离子注入、金属硅化物、静电放电离子注入和金属化）。

第三步是在编写完了第3章和第4章内容后，我也希望插入一些很基础的内容，例如对CVD、PVD、CMP、ETCH、Photo和IMP等进行逐一介绍，但是这部分内容与教材太类似了，在出版社编辑的建议下，最终删掉了这些内容，也就是花费在这些内容上半年多的时间都付之东流了。仅仅依靠第3章和第4章内容是不能成书的，为了丰富本书的内容，后来又陆陆续续花了一年左右的时间去编写闩锁效应和ESD电路设计的内容，这部分内容没有在本书中出现，将会在下一本有关闩锁效应和ESD电路设计的图书中出现，因为后来成书的时候内容太多了，最后我计划把它们独立成书。另外，第3章和第4章内容写得太具体了，它们不能作为序章，为了对第3章和第4章内容作铺垫，所以写了1章关于集成电路发展过程的内容作为全书的开端，介绍了集成电路是如何从双极型工艺技术一步一步发展到CMOS工艺技术，首先从双极型工艺技术到PMOS工艺技术，再到NMOS工艺技术。在功耗方面，双极型工艺技术和NMOS工艺技术都遇到了功耗问题，最后引出低功耗的CMOS工艺技术，同时为了适应不断变化的应用需求发展出特色工艺技术（BiCMOS、BCD和HV-CMOS）。这部分内容后来是1.1节和1.2节的内容，后来又加入了1.3节的内容。

第四步是在编写完了第1章1.1~1.3节的内容后，由于这部分内容是为了引出CMOS工艺技术，它与第3章内容衔接得不是很好，所以就增加了1.4节MOS晶体管按比例缩小的过程中遇到的问题和出现的新技术引出第3章的内容，第3章的内容本质是为了解决这些问题，也可以认为第1.4节的内容是第3章内容的概括总结，它起到衔接作用。

第五步是在编写第1.4节内容的时候，为了搞清楚MOS晶体管在纳米级工艺面临的挑战和出现的新技术，我对应变硅技术、HKMG技术、FD-SOI和FinFET进行了深入学习，从而把这部分内容改编为第2章先进工艺技术的内容。这样第1~4章的内容就富有逻辑和清晰地串联起来了。

第六步是对于这本书如果只有前面4章的内容，那就显得不够完整，而且过于单薄了，所以就编写了第5章关于WAT测试的内容，第5章的内容与第4章的内容紧密相连，把它和第4章的内容串起来，算是晶圆完成工艺制程加工后的出货检测。

第七步是给全书写一个后记，如果把第5章的内容作为末章，会显得过于唐突。后记的



内容作为一个总结，探讨了集成电路工艺技术未来的发展和面临的瓶颈。

总体来说，本书的编写过程是曲折的，也是呕心沥血的。分享本书的编写过程给大家，是为了给大家一个参照，让大家更好地读懂这本书。本书旨在向从事半导体行业的朋友介绍集成电路制造工艺与工程应用，目的是为了能提供一本简单易懂并且能与实际工程应用相结合的书。

温德通

2018年7月



## 致 谢

我要感谢所有给我提供过帮助的企业单位和个人，特别是在我的学术和职业发展道路上一直指引我的人，无论是短暂的只言片语还是多年的指导。

首先感谢我的母校西安电子科技大学，特别是微电子学院的老师，是你们孜孜不倦的教导，带领我进入半导体的世界，授予我半导体的知识。感谢贾新章教授抽时间审读了书稿，并提出了许多宝贵的修改意见和建议。

也要感谢曾经在上海中芯国际（SMIC）公司一起共事的领导和同事，特别是谢志峰博士给了我 SMIC 工作的机会，还有 TD 研发部的领导万旭东。另外也要感谢我在 PIE 部门的领导魏峥颖和王艳生，你们是我的导师和挚友。也要感谢一起共事的朱赛亚、马莹、钱俊、赵海、张攀、傅丰华、陈福刚、严祥成、吴旭升和赵丽丽。感谢你们在 SMIC 工作时给我提供过指导和帮助。在 SMIC 的工作经验提升了我对半导体工艺制程的认识，让我有机会深入半导体工艺制程一线工作，能真正有机会把半导体理论知识与实际应用相结合，提升了我对半导体工艺制程的认识，在 SMIC 工作所积累的知识是我半导体职业生涯的基础。

也要感谢晶门科技有限公司的领导和同事，特别是 Alex Ng 给予我在晶门科技工作的机会，也要感谢一起共事的同事 James Yam、Ivan Chung 和 Barry Ng，感谢你们在工作中给我提供过帮助。也感谢我曾经的同事卓立文和张睿军在编写本书时提出了很多宝贵的意见。在晶门科技负责处理设计过程中遇到的工艺问题，使我有机会接触不同的工艺类型和工艺平台，也使我能系统地理解和掌握不同的工艺技术，在晶门科技工作所积累的知识是本书成书的关键。

也要感谢我多年的挚友，特别是吕潇、张海涛、刘胜厚、娄永乐、王彦龙、何滇、邵要华、孟超、汤立奇和姜绍达，感谢你们在我编写本书的时候提供了大量宝贵的意见和建议。特别是张海涛和王彦龙帮忙校对了第 1 章和第 3 章。吕潇是本书的责任编辑，无论是在本书的编写阶段还是到最后的校对阶段，都提出了很多宝贵的意见和建议。感谢你们为本书所付出的辛劳和汗水。

也要感谢我在半导体界的媒体朋友，特别是 EETOP 的 CEO 毕杰，还有摩尔精英的 CEO 张竞扬，感谢你们不遗余力地宣传本书，让更多的半导体朋友了解到本书。



特别感谢我的家人，特别是我的妻子邓欣怡和我的孩子温天楚，感谢你们全力支持我的工作和生活，使我有时间编写完成本书。也要感谢我的父母和其他家庭成员，是你们的支持和鼓励，让我有信心和毅力写完本书。

温德通

2018年7月



# 目录

专家推荐

写作缘由与编写过程

致谢

## 第1章 引言 ..... 1

1.1 崛起的 CMOS 工艺技术 .....	1
1.1.1 双极型工艺技术简介 .....	1
1.1.2 PMOS 工艺技术简介 .....	2
1.1.3 NMOS 工艺技术简介 .....	3
1.1.4 CMOS 工艺技术简介 .....	5
1.2 特殊工艺技术 .....	8
1.2.1 BiCMOS 工艺技术简介 .....	8
1.2.2 BCD 工艺技术简介 .....	10
1.2.3 HV-CMOS 工艺技术简介 .....	11
1.3 MOS 集成电路的发展历史 .....	12
1.4 MOS 器件的发展和面临的挑战 .....	13
参考文献 .....	17

## 第2章 先进工艺技术 ..... 18

2.1 应变硅工艺技术 .....	18
2.1.1 应变硅技术的概况 .....	18
2.1.2 应变硅技术的物理机理 .....	19
2.1.3 源漏嵌入 SiC 应变技术 .....	23
2.1.4 源漏嵌入 SiGe 应变技术 .....	25
2.1.5 应力记忆技术 .....	27

2.1.6	接触刻蚀阻挡层应变技术	28
2.2	HKMG 工艺技术	30
2.2.1	栅介质层的发展和面临的挑战	30
2.2.2	衬底量子效应	32
2.2.3	多晶硅栅耗尽效应	33
2.2.4	等效栅氧化层厚度	34
2.2.5	栅直接隧穿漏电流	35
2.2.6	高介电常数介质层	36
2.2.7	HKMG 工艺技术	37
2.2.8	金属嵌入多晶硅栅工艺技术	38
2.2.9	金属替代栅极工艺技术	41
2.3	SOI 工艺技术	44
2.3.1	SOS 技术	44
2.3.2	SOI 技术	46
2.3.3	PD-SOI	48
2.3.4	FD-SOI	53
2.4	FinFET 和 UTB-SOI 工艺技术	57
2.4.1	FinFET 的发展概况	57
2.4.2	FinFET 和 UTB-SOI 的原理	60
2.4.3	FinFET 工艺技术	62
	参考文献	65

## 第3章 工艺集成 67

3.1	隔离技术	67
3.1.1	pn 结隔离技术	67
3.1.2	LOCOS (硅局部氧化) 隔离技术	70
3.1.3	STI (浅沟槽) 隔离技术	74
3.1.4	LOD 效应	77
3.2	硬掩膜版 (Hard Mask) 工艺技术	79
3.2.1	硬掩膜版工艺技术简介	81
3.2.2	硬掩膜版工艺技术的工程应用	82
3.3	漏致势垒降低效应和沟道离子注入	84
3.3.1	漏致势垒降低效应	84
3.3.2	晕环离子注入	85
3.3.3	浅源漏结深	86



3.3.4	倒掺杂阱	87
3.3.5	阱邻近效应	88
3.3.6	反短沟道效应	89
3.4	热载流子注入效应与轻掺杂漏 (LDD) 工艺技术	90
3.4.1	热载流子注入效应简介	90
3.4.2	双扩散漏 (DDD) 和轻掺杂漏 (LDD) 工艺技术	95
3.4.3	侧墙 (Spacer Sidewall) 工艺技术	97
3.4.4	轻掺杂漏离子注入和侧墙工艺技术的工程应用	99
3.5	金属硅化物技术	104
3.5.1	Polycide 工艺技术	104
3.5.2	Salicide 工艺技术	105
3.5.3	SAB 工艺技术	107
3.5.4	SAB 和 Salicide 工艺技术的工程应用	108
3.6	静电放电离子注入技术	110
3.6.1	静电放电离子注入技术	111
3.6.2	静电放电离子注入技术的工程应用	113
3.7	金属互连技术	114
3.7.1	接触孔和通孔金属填充	115
3.7.2	铝金属互连	116
3.7.3	铜金属互连	118
3.7.4	阻挡层金属	119
	参考文献	120

## 第4章 工艺制程整合 122

4.1	亚微米 CMOS 前段工艺制程技术流程	122
4.1.1	衬底制备	123
4.1.2	双阱工艺	124
4.1.3	有源区工艺	126
4.1.4	LOCOS 隔离工艺	128
4.1.5	阈值电压离子注入工艺	129
4.1.6	栅氧化层工艺	132
4.1.7	多晶硅栅工艺	133
4.1.8	轻掺杂漏 (LDD) 离子注入工艺	135
4.1.9	侧墙工艺	137
4.1.10	源漏离子注入工艺	138



4.2 亚微米 CMOS 后段工艺制程技术流程	140
4.2.1 ILD 工艺	141
4.2.2 接触孔工艺	142
4.2.3 金属层 1 工艺	144
4.2.4 IMD1 工艺	145
4.2.5 通孔 1 工艺	146
4.2.6 金属电容 (MIM) 工艺	148
4.2.7 金属 2 工艺	150
4.2.8 IMD2 工艺	152
4.2.9 通孔 2 工艺	153
4.2.10 顶层金属工艺	155
4.2.11 钝化层工艺	157
4.3 深亚微米 CMOS 前段工艺技术流程	159
4.3.1 衬底制备	160
4.3.2 有源区工艺	160
4.3.3 STI 隔离工艺	162
4.3.4 双阱工艺	164
4.3.5 栅氧化层工艺	166
4.3.6 多晶硅栅工艺	168
4.3.7 轻掺杂漏 (LDD) 离子注入工艺	169
4.3.8 侧墙工艺	173
4.3.9 源漏离子注入工艺	174
4.3.10 HRP 工艺	176
4.3.11 Salicide 工艺	177
4.4 深亚微米 CMOS 后段工艺技术	178
4.5 纳米 CMOS 前段工艺技术流程	179
4.6 纳米 CMOS 后段工艺技术流程	179
4.6.1 ILD 工艺	180
4.6.2 接触孔工艺	181
4.6.3 IMD1 工艺	183
4.6.4 金属层 1 工艺	184
4.6.5 IMD2 工艺	186
4.6.6 通孔 1 和金属层 2 工艺	187
4.6.7 IMD3 工艺	190
4.6.8 通孔 2 和金属层 3 工艺	191



4.6.9	IMD4 工艺	195
4.6.10	顶层金属 Al 工艺	196
4.6.11	钝化层工艺	199
	参考文献	201

## 第5章 晶圆接受测试 (WAT) 202

5.1	WAT 概述	202
5.1.1	WAT 简介	202
5.1.2	WAT 测试类型	203
5.2	MOS 参数的测试条件	206
5.2.1	阈值电压 $V_t$ 的测试条件	207
5.2.2	饱和电流 $I_{dsat}$ 的测试条件	209
5.2.3	漏电流 $I_{off}$ 的测试条件	209
5.2.4	源漏击穿电压 $BVD$ 的测试条件	210
5.2.5	衬底电流 $I_{sub}$ 的测试条件	210
5.3	栅氧化层参数的测试条件	211
5.3.1	电容 $C_{gox}$ 的测试条件	212
5.3.2	电性厚度 $T_{gox}$ 的测试条件	212
5.3.3	击穿电压 $BV_{gox}$ 的测试条件	213
5.4	寄生 MOS 参数的测试条件	214
5.5	pn 结参数的测试条件	215
5.5.1	电容 $C_{jun}$ 的测试条件	216
5.5.2	击穿电压 $BV_{jun}$ 的测试条件	217
5.6	方块电阻的测试条件	217
5.6.1	NW 方块电阻的测试条件	217
5.6.2	PW 方块电阻的测试条件	218
5.6.3	Poly 方块电阻的测试条件	219
5.6.4	AA 方块电阻的测试条件	221
5.6.5	金属方块电阻的测试条件	223
5.7	接触电阻的测试条件	224
5.7.1	AA 接触电阻的测试条件	224
5.7.2	Poly 接触电阻的测试条件	226
5.7.3	金属通孔接触电阻的测试条件	227
5.8	隔离的测试条件	228
5.8.1	AA 隔离的测试条件	229