



配套资料下载: <http://www.crazyfpga.com>

电子信息 · **EI** 精品



# FPGA

## 设计技巧与案例开发详解

韩彬 于潇宇 林海全◎编著



中国工信出版集团



电子工业出版社  
PUBLISHING HOUSE OF ELECTRONICS INDUSTRY  
<http://www.phei.com.cn>



# FPGA

## 设计技巧与案例开发详解

韩彬 于潇宇 林海全◎编著



电子工业出版社  
Publishing House of Electronics Industry  
北京·BEIJING

## 内 容 简 介

本书追根溯源，由浅入深，从可编程逻辑器件的发展历史到未来 FPGA 的应用发展之路，从 FPGA 的底层架构分析到单板 PCB 板卡设计及调试，从基本接口外设驱动开发到图文显示相机成像的方案设计，从高速并行逻辑思维到 FPGA 深度学习加速引擎的介绍等，以点→线→面的思维，循序渐进，彻底解决了学习 FPGA 书籍的枯燥乏味，让读者从 FPGA 历史、架构、单板、设计思维、设计方案及 FPGA 的优势等方面，全面地了解 FPGA 的设计思维与开发方式。

本书既适合 FPGA 初学者和爱好者阅读，也可供采用 FPGA 进行视频图像开发的工程师参考，还可作为大中专院校师生和相关培训学校的教材。本书目前已经累计销售数万册，深受 FPGA 工程师的喜爱，广受好评，同时也已被选作国内多所高校的教材。

未经许可，不得以任何方式复制或抄袭本书之部分或全部内容。  
版权所有，侵权必究。

### 图书在版编目 (CIP) 数据

FPGA 设计技巧与案例开发详解 / 韩彬, 于潇宇, 林海全编著. —3 版. —北京: 电子工业出版社, 2019.11  
ISBN 978-7-121-33491-7

I. ①F… II. ①韩… ②于… ③林… III. ①可编程序逻辑器件—系统设计 IV. ①TP332.1

中国版本图书馆 CIP 数据核字 (2018) 第 009450 号

策划编辑: 牛平月

责任编辑: 张 慧

印 刷: 三河市君旺印务有限公司

装 订: 三河市君旺印务有限公司

出版发行: 电子工业出版社

北京市海淀区万寿路 173 信箱 邮编 100036

开 本: 787×1 092 1/16 印张: 39 字数: 998.4 千字

版 次: 2014 年 9 月第 1 版

2019 年 11 月第 3 版

印 次: 2019 年 11 月第 1 次印刷

定 价: 168.00 元

凡所购买电子工业出版社图书有缺损问题, 请向购买书店调换。若书店售缺, 请与本社发行部联系, 联系及邮购电话: (010) 88254888, 88258888。

质量投诉请发邮件至 [zllts@phei.com.cn](mailto:zllts@phei.com.cn), 盗版侵权举报请发邮件至 [dbqq@phei.com.cn](mailto:dbqq@phei.com.cn)。

本书咨询联系方式: (010) 88254454, [niupy@phei.com.cn](mailto:niupy@phei.com.cn)。

# 序一：夏老的激励

2016年6月的一天，我收到韩彬的电子邮件。他在邮件中告诉我，他出版了一本与众不同且广受好评的FPGA设计书籍，想给我邮寄一本，希望我能抽空浏览这本书，如果觉得写得还可以，希望能给这本书写一个序言，给年轻人一点鼓励，给后来者一点指点。我并不认识韩彬，也从未关心过他的工作，但我一向鼓励年轻人工作要主动热情，于是我欣然答应了他的请求。过了两天我就收到了韩彬用快递发来的新书：《FPGA设计技巧与案例开发详解（第2版）》。这是一本装帧精致、印刷精良的新书，由电子工业出版社出版。

我用三天时间浏览了收到的书。我没有时间反复详细阅读该书的全部内容，以前也从未与该书作者交流过，对他的人品和技术水平一无所知。尽管如此，仅就我阅读的大部分内容而言，我能明显地感觉到作者的写作态度是非常认真的，书中的许多内容的确是作者本人工作经验的累积，我能体会到作者想与读者分享和交流经验的热情和真诚的愿望。全书文字简洁，内容通俗易懂，为将要进入FPGA应用设计行业的读者介绍了关于FPGA发展的基本知识，还通过实战开发过程的描述，讲解了开发Altera FPGA系统常用的仿真和综合方法，以及时序约束等知识。书中对RTL设计思维有简明扼要的介绍，而且通过几个设计案例深入地介绍了代码的编写和系统设计的过程。毫无疑问，这本书对于想要进入FPGA设计行业成为数字系统设计师的年轻朋友来说，是很有参考价值的。

作为在数字系统设计领域服务多年的老工程师兼老教授，我必须告诉想进入该行业的年轻朋友：即使再聪明的年轻人也不能指望只读几本书就能轻易掌握FPGA复杂设计的全部诀窍。完成复杂FPGA应用设计没有捷径可走，只能凭借设计者对数字设计的极大兴趣，对工作的强烈责任感，不屈不挠的顽强意志。只有在长期的日常工作中，永远保持严格的科学作风，并且在实践中坚持学习，逐步积累经验，不断成长，才能攀登一座座技术的高峰。我理解的“活到老，学到老”就是这个意思。

年轻的读者们，如果你们能够以本书的作者韩彬为自己的学习榜样，全身心地投入到FPGA数字系统设计的科学实践中，面对看似艰难的课题，相信自己的能力，大胆实践，虚心求教，积极交流，我相信你们必定有光明的前途。未来世界定将属于不怕困难、敢于攀登的勇者。



夏宇闻

北京航空航天大学电子信息工程学院退休教授  
北京至芯科技公司FPGA培训顾问

## 第 3 版序：走在风口浪尖

而立之年，壮志未酬；成也 FPGA，败也 FPGA；既然选择了 FPGA，便风雨兼程。回首本书的成长，已有 5 个春秋（2014/2016/2017 年分别出版了本书的第 1/2/2（修订）版，2019 年出版第 3 版）；遥望未来，还有无数激情岁月等待我们去燃烧。

5 个春秋，笔者从高校求学，到就业打拚奋斗，历经沧桑与惊喜，感慨万千；5 个春秋，无数读者的认可与指正，走在不停的舍弃与升级的道路上，完美是没有极限的；5 个春秋，经历了 3D 打印、虚拟现实、计算机视觉、人工智能及无人驾驶，学习永无止境，我们一直走在风口浪尖……

作为高校教材及 FPGAer 实战教程，本书已累计发行数万册，广受 FPGA 业界的好评与推崇。我力争写一本随时代成长的书，能够遵循读者的心声，不断与时俱进，不断进化升级（本书已出版 4 个版本，配套 VIP\_Board 开发板已发布了 9 个版本）。身为本书作者，我有责任与义务及时跟进时代的潮流，及时更正错误及紧跟最前沿的科技，前进势不可挡，我们始终走在风口浪尖，并终于迎来了期待已久的本书第 3 版。

我们总是一边在努力，一边在放弃；只有不断地否定自己，才能与时俱进，超越自我。本书第 3 版忍痛割爱，删除了第 2 版中的几个章节，但同时新增了包括深度学习知识及 FPGA 设计在内的全新内容，以及升级到最新的 Quartus II 18.0（也许出版时 Quartus Prime 2019 已发布了），希望能跟上时代的脚步。关于删除了 Verilog HDL 介绍的内容，读者可自行阅读夏宇闻教授和我一起编写的《Verilog 数字系统教程（第四版）》一书，更专业的介绍请查阅更具有针对性的书籍。

2018 年 7 月 18 日，一家在 FPGA 上做深度学习加速引擎解决方案的公司——深鉴科技（DeePhi Tech），以 3 亿美元被 Xilinx 公司收购，成为一家少见的被美国收购的中国创业公司，也让同行关注到基于 FPGA 的深度学习的前景与价值。与此同时，深感本书决策的准确性：两个月前和于潇宇博士喝茶商讨，他强烈建议将本书旧版中关于机器视觉的内容修改为 FPGA 深度学习 CNN 的介绍，而在给我最终书稿的两天后，深鉴科技公司被 Xilinx 公司收购了，我们再一次深刻认识到 FPGA 在深度学习领域的重要性。

关于删除了第 2 版中 10 个励志的序言及两个重要章节的事宜，我会单独出“旧版已删序言：11 个序言汇总.pdf”“旧版已删章节：…….pdf”，希望看到各种名人往事励志故事锦集，以及 Verilog 基础章节、旧版中于博士“基于高速相机的嵌入式视觉处理系统设计”章节的读者，可以在本书配套资料或官网 [www.crazyfpga.com](http://www.crazyfpga.com) 下载该 pdf 原件阅读。

4 年前（2015 年 6 月），Intel 公司宣布以 167 亿美元的价格收购全球第二大 FPGA 厂商 Altera 公司，成为 Intel 公司有史以来最大的一笔收购支出。所有 Altera 粉丝都感到可惜与不舍的同时，也希望 Altera FPGA 在 Intel 公司的支持下可以有更强大的明天。尽管此后 Altera 公司的产品已经成为历史，但出于对历史的尊重及对 Altera 公司产品的情怀，我依然坚持在本书中使用“Altera”（同样，还有 Quartus II，而未更新为 Quartus Prime），希望

Intel 公司及新生一代的 FPGAer 能够理解。

Altera 公司被收购后，Intel 公司成立了可编程事业部，并一直在推进 FPGA 与自家至强处理器软硬件结合的异构设计，等待强强联合的时代到来；约 3 年后（2018 年 4 月），Intel 公司宣布旗下的 FPGA（Altera）正式应用于主流的数据中心 OEM 厂商中，即开始推出可编程 FPGA 加速卡，用于服务器部署。不得不提的是，至强处理器在 Altera FPGA 的硬件加速下，能效比提升了 70%，FPGA 在给加速卡增加了灵活性的同时，也成倍提升了其工作性能。尽管大部分使用 Cyclone 低端系列的 FPGAer 并不能感同身受，但 FPGA 确实给我们的科技带来了无形但巨大的改变，FPGA 永远在奔跑，我们一直走在风口浪尖。

我从 2008 年开始执迷于 FPGA。选择它不仅是因为身边的人都学 AVR，而是想与众不同地尝试 FPGA，更是因为它自由的设计，使得我可以做一些 AVR 做不到的事情。在低迷时期，FPGA 并不被看好，但如今 FPGA 已无处不在，缺一不可，几十年的发展让 FPGA 成为每次波澜的推动者，虽最终可能被 ASIC 替代，但作为永无止境的探路者，FPGAer 永远充满了激情与自信，永远在为 FPGA 的发展奉献青春。

现如今，深鉴科技、地平线、驭势科技等自动驾驶公司均采用 FPGA 作为深度学习图像感知计算平台；商汤科技、旷世科技、云从科技、依图科技等图像大数据分析公司采用 FPGA 作为人工智能视觉识别计算平台；百度、阿里巴巴、腾讯、Amazon 等公司采用 FPGA 加速卡作为服务器部署，以加速云服务器加速与分析；工业视觉、大屏 LED、TCON 等领域采用 FPGA 作为加速引擎驱动模块……如今，FPGA 人才弥足珍贵，这个时代比过去任何时候都更需要我们好好学习 FPGA！

有很多读者问我为何不写 Xilinx FPGA 的开发，也有读者咨询我学会了 Altera FPGA 后转其他厂家的 FPGA 快不快。我想说，本书选择 Altera FPGA，首先是因其大学人才培养计划做得不错，是一个学生可快速入门的启蒙选型；其次因其小规模器件领域用户群相对广泛，工具链也友好。此外，FPGA 的开发既是一种思维（并行设计，代码在手，电路在心），也是一种工具，用于实现我们规划的功能，FPGA 的开发都大同小异，Xilinx、Altera、Lattice、紫光、安路、高云等厂家的 FPGA 工具开发，无不以 Coding→仿真→编译→综合→布线→适配的流程完成硬件功能的开发；FPGA 的开发都共享同样的技巧，包括乒乓操作、串并转换、流水线操作、面积换速度等，各类 FPGA 拥有一样的精髓。因此，掌握了一个厂家的 FPGA 设计思维与技巧，便掌握了所有厂家 FPGA 的开发与设计。

当然，在不久的将来，我更希望国产 FPGA 可以崛起，下一代 FPGAer 或大学人才培养计划更愿意选择国产 FPGA，FPGAer 可以拥有民族自豪感，届时也希望我有余力基于国产 FPGA 来编写一些教程，以表示对国产 FPGA 的支持。

我很感慨有网友跟我说，看了我的书学会 FPGA 后，从 PCB Layouter 转 FPGAer 很容易；我很庆幸有学生跟我说，看我的书就像走过我走的路，每一步都很有安全感，很踏实。本书能够成功再版，必须感谢大家的支持与鼓励，没有你们的指正与期待，就不可能迎来本书的优化与升级；没有你们的催促与监督，就不可能出版第 3 版。因此，本书的成功面世，首先归功于读者的帮助，是你们推动了“历史”的革新，让本书再次被更新；其次感谢于潇宇博士，没有他呕心沥血地撰写“FPGA 与深度学习加速器”章节，本书难以走上时代的风口浪尖；再次，感谢林海全，感谢他帮我分担部分章节的重写与合并、编辑等工作；最后，

感谢我的家人及朋友们，没有他们的支持，我也许早就放弃了。感谢这一切说服我升级这本技术书，让我们携手共同迎接更美好的 FPGA 未来。

Handwritten signature in black ink. The top part consists of the Chinese characters '韩彬' (Han Bin) written in a cursive style. Below the characters, the name 'CrazyBingo' is written in a stylized, cursive font.

韩彬（网名：CrazyBingo）

# 前 言

从 20 世纪 90 年代到 21 世纪的发展，从 PLD 到 SoC FPGA 的演变，从 130nm 到 14nm 的突破，FPGA 以现场可编程技术、高速并行等特性广受用户青睐，直到近年来异构 FPGA 开始逐步替代 ARM/DSP，FPGA 加速成了标配。

本书所介绍的 FPGA 是由全球最大可编程器件供应商 Altera 公司（2015 年 12 月被 Intel 公司收购，但产品没有止步）设计的，Altera 公司已有 30 余年历史，在可编程逻辑、SoC 等方面具有雄厚的技术力量，是高校及各大公司最青睐的 FPGA 厂商之一。Altera 公司成功的全球大学人才培养计划，以及亚洲创新设计大赛、Altera 杯赛等，多年来为工科学生提供了广阔的平台，使他们以发散性思维释放创造力，也成就了很多 FPGA 工程师。就 FPGA 应用技术、软件平台及整个 FPGA 生态系统而言，Altera 公司多年来始终立于不败之地，首屈一指。

在数字电路高速发展的今天，如果没有 FPGA 的辅助，我们就还局限于线程的思维中，难以实现并行加速算法。正是由于 FPGA 的强大，才实现了不可能的创造，突破了不可能的极限。

FPGA 开发需要充实的数字、模拟电路基础，熟练的电子设计的经验，同时更需要掌握高速并行设计的设计思维，由于其功能强大、设计自由，在技术开发方面发挥了巨大的作用，已是数字电路中的一大分支，成为高校教师、学生、科研人员、工程技术人员必会的技术。使用 FPGA，可以缩短设计周期，提高产品的性能，突破不可能的极限，打破常规。

本书由浅入深，全面、系统地介绍了 Altera FPGA 的开发设计流程。笔者先后咨询了多名 FPGA 初学者，研究了多位高校大学生的 FPGA 学习现状，并结合多所高校 EDA 老师的反馈意见，经过精挑细选，制定了本书的框架及实战例程。本书每个例程均具有很强的针对性，力求做到从模块到系统，由顶层到底层，步步为营，脚踏实地地介绍 FPGA 的技术精髓。

本书通过硬件设计与时序电路的构思，同步 Quartus II 与 Modelsim 软件的协作，完成了多个具有针对性的例程开发，由点到面，从驱动到系统集成，从电路设计到时序优化，每个例程均包含了一个完整的 FPGA 开发流程，以方便读者进行学习与实践。

本书非常注重 FPGA 设计实践，遵循 DUT 的开发流程，尤其是设计、仿真及调试。通过学习本书的内容，读者可以全面掌握 Altera FPGA 的开发流程。在本书第 1 版中，笔者一直强调“完美是没有极限的”；伴随第 2 版的编写，在无数修正与完善的过程中，笔者体会到“从正确走向完美，是遥远且艰辛的旅程”；第 3 版删除了很多内容，新增了更多的包括深入学习 FPGA 在内的内容，笔者体会到“我们总是一边在努力，一边在放弃”，只有不断学习，才能不被淘汰。

FPGA 开发之难，就难在时序设计的准确性，正因为如此，设计者不断通过软件仿真、时序约束、硬件调试、产品测试来完善自己的设计。想要学会 FPGA 简单，想要学好 FPGA 很难。本书提供的例程仅仅是简单的设计、调试的流程，本书的目的是希望读者能够通过阅

读本书掌握 FPGA 的开发流程，养成 FPGA 设计的良好习惯，更好地构思、调试、解决 FPGA 开发中遇到的问题，能够在最短的时间内实现完美的 FPGA 系统。

针对本书读者进行实战 FPGA 设计开发的平台，笔者专门设计了配套的 FPGA 开发套件——VIP Board。该开发套件与本书例程逐一对应，支持本书所有例程，并且附加了更多的图像处理用例与教程。需要购买套件实战演练的读者，可以打开网页 <http://crazyfpga.taobao.com> 进一步了解；更多关于本书配套 FPGA 板卡的硬件资源及 PCB 设计方面的内容，请参考本书第 2 章相关内容。

## 本书的特点

### 1. 例程完整，资料丰富

为了便于读者对本书例程的学习、理解及二次开发，笔者提供了每个例程的完整工程，以及相关的手册资料、硬件电路设计原理图等内容。这些内容均包含在本书的配套资料包中，希望读者能通过本书与配套资料包例程的同步学习，有条不紊、循序渐进地掌握 FPGA 的开发设计。

### 2. 结构合理，内容全面

本书详细介绍了 Altera FPGA 的开发流程，在内容与章节的布局上，响应了大部分初学者的要求，兼顾解决大学生 FPGA 学习流程紊乱及开发调试能力欠缺的问题，以软硬件结合的方式介绍 FPGA 的设计，希望能让读者在理解电路的基础上，更有把握地完成数字电路的开发。

### 3. 软硬结合，与众不同

在正式开始 RTL 设计开发之前，本书用了将近五分之一的内容介绍 FPGA 原理及硬件驱动电路设计，通过芯片手册、驱动原理、时序电路及 PCB Layout 等方面的介绍，力求让读者能够结合硬件掌握 FPGA 开发的思维与流程（毕竟 FPGA 的开发属于硬件开发），而不是仅枯燥地列出长篇大论的代码让读者去理解。

### 4. 结合实际，贯穿技巧

本书的例程经过了千锤百炼，相关设计目前均已成熟运用于多个项目。同时，本书将 FPGA 设计技巧贯穿在例程中，以实践检验真理，让读者能够更深刻地理解并掌握 FPGA 的开发技巧，避免了纯粹的理论讲解，力求让读者能够结合实际例程，透析笔者希望表达的设计思维。

### 5. 语言通俗，图文并茂

作为一本 FPGA 开发的指导书，本书采用了浅显易懂的语言。为了能让读者更好地理解，笔者花了很大一部分时间，勾勒了开发的框架与流程框图。本书图文并茂，语言轻松，希望读者能够愉快地掌握 FPGA 的设计精髓。

### 6. 由浅入深，学以致用

本书从零开始介绍了 FPGA 的发展历程、Quartus II 安装及 Verilog HDL 概况；接着介绍了 CPLD/FPGA 最小系统的硬件电路设计，在此基础上完成了多个涵盖 FPGA 基本设计技能的例程；随后，由浅入深，完整地设计了一个“基于 OV7725 的摄像头视频图像采集系统”。前面的步步为营是后面系统集成的基础，以便读者可以由模块到系统，从顶层到底

层，以全局的思维进行 FPGA 系统开发。

## 7. 时序约束，系统设计

FPGA 时序设计的精髓在于 TimeQuest 的约束，以保证并行高速 RTL 的稳定性。本书第 3 版新增了 TimeQuest 章节，介绍了时序约束的思想，并对“基于 OV7725 的摄像头视频图像采集系统”工程进行了完整的时序分析与优化，试图将功能做到完美极致。此外，在本书的最后补充了 FPGA 系统设计，希望进行 FPGA 系统项目设计的读者可以得到一定的帮助。

## 8. 人工智能，深度学习

FPGA 的未来走向哪里没有定论，但至少此时正在人工智能的“风口浪尖”。笔者为本书花费了巨大的心血，用了数万字的篇幅及大量图表，介绍了神经网络结构及基于 FPGA 的深度学习加速器。这部分是本书的重点章节，也是第 3 版升级最明显的地方，也许还是当前我们最应该学习 FPGA 的理由——只为了更好的将来。

# 本书内容体系

本书共 16 章，分为四个部分：第一部分为“FPGA 基础理论”；第二部分为“FPGA 初级入门”，第三部分为“FPGA 高级进阶”，第四部分为“FPGA 终极修炼”。第 1、2、5~13 章由韩彬（CrazyBingo）编写，第 15、16 章由于潇宇博士编写，第 3、4、14 章由林海全编写（第 14 章由 FPGAer 可可豆（宋恒）提供原稿）。章节介绍如下。

第一部分（FPGA 基础理论）为第 1~3 章，主要包括 FPGA 发展历史与理论介绍、FPGA 核心电路设计及 PCB Layout，以及 Quartus II 软件安装与 Verilog HDL 简介。对于初学者，这部分内容非常有必要仔细阅读，只有掌握了 FPGA 的历史与优势，认知了 FPGA 硬件设计基础理论，学会了 Altera 专用工具的安装，才能更好地掌握 FPGA RTL 的设计与仿真。笔者强烈建议有一定硬件认知基础后再去钻研 FPGA，而不是把 Verilog HDL 当作 C 语言去编程。当然，具备 FPGA 基本设计能力的读者可以跳过这部分。

第二部分（FPGA 初级入门）为第 4~11 章，主要是笔者多年积累的较为基础的 FPGA 设计实例，包括计数器、LED 灯、按键检测程序、LCD1602 的驱动、时钟管理模块的设计、片间通信 SPI 的调试，以及与 PC 串行 UART 通信、VGA 显示器的图文显示驱动开发等。在实战开发中，这部分还穿插了必要的硬件原理、时序图介绍，以及 Quartus II 仿真验证、各种调试经验等。对于初学者而言，这部分堪比扎实的地基，建议掌握理论基础后，再手动编写一遍代码，最后在开发平台验证功能。当然，对于已经入门的 FPGAer，如果有足够的把握做得更好，那么可以跳过这部分。

第三部分（FPGA 高级进阶）为第 12~14 章，这部分的学习需要一定的基础，且需花费一定的精力，这部分也是本书介绍 FPGA 设计最为重要且与众不同的内容。这部分内容从基于 SDRAM 内存的驱动开发入手，介绍了 SDRAM 的 VGA 显示控制器的开发，接着详细介绍了 OV7725 图像传感器，并通过驱动与采集的设计，完成了摄像头视频采集并实时显示于 VGA 的功能开发（这部分内容为后续视频图像处理奠定了基础，由于篇幅有限，图像处理部分请查阅本书配套资料包中的教程及相关代码）。最后，优化的设计必须重视每一个细节，时序约束在 FPGA 设计中有灵魂般的地位，因此介绍 TimeQuest 时序约束的章节将进

一步让读者了解 FPGA 设计深层次的一些细节与要点。不建议初学者直接阅读这部分，熟练掌握 FPGA 的读者可以认真研究这部分，希望对读者有一定的帮助。

第四部分（FPGA 终极修炼）为第 15~16 章，是本书的画龙点睛之笔。第 15 章是基于 FPGA 的硬件系统设计，将从系统级别介绍 FPGA 的硬件设计，全面地分析器件的选型及硬件开发中的注意事项，从项目的角度阐述独到的经验与见解。第 16 章是 FPGA 与深度学习加速器的介绍。随着谷歌公司的 AlphaGo 打败了人类围棋冠军，深度学习从神坛走了下来，越来越多的人开始认识到深度学习可能会改变未来的生活，成为未来科技发展的方向；而 FPGA 设计工具使其对深度学习领域经常使用的上层软件兼容性更强，FPGA 正是助力深度学习的一大技术。因此，第 16 章将详细介绍深度学习及各类神经网络结构、FPGA 实现优势等。无论对于初学者还是各位 FPGAer，这部分是不容错过的内容。

本书配套的所有 FPGA 开发例程，相关的数据手册、文档资料，以及设计的工具软件等，包括更多的 FPGA 学习资料的总结，均可在本书配套资料包中查询得到。本书配套资料会持续更新（官方网站<http://www.crazyfpga.com>），希望读者能够仔细阅读这些资料，并软硬结合，用心设计，掌握 FPGA 开发流程与技巧，成为 FPGA 界的一名佼佼者。

最后，欢迎广大读者发送电子邮件到 [crazyfpga@qq.com](mailto:crazyfpga@qq.com) 进行交流，笔者（CrazyBingo）愿意随时与您分享 FPGA 成长道路上的困难与惊喜。

## 第 2 版更新内容（2016/2017）

本书第 1 版广受高校与 FPGAer 的支持，并且收到了读者的各种建议与诉求。本书第 2 版进行了优化和升级，以力求完美。第 2 版更新的内容主要如下：

- 【1】新增第 3 章“Verilog HDL 语法介绍”；
- 【2】新增第 13.4 节“彩色图像的 VGA 显示驱动实现”；
- 【3】新增第 16 章“TimeQuest 的分析与实践”（感谢 FPGAer 可可豆（宋恒）提供原稿）；
- 【4】新增缩略语与单位对照表；
- 【5】将全书中所有用代码表示的接口介绍用 Visio 框图进行替换；
- 【6】修改了第 1 版中的错误。

## 第 3 版更新内容（2019）

想走在时代的最前沿，就必须始终走在风口浪尖，舍弃、更新、升级，千呼万唤始出来，终于完成了本书第 3 版，实属不易。第 3 版更新的内容主要如下：

- 【1】删除了第 2 版的 10 个序言，撰写了第 3 版序言；
- 【2】删除了 Cyclone II FPGA 核心电路设计，补充了 Cyclone IV FPGA 的相关内容；
- 【3】删除了第 2 版第 3、18 章，并合并了第 2、5 章成为第 3 章；
- 【4】新增了第 16 章：FPGA 与深度学习加速器介绍，追赶时代的潮流；
- 【5】重新梳理全书缩略语与符号对照表。
- 【6】将书中例程的软件、工程及相关介绍全部更新到 Quartus II 18.0；

【7】由于配套板卡 VIP Big 开发平台升级，所以相关介绍及图片均进行了相应的更新。

【8】修改了第 2 版中的错误。

## 本书读者对象

- FPGA 初学者与爱好者；
- 想全面、系统地学习 FPGA 及其并行加速设计的朋友；
- 对 LCD/VGA、视频图像显示开发感兴趣的 FPGAer；
- 对摄像头驱动、显示及图像处理开发感兴趣的 FPGAer；
- 大中专院校相关专业的学生、老师及相关培训学校的学员（EDA/FPGA）。

编著者

# 目 录

第一部分 FPGA 基础理论 .....	(1)
第 1 章 浅谈 FPGA 技术、优势、学习途径 .....	(2)
1.1 FPGA 的诞生、发展与未来 .....	(2)
1.1.1 FPGA 的诞生 .....	(2)
1.1.2 FPGA 的发展与未来 .....	(5)
1.1.3 博弈, 在入门之前 .....	(9)
1.2 Altera FPGA 介绍及其发展、应用 .....	(10)
1.2.1 Altera 公司介绍 .....	(10)
1.2.2 Altera 公司产品介绍 .....	(11)
1.2.3 Altera FPGA 的开发平台 .....	(17)
1.2.4 Altera FPGA 的动态与应用 .....	(20)
1.2.5 Altera FPGA 的应用 .....	(22)
1.2.6 对比 ARM 与 DSP, 认清 FPGA .....	(25)
1.3 善用网络资源, 不断总结自我 .....	(28)
第 2 章 MAX II CPLD/Cyclone IV FPGA PCB 硬件设计 .....	(32)
2.1 浅谈 PCB Layout .....	(32)
2.2 MAX II CPLD 核心电路设计 .....	(33)
2.2.1 MAX II CPLD 背景及简介 .....	(33)
2.2.2 EPM240T100C5N 设计需求研究分析 .....	(35)
2.2.3 EPM240T100C5N 核心板原理图设计 .....	(39)
2.2.4 EPM240T100C5N 核心板布局布线 .....	(42)
2.3 Cyclone IV FPGA 核心电路设计 .....	(43)
2.3.1 Cyclone IV FPGA 简介 .....	(43)
2.3.2 EP4CE15F12C8N 设计需求研究分析 .....	(45)
2.3.3 Cyclone IV FPGA 核心原理图设计 .....	(49)
2.3.4 FPGA 核心板 Layout 注意事项 .....	(54)
2.4 FPGA/CPLD 电路焊接、调试经验总结 .....	(57)
2.5 本书配套 FPGA 开发平台硬件介绍 .....	(60)
2.5.1 VIP_Board 硬件资源介绍 .....	(61)
2.5.2 VIP_Board 相关外设实物介绍 .....	(62)
第 3 章 Quartus II 软件安装与 Verilog HDL 简介 .....	(67)
3.1 Quartus II 软件安装 .....	(67)
3.1.1 写在前面的话 .....	(67)

3.1.2	Quartus II 18.0 软件下载	(68)
3.1.3	Quartus II 18.0 软件安装	(69)
3.1.4	USB Blaster 下载器驱动程序的安装	(72)
3.2	Verilog HDL 设计	(75)
3.2.1	Verilog HDL 与 VHDL 的对比	(75)
3.2.2	Verilog HDL 的发展	(76)
3.2.3	Verilog HDL 的应用	(77)
3.3	Testbench 文件架构	(82)
3.3.1	Testbench 的介绍	(82)
3.3.2	Testbench 代码设计风格	(82)
3.4	Quartus II 工程目录定义约定	(85)
第二部分	FPGA 初级入门	(87)
第 4 章	4 位计数器的设计与仿真验证	(88)
4.1	写在前面的话	(88)
4.2	FPGA/CPLD 开发流程	(88)
4.3	基于 Quartus II 18.0 的 4 位计数器设计流程	(90)
4.3.1	Quartus II 工程的创建	(90)
4.3.2	4 位计数器的逻辑电路设计	(93)
4.3.3	Quartus II 编译流程与工程设置分析	(96)
4.4	基于 Modelsim-Intel 10.5b 的 4 位计数器仿真验证流程	(104)
4.4.1	关于 FPGA 设计的各种仿真概念分析	(104)
4.4.2	Modelsim 版本的简要介绍	(105)
4.4.3	Modelsim 工程的创建	(106)
4.4.4	Testbench 激励文件的编写	(108)
4.4.5	Modelsim 波形的仿真与分析	(111)
4.5	设计思路的验证与总结	(118)
第 5 章	LED 驱动电路设计	(119)
5.1	LED 驱动电路设计方案 1——入门	(119)
5.1.1	LED 驱动电路设计方案	(119)
5.1.2	8 位 LED 的自加显示实验	(122)
5.2	LED 驱动电路设计方案 2——升级	(133)
5.2.1	LED 驱动电路设计方案	(133)
5.2.2	74HC595 驱动分析与实现	(134)
5.3	8 位 LED 跑马灯显示实验	(144)
5.4	LED 特效呼吸灯的设计	(151)
5.4.1	PWM 协议的基本介绍	(151)
5.4.2	LED 呼吸灯的设计	(152)
第 6 章	独立按键与矩阵键盘的 FPGA 驱动电路实现	(163)
6.1	按键及其工作模式介绍	(163)

6.1.1	按键抖动原理分析	(164)
6.1.2	硬件消抖动	(164)
6.1.3	软件消抖动	(166)
6.2	独立按键的 FPGA 驱动电路设计	(166)
6.2.1	独立按键电路设计	(166)
6.2.2	FSM 状态机的 Verilog HDL 介绍	(167)
6.2.3	FPGA 按键驱动电路设计方案 1	(170)
6.2.4	FPGA 按键驱动电路设计方案 2	(183)
6.3	矩阵键盘的 FPGA 驱动电路设计	(188)
6.3.1	工作原理及电路设计	(188)
6.3.2	FPGA 矩阵键盘驱动电路设计	(190)
<b>第 7 章</b>	<b>“Hello World”的 LCD1602 显示驱动电路实现</b>	<b>(202)</b>
7.1	LCD1602 介绍及硬件设计	(202)
7.1.1	LCD1602 字符液晶介绍	(202)
7.1.2	LCD1602 硬件电路设计	(203)
7.1.3	LCD1602 的时序及初始化分析	(206)
7.2	LCD1602 的 FPGA 驱动电路实现	(210)
7.2.1	LCD1602 的 C 语言实现方案	(211)
7.2.2	LCD1602 的 Verilog HDL 实现方案	(212)
<b>第 8 章</b>	<b>优化设计 FPGA 全局时钟管理模块</b>	<b>(225)</b>
8.1	异步复位, 同步释放机制	(225)
8.1.1	组合电路中的竞争—冒险	(226)
8.1.2	时序电路中的竞争—冒险	(226)
8.2	无 PLL 的全局时钟管理模块设计	(231)
8.3	Quartus II IP 核介绍及 PLL 的定制	(239)
8.3.1	Quartus II IP 核的介绍	(239)
8.3.2	PLL IP 核的定制与分析	(245)
8.4	带 PLL 的全局时钟管理模块设计	(252)
<b>第 9 章</b>	<b>基于 FPGA 与 MCU 通信的 SPI 总线协议设计</b>	<b>(259)</b>
9.1	SPI 总线协议介绍及硬件的设计	(259)
9.1.1	SPI 总线协议介绍	(259)
9.1.2	STM8 的硬件电路设计	(261)
9.1.3	SPI 总线协议时序分析	(264)
9.2	SPI 总线协议的通信实现	(266)
9.2.1	STM8 的 SPI 总线收发设计	(266)
9.2.2	边沿检测电路的 FPGA 实现	(267)
9.2.3	SPI 通信的数据接收模块设计	(269)
9.2.4	SPI 通信的数据发送模块设计	(278)
<b>第 10 章</b>	<b>基于 FPGA 与 PC 通信的 UART 串口设计</b>	<b>(285)</b>
10.1	追根溯源解析串口通信	(285)

10.1.1	串口通信简介	(285)
10.1.2	串口波特率	(288)
10.1.3	串口协议分析	(288)
10.2	串口电路的设计	(289)
10.2.1	TTL 转 RS-232 电路的设计	(289)
10.2.2	USB 转 UART 电路的设计	(290)
10.2.3	UART 电路的调试	(291)
10.3	细说真正的任意分频	(292)
10.3.1	分频电路的重要性	(292)
10.3.2	任意频率发生器的原理	(292)
10.3.3	任意频率发生器的验证	(294)
10.4	串口通信的硬件实现	(298)
10.4.1	uart_receiver 接收模块的设计	(298)
10.4.2	uart_transfer 发送模块的设计	(306)
10.4.3	PC2FPGA UART 联调测试	(309)
<b>第 11 章</b>	<b>基于 FPGA 的 VGA 驱动显示设计</b>	<b>(316)</b>
11.1	VGA 接口、时序及驱动电路设计	(316)
11.1.1	VGA 接口介绍	(316)
11.1.2	VGA 时序分析	(318)
11.1.3	RGB 三原色模型	(321)
11.1.4	VGA 驱动电路设计	(324)
11.2	VGA 驱动的 FPGA 实现	(329)
11.2.1	VGA 驱动时序电路的设计	(329)
11.2.2	任意分辨率的 VGA 显示控制器设计	(340)
11.3	“Hello World” 的 VGA 显示驱动实现	(344)
11.3.1	“Hello World” 字模的提取	(344)
11.3.2	C2Mif 软件的介绍与 Mif 文件的生成	(346)
11.3.3	VGA 字符显示的 FPGA 实现	(351)
11.4	彩色图像的 VGA 显示驱动电路	(354)
11.4.1	彩色图像显示的理论分析	(354)
11.4.2	彩色图像的数据提取	(356)
11.4.3	VGA 彩色图像显示的 FPGA 实现	(357)
<b>第三部分</b>	<b>FPGA 高级进阶</b>	<b>(360)</b>
<b>第 12 章</b>	<b>基于 SDRAM 的 VGA 显示控制器的设计与实现</b>	<b>(361)</b>
12.1	跨时钟域数据交互	(361)
12.2	SDRAM 的介绍及其控制器的移植与优化	(365)
12.2.1	SDRAM 的特性及时序驱动介绍	(365)
12.2.2	SDRAM 的硬件驱动电路设计	(369)
12.2.3	SDRAM 控制器的移植与优化	(371)

12.2.4	Sdram_Control_2Port 的封装与协议制定	(388)
12.3	基于 SDRAM 的 VGA 显示控制器的实现	(393)
第 13 章	基于 OV7725 的摄像头视频图像采集系统	(404)
13.1	系统框架设计思路分析	(405)
13.1.1	系统框架分析	(405)
13.1.2	算法的实现流程	(406)
13.2	OV7725 摄像头介绍与视频采集实现	(409)
13.2.1	CMOS 摄像头的简介	(409)
13.2.2	OV7725 的特性介绍及驱动电路设计	(411)
13.2.3	OV7725 SCCB 接口及寄存器介绍	(416)
13.2.4	OV7725 感光阵列与视频时序分析	(425)
13.2.5	OV7725 寄存器 I <sup>2</sup> C 初始化设计	(428)
13.2.6	OV7725 的视频采集模块设计	(442)
13.3	OV7725 视频图像显示的实现	(459)
13.4	本章小结	(469)
第 14 章	TimeQuest 时序分析与实战演练	(470)
14.1	写在前面的话	(470)
14.2	保持裕量和建立裕量的深刻理解	(470)
14.3	时钟约束——内对内模型	(473)
14.3.1	内对内模型公式分析	(473)
14.3.2	约束时钟及 PLL	(474)
14.4	output 引脚约束——内对外模型	(483)
14.4.1	内对外模型公式分析	(483)
14.4.2	output 引脚约束	(485)
14.5	input 引脚约束——外对内模型	(486)
14.6	阶段性小总结	(487)
14.7	约束异常	(488)
14.7.1	Set Multicycle Path	(488)
14.7.2	Set False Path	(492)
14.8	决战 SDRAM 时序约束	(492)
14.9	Altium Designer 查看走线报表	(502)
第四部分	FPGA 终极修炼	(505)
第 15 章	基于 FPGA 的硬件系统设计	(506)
15.1	FPGA 芯片选型	(506)
15.2	FPGA 的与众不同——PCB 布局在设计原理图之前	(513)
15.3	存储器的选型	(515)
15.4	FPGA 外围器件的选择与设计	(516)
15.4.1	电阻	(516)
15.4.2	电容	(516)