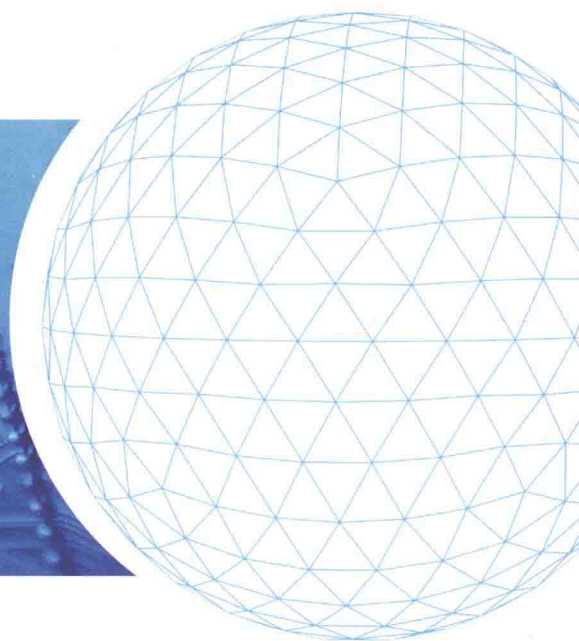


数字电子技术

主 编 房国志



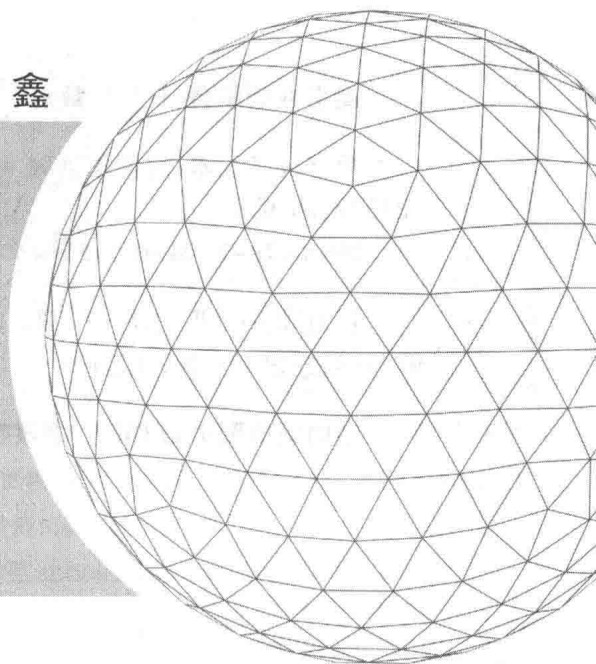
高等教育出版社

数字电子技术

主 编 房国志

副主编 孙 慧 王英立

参 编 李胜明 于春雨 王 鑫



高等教育出版社·北京

内容简介

本书是根据教育部高等学校电子电气基础课程教学指导分委员会最新修订的“数字电子技术基础”课程教学基本要求,结合新形势下人才培养模式的需求而编写的。全书主要内容有:数字技术概论、逻辑门电路、组合逻辑电路、时序逻辑电路、半导体存储器、可编程逻辑器件、脉冲波形的产生与整形、D/A 和 A/D 转换器等共 8 章。此外,每章增设了习题。本书为新形态教材,登录数字课程网站或者扫描二维码就可以查看对应知识点的微视频、教学 PPT 等资源。

本书可作为电气类、自动化类、电子信息类、仪器仪表类等专业的教材,也可供其他相关工程技术人员参考。

图书在版编目(CIP)数据

数字电子技术/房国志主编.--北京:高等教育出版社,2019.5

ISBN 978-7-04-051455-1

I. ①数… II. ①房… III. ①数字电路-电子技术-高等学校-教材 IV. ①TN79

中国版本图书馆 CIP 数据核字(2019)第 038024 号

策划编辑 王耀锋
插图绘制 于博

责任编辑 王耀锋
责任校对 王雨

封面设计 张志
责任印制 刘思涵

版式设计 马敬茹

出版发行 高等教育出版社
社址 北京市西城区德外大街 4 号
邮政编码 100120
印刷 天津嘉恒印务有限公司
开本 787mm×1092mm 1/16
印张 20.5
字数 470 千字
购书热线 010-58581118
咨询电话 400-810-0598

网 址 <http://www.hep.edu.cn>
<http://www.hep.com.cn>
网上订购 <http://www.hepmall.com.cn>
<http://www.hepmall.com>
<http://www.hepmall.cn>
版 次 2019 年 5 月第 1 版
印 次 2019 年 5 月第 1 次印刷
定 价 38.30 元

本书如有缺页、倒页、脱页等质量问题,请到所购图书销售部门联系调换

版权所有 侵权必究
物料号 51455-00

数字电子技术

房国志

- 1 计算机访问<http://abook.hep.com.cn/1253591>, 或手机扫描二维码、下载并安装 Abook 应用。
- 2 注册并登录, 进入“我的课程”。
- 3 输入封底数字课程账号(20位密码, 刮开涂层可见), 或通过 Abook 应用扫描封底数字课程账号二维码, 完成课程绑定。
- 4 单击“进入课程”按钮, 开始本数字课程的学习。



课程绑定后一年为数字课程使用有效期。受硬件限制, 部分内容无法在手机端显示, 请按提示通过计算机访问学习。

如有使用问题, 请发邮件至 abook@hep.com.cn。

资源使用

本书配套的数字资源包括两种类型: 视频、电子课件。



——视频: 您可以通过扫描二维码或者登录数字课程网站观看。



——电子课件: 您可以登录数字课程网站观看



视频



<http://abook.hep.com.cn/1253591>

前 言

数字电子技术基础是电子信息类、电气类、自动化类专业必修的技术基础课,也是非电类专业电子技术课程的主要教学内容。随着数字电子技术的高速发展,以手工技术为核心的数字电路的分析和设计方法已不能再作为主流方法,以中小规模集成电路为重点的教学内容也应该被弱化。再加之倡导教育要面向创新创业,教学模式“以教为主”转变为“以学为主”,新的教学组织形式如“翻转课堂”“微课”“MOOC”等大量涌现,都需要建立新的教学体系,确立新的教育教学方法,特别是“互联网+”的出现,将深刻变革现有的教学方式、学习方式和学习组织形式。这些变化对数字电子技术课程的教学和教材提出了新的要求,本书就是为了适应新形势的需要而编写的。编者查阅了相关的文献资料,分析了若干国内外重点大学教材,结合多年来的教学体会及在本校所编讲义的基础上,力求在本书编写中体现以下思路和特色。

(1) 由于该课程既具有很强的理论性、系统性,又有很强的工程性、实践性。本教材在编写上秉承数字技术基本理论不断链,逻辑电路的基本原理不断链,逻辑电路基本分析方法和设计方法的发展脉络不断链,典型逻辑门电路和经典逻辑功能部件构成方法的沿革不断链,保留了基础的手工设计组合电路和时序逻辑电路的方法,这样可使学生更直观、更形象地理解数字技术和数字电路,增强本书可读性。在章节次序的安排上符合由浅入深,由个别到一般的认识规律。注重知识链的发生和发展过程,使内容更加系统化。

(2) 随着微电子技术的高速发展,数字系统构成已从板上系统发展到片上系统,从中小规模集成电路发展到大规模或超大规模集成电路,从固定逻辑发展到可编程逻辑,从低速系统发展到高速系统,所以采用中小规模集成电路设计数字系统已寥寥无几。以中小规模集成电路为主要教学内容显然不合时宜,本书在确保“不断链”的基础上最大限度地删除了对中小规模集成电路内部结构分析的内容,把注意力放在逻辑器件的功能实现和构成方法上面。

(3) 随着计算机技术和 EDA 技术的高速发展,逻辑电路的分析方法和设计方法也有大的变化,从分析逻辑电路到列逻辑函数方程再进行逻辑函数化简到列出真值表的分析方法,发展到设计人员根据仿真结果可以初步判断电路的逻辑功能是否正确,本书简化了逻辑函数的公式法和卡诺图法化简等部分内容。本书注重逻辑电路的时序关系和整体逻辑结构的优化,由于数字系统的设计方法从采用中小规模集成电路由下而上搭建积木方式的设计发展到数字系统的顶层规划自上而下的设计,故本书略去了中小规模集成电路之间功能变换的内容,充分体现了数字技术发展的时效性。

(4) 本书增加了可编程逻辑器件的内容和硬件描述语言的内容,把主流数字系统设计方法纳入“数字电子技术基础”课程的教学,使学生对数字电路的设计及制作有一定程度的了解,初步学习和掌握硬件描述语言 Verilog HDL 和编译软件 Quartus II 的使用,提高学生理论与实践相结合的能力,从而解决传统教学中课堂与实验室、理论与实践脱节

II 前 言

的问题,并能达到“做中学”的目的,培养学生自主学习能力,突出学以致用,在“用上”下功夫的指导思想。本教材增加了工程上常用显示器件的内容,丰富了码制的内容。

本书的原讲义已供编者所在学校本科学生试用,反映很好,在使用过程中,同行教师对讲义提出了大量的修改意见,这些意见对本书的编写帮助很大。本书第1、2章由孙慧副教授编写;第3、4章由王英立副教授编写;第5、6章由春雨副教授编写;第7、8章由李胜明副教授编写,书中的习题及附录由王鑫副教授编写。全书由房国志定稿。哈尔滨工业大学杨春玲教授审阅了全稿。在本书的编写过程中,编者从书末所列参考文献中吸取了宝贵的成果和资料,在此谨向各参考文献的著、编、译者表示感谢。还要感谢高等教育出版社对本书出版所给予的支持和帮助。编者深知,数字电子技术范围广,新知识多,尽管在编写过程中做了很大努力,但由于水平和视野的限制,书中一定有不少错误和不妥之处,希望读者给予批评指正。

编 者

2018年12月

目 录

第 1 章 数字技术概论	1
1.1 数字逻辑基础	1
1.1.1 数字信号与数字电路	1
1.1.2 数制与码制	5
1.2 逻辑代数基础	13
1.2.1 三种基本逻辑运算	13
1.2.2 基本公式和常用公式	17
1.2.3 逻辑代数的基本规则	18
1.2.4 逻辑函数及其表示方法	20
1.2.5 逻辑函数的化简	22
1.2.6 具有无关项逻辑函数的化简	30
1.3 硬件描述语言概述	32
1.3.1 Verilog 程序的基本结构	33
1.3.2 逻辑功能的仿真与测试	35
本章小结	35
习题	36
第 2 章 逻辑门电路	38
2.1 半导体晶体管门电路	38
2.1.1 二极管的开关特性	38
2.1.2 BJT 管的开关特性	39
2.1.3 MOS 管的开关特性	41
2.1.4 基本门电路	43
2.2 TTL 逻辑电路	45
2.2.1 TTL 反相器的基本电路	45
2.2.2 TTL 反相器的静态输入特性和输出特性	47
2.2.3 TTL 反相器动态特性	50
2.2.4 其他类型 TTL 逻辑门电路	51
2.3 CMOS 逻辑门电路	54
2.3.1 CMOS 反相器	54
2.3.2 CMOS 反相器的静态输入特性和输出特性	56

2.3.3	CMOS 反相器的动态特性	59
2.3.4	其他类型的 CMOS 门电路	60
2.3.5	CMOS 逻辑门电路的技术参数	63
2.4	Verilog HDL 的语言要素	64
2.4.1	Verilog HDL 的词法	64
2.4.2	变量的数据类型	66
2.4.3	Verilog HDL 运算符	68
	本章小结	73
	习题	73
第 3 章	组合逻辑电路	77
3.1	组合逻辑电路的分析	77
3.1.1	分析组合逻辑电路的一般步骤	77
3.1.2	加法器的分析	78
3.1.3	数据选择器的分析	81
3.1.4	数据分配器的分析	82
3.1.5	数值比较器的分析	83
3.2	组合逻辑电路的设计	87
3.2.1	设计组合逻辑电路的一般步骤	87
3.2.2	编码器的设计	88
3.2.3	译码器的设计	91
3.2.4	字形译码器的设计	94
3.2.5	几种常用的显示器件	98
3.3	组合逻辑电路中的竞争冒险	101
3.3.1	产生竞争冒险的原因	101
3.3.2	消去竞争冒险的方法	103
3.4	用 Verilog HDL 描述组合逻辑电路	104
3.4.1	组合逻辑电路的门级建模	104
3.4.2	组合逻辑电路的数据流建模	109
3.4.3	组合逻辑电路的行为级建模	111
	本章小结	115
	习题	116
第 4 章	时序逻辑电路	119
4.1	锁存器与触发器	119
4.1.1	基本 RS 锁存器	119
4.1.2	同步 RS 触发器	122

4.1.3	主从结构 RS 触发器	125
4.1.4	主从结构 JK 触发器	127
4.1.5	主从 T 和 T' 触发器	130
4.1.6	维持阻塞结构的边沿触发器	131
4.2	时序逻辑电路的分析	134
4.2.1	分析时序逻辑电路的一般步骤	135
4.2.2	寄存器的分析	139
4.2.3	移位寄存器的分析	140
4.2.4	计数器的分析	143
4.3	时序逻辑电路的设计	151
4.3.1	设计时序逻辑电路的一般步骤	151
4.3.2	时序逻辑电路设计举例	152
4.3.3	常用时序逻辑电路	156
4.4	用 Verilog HDL 描述时序逻辑电路	163
4.4.1	时序电路建模基础	163
4.4.2	触发器的 Verilog 建模实例	165
4.4.3	移位寄存器的 Verilog 建模	168
4.4.4	计数器的 Verilog 建模	169
4.4.5	状态图的 Verilog 建模	171
	本章小结	174
	习题	174
第 5 章	半导体存储器	180
5.1	只读存储器 (ROM)	180
5.1.1	掩膜只读存储器	180
5.1.2	可编程只读存储器	183
5.1.3	可擦除的可编程只读存储器 (EPROM)	184
5.2	随机存储器 (RAM)	189
5.2.1	静态随机存储器 (SRAM)	190
5.2.2	动态随机存储器 (DRAM)	194
5.3	存储器容量的扩展	197
5.3.1	位扩展方式	197
5.3.2	字扩展方式	198
5.4	用存储器实现组合逻辑函数	199
5.5	用 Verilog HDL 语言实现存储器设计	202
5.5.1	存储器语法规则	202

5.5.2	ROM 设计	203
5.5.3	RAM 设计	204
5.5.4	存储器的应用实例	205
	本章小结	210
	习题	210
第 6 章	可编程逻辑器件	212
6.1	简单可编程逻辑器件	212
6.1.1	PLD 的结构及表示方法	212
6.1.2	通用阵列逻辑 GAL	216
6.1.3	GAL 编程	221
6.2	复杂可编程逻辑器件	222
6.2.1	CPLD 的结构	223
6.2.2	CPLD 编程简介	226
6.3	现场可编程门阵列	228
6.3.1	FPGA 编程原理	228
6.3.2	FPGA 的结构	231
6.3.3	FPGA 编程	238
6.4	用 Verilog HDL 语言和可编程器件设计数字系统	241
	本章小结	245
	习题	246
第 7 章	脉冲波形的产生与整形	248
7.1	单稳态触发器	248
7.1.1	用门电路构成单稳态触发器	249
7.1.2	集成单稳态触发器	253
7.2	施密特触发器	255
7.2.1	用门电路构成的施密特触发器	255
7.2.2	集成施密特触发器	257
7.3	多谐振荡器	259
7.3.1	用门电路构成的振荡器	259
7.3.2	晶体振荡器	264
7.4	集成 555 定时器	265
7.4.1	电路结构及工作原理	265
7.4.2	应用电路实例	268
	本章小结	273
	习题	274

第 8 章 D/A 与 A/D 转换器	277
8.1 D/A 转换器	277
8.1.1 D/A 转换的基本原理	277
8.1.2 倒 T 形电阻网络 D/A 转换器	278
8.1.3 集成 D/A 转换器及主要技术参数	280
8.2 A/D 转换器	282
8.2.1 A/D 转换的基本原理及分类	282
8.2.2 逐次渐近型 A/D 转换器	285
8.2.3 双积分型 A/D 转换器	287
8.2.4 A/D 转换器的转换精度与转换速度	290
本章小结	291
习题	292
附录 A Quartus II 开发软件简介	293
A.1 基于 Quartus II 软件的设计流程	293
A.2 Quartus II 软件的使用简介	294
A.2.1 Quartus II 软件使用流程	294
A.2.2 层次设计	301
附录 B 电气简图用图形符号	305
B.1 二进制逻辑元件图形符号的组成	305
B.2 限定符号	306
B.3 关联标注法	309
B.4 常用器件符号示例	310
附录 C 常用逻辑符号对照表	312
参考文献	313

第1章 数字技术概论

引言 数字技术是以数字电子技术发展为基础并与计算机技术相伴相生的科学技术,包括硬件技术和软件技术。数字电子技术中的硬件技术主要研究用于数字处理的电子器件及其应用电路,而软件技术用于处理数字电路的逻辑关系,其基础是数字逻辑以及编码和译码。采用数字技术的计算机技术被广泛地应用于广播、电视、通信、医学、测量和控制等方面。由于数字技术表征的信息采用对立的二进制逻辑状态,所以采用数字技术传递、加工和处理二值信息不易受外界干扰,故抗干扰能力强。基于数字电子技术的数字信号具有便于存储、保密性好、通用性强等特点,所以许多传统使用模拟技术的领域转而运用数字技术,如数字高清电视和数码相机等。数字技术的发展可以概括两个方向,一个是硬件集成技术,另一个是软件设计技术,但是硬件集成技术与软件设计技术的界限已越来越模糊,硬件设计软件化的趋势越来越明显。因此从技术角度讲,不仅要掌握数字技术的基本概念、基本电路、基本逻辑运算,掌握设计硬件的常用设计软件以及硬件描述语言也是必要的。

1.1 数字逻辑基础

1.1.1 数字信号与数字电路

导学

什么是数字技术?数字信号和数字电路的概念是什么?

数字电路有哪些种类?

数字电路的特点有哪些?数字电路的设计方法有哪些?

1. 数字技术定义

随着计算机的出现和普及,社会进入了一个信息时代。信息时代是以信息量、信息传播的速度、信息处理的速度以及应用信息的程度为标志的一个时代,信息对整个社会的影响逐步提高到一种绝对重要的地位,而将信息确立为社会主导地位的主要载体就是计算机。计算机的影响已遍及人类生活的各个领域,并掀起了一场“数字革命”。计算机及其相关技术是数字技术的典型应用。数字技术(Digital Technology)是一项与电子计算机相伴相生的科学技术,它是指借助一定的设备将各种信息,包括图、文、声、像等,转化为电子计算机能识别的二进制数字0和1后进行运算、加工、存储、传送、传播、还原的技术。由于在运算、存储等环节中要借助计算机对信息进行编码、压缩、解码,因此也称为数码技术。那么,从技术的角度看,数字技术是如何实现的呢?它能识别的二进制数字0和1是怎样的信号呢?用什么样的电路来实现呢?本书将逐步解答这些问题。

在自然界中,有一类物理量是连续变化的,如温度、压力、流量等,能连续变化的物理

教学 PPT1-1
数字逻辑基
础



微视频 1-1
数字逻辑基
础

量叫**模拟量**。还有一类物理量是不连续变化的,如按整点时间记录温度值而得到的数据就是不连续的,或者说在时间上和数量上都是离散的,我们把这类物理量叫**数字量**。表示数字量的电信号叫**数字信号**,处理数字信号的电路叫**数字电路**。一般来说,数字电路是由逻辑门电路构成的,逻辑门电路是数字电路的基本单元。逻辑门电路是由二极管、三极管、场效应管等构成的,二极管、三极管(BJT、FET)处于开关状态,时而导通,时而截止,构成电子开关,因此,数字电路又叫开关电路。如果将这些门电路集成在一片半导体芯片上就构成数字集成电路。数字电路的发展历史与模拟电路一样,都经历了由电子管、半导体分立器件到集成电路的过程。由于集成电路的发展非常迅速,很快占领了主导地位,因此,数字电路的主流形式是数字集成电路。现在使用的数字电路都是集成电路。

数字信号目前常取二值信息,它用两个有一定数值范围的高低电平来表示,也可以用两个不同状态的逻辑符号如**0**和**1**来表示,典型的数字信号的波形是具有一定幅值的矩形波,当它作用于数字电路时,其半导体器件就会在截止与导通(或饱和)状态下工作,这和模拟信号作用于电路时器件工作在线性放大状态有根本的不同。

现在广泛使用的数字量是**0**和**1**,我们称为二值数字量。二值数字量可以对应二进制数,这样做的原因是可以基本单元电路的输出状态来表示一位二进制数,即电路导通时表示数字量**1**为高电平,电路截止时表示数字量**0**为低电平。这些表示数字电压的高、低电平通常称为逻辑电平。从这里可以看出,高低电平不再是一个具体电压值,而是基本单元电路输出的一定范围的电压值。对于一类由CMOS器件构成的逻辑门电路来说,当信号电压在3.5~5V范围内,都表示高电平;在0~1.5V范围内,都表示低电平。一个单元电路可以表示一位二进制数,多个单元电路的组合可以表示多位二进制数。

在数字电路中,可以用**0**和**1**组成二进制数表示数量的大小,也可以用**0**和**1**表示两种不同的逻辑状态。用两个二进制数表示数量大小而进行的数值运算,常称为**算术运算**。用两个二进制数表示不同的逻辑状态,按照某种因果关系进行的推理运算,则称为**逻辑运算**。逻辑运算的理论基础是逻辑代数。

2. 数字电路的分类

根据电路的结构特点及其对输入信号响应规则的不同,数字电路可分为**组合逻辑电路**和**时序逻辑电路**。组合逻辑电路的特点是任意时刻的输出仅仅取决于该时刻的输入,与电路原来状态无关;时序逻辑电路的特点是电路中含有存储单元或延时电路,因而输出状态不仅与同一时刻的输入有关,还取决于原来的状态。

根据电路的功能特点,数字电路可分为**标准逻辑电路**、**专用逻辑电路**、**微处理器**和**可编程逻辑器件**。

标准逻辑电路是从20世纪60年代开始,以双极型工艺制成的中、小规模逻辑器件,它们大量地出现在各种数字电路中,主要是加法器、减法器、编码器、译码器、数据选择器、数据分配器、数值比较器、函数发生器、奇偶效验器、触发器、寄存器和计数器等。

微处理器70年代末出现,使数字集成电路的性能发生了质的飞跃。微处理器是指具有中央处理器功能的大规模集成电路器件,中央处理器是指计算机内部对数据进行处理并对处理过程进行控制的部件。

根据微处理器的应用领域,微处理器大致可以分为三类:通用高性能微处理器、嵌入式微处理器和微控制器。一般而言,通用处理器追求总体高性能,运行通用软件,配备复

杂完备的操作系统;嵌入式微处理器追求定向高性能,运行面向特定领域的专用程序,配备轻量级操作系统,主要用于蜂窝电话、CD 播放机等消费类家电;微控制器价位相对较低,在微处理器市场上需求量最大,主要用于汽车、空调、自动机械等领域的自控设备。

专用逻辑电路(ASIC)是从 80 年代中期开始为客户设计的一种执行专用功能的集成电路。ASIC 是将一个复杂的数字系统制作在一块半导体芯片上,构成体积小、重量轻、功耗低、速度快、成本低且具有保密性的系统级芯片。ASIC 芯片的制作可以采用全定制或半定制的方法。全定制适用于生产批量的成熟产品,由半导体生产厂家制造。

可编程逻辑器件(programmable logic device,简称 PLD)是从 80 年代中后期开始发展起来的新兴器件,是由用户通过编程来定义其逻辑功能的一种半导体器件。对于生产批量小或研究试制阶段的产品,可以采用半定制方法。它是用户通过软件编程,将自己设计的数字系统制作在厂家生产的可编程逻辑器件(PLD)半成品芯片上,便得到所需的系统级芯片。

从集成度来说,数字集成电路可分为小规模(SSI)、中规模(MSI)、大规模(LSI)、超大规模(VLSI)和甚大规模(LILSI)五类。所谓集成度,是指每一芯片所包含的门的个数。

3. 数字电路的特点

与模拟电路相比,数字电路主要有下列优点:

(1) 稳定性高,结果的再现性好

数字电路的工作可靠,稳定性好。一般而言,对于一个给定的输入信号,数字电路的输出总是相同的。而模拟电路的输出则随着外界温度和电源电压的变化,以及器件的老化等因素而发生变化。

(2) 易于设计

数字电路又称为数字逻辑电路,它主要是对用 0 和 1 表示的数字信号进行逻辑运算和处理,不需要复杂的数学知识,广泛使用的数学工具是逻辑代数。数字电路能够可靠地区分 0 和 1 两种状态就可以正常工作,电路的精度要求不高。因此,数字电路的分析与设计相对较容易。

(3) 大批量生产,成本低廉

数字电路结构简单,体积小,通用性强,容易制造,便于集成化生产,因而成本低廉。

(4) 可编程性

现代数字系统的设计,大多采用可编程逻辑器件,即厂家生产的一种半成品芯片。用户根据需要利用硬件描述语言(hardware description language,简称 HDL)在计算机上完成电路设计和仿真,并写入芯片,这给用户研制开发产品带来了极大的方便和灵活性。

(5) 高速度,低功耗

随着集成电路工艺的发展,数字器件的工作速度越来越高,而功耗越来越低。集成电路中单管的开关速度可以做到小于 10^{-11} s。整体器件中,信号从输入到输出的传输时间小于 2×10^{-9} s。百万门以上超大规模集成芯片的功耗,可以低达毫瓦级。

由于具有这些优点,数字电路在众多领域取代模拟电路。可以肯定,这一趋势将会继续发展下去。

4. 数字系统的设计方法

数字系统的设计方法可分为两大类,即自下而上的设计方法和自上而下的设计方法。

自下而上的设计方法是一种经验法。设计者根据自己的经验将规模大、功能复杂的数字系统按逻辑功能划分成若干模块,再划分成若干子模块,如此分割下去,一直分到这些子模块可以用经典的方法和标准的逻辑功能部件进行设计,最后将整个系统进行安装、调试,达到设计要求。

现在大量生产和广泛使用的逻辑功能部件很多,如数据选择器、译码器、计数器、寄存器等,因此对于一些规模不大、功能不太复杂的数字系统,可以直接选用中、大规模集成器件,采用经验法进行设计。这种方法具有设计过程简单、电路调试方便等优点,目前仍被设计者使用。经验法不是盲目的,通常按下列具体步骤进行。

(1) 分析系统设计要求,确定系统总体方案

设计题目通常是比较简单的文字叙述,没有细节说明,设计者必须对题目消化、理解,逐步明确并抽象出系统要完成的逻辑功能。

(2) 划分逻辑单元,确定初始结构,建立总体逻辑图

逻辑单元的划分可以采用由粗到细的方法,先将系统分为处理单元和控制单元,再按处理任务或控制功能逐一划分。

(3) 选择逻辑功能部件,构成电路

将划分的逻辑单元进一步分解成若干相对独立的模块,以便直接选用标准 SSI、MSI、LSI 器件实现。

(4) 将各功能部件组成数字系统

连接各个模块,绘制总体电路图。此时要考虑各模块之间的配合问题,例如时序的协调、负载的匹配、电路的启动等。

(5) 制作 PCB,进行物理实现

物理实现是指用实际的器件实现数字系统,并实际测试设计的电路是否符合要求。显然,自下而上设计方法没有明显的规律可循,主要依靠设计者的实践经验和熟练的设计技巧,用逐步试探的方法最后设计出一个完整的数字系统。系统的各项性能指标只有在系统构成后才能分析测试。如果系统设计存在比较大的问题,也有可能要重新设计,使得设计周期加长、资源浪费也较大。

尽管自下而上的硬件设计方法,在实际运用的某一范围内解决了不少问题,但随着计算机技术及电子技术的发展,特别是可编程逻辑器件的出现和相应集成开发环境的完善以及硬件描述语言的成熟,这种设计方法日益陈旧,取而代之的是自上而下的设计方法。

自上而下的设计方法是现代数字系统设计的主流方法。其前提是有丰富的资源可使用,换一句话说,可编程逻辑器件可实现任何模块所需的逻辑功能。而采用自下而上的设计方法时,设计者必须先要有可用的标准逻辑电路并且熟悉它们的功能,才能进行设计。

自上而下的设计方法是针对数字系统层次化结构的特点,将系统的设计分层次、分模块进行的。若划分后的子模块规模仍较大,则将子模块再进行划分,就这样层层分解,直到整个系统中各模块的逻辑关系合理、便于逻辑电路设计和实现为止。

当电路设计完成后,必须验证设计是否正确。以前只能搭接硬件电路才能得到测试结果,现在通过 EDA 软件就可以在计算机上进行模拟验证,当模拟验证正确后,再进行实际电路的安装与测试。

自上而下的设计过程并不是一个单向过程,而是一个反复修改和完善的过程。在下一级定义和描述中往往会发现上一级定义和描述中的缺陷或错漏,因此必须对上一级的定义和描述加以修正,使其更真实地反映系统的要求和客观的可能性。

基于 EDA 软件的设计方式是借助于计算机来快速准确地完成电路的设计。设计者提出方案后,利用计算机进行逻辑分析、性能分析、时序测试,如果发现错误或方案不理想,可以重复上述过程直至得到满意的电路,然后进行硬件电路的实现。这种方法提高了设计质量,缩短了设计周期,节省了设计费用,提高了产品的竞争力。因此 EDA 软件已成为设计人员不可缺少的有力工具。

EDA 软件的种类较多,大多数软件包含以下主要工具:① 原理图输入法。设计者可以如同在纸上画电路一样,将逻辑电路图输入到计算机,软件自动检查电路的接线、电源及地线的连接、信号的连接等。② HDL 文本输入法。硬件描述语言是用文本的形式描述硬件电路的功能、信号连接关系以及时序关系,它虽然没有图形输入那么直观,但功能更强,可以移植,可进行大规模、多个芯片的数字系统的设计。常用的 HDL 有 ABEL、VHDL 和 Verilog HDL 等。本书中将重点介绍 Quartus 集成开发环境和硬件描述语言 Verilog HDL。



随堂测验

1. 根据电路的结构特点及对输入信号响应规则的不同,数字电路可分为_____电路、_____电路。
2. 根据电路的功能特点,数字电路可分为_____、_____、_____和_____。
3. 有连续值的量是_____。
 - A. 数字量
 - B. 模拟量
 - C. 二进制量
 - D. 自然量
4. 位的含义是_____。
 - A. 少量的数据
 - B. 一个 1 或一个 0
 - C. 二进制数
 - D. 答案 B 和 C

1.1.2 数制与码制

导学

什么是数制,什么是码制,数制有哪几种,常用的编码有哪几种?

十进制、二进制、八进制、十六进制的区别?

数制之间是如何转换的?

1. 数制

数制就是计数规则。人们在日常生活中经常遇到计数问题,任何一个数都可以用两个或两个以上数码中的一个或几个,按一定的规律排列起来表示。人们习惯于用十进制数。而在数字系统中,如计算机,通常采用二进制数,人们在编写程序时也采用十六进制数或八进制数。

(1) 十进制

十进制数用 10 个数码 0、1、2、3、4、5、6、7、8、9 来表示,对任何一个数都可用这十个数码按一定规律排列起来表示。其计数规律为“逢十进一”,即 $1+9=10$,其中 1 为十位数,0 为个位数,也就是 $10=1\times 10^1+0\times 10^0$,所谓十进制就是以 10 为基数的计数体制。例如,十进制数 36.78 可以表示为

$$36.78=3\times 10^1+6\times 10^0+7\times 10^{-1}+8\times 10^{-2}$$

式中, 10^1 和 10^0 , 分别为十位和个位数码的位权,而小数点以右数码的权值是 10 的负幂。这就是说对任何一个数都可以按位权展开成一个和式。

对任一个 n 位整数, m 位小数的十进制数为

$$\begin{aligned}(N)_D &= k_{n-1}\times 10^{n-1}+k_{n-2}\times 10^{n-2}+\cdots+k_1\times 10^1+k_0\times 10^0+ \\ & k_{-1}\times 10^{-1}+k_{-2}\times 10^{-2}+\cdots+k_{-m}\times 10^{-m} \\ &= \sum_{i=n-1}^{-m} k_i\times 10^i\end{aligned}\quad (1.1.1)$$

如果将式(1.1.1)中的 10 用字母 R 来代替,就可以得到任意进制数的表达式。

$$\begin{aligned}(N)_R &= k_{n-1}\times R^{n-1}+k_{n-2}\times R^{n-2}+\cdots+k_1\times R^1+k_0\times R^0+ \\ & k_{-1}\times R^{-1}+k_{-2}\times R^{-2}+\cdots+k_{-m}\times R^{-m} \\ &= \sum_{i=n-1}^{-m} k_i\times R^i\end{aligned}\quad (1.1.2)$$

式中, k_i 是第 i 次幂的系数,根据基数 R 的不同,它的取值为 $0\sim R-1$ 个不同的数码。例如对于十进制数, R 为 10,所以 k_i 的取值为 $0\sim 9$ 共 10 个数码。

用数字电路来存储或处理十进制数是不方便的。因为构成数字电路的基本思路是把电路的状态与数码对应起来。而十进制的十个数码要求电路有十个完全不同的状态,这样使得电路很复杂,因此在数字电路中不直接处理十进制数。

(2) 二进制

二进制数有 2 个数码 0、1,可按一定规律排列起来表示任何一个数,其计数规律为“逢二进一”,即 $1+1=10$ (读为“壹零”)。必须注意,这里的 10,与十进制数的“10”是完全不同的,它并不代表数“十”。左边的 1 表示 2^1 位数,右边的 0 表示 2^0 位数,也就是 $10=1\times 2^1+0\times 2^0$ 。因此,所谓二进制就是以 2 为基数的计数体制。

根据式(1.1.2),对于任一个二进制数,整数位数为 n ,小数位数为 m 。可表示为

$$\begin{aligned}(N)_B &= k_{n-1}\times 2^{n-1}+k_{n-2}\times 2^{n-2}+\cdots+k_1\times 2^1+k_0\times 2^0+ \\ & k_{-1}\times 2^{-1}+k_{-2}\times 2^{-2}+\cdots+k_{-m}\times 2^{-m} \\ &= \sum_{i=n-1}^{-m} k_i\times 2^i\end{aligned}\quad (1.1.3)$$

式中, k_i 为基数“2”的第 i 次幂的系数,它可以是 0 或者 1。这样式(1.1.3)也可以作为二进制数转换为十进制数的转换公式。

(3) 二进制-十进制之间的转换

【例 1.1.1】 试将二进制数 $(1010110)_B$ 转换为十进制数。

解: 将每 1 位二进制数与其位权相乘,然后相加便得相应的十进制数。

$$(1010110)_B=1\times 2^6+0\times 2^5+1\times 2^4+0\times 2^3+1\times 2^2+1\times 2^1+0\times 2^0=(86)_D$$