



教育部高等学校电子信息类专业教学指导委员会规划教材
高等学校电子信息类专业系列教材

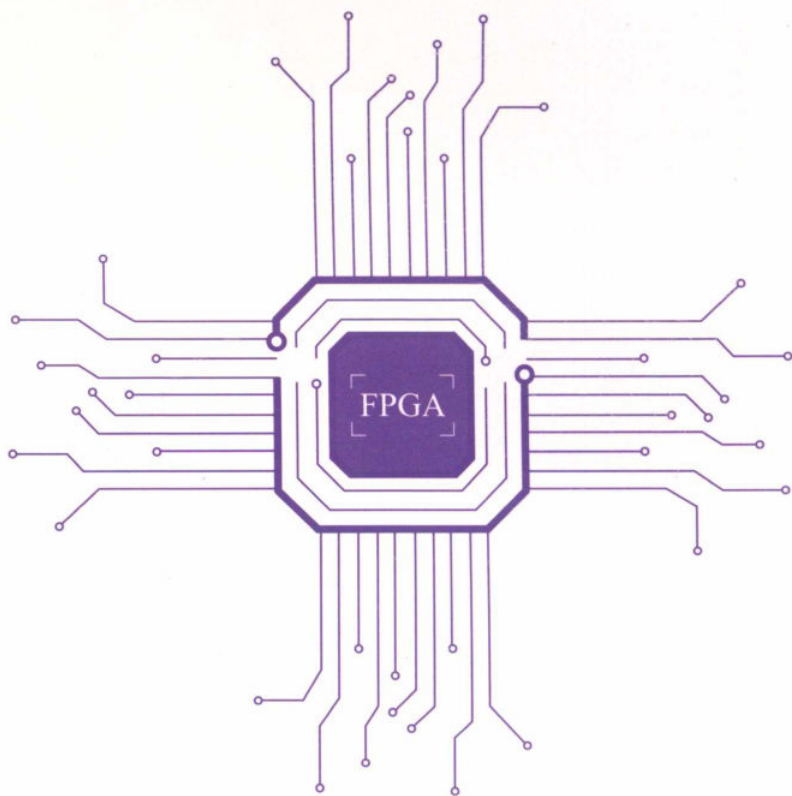
电子科学与技术

FPGA Digital System Design

FPGA数字系统设计

薛一鸣 文娟 编著

Xue Yiming Wen Juan



清华大学出版社



教育部高等学校电子信息类专业教学指导委员会规划教材
高等学校电子信息类专业系列教材

FPGA Digital System Design

FPGA数字系统设计

薛一鸣 文娟 编著

Xue Yiming Wen Juan

本书可作为高等院校电子信息类专业及相关专业的教材，也可供从事该领域工作的工程技术人员参考。

本书共分8章。第1章介绍FPGA的发展概况、分类及应用；第2章介绍FPGA的基本原理、内部结构及开发流程；第3章介绍FPGA的硬件描述语言VHDL；第4章介绍FPGA的器件选择及开发工具；第5章介绍FPGA的asic设计；第6章介绍FPGA的asic设计；第7章介绍FPGA的asic设计；第8章介绍FPGA的asic设计。

本书由清华大学出版社出版，定价39.00元。

本书可作为高等院校电子信息类专业及相关专业的教材，也可供从事该领域工作的工程技术人员参考。

本书共分8章。第1章介绍FPGA的发展概况、分类及应用；第2章介绍FPGA的基本原理、内部结构及开发流程；第3章介绍FPGA的硬件描述语言VHDL；第4章介绍FPGA的器件选择及开发工具；第5章介绍FPGA的asic设计；第6章介绍FPGA的asic设计；第7章介绍FPGA的asic设计；第8章介绍FPGA的asic设计。

本书由清华大学出版社出版，定价39.00元。

清华大学出版社

北京



本书在全面介绍 FPGA 器件结构、Verilog 语法和经典数字逻辑设计的基础上,着重介绍基于 Vivado 的 FPGA 开发流程、基于 FPGA 的基础和高级设计技术、FPGA 时序约束与时序分析方法、Zynq SoC 嵌入式系统设计,最后详细介绍 CNN 手写数字识别系统的设计和实现。

全书共分两篇:第 1~5 章为基础篇,着重介绍 FPGA 设计的基础知识,包括 FPGA 电路结构、Verilog HDL 语法、经典数字逻辑设计,同时详细讲解基于 Vivado 的 FPGA 开发流程,基础实验涵盖信号采集、信号传输、信号处理、信号输出等信息处理全过程;第 6~10 章为提高篇,深入介绍 FPGA 的高级设计技术、FPGA 的时序约束和时序分析、基于 Zynq 的 SoC 嵌入式系统设计,并以 CNN 手写数字识别系统为例讨论 FPGA 数字系统设计过程中的实现细节,综合实验围绕人工智能、多媒体处理和经典数字电路展开。

本书适合作为高等院校电子工程类、自动控制类、计算机类专业大学本科、研究生的教学用书,同时可供对 FPGA 设计开发比较熟悉的开发人员、广大科技工作者和研究人员参考。

本书封面贴有清华大学出版社防伪标签,无标签者不得销售。

版权所有,侵权必究。侵权举报电话:010-62782989 13701121933

图书在版编目(CIP)数据

FPGA 数字系统设计/薛一鸣,文娟编著. —北京:清华大学出版社,2019

高等学校电子信息类专业系列教材

ISBN 978-7-302-53671-0

I. ①F… II. ①薛… ②文… III. ①可程序逻辑器件—系统设计—高等学校—教材 IV. ①TP332.1

中国版本图书馆 CIP 数据核字(2019)第 187312 号

责任编辑:王芳

封面设计:李召霞

责任校对:时翠兰

责任印制:宋林

出版发行:清华大学出版社

网 址: <http://www.tup.com.cn>, <http://www.wqbook.com>

地 址:北京清华大学学研大厦 A 座 邮 编:100084

社总机:010-62770175 邮 购:010-62786544

投稿与读者服务:010-62776969, c-service@tup.tsinghua.edu.cn

质量反馈:010-62772015, zhiliang@tup.tsinghua.edu.cn

课件下载: <http://www.tup.com.cn>, 010-83470236

印装者:三河市铭诚印务有限公司

经 销:全国新华书店

开 本:185mm×260mm 印 张:19.75 字 数:475 千字

版 次:2019 年 11 月第 1 版 印 次:2019 年 11 月第 1 次印刷

定 价:59.00 元

产品编号:072867-01

高等学校电子信息类专业系列教材

顾问委员会

谈振辉	北京交通大学 (教指委高级顾问)	郁道银	天津大学 (教指委高级顾问)
廖延彪	清华大学 (特约高级顾问)	胡广书	清华大学 (特约高级顾问)
华成英	清华大学 (国家级教学名师)	于洪珍	中国矿业大学 (国家级教学名师)
彭启琮	电子科技大学 (国家级教学名师)	孙肖子	西安电子科技大学 (国家级教学名师)
邹逢兴	国防科技大学 (国家级教学名师)	严国萍	华中科技大学 (国家级教学名师)

编审委员会

主任	吕志伟	哈尔滨工业大学		
副主任	刘旭	浙江大学	王志军	北京大学
	隆克平	北京科技大学	葛宝臻	天津大学
	秦石乔	国防科技大学	何伟明	哈尔滨工业大学
	刘向东	浙江大学		
委员	王志华	清华大学	宋梅	北京邮电大学
	韩焱	中北大学	张雪英	太原理工大学
	殷福亮	大连理工大学	赵晓晖	吉林大学
	张朝柱	哈尔滨工程大学	刘兴钊	上海交通大学
	洪伟	东南大学	陈鹤鸣	南京邮电大学
	杨明武	合肥工业大学	袁东风	山东大学
	王忠勇	郑州大学	程文青	华中科技大学
	曾云	湖南大学	李思敏	桂林电子科技大学
	陈前斌	重庆邮电大学	张怀武	电子科技大学
	谢泉	贵州大学	卞树檀	火箭军工程大学
	吴瑛	解放军信息工程大学	刘纯亮	西安交通大学
	金伟其	北京理工大学	毕卫红	燕山大学
	胡秀珍	内蒙古工业大学	付跃刚	长春理工大学
	贾宏志	上海理工大学	顾济华	苏州大学
	李振华	南京理工大学	韩正甫	中国科学技术大学
	李晖	福建师范大学	何兴道	南昌航空大学
	何平安	武汉大学	张新亮	华中科技大学
	郭永彩	重庆大学	曹益平	四川大学
	刘缠牢	西安工业大学	李儒新	中国科学院上海光学精密机械研究所
	赵尚弘	空军工程大学	董友梅	京东方科技集团股份有限公司
	蒋晓瑜	陆军装甲兵学院	蔡毅	中国兵器科学研究院
	仲顺安	北京理工大学	冯其波	北京交通大学
	黄翊东	清华大学	张有光	北京航空航天大学
	李勇朝	西安电子科技大学	江毅	北京理工大学
	章毓晋	清华大学	张伟刚	南开大学
	刘铁根	天津大学	宋峰	南开大学
	王艳芬	中国矿业大学	靳伟	香港理工大学
	苑立波	哈尔滨工程大学		
丛书责任编辑	盛东亮	清华大学出版社		

序

FOREWORD

随着信息科学、电子科学与技术、计算机科学与技术、通信工程、软件工程、网络工程、信息安全、集成电路设计、微电子科学与工程、光电信息科学与工程、信息工程及其相关专业的发展，电子信息类专业已经成为国家战略性新兴产业的重要组成部分。电子信息类专业在国民经济和社会发展中发挥着越来越重要的作用。随着信息技术的飞速发展，电子信息类专业的人才培养面临着新的挑战。

我国电子信息产业销售收入总规模在 2013 年已经突破 12 万亿元，行业收入占工业总体比重已经超过 9%。电子信息产业在工业经济中的支撑作用凸显，更加促进了信息化和工业化的高层次深度融合。随着移动互联网、云计算、物联网、大数据和石墨烯等新兴产业的爆发式增长，电子信息产业的发展呈现了新的特点，电子信息产业的人才培养面临着新的挑战。

(1) 随着控制、通信、人机交互和网络互联等新兴电子信息技术不断发展，传统工业设备融合了大量最新的电子信息技术，它们一起构成了庞大而复杂的系统，派生出大量新兴的电子信息技术应用需求。这些“系统级”的应用需求，迫切要求具有系统级设计能力的电子信息技术人才。

(2) 电子信息系统的功能越来越复杂，系统的集成度越来越高。因此，要求未来的设计者应该具备更扎实的理论基础知识和更宽广的专业视野。未来信息系统的设计越来越要求软件和硬件的协同规划、协同设计和协同调试。

(3) 新兴电子信息技术的发展依赖于半导体产业的不断推动，半导体厂商为设计者提供了越来越丰富的生态资源，系统集成厂商的全方位配合又加速了这种生态资源的进一步完善。半导体厂商和系统集成厂商所建立的这种生态系统，为未来的设计者提供了更加便捷却又必须依赖的设计资源。

教育部 2012 年颁布了新版《高等学校本科专业目录》，将电子信息类专业进行了整合，为各高校建立系统化的人才培养体系，培养具有扎实理论基础和宽广专业技能的、兼顾“基础”和“系统”的高层次电子信息人才给出了指引。

传统的电子信息学科专业课程体系呈现“自底向上”的特点，这种课程体系偏重对底层元器件的分析与设计，较少涉及系统级的集成与设计。近年来，国内很多高校对电子信息类专业课程体系进行了大力度的改革，这些改革顺应时代潮流，从系统集成的角度，更加科学合理地构建了课程体系。

为了进一步提高普通高校电子信息类专业教育与教学质量，贯彻落实《国家中长期教育改革和发展规划纲要(2010—2020 年)》和《教育部关于全面提高高等教育质量若干意见》(教高【2012】4 号)的精神，教育部高等学校电子信息类专业教学指导委员会开展了“高等学校电子信息类专业课程体系”的立项研究工作，并于 2014 年 5 月启动了《高等学校电子信息类专业系列教材》(教育部高等学校电子信息类专业教学指导委员会规划教材)的建设工作。其目的是为推进高等教育内涵式发展，提高教学水平，满足高等学校对电子信息类专业人才培养、教学改革与课程改革的需要。

本系列教材定位于高等学校电子信息类专业的专业课程，适用于电子信息类的电子信

息工程、电子科学与技术、通信工程、微电子科学与工程、光电信息科学与工程、信息工程及其相近专业。经过编审委员会与众多高校多次沟通,初步拟定分批次(2014—2017年)建设约100门课程教材。本系列教材将力求在保证基础的前提下,突出技术的先进性和科学的前沿性,体现创新教学和工程实践教学;将重视系统集成思想在教学中的体现,鼓励推陈出新,采用“自顶向下”的方法编写教材;将注重反映优秀的教学改革成果,推广优秀的教学经验与理念。

为了保证本系列教材的科学性、系统性及编写质量,本系列教材设立顾问委员会及编审委员会。顾问委员会由教指委高级顾问、特约高级顾问和国家级教学名师担任,编审委员会由教育部高等学校电子信息类专业教学指导委员会委员和一线教学名师组成。同时,清华大学出版社为本系列教材配置优秀的编辑团队,力求高水准出版。本系列教材的建设,不仅有众多高校教师参与,也有大量知名的电子信息类企业支持。在此,谨向参与本系列教材策划、组织、编写与出版的广大教师、企业代表及出版人员致以诚挚的感谢,并殷切希望本系列教材在我国高等学校电子信息类专业人才培养与课程体系建设中发挥切实的作用。

高志伟 教授

前言

PREFACE

随着半导体技术的发展和 EDA 设计技术的进步,现代数字系统向着高集成度、高速度、低功耗、系统化的方向发展,传统的数字电路设计方法已经难以适应现代数字系统发展,基于 FPGA 平台、采用硬件描述语言进行数字系统设计是现代数字系统设计的重要方向。近年来随着人工智能的兴起,在深度学习的效率方面,FPGA 表现出 GPU 无法比拟的优势。

为了便于读者学习和掌握 FPGA 相关内容,本书主要突出了基础与提高并重、强化实践、面向应用的思想。

为了体现基础与提高并重的指导思想,内容上设置了基础篇和提高篇两个篇章,基础篇包括第 1~5 章,涵盖可编程器件基础、Verilog HDL 语言基础、数字逻辑 HDL 描述、基于 Vivado 的 FPGA 开发流程、FPGA 基础实验,基础篇内容对 Verilog HDL 语言规范进行了适当删减,删除了诸如原语、fork join 等实际 FPGA 应用中较少涉及的内容,使读者专注于掌握 FPGA 基本电路设计;提高篇包括第 6~10 章,内容包括 FPGA 高级设计举例、FPGA 的时序约束与时序分析、Zynq SoC 嵌入式系统设计、基于 Zynq 的 AI 应用——CNN 手写数字识别系统、FPGA 综合实验,可适用于高年级相关专业本科生、研究生设计复杂 FPGA 电路和系统。

实践是学习 FPGA 的关键一环,我们梳理出数字系统结构一般包含信号采集、信号传输、信号处理、信号输出(执行)四部分,为此在基础实验部分设置了对应的四部分 FPGA 实验,使读者掌握 FPGA 基础电路设计的同时,全面了解数字系统的基本结构,为设计 FPGA 数字系统奠定基础;提高篇的综合实验部分,以信号采集、信号传输、信号处理、信号输出(执行)为基础,设置了经典数字电路、多媒体处理和人工智能三个综合性实验。通过基础实验和综合实验,强化读者的 FPGA 实践能力。

FPGA 有着广泛的应用,书中的许多实例来自工程实际。考虑人工智能是当今科技发展的热点方向并且基于 FPGA 的人工智能获得了重要应用,我们针对性地设置了 CNN 手写数字识别系统的章节和综合实验,既让读者掌握了 FPGA 嵌入式系统开发方法,又学习了 FPGA 在人工智能领域应用的优势,让读者体会到利用 FPGA 实现人工智能的乐趣。

本书共 10 章,具体内容为:

第 1 章可编程逻辑器件基础。内容包括专用集成电路的分类、CPLD/FPGA 的工作原理和典型的 CPLD/FPGA 器件结构。

第 2 章 Verilog HDL 语言基础。内容包括硬件描述语言、Verilog HDL 模块结构、语言要素、表达式和运算符、行为建模、结构化建模、系统任务和系统函数、编译指令。

第 3 章数字逻辑 HDL 描述。内容包括组合逻辑电路设计、时序逻辑电路设计、有限状

态机设计,通过实例介绍了相关电路的设计方法。

第4章基于Vivado的FPGA开发流程。内容包括设计规划、设计输入、功能仿真、综合、时序仿真、FPGA调试,覆盖了FPGA开发的各个过程。

第5章FPGA基础实验。内容包括信号采集、信号传输、信号处理、信号输出。

第6章FPGA高级设计举例。内容包括FPGA编码技巧、流水线设计、FIR滤波器设计、SPI接口设计、异步FIFO设计。

第7章FPGA的时序约束与时序分析。内容包括静态时序分析、DFF时序参数、时序分析与时序约束,最后结合实例讨论了时序分析的过程。

第8章Zynq SoC嵌入式系统设计。内容包括Zynq结构、系统互连、基于Zynq平台的软硬件设计、Zynq设计举例。

第9章基于Zynq的AI应用——CNN手写数字识别系统。内容包括算法分析、系统架构、卷积加速核设计、硬件架构设计、软件架构设计,最后对系统性能进行了评估分析。

第10章FPGA综合实验。内容包括语音处理系统的FPGA实现、数字示波器的FPGA实现、基于Zynq的CNN手写数字识别系统实现。

为了方便读者的学习,提供了本书的教学课件和所用设计实例的完整代码,可以在清华大学出版社网站(<http://www.tup.com.cn>)下载。本书的实验不限于Basys3、ZYBO FPGA板,后续我们将进一步增加其他主流FPGA实验板的约束文件。

在本书的编写过程中,引用和参考了诸多专家和教授的研究成果,同时也参考了Xilinx公司的大量技术文档,在此向他们表示衷心的感谢。全书由薛一鸣、文娟、何宁宁、李木槿编写。我校王建平教授、中国科学院半导体所肖宛昂研究员审校了全书。全书由薛一鸣负责统稿。在编写过程中陈鹤、刘树荣参加了部分编码和测试工作,在此一并向他们表示感谢。在本书的出版过程中,得到了清华大学出版社王芳编辑的帮助和精心指导,也得到了美国Digilent公司的大力支持和帮助,在此也表示深深的谢意。感谢作者的家人对我工作的理解和支持。

时光如梭,今年是作者从事芯片、FPGA设计二十年,同时也是作者将科研引入教学开设EDA技术课程二十年。二十年来作者先后开发了多款多媒体大规模集成电路,更欣慰的是作者指导过的多名学生如今在国内外著名集成电路设计公司从事集成电路的前沿设计工作。这本书凝结了作者多年科研和教学的一些体会,但由于作者经验、能力有限,书中难免有疏漏的地方,敬请读者批评指正。

薛一鸣

2019年10月

图书资源支持

感谢您一直以来对清华大学出版社图书的支持和爱护。为了配合本书的使用，本书提供配套的资源，有需求的读者请扫描下方的“书圈”微信公众号二维码，在图书专区下载，也可以拨打电话或发送电子邮件咨询。

如果您在使用本书的过程中遇到了什么问题，或者有相关图书出版计划，也请您发邮件告诉我们，以便我们更好地为您服务。

我们的联系方式：

地 址：北京市海淀区双清路学研大厦 A 座 701

邮 编：100084

电 话：010-83470236 010-83470237

资源下载：<http://www.tup.com.cn>

客服邮箱：tupjsj@vip.163.com

QQ：2301891038（请写明您的单位和姓名）

科技传播·新书资讯



电子电气科技荟

资料下载·样书申请



书圈

用微信扫一扫右边的二维码，即可关注清华大学出版社公众号。

目录

CONTENTS

基础篇

第 1 章 可编程逻辑器件基础	3
1.1 可编程逻辑器件概述	3
1.2 CPLD 的原理与结构	4
1.2.1 乘积项的工作原理	4
1.2.2 CPLD 的一般结构	4
1.3 FPGA 的原理与结构	6
1.3.1 查找表的基本原理	6
1.3.2 FPGA 的结构	7
第 2 章 Verilog HDL 语言基础	12
2.1 硬件描述语言概述	12
2.2 Verilog HDL 模块的结构	13
2.3 Verilog HDL 语言要素	14
2.3.1 标识符与关键词	14
2.3.2 注释	14
2.3.3 四值逻辑	14
2.3.4 常量及其表示	15
2.3.5 数据类型	16
2.4 表达式和运算符	17
2.4.1 连接与复制操作符	18
2.4.2 符号运算符	19
2.4.3 算术运算符	19
2.4.4 关系运算符	21
2.4.5 逻辑运算符	22
2.4.6 全等比较运算符	23
2.4.7 按位运算符	24
2.4.8 归约运算符	25
2.4.9 移位操作符	27
2.4.10 条件运算符	27
2.4.11 优先级说明	28
2.5 Verilog HDL 的行为建模	28

2.5.1	行为描述的结构	29
2.5.2	过程结构	29
2.5.3	时序控制	30
2.5.4	赋值语句	32
2.5.5	条件与控制语句	35
2.5.6	任务与函数结构	38
2.5.7	可综合与不可综合	40
2.6	Verilog HDL 的结构化建模	41
2.6.1	内置的基本门及其例化	41
2.6.2	模块实例化	43
2.6.3	层次化设计	44
2.7	系统任务和系统函数	44
2.7.1	显示任务	45
2.7.2	文件输入/输出任务	46
2.7.3	从文件中读取数据任务	46
2.7.4	仿真控制任务	47
2.7.5	仿真时间函数	47
2.8	编译指令	48
2.9	验证平台搭建	49
2.9.1	验证平台结构	49
2.9.2	待验证设计	50
2.9.3	时钟生成器	50
2.9.4	激励发生器(Stimulator)	51
2.9.5	比较器(Checker)	51
2.9.6	验证平台完整实例	52
第3章	数字逻辑 HDL 描述	56
3.1	组合逻辑电路设计举例	56
3.1.1	比较器	56
3.1.2	编码器	57
3.1.3	译码器	58
3.1.4	简单的 ALU 电路	59
3.2	时序逻辑电路设计举例	60
3.2.1	D 触发器	60
3.2.2	移位寄存器	61
3.2.3	计数器	62
3.2.4	分频电路	64
3.3	有限状态机设计	65
第4章	基于 Vivado 的 FPGA 开发流程	67
4.1	FPGA 基本开发流程	67
4.2	设计规划	68
4.2.1	规划的内容及意义	69
4.2.2	设计规划实例	69
4.3	设计输入	69

4.3.1	设计输入方式	69
4.3.2	设计实例	70
4.4	功能仿真	76
4.4.1	功能仿真的目的	76
4.4.2	功能仿真的原理	76
4.4.3	编写测试验证程序	77
4.4.4	功能仿真实例	77
4.5	综合	81
4.5.1	综合的目的	81
4.5.2	综合的原理	81
4.5.3	综合实例	81
4.6	实现	87
4.6.1	实现的目的	87
4.6.2	实现的原理	88
4.6.3	实现实例	88
4.7	时序仿真	96
4.7.1	时序仿真的目的	96
4.7.2	时序仿真的原理	96
4.7.3	仿真实例	96
4.8	FPGA 调试	98
4.8.1	FPGA 逻辑分析仪	98
4.8.2	使用流程	99
4.8.3	调试实例	99
第 5 章	FPGA 基础实验	106
5.1	预备实验	107
5.1.1	实验设备	107
5.1.2	功能要求	108
5.1.3	设计分析	108
5.1.4	逻辑设计	110
5.1.5	实现流程	114
5.1.6	拓展任务	114
5.2	信号采集	114
5.2.1	实验设备	114
5.2.2	功能要求	117
5.2.3	设计分析	117
5.2.4	逻辑设计	120
5.2.5	实现流程	123
5.2.6	拓展任务	123
5.3	信号传输	123
5.3.1	实验设备	123
5.3.2	功能要求	124
5.3.3	设计分析	124
5.3.4	逻辑设计	126

059	5.3.5 实现流程	127
067	5.3.6 拓展任务	127
065	5.4 信号处理	127
067	5.4.1 实验设备	127
067	5.4.2 功能要求	127
77	5.4.3 设计分析	127
77	5.4.4 逻辑设计	132
18	5.4.5 仿真结果	133
18	5.4.6 实现流程	135
18	5.4.7 拓展任务	135
18	5.5 信号输出(执行)	135
78	5.5.1 实验设备	135
78	5.5.2 功能要求	139
88	5.5.3 设计分析	139
88	5.5.4 逻辑设计	144
88	5.5.5 实现流程	151
88	5.5.6 拓展任务	152

提 高 篇

93	第 6 章 FPGA 高级设计举例	155
93	6.1 FPGA 编码技巧	155
93	6.2 流水线设计	159
93	6.2.1 流水线技术的原理	159
93	6.2.2 流水线设计及实现思路	160
93	6.2.3 流水线设计实例	160
93	6.3 FIR 滤波器设计	163
93	6.3.1 FIR 滤波器的数学原理	163
93	6.3.2 基于 FPGA 的 FIR 滤波器设计及实现思路	163
93	6.3.3 FIR 滤波器的 FPGA 实现结构	164
93	6.3.4 FIR 设计实例	164
93	6.4 SPI 接口设计	171
93	6.4.1 SPI 接口原理	171
93	6.4.2 SPI 接口的设计及实现思路	173
93	6.4.3 SPI 接口设计实例	174
93	6.5 异步 FIFO 设计	180
93	6.5.1 异步 FIFO 的工作原理	180
93	6.5.2 异步 FIFO 设计及实现思路	181
93	6.5.3 异步 FIFO 设计实例	183
93	第 7 章 FPGA 的时序约束与时序分析	188
93	7.1 静态时序分析	188
93	7.2 DFF 时序参数	188
93	7.3 时序分析与时序约束	189

7.3.1	时序分析模型	189
7.3.2	寄存器与寄存器间时序约束	190
7.3.3	输入接口时序约束	191
7.3.4	输出接口时序约束	191
7.4	时序分析举例	192
7.4.1	约束文件(xdc,sdc)	192
7.4.2	约束检查(check_timing)	193
7.4.3	时序分析	195
第 8 章	Zynq SoC 嵌入式系统设计	199
8.1	Zynq 结构	199
8.1.1	Zynq 结构概述	199
8.1.2	APU	199
8.1.3	PL	201
8.1.4	片上外设	202
8.2	系统互连	202
8.2.1	AXI4 总线协议	202
8.2.2	Zynq 内部互连	206
8.3	基于 Zynq 平台的嵌入式系统设计	210
8.3.1	基于 Zynq 平台的嵌入式系统开发流程	210
8.3.2	系统设计输入	210
8.3.3	HLS 设计	213
8.3.4	IP 集成	221
8.3.5	软件设计	222
8.4	Zynq 设计举例	223
8.4.1	IP 集成设计	223
8.4.2	软件开发	232
8.4.3	运行效果	237
第 9 章	基于 Zynq 的 AI 应用——CNN 手写数字识别系统	239
9.1	算法分析	239
9.1.1	手写识别算法分析	239
9.1.2	CNN 算法简介	239
9.1.3	Lenet5 网络结构	240
9.2	系统架构	241
9.3	卷积加速核设计	243
9.4	硬件架构设计	247
9.5	软件架构设计	249
9.6	系统性能分析	250
9.6.1	功耗评估	250
9.6.2	器件资源利用率	251
9.6.3	时序约束	251
9.6.4	加速性能	251

第 10 章	FPGA 综合实验	253
10.1	语音处理系统的 FPGA 实现	253
10.1.1	实验设备	253
10.1.2	功能要求	253
10.1.3	设计分析	254
10.1.4	逻辑设计	255
10.1.5	仿真结果	259
10.1.6	实现流程	259
10.1.7	拓展任务	259
10.2	数字示波器的 FPGA 实现	260
10.2.1	实验设备	261
10.2.2	功能要求	261
10.2.3	设计分析	261
10.2.4	逻辑设计	262
10.2.5	仿真结果	267
10.2.6	实现流程	267
10.2.7	拓展任务	267
10.3	基于 Zynq 的 CNN 手写数字识别系统实现	267
10.3.1	实验设备	267
10.3.2	功能要求	268
10.3.3	设计分析	268
10.3.4	实现步骤	268
10.3.5	实验效果	288
10.3.6	拓展任务	289
附录 A	Basys3 开发板	290
附录 B	ZYBO 开发板	294
参考文献	299
第 7 章	FPGA 时序约束的建立与约束分析	105
7.1	时序约束	105
7.2	时序分析	105
7.3	时序分析与约束	105

可编程逻辑器件基础

CHAPTER 1

1.1 可编程逻辑器件概述

基 础 篇

可编程逻辑器件(Programmable Device, PD)是一种可以进行编程的芯片,其电路结构具有通用性和可配置性,用户可以通过对器件进行编程实现所需的逻辑功能。可编程器件内嵌包含大量的逻辑单元,用一种可编程逻辑器件可以实现单片通用逻辑设计的功能,从而大大减小了系统的体积和功耗,提高了系统的可靠性。同时由于设计可以通过编程修改,大大提高了设计的灵活性。

可编程逻辑器件最早出现于 20 世纪 70 年代,先后出现了可编程只读存储器(Programmable Read Only Memory, PROM)、可编程逻辑阵列(Programmable Logic Array, PLA)、可编程阵列逻辑(Programmable Array Logic, PAL)、通用阵列逻辑(Universal Array Logic, GAL)、可用阵列逻辑的可编程逻辑器件(Erasable Programmable Logic Device, EPLD)、复杂可编程逻辑器件(CPLD)和现场可编程门阵列器件(Field Programmable Gate Array, FPGA)。特别是 FPGA 器件的涌现,大大加快了可编程逻辑器件的应用密度、性能,器件成本也大幅下降。

另外,由于可编程逻辑器件具有集成度高、体积小、功耗低、设计灵活、开发平台多样、高度兼容等优点,因此,在工业控制、消费电子、通信设备等领域得到了广泛的应用。特别是在工业控制领域,可编程逻辑器件的应用非常广泛,如用于控制电机的速度、位置、温度等,以及用于控制机器人的运动等。在消费电子领域,可编程逻辑器件的应用也非常广泛,如用于控制手机的通话、短信、彩信等功能,以及用于控制电视机的频道、音量、亮度等功能。在通信设备领域,可编程逻辑器件的应用也非常广泛,如用于控制交换机的呼叫、路由、计费等功能,以及用于控制路由器的路由、转发等功能。此外,可编程逻辑器件还广泛应用于航空航天、国防军工、医疗设备、仪器仪表等领域。随着可编程逻辑器件技术的不断发展,其在各个领域的应用也将越来越广泛。

