

深亚微米CMOS 模拟集成电路设计

[美] Bang-Sup Song 著
刘力源 译



科学出版社

014013213

TN432

55

深亚微米 CMOS 模拟集成电路设计

〔美〕 Bang-Sup Song 著

刘力源 译



科学出版社

北京

TN432

55



北航

C1700528

图字：01-2012-6877 号

内 容 简 介

本书着眼于电路设计,首先介绍双极结型晶体管(BJT)和金属氧化物半导体(MOS)晶体管的抽象模型,然后介绍如何利用晶体管构建更大的系统。主要内容包括:运算放大器、数据转换器、奈奎斯特数据转换器、过采样数据转换器、高精度数据转换器、锁相环、频率综合和时钟恢复等。本书对模拟设计概念的描述将诉诸更加直观的方法而不是繁琐的公式推导。

本书可以作为工科院校相关专业高年级本科生和研究生的参考用书,也可以供半导体和集成电路设计领域技术人员阅读。

图书在版编目(CIP)数据

深亚微米 CMOS 模拟集成电路设计/(美)Bang-Sup Song 著;刘力源译。
—北京:科学出版社,2014.1

书名原文:Micro CMOS Design

ISBN 978-7-03-039217-6

I. 深… II. ① B… ② 刘… III. CMOS 电路-模拟集成电路-电路设计
IV. TN432

中国版本图书馆 CIP 数据核字(2013)第 283414 号

责任编辑:杨凯 / 责任制作:魏谨

责任印制:赵德静 / 封面设计:于启宝

北京东方科龙图文有限公司 制作

<http://www.okbook.com.cn>

科学出版社 出版

北京东黄城根北街 16 号

邮政编码:100717

<http://www.sciencep.com>

文林印务有限公司 印刷

科学出版社发行 各地新华书店经销

*

2014 年 1 月第 一 版 开本: 720×1000 1/16

2014 年 1 月第一次印刷 印张: 24

印数: 1—3500 字数: 460 000

定 价: 68.00 元

(如有印装质量问题,我社负责调换)

Micro CMOS DESIGN/by Bang-Sup Song/ISBN:978-1-4398-1895-4

Copyright © 2012 by CRC press.

Authorized translation from English language edition published by CRC Press, part of Taylor & Francis Group LLC; All rights reserved.

本书中文简体翻译版授权由科学出版社独家出版并限在中国大陆地区销售。未经出版者书面许可,不得以任何方式复制或发行本书的任何部分。

Copies of this book sold without a Taylor & Francis sticker on the cover are unauthorized and illegal. 本书封面贴有 Taylor & Francis 公司防伪标签,无标签者不得销售。

作者简介

宋邦燮(Bang-Sup Song)博士,1973 年获首尔国立大学(Seoul National University)学士学位,1975 年获韩国科学技术院(Korea Advanced Institute of Science)硕士学位,1983 年获加州大学伯克利分校博士学位。1975 年至 1978 年,供职于韩国国防科学研究所(Agency for Defense Development, Korea)。1983 年至 1986 年,供职于新泽西州默里山 AT&T 贝尔实验室,同时任新泽西州罗格斯大学电子工程系访问学者。1986 年至 1999 年,任厄巴纳伊利诺伊大学电子和计算机工程系以及协同科学实验室(Coordinated Science Laboratory)教授。1999 年,进入加州大学圣地亚哥分校电子和计算机工程系,被授予无线通信领域 Charles Lee Powell 讲席教授职位。

宋博士于 1986 年获 AT&T 贝尔实验室 Distinguished Technical Staff 奖,1987 年获模拟器件公司 Career Development Professor 奖,1995 年获伊利诺伊大学 Xerox Senior Faculty Research 奖。宋博士在美国电气电子工程师协会(IEEE)的学术兼职包括 IEEE 固态电路杂志(JSSC)、IEEE 电路与系统杂志(TCAS)副主编,国际固态电路会议(ISSCC)、国际电路与系统年会(ISCAS)组委会成员。宋博士是美国电气电子工程师学会院士(IEEE Fellow)。

致 谢

感谢我的研究生 Seung-Hoon Lee、Unku Moon、Tzishiung Shu、Sung-Ung Kwak、Myung-Jun Choe、Alex Bugeja、Woogeun Rhee、Hsinshu Chen、Chun Huat Heng、Seung-Tak Ryu、Sourja Ray、Supisa Lerstaveesin、Yunshiang Shu；感谢来自业界的朋友 M. Tompsett、K. Bacrania、D. Soo、P. Lakers、S. Gillig、T. Cho、D. Kang、Y. Konno、K. Tomioka、Y. Aiba、K. Yamazoe、K. Hamashita、J. Kamiishi、T. Suzuki、S. Takeuchi、K. Koyama、T. Yoshioka。正是在他们的大力支持下，我才得以完成此书。

特别感谢芝加哥伊利诺伊大学的 Wai-Kai Chen 教授、泰勃-弗朗西斯 (Taylor & Francis/CRC) 出版社的工作人员、高通公司的 Chong Lee 博士和 John Hong 博士给予的鼓励。

前 言

自 20 世纪 70 年代早期,传媒数字化显著地改变了我们的生活,也改变了我们获取和处理信息的方式。数字系统的发展得益于互补金属氧化物半导体(CMOS)工艺的进步,这些数字系统将在未来的云计算和移动多媒体时代获得广泛的应用。在所有的数字系统系统中,被处理的数据以模拟信号的形式在有线和无线信道内传递和接收。信号的存储和恢复也往往借助磁媒质或光媒质。多数数字系统是基于复杂片上系统芯片(SoC)的,这些 SoC 包含多个模拟/射频接口。在 SoC 环境中的模拟/射频设计要求设计者既精通系统设计又精通晶体管级电路设计。随着 SoC 复杂度的增长,模拟/射频的设计需要借助对更大的单元电路的抽象,这些单元包括运算放大器(Opamp)、模拟数字转换器(ADC)以及锁相环(PLL)。

本书介绍模拟电路设计方法学,重点介绍可集成到 SoC 内的模拟系统设计。本书先介绍双极结型晶体管(BJT)和金属氧化物半导体(MOS)晶体管的抽象模型,然后介绍如何利用晶体管构建更大的系统。读者可能会注意到本书着眼于电路设计而不是电路分析。本书对模拟设计概念的描述将诉诸更加直观的方法而不是繁琐的公式推导。本书包含四个基础理论章节:第 1 章介绍反馈和稳定性,第 2 章介绍晶体管/放大器的原理,第 4 章介绍数据转换器原理,第 8 章介绍锁相环的原理。其余五个章节是本书的重点:第 3 章介绍运算放大器,第 5 章介绍奈奎斯特数据转换器,第 6 章介绍过采样数据转换器,第 7 章介绍高精度数据转换器,第 9 章介绍频率综合和时钟恢复。所有的反馈系统,比如运算放大器、 $\Delta\Sigma$ 调制器和锁相环都用同样的概念和分析方法进行讲解。

本书的主要内容是各类数据转换器和锁相环的设计,这两种电路在 SoC 中的应用最为广泛。本书适合研究生和工程师阅读,基础理论章节也适合本科生阅读。读者可先通过阅读基础理论章节回顾基本的电路概念,然后再进一步阅读其他章节。

宋邦燮 (Bang-Sup Song)
加州拉霍亚 (La Jolla, California)

目 录

第 1 章 放大器基础	1
1.1 激励点和传递函数	1
1.2 频率响应	2
1.3 稳定性判据	4
1.4 运算放大器用于负反馈	5
1.5 相位裕度	7
1.6 瞬态响应	10
1.7 反馈放大器	12
1.8 反馈的作用	14
1.9 左半平面和右半平面零点	16
1.10 反馈放大器的稳定性	19
第 2 章 放大器的设计	23
2.1 晶体管的低频抽象模型	23
2.1.1 大信号	23
2.1.2 小信号	24
2.1.3 跨导 g_m 和输出电阻 r_o	25
2.1.4 小信号模型	26
2.1.5 体效应	27
2.2 低频激励点电阻	27
2.3 电阻反射定律	29
2.4 三种基本放大器组态	34
2.5 九种组合放大器	35
2.5.1 共源-共源结构	35

目 录

2.5.2 共源-共栅结构	36
2.5.3 共源-共漏结构	38
2.5.4 共栅-共源、共栅-共栅、共栅-共漏结构	38
2.5.5 共漏-共源结构	39
2.5.6 共漏-共栅结构	39
2.5.7 共漏-共漏结构	39
2.6 差分对	40
2.6.1 共模抑制	40
2.6.2 对称的传递函数	41
2.7 增益自举	42
2.7.1 零极点对的约束	43
2.7.2 其他增益自举的概念	44
2.8 偏 置	44
2.8.1 最大化信号摆幅的套筒结构的偏置	45
2.8.2 电流源的匹配	46
2.9 电压源和电流源	47
2.9.1 以 V_{GS} 和 ΔV_{GS} 为参考的电流源	47
2.9.2 带隙参考	48
参考文献	51

第 3 章 运算放大器

.....	53
-------	----

3.1 运算放大器的小信号模型	53
3.2 运算放大器的频率补偿	55
3.2.1 并联补偿	56
3.2.2 极点分裂米勒补偿	56
3.3 两级米勒补偿运算放大器的相位裕度	60
3.4 两级运算放大器右半平面零点的消除技术	61
3.4.1 插入串联电阻	62
3.4.2 利用源极跟随器形成反馈	63
3.4.3 利用附加的增益级对 G_m 自举	63
3.5 负反馈运算放大器的瞬态响应	64
3.5.1 压摆率	64
3.5.2 全功率带宽	66
3.6 运算放大器设计举例	67
3.6.1 三级套筒式运算放大器	67

3.6.2 折叠套筒式运算放大器	69
3.6.3 增益自举套筒式运算放大器	70
3.6.4 两级运算放大器	70
3.7 共模反馈	72
3.7.1 共模反馈环路的要求	73
3.7.2 连续时间共模反馈	73
3.8 失调消除	74
3.9 运算放大器的输入电容	77
3.10 运算放大器的失调	78
3.11 运算放大器的噪声	79
3.12 运算放大器的共模抑制	81
参考文献	82

第 4 章 数据转换器基础 83

4.1 模拟数字转换器基础	83
4.1.1 采样的混叠效应	83
4.1.2 量化噪声	84
4.1.3 信号噪声比	86
4.1.4 微分和积分非线性	88
4.1.5 DNL 相关的低幅度失真	89
4.1.6 奈奎斯特采样和过采样	90
4.2 采样保持	92
4.2.1 电荷注入和时钟馈通	93
4.2.2 采样开关的非线性	94
4.2.3 底板采样	95
4.2.4 时钟自举	97
4.2.5 时钟馈通效应对失调的影响	101
4.2.6 kT/C 噪声和时钟抖动	101
4.3 并行模拟数字转换器	104
4.3.1 回踢噪声和火花噪声	106
4.4 比较器	107
4.4.1 前置放大器	107
4.4.2 再生式锁存器	109
4.4.3 比较器的设计	111
4.5 模拟数字转换器的测试	113

目 录

4.6 平均和插值技术	115
4.6.1 失调平均	116
4.6.2 插值	117
4.7 低电压电路技术	120
4.7.1 模拟电源电压的下限	120
4.7.2 开关运算放大器技术	121
4.7.3 电流模电路技术	123
4.8 数字模拟转换器基础	123
4.8.1 数字模拟转换器精度的考虑	125
4.8.2 压摆率的限制	125
4.8.3 码字相关的时间常数	126
4.8.4 毛刺	127
4.8.5 数字码同步时钟的抖动	127
参考文献	128

第 5 章 奈奎斯特数据转换器 131

5.1 模拟数字转换器的架构	131
5.2 斜率式模拟数字转换器	133
5.3 逐次逼近模拟数字转换器	135
5.3.1 精度考虑	137
5.3.2 基于 $R+C$ 、 $C+R$ 、 $C+C$ 组合的数字模拟转换器的逐次逼近模拟数字转换器	138
5.4 子区间和多步式模拟数字转换器	140
5.4.1 余差信号	141
5.4.2 多步结构和流水线结构	142
5.5 流水线模拟数字转换器	143
5.5.1 余差曲线	144
5.5.2 电容阵列式乘法及数字模拟转换器	145
5.5.3 精度考虑	147
5.5.4 数字校正	149
5.5.5 一般化的 N 比特流水线级	151
5.5.6 三个参考电压的乘法及数字模拟转换器	152
5.5.7 电容匹配	156
5.5.8 运算放大器的增益要求	157
5.5.9 运算放大器的带宽要求	159

5.5.10 噪声的设计考虑	160
5.5.11 级电路的最佳分辨率	161
5.5.12 逐级缩减的流水线模拟数字转换器	161
5.5.13 无采样保持的流水线模拟数字转换器	162
5.6 折叠式模拟数字转换器	164
5.6.1 精度考虑	165
5.6.2 级联折叠	167
5.7 其他模拟数字转换器	169
5.7.1 算术模拟数字转换器	170
5.7.2 时间交织模拟数字转换器	170
5.7.3 运算放大器共享的模拟数字转换器	173
5.7.4 低电压低功耗的动态电路设计	176
5.7.5 时域模拟数字转换器	177
5.8 分立的数字模拟转换器	179
5.8.1 电阻串型数字模拟转换器	179
5.8.2 电流舵数字模拟转换器	181
5.8.3 单调的分段数字模拟转换器	182
参考文献	183

第 6 章 过采样数据转换器 185

6.1 反馈环路中的量化器	185
6.1.1 用在反馈环中的有源滤波器	185
6.1.2 环路稳定性	187
6.1.3 量化噪声整形	187
6.1.4 环路滤波器及其带宽的要求	189
6.2 $\Delta\Sigma$ 调制器	191
6.2.1 量化误差估计	192
6.2.2 量化误差整形	193
6.2.3 信号对量化噪声比	194
6.2.4 稳定性和积分器的过载	195
6.3 高阶调制器架构	197
6.3.1 直接级联多反馈环路式结构	197
6.3.2 单反馈环路式结构	198
6.3.3 级联式调制器	200
6.4 离散时间和连续时间调制器的比较	201

目 录

6.5 离散时间调制器的设计	203
6.5.1 开关电容积分器	203
6.5.2 多比特积分器和乘法及数字模拟转换器	205
6.5.3 多反馈电平的数字模拟转换器	207
6.5.4 设计考虑	208
6.5.5 宽带调制器	209
6.6 带通调制器设计	213
6.7 连续时间调制器设计	215
6.7.1 连续时间 $\Delta\Sigma$ 调制器	215
6.7.2 内在的抗混叠和干扰信号滤除机制	216
6.7.3 数字模拟转换器输出脉冲位置和宽度的抖动	217
6.7.4 电流数字模拟转换器和开关电容数字模拟转换器	220
6.7.5 开关电容数字模拟转换器中的积分器	222
6.7.6 量化器的亚稳态	223
6.7.7 连续时间调制器的架构	224
6.7.8 积分器的设计考虑	226
6.7.9 跨导-电容积分器	227
6.7.10 电阻-电容积分器	227
6.7.11 反馈路径的设计	230
6.7.12 滤波器时间常数的校准	231
6.8 内插式过采样数字模拟转换器	235
6.8.1 利用 $\Delta\Sigma$ 调制器做数字信号的截断	236
6.8.2 单比特或多比特数字模拟转换器	236
6.8.3 单片集成的过采样数字模拟转换器	237
6.8.4 模拟信号重建滤波的要求	238
参考文献	238

第 7 章 高精度数据转换器

241

7.1 模拟数字转换器的非线性	241
7.1.1 流水线模拟数字转换器中非精确的余差信号	242
7.1.2 失码和非单调性	243
7.2 高精度模拟数字转换器设计的发展	244
7.2.1 器件尺寸和电源电压等比例缩减	244
7.2.2 宽带高无杂散动态范围的应用	245
7.2.3 高精度模拟数字转换器的设计技术	245

7.2.4 本质线性的模拟技术	246
7.2.5 逐次逼近寄存器模拟数字转换器的自校准	247
7.3 模拟数字转换器的数字校准	249
7.3.1 数字校准的概念	249
7.3.2 乘法及数字模拟转换器中电容误差的校准	250
7.3.3 乘法及数字模拟转换器的线性增益误差校准	251
7.3.4 乘法及数字模拟转换器的非线性增益误差校准	253
7.4 模拟数字转换器的数字校准	253
7.4.1 电容误差的后台测量	255
7.4.2 基于伪随机扰动的增益误差测量	256
7.4.3 伪随机扰动方法的限制因素	258
7.4.4 依赖信号的伪随机扰动方法	259
7.5 校准增益非线性的数字信号处理方法	261
7.5.1 弱非线性增益误差	262
7.5.2 利用伪随机扰动测量增益非线性项	263
7.5.3 利用信号相关法进行测量	263
7.5.4 多级伪随机扰动	264
7.5.5 后台误差测量的精度考虑	265
7.6 利用迫零最小均方根反馈法进行校准	267
7.6.1 最小均方根反馈的概念	267
7.6.2 自修正	267
7.6.3 数字后台校准中的自适应最小均方根算法	269
7.7 时间交织型模拟数字转换器的校准	271
7.7.1 失调失配	271
7.7.2 增益失配	271
7.7.3 采样时刻误差	272
7.8 连续时间 $\Delta\Sigma$ 调制器的校准	274
7.8.1 流水线结构和连续时间 $\Delta\Sigma$ 调制器的比较	274
7.8.2 级联 $\Delta\Sigma$ 调制器中的噪声泄漏	275
7.8.3 连续时间-离散时间变换	276
7.8.4 积分器的连续时间-离散时间变换	276
7.8.5 谐振器的连续时间-离散时间变换	278
7.8.6 半时钟周期延迟效应	279
7.8.7 单环连续时间 $\Delta\Sigma$ 调制器的噪声传递函数	280
7.8.8 连续时间级联 $\Delta\Sigma$ 调制器的噪声消除函数	281
7.8.9 连续时间级联 $\Delta\Sigma$ 调制器的信号传递函数和	

目 录

内建抗混叠特性	282
7.8.10 连续时间级联 $\Delta\Sigma$ 调制器的噪声泄漏消除	283
7.8.11 运算放大器有限直流增益和带宽的影响	285
7.9 电流舵数字模拟转换器的校准	286
7.9.1 数字模拟转换器的静态非线性误差	286
7.9.2 数字模拟转换器的动态非线性误差	287
7.9.3 反馈环路中的数字模拟转换器	288
参考文献	289

第 8 章 锁相环基础 291

8.1 相位噪声	291
8.1.1 抖动和积分均方根相位噪声	292
8.1.2 幅度调制到相位调制的转换	292
8.1.3 压控振荡器的相位噪声	293
8.1.4 单边带(SSB)和双边带(DSB)相位噪声	294
8.1.5 分频对相位噪声的影响	296
8.2 锁相环的工作原理	296
8.2.1 PLL 的线性化模型	297
8.2.2 二阶 PLL	298
8.2.3 二阶 PLL 的稳定性	300
8.2.4 单极点单零点的环路滤波器	301
8.3 相位噪声的传递函数	302
8.3.1 SSB 相位噪声对干扰信号的作用	304
8.3.2 积分均方根相位噪声对相位调制和频率调制的影响	304
8.3.3 利用 PLL 做调频解调器	306
8.4 鉴相器	307
8.4.1 利用乘法器实现鉴相器	307
8.4.2 上/下状态机实现鉴相器	308
8.4.3 鉴相鉴频器	309
8.5 电荷泵锁相环	310
8.5.1 电荷泵锁相环的稳定性	310
8.5.2 电荷泵锁相环的环路滤波器	311
8.5.3 参考杂散	312
8.5.4 电荷泵电路	313
8.6 锁相环的带宽限制	315

8.6.1 捕捉带和锁定带	315
8.6.2 建立时间要求	316
8.6.3 PLL 和二阶 $\Delta\Sigma$ 调制器的类比	316
8.7 高 Q 值的 LC 型 VCO	317
8.7.1 CMOS 工艺中的电感电容元件	317
8.7.2 LC 型 VCO 的振荡条件	318
8.7.3 LC 型 VCO 的相位噪声	320
8.7.4 $1/f$ 噪声的上变频	321
8.7.5 LC 型 VCO 的低相位噪声设计	322
8.7.6 电流和电压的限制	323
8.7.7 PLL 中的其他噪声源	324
8.8 低 Q 值的环振型 VCO	325
8.8.1 环振型 VCO 的振荡条件	325
8.8.2 环振型 VCO 的相位噪声	326
8.8.3 品质因子对相位噪声的影响	327
8.8.4 环振型 VCO 的低相位噪声设计	328
8.9 预分频器	331
参考文献	332

第 9 章 频率综合和时钟恢复

9.1 相位锁定环路的应用	333
9.1.1 一般的时钟产生技术	334
9.1.2 低抖动的时钟产生	335
9.2 数字锁相环	335
9.3 频率综合	337
9.3.1 整数分频综合器和分数分频综合器的对比	338
9.3.2 分数杂散	339
9.3.3 利用数字模拟转换器实现杂散消除	340
9.3.4 采用 $\Delta\Sigma$ 分频比调制器对杂散进行整形	341
9.3.5 鉴频鉴相器/电荷泵的非线性	342
9.3.6 分数频率综合器的带宽要求	343
9.4 分数分频频率综合器的杂散消除技术	345
9.4.1 基于数字模拟转换器的杂散消除技术	345
9.4.2 自适应数字模拟转换器的增益校准技术	347
9.4.3 数字模拟转换器的最小脉冲宽度	348

目 录

9.4.4 用于杂散消除数字模拟转换器的量化噪声	349
9.4.5 双符号最小均方根算法	350
9.4.6 $\Delta\Sigma$ 分频比调制器	350
9.4.7 压控振荡器的频率校准	351
9.5 数据符号	352
9.5.1 冲激符号	353
9.5.2 双极性脉冲符号	355
9.6 数据信道的均衡	356
9.6.1 线性均衡器	356
9.6.2 判决反馈均衡器	357
9.6.3 零点均衡和余弦均衡	358
9.7 时钟数据恢复	359
9.7.1 采用带通滤波器的时钟数据恢复电路	360
9.7.2 过采样数字式时钟数据恢复电路	361
9.7.3 时钟数据恢复电路中的延迟锁定环路	361
9.7.4 时钟数据恢复电路中的锁相环	361
9.8 非归零型鉴相器	362
参考文献	364

第 1 章

放大器基础

放大器通常工作在线性模式,其性能可通过施加反馈来改善。基本的电路概念,如复传递函数、极点、频率和瞬态响应、增益和带宽及线性度的折中、前馈零点以及反馈系统的稳定性判据等,对理解、设计和合理使用放大器至关重要。

1.1 激励点和传递函数

考虑图 1.1 所示的单端口或二端口电路网络。我们可定义各端口的电压和流入网络的电流。这里电压和电流都是与频率相关的小信号。

对左半图的单端口网络,我们可定义如下两个电压与电流的比例关系

$$Z(s) = \frac{v_i(s)}{i_i(s)}, Y(s) = \frac{i_i(s)}{v_i(s)} \quad (1.1)$$

前者是激励点的阻抗,后者是激励点的导纳,其量纲分别是 Ω 和 $1/\Omega$ 。低频下,两者一般被称为激励点电阻和激励点电导。如果输入和输出均是同一端口,我们即可称该端口为激励点。同理,对右半图所示的二端口网络,可以定义如下四个关系式:

$$A_v(s) = \frac{v_o(s)}{v_i(s)}, A_i(s) = \frac{i_o(s)}{i_i(s)}, Z(s) = \frac{v_o(s)}{i_i(s)}, Y(s) = \frac{i_o(s)}{v_i(s)} \quad (1.2)$$

其中, $A_v(s)$ 和 $A_i(s)$ 是无量纲的传递函数, 分别称为电压增益和电流增益。另外两个比例关系与式(1.1)相同,但是它们分别被称为转移阻抗和转移导纳。之所以用“转移”一词,是因为式中的电压(电流)和电流(电压)取自不同的端口。低频下,它们一般被称为跨阻和跨导。

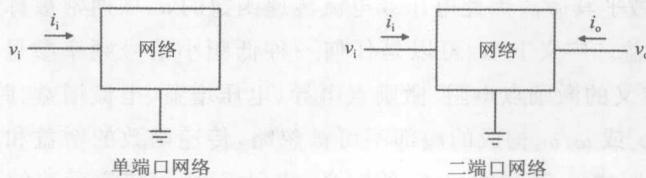


图 1.1 激励点和传递函数的概念