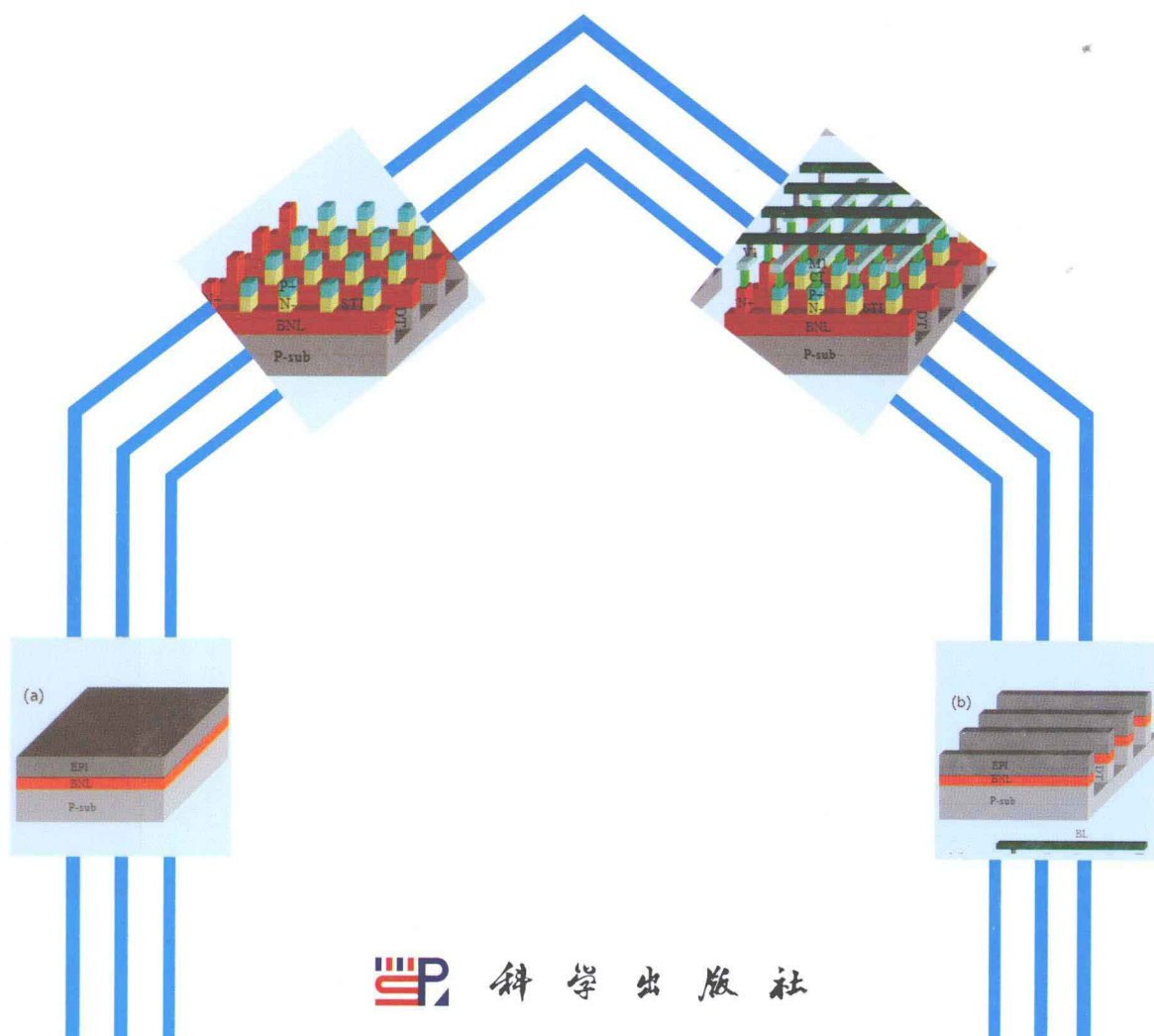


相变存储器 与应用基础

宋志棠 著



相变存储器与应用基础

宋志棠 著

科学出版社

北 京



内 容 简 介

本书介绍了相变存储器及其材料、器件结构、选通器件与芯片的研究现状,分析了几种新型相变材料、相变材料的微观结构与相变机理,详细叙述了双沟道外延二极管阵列器件的设计与关键工艺,相变存储器芯片设计、测试,并介绍了相变存储器的若干应用领域。本书是在完成国家科技02重大专项、国家重点基础研究发展计划、国家高技术研究发展计划等项目过程中,对相变存储器方面进行的较为详细的阶段性总结。

本书可供材料、半导体器件、集成电路设计、测试等相关专业的研究生、科技人员和教学人员参考。

图书在版编目(CIP)数据

相变存储器与应用基础/宋志棠著. —北京:科学出版社, 2013.9

ISBN 978-7-03-038675-5

I. ①相… II. ①宋… III. ①相变-存储器-研究 IV. ①TP333

中国版本图书馆 CIP 数据核字 (2013) 第 226290 号

责任编辑:刘凤娟/责任校对:宣 慧
责任印制:钱玉芬/封面设计:耕者设计

科学出版社 出版

北京东黄城根北街 16 号

邮政编码: 100717

<http://www.sciencep.com>

双青印刷厂 印刷

科学出版社发行 各地新华书店经销

*

2013 年 9 月第 一 版 开本: 720 × 1000 1/16

2013 年 9 月第一次印刷 印张: 14

字数: 251 000

定价: 68.00 元

(如有印装质量问题, 我社负责调换)

前 言

中国在城市化、工业化、信息化三化并行发展过程中，信息化是推动城市化、工业化的核心驱动力，而集成电路芯片是信息化的基石。在集成电路中，半导体存储器的市场份额约占整个集成电路的四分之一并有逐年增加的趋势。2011 年全球集成电路销售额达到 2659 亿美元，半导体存储器的销售额已超过 600 亿美元。纵观集成电路工业的发展历程，半导体存储器产业一直以巨大的技术带动力发挥着关键作用，其产业中心的不断转移也深深地影响了世界范围内的产业格局。半导体存储器主要以密度、速度、功耗、价格、循环寿命和非挥发性等指标衡量其水平。目前已有多种半导体存储技术，包括常规的易失性存储技术(如 SRAM 和 DRAM)和非易失性存储技术(如 EEPROM、FLASH 等)。这些技术已经在大型数据中心、消费型电子产品、汽车电子等领域发挥了巨大作用，但随着信息技术的发展，大型数据中心对存储器密度、功耗、速度提出更高要求，消费型电子产品升级换代对存储器也提出更高要求。在面对 DRAM 与 FLASH 进一步缩小，与新型 CMOS 兼容存在较大的技术瓶颈的情况下，因相变存储器(PCRAM)与新型 CMOS 技术兼容，在 40 nm 技术节点后能延续至少四代，得到国际产业界和学术界的高度重视和大量投入。

实现 PCRAM 产业化，功耗、速度最为重要。从传统的蘑菇型结构过渡到限制型结构或狭缝结构、电极材料和包覆层材料的选择以及填充、抛光技术等是实现 PCRAM 产业化的关键所在。要实现 PCRAM 的高密度，必须在满足二极管(diode)选通管的驱动能力和漏导的前提下，减小 diode 的尺寸，提高 diode 的密度。降低功耗的关键是减小 RESET 电流，高速新型相变材料是提高存储速度的重要途径。PCRAM 产业化所涉及的关键科学问题是纳米结构存储单元的可逆相变机理、纳米尺寸效应、界面特性等。2011 年，三星宣布成功地应用化学气相沉积方法制备了宽度为 7.5nm 的刀片限制结构，实验结果表明刀片限制结构可以应用于 20nm 以下的相变存储器。为了验证相变存储器的 RESET 电流可以进一步减小，2011 年 3 月，Feng Xiong 等在 *Science* 上发表文章，他们通过用单壁和小直径的多壁碳纳米管作为 PCRAM 加热电极实现了 SET 操作电流为 1 μ A 和 RESET 操作电流为 5 μ A，这样的操作电流比一般器件低近两个数量级。通过一百多个器件的分析发现，每个相变单元的操作电压和能量可以分别缩小至 1.0V 和千万亿分之几焦耳。

目前，三星、美光、英特尔等国际知名半导体公司均在 PCRAM 产业化进程中

取得快速进展,其中美光有多款替代 NOR FLASH 的产品,三星已研制出最大容量为 512Mb 的 PCRAM 试验芯片,并投入量产,在手机存储卡中开始应用。2011 年 2 月,三星在国际固态电路会议(ISSCC)上宣布了基于 58nm 工艺技术的二极管选通的 1Gb 的 PCRAM 芯片。在 2012 年 2 月的 ISSCC 上,三星又宣布了基于选择性外延二极管选通的 8Gb 的相变存储器芯片。2011 年 12 月,海力士在国际电子器件会议(IEDM)上公布了 1Gb 的相变存储器芯片。在国内,自 2003 年起,中国科学院上海微系统与信息技术研究所开始了 PCRAM 的研发,弥补了国内 PCRAM 研发的空白。为了加快国内 PCRAM 产学研的进程,从 2006 年开始,中国科学院上海微系统与信息技术研究所与国际半导体代工厂中芯国际集成电路制造(上海)有限公司(SMIC)开展合作研发,并与微芯科技公司(Microchip)建立起产学研联盟,大大加速了国内 PCRAM 研发进程。2011 年,国内第一款具有自主知识产权的 MOSFET 选通的 PCRAM 芯片由中国科学院上海微系统与信息技术研究所、SMIC 和 Microchip 共同研制成功,这款相变存储器试验芯片存储容量为 8Mb,在 8 英寸硅片上的每一块存储芯片,存储单元成品率达 99%以上,经语音演示,已证实该芯片可实现读、写、擦的存储器全部功能。

本书围绕 PCRAM 的研究现状,自主 AlSbTe、TiSbTe 等新型相变材料,第一性原理计算及相变机理,双沟道外延二极管阵列器件及其关键技术,40nm 相变存储器芯片设计以及存储芯片测试与应用等方面作详细介绍。

本书由宋志棠研究员总体策划、审阅并定稿。多位同志参与了本书的编写工作。吴良才、周夕淋、纪兴龙编写了第 1 章绪论;吴良才、任堃、朱敏、彭程编写了第 2 章新型相变材料与工程化,饶峰提供了部分材料;成岩提供了第 3 章相变材料结构与相变机理的材料;张超提供了第 4 章二极管阵列器件及其高密度相变存储器的材料;蔡道林负责了第 5 章相变存储器芯片设计的编写;陈小刚提供了第 6 章相变存储器测试与应用的材料,陈一峰、王玉婵、李顺芬参与了本章部分编写工作;刘波、陈厚鹏、宋三年等同事为本书提供了很多研究结果与支持;吴良才为本书的编写做了大量工作。在此向他们表示感谢!

在 PCRAM 项目的研发与工程化过程中,前任所长封松林研究员、现任所长王曦院士在项目的凝练、组织与推进过程中给予大力支持与具体指导;中芯国际的李序武、吴汉明、谢志峰、季明华先生在平台建设、沟通协调、项目推进等方面做了很多工作;Bomy 博士参与了 PCRAM 项目的讨论与交流,提供了很多有益指导;杨佐娅、万旭东、张复雄、吴关平等在组织协调、平台建设维护、集成工艺等方面作出了突出贡献。解思深院士、张泽院士、干福熹院士、江雷院士、叶甜春研究员、薛增泉教授、陈坤基教授、刘治国教授、陈宏达研究员、钮晓鸣高级工程师、闵国权高级工程师等对 PCRAM 的研发提供了非常好的建议,给予很多关怀。中国人民

共和国科学技术部、上海市科学技术委员会、中国科学院以及本所领导与同事给予 PCRAM 项目很大支持与鼓励。在此向他们表示特别感谢！

由于作者水平和精力有限，书中不妥之处恳请读者批评指正。

宋志棠 研究员
2012 年 12 月于上海

目 录

前言

第 1 章 绪论	1
1.1 半导体存储器简介	1
1.2 相变存储器综述	6
1.3 相变存储器研究现状	9
1.3.1 相变存储器材料研究	9
1.3.2 相变存储器结构研究	11
1.3.3 相变存储器选通器件研究	14
1.3.4 相变存储器芯片研究	19
参考文献	21
第 2 章 新型相变材料与工程化	25
2.1 $\text{Al}_x\text{Sb}_2\text{Te}_3$ 相变材料	25
2.1.1 $\text{Al}_x\text{Sb}_2\text{Te}_3$ 材料的制备和表征	25
2.1.2 $\text{Al}_x\text{Sb}_2\text{Te}_3$ 器件的制备和表征	28
2.2 $\text{Al}_x\text{Sb}_3\text{Te}$ 相变材料	29
2.2.1 $\text{Al}_x\text{Sb}_3\text{Te}$ 材料的制备和表征	29
2.2.2 $\text{Al}_x\text{Sb}_3\text{Te}$ 器件的制备和表征	34
2.3 Al_2Te_3 - Sb_2Te_3 体系相变材料	35
2.3.1 Al_2Te_3 , Sb_2Te_3 和 $\text{Al}_2\text{Sb}_2\text{Te}_6$ 材料的制备和表征	36
2.3.2 Al_2Te_3 , Sb_2Te_3 和 $\text{Al}_2\text{Sb}_2\text{Te}_6$ 器件的制备和表征	38
2.4 快速 TiSbTe 相变材料	39
2.4.1 TiSbTe 材料的制备与表征	40
2.4.2 TiSbTe 器件的制备与表征	43
2.5 $\text{Si}_2\text{Sb}_2\text{Te}_x$ 系列相变材料	44
2.6 SiSbTe 相变材料的工程化	50
2.6.1 SiSbTe 材料的制备与表征	51
2.6.2 SiSbTe 器件的制备和表征	59
参考文献	61

第3章 相变材料结构与相变机理	66
3.1 硅掺杂 Sb_2Te_3 相变材料第一性原理计算	66
3.1.1 $\text{Si}_x\text{Sb}_2\text{Te}_3$ 相变材料的第一性原理计算	66
3.1.2 $\text{Si}_3\text{Sb}_2\text{Te}_3$ 相变材料的分子动力学模拟	69
3.2 低浓度铝掺杂 Sb_2Te_3 相变材料的从头算研究	73
3.2.1 铝掺杂锑碲相变材料的特点	74
3.2.2 铝掺杂锑碲相变材料的第一性原理计算研究	74
3.2.3 $\text{Al-Sb}_2\text{Te}_3$ 相变材料的分子动力学模拟与结果讨论	79
3.3 微观结构与相变行为研究	84
3.3.1 研究方法	85
3.3.2 相变存储材料 $\text{Ge}_2\text{Sb}_2\text{Te}_5$	89
3.3.3 相变存储材料 $\text{Si}_2\text{Sb}_2\text{Te}_5$	92
参考文献	101
第4章 二极管阵列器件及其高密度相变存储器	105
4.1 双沟道外延二极管阵列器件设计	105
4.1.1 相变存储器工作原理	106
4.1.2 二极管阵列器件设计	106
4.1.3 二极管阵列器件性能分析	109
4.2 二极管阵列器件及相变存储器芯片	113
4.2.1 双沟道外延二极管阵列器件	114
4.2.2 二极管选通的相变存储器阵列单元	123
4.2.3 二极管选通的相变存储器芯片	125
参考文献	130
第5章 相变存储器芯片设计	132
5.1 相变存储器芯片的系统框架	132
5.2 相变存储单元及阵列设计	133
5.3 控制逻辑设计	135
5.4 译码电路	136
5.5 输入输出电路	139
5.6 写模块电路	140
5.7 电流脉冲宽度可调电路	146
5.8 带隙基准电路	149
5.9 读出电路	153
5.10 预读校验写入算法	155
5.11 PCRAM 芯片测试结果	158

参考文献	162
第 6 章 相变存储器测试与应用	163
6.1 相变存储器的测试概述	163
6.2 相变材料测试	163
6.3 相变存储器件测试	164
6.3.1 测试系统的软硬件条件	164
6.3.2 相变存储器初始化操作	165
6.3.3 非累积性擦操作测试方法	167
6.4 分立相变器件的标准测试流程	170
6.4.1 分立相变器件的标准测试流程	170
6.4.2 基于标准化自动测试流程的数据分析算法	171
6.5 相变存储阵列及存储芯片测试	173
6.5.1 芯片级测试系统硬件简介	174
6.5.2 小容量相变存储阵列的电流驱动方法	177
6.5.3 基于 1Kb 的相变存储阵列测试系统	179
6.6 兆位级相变存储器芯片测试方法研究	188
6.7 相变存储器的应用	192
参考文献	198
索引	200

第 1 章 绪 论

随着人类在信息化社会的道路上越走越远,像许多新兴技术一样,半导体存储技术逐渐普及到人们每天的工作和生活之中,并且变得越来越不可或缺。从数码播放器上播放的音乐、视频,数码相机中存储的照片,到智能手机中存储的电子邮件和文本信息,以及各种便携式存储设备上携带的文档和程序,存储技术已经随着消费电子产品市场的扩张给信息的传递和存储带来了革命性的变化。以计算机为代表的信息技术已成为一个国家国民经济发展的基础支撑。由于高速、高密度的存储器和处理器的飞速发展,过去数十年中集成电路技术的巨大进展给计算机带来了强大的处理能力。同时,便携式移动电子设备也严重地依赖高速、高密度和低功耗的存储器的发展。

半导体存储器主要以速度、功耗、价格、循环寿命和非挥发性等指标衡量其水平。目前已有多种半导体存储技术,包括常规的易失性存储技术(如 SRAM 和 DRAM)和非易失性存储技术(如 EEPROM、Flash 等)。虽然这些技术已经满足一系列的应用,但目前还没有一种理想的、基于硅材料的半导体工艺,可用于大批量生产,使其存储性能具有 DRAM 的高容量低成本、SRAM 的高速度、闪存的数据非挥发性,同时又可靠性高、操作电压低、功耗小的性能。很多厂商和研究机构一直在探索超越目前基于硅材料半导体工艺的存储技术,同时又最好采用当前的半导体平面生产工艺。因此,对新一代存储器的要求是便宜、省电、读写速度快、掉电后数据不能丢失。

本章包括以下三个部分:半导体存储器简介,相变存储器综述,相变存储器研究现状。

1.1 半导体存储器简介

根据可以被重复写入的次数,半导体存储器分为随机存储器(RAMs)和只读存储器(ROMs)。在 RAMs 中,顾名思义,信息可以从任一存储单元中读取或写入任一存储单元中而没有读/写次数的限制;而在 ROMs 中读/写次数是有限的。在 RAMs 中,数据的读/写时间几乎是相同的,而在 ROMs 中,数据的写入需要更多的时间。ROMs 是非易失性的,即在断电的情况下仍能保存信息。根据存储信息的保持能力,RAMs 可以进一步分为易失性存储器和非易失性存储器(NVM)。

半导体存储器的分类如图 1.1 所示, 目前占据半导体存储器市场绝大部分份额的三种存储器分别是闪存(flash)、动态随机存储器(dynamic random access memory, DRAM)和静态随机存储器(static random access memory, SRAM)。随着半导体工艺节点的不断推进, 目前这三种存储器技术都面临着各自物理极限的挑战。

(1) 闪存。闪存是一种基于电荷存储的非易失性存储器, 它能以块为单位进行擦除和编写。它是电可擦除只读存储器(electrically erasable programmable read only memory, EEPROM)的变种, 采用具有浮栅(floating gate, FG)的 MOS 管来存储电荷。通过控制注入浮栅电荷数量, 可以调节 MOS (metal-oxide-semiconductor)管

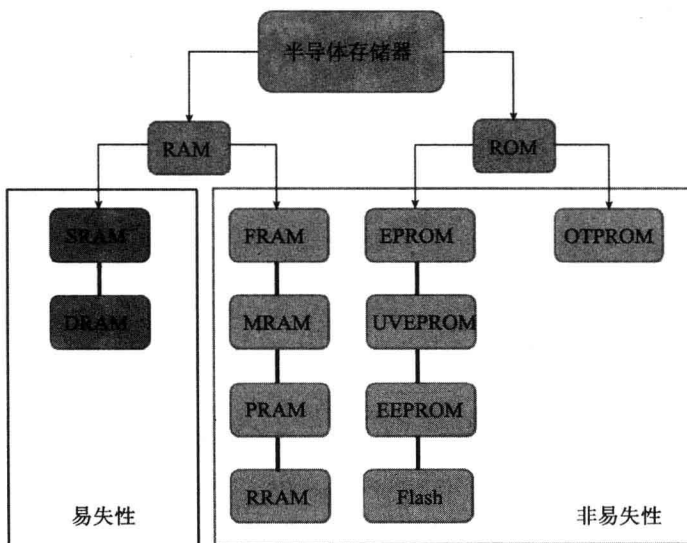


图 1.1 半导体存储器分类

的阈值电压 V_T ^[1]。英特尔于 1988 年首先开发出 NOR Flash 技术, 彻底改变了原先由 EPROM(erasable programmable read-only memory)和 EEPROM 一统天下的局面。紧接着, 1989 年, 东芝公司发表了 NAND Flash 结构, 强调降低每比特的成本, 以及更高的性能, 并且像磁盘一样可以通过接口轻松升级。

在 NOR 结构中, MOS 管可以提供一个长期断开的状态, 而 NAND 状态中, MOS 管可以保持长期低阻状态, 在两种结构中, 阵列中的 MOS 管 M_{pi} 和 M_{pj} 用来预充电, 补偿泄漏电流以及形成电阻负载。NOR 需要高电压提供字线选通, 当字线 W_i 选通时, 其所在行的所有 MOS 管栅端电位接至高电平, 使得未被操作的 MOS 管也被打开, 被操作的单元在位线 B_i 与地 V_{SS} 之间有很高的电阻, 故被操作单元位线 B_i 有高电平 $V_{PR} \approx V_{DD}$, 而未操作单元放电至低电位 V_{SS} 。在 n 沟道 NAND 阵列

中, 字线 W_i 所选中的操作单元行中的 MOS 管被连至低电位 V_{SS} , 而未被选通 MOS 管维持高电平 V_{PR} 。 W_i 使得未被操作的 MOS 管关断, 其余单元均有低的源漏电阻。所以, 位线 B_i 电压被耦合到一个被操作过的单元, 电压从 V_{PR} 跳至 V_{SS} , 而其余未操作单元的位线保持一个高电位。由于预充电的 NAND 结构中的充电电容会重新分配, 这种高电位可能比 V_{PR} 低。

NOR Flash 的特点是芯片内执行, 这样使得应用程序可以直接在 Flash 内运行, 不必再把代码读到系统 RAM 中。NOR 的传输效率很高, 在 1~4MB 的小容量时具有很高的成本效益, 但是很低的写入和擦除速度大大影响了它的性能。NAND 结构能提供极高的单元密度, 可以达到高存储密度, 并且写入和擦除的速度也很快。NOR Flash 带有 SRAM 接口, 有足够的地址引脚来寻址, 可以很容易地存取其内部的每一个字节。NAND Flash 器件使用复杂的 I/O 口来串行地存取数据, 数据宽度是 8 位, 8 个引脚用来传送控制、地址和数据信息。作为可以存储数据和运行程序的闪存, NOR Flash 可以用于多种消费电子产品之中, 包括手机、PC(personal computer)、硬盘、DVD 播放器、电视和机顶盒。但最近几年, NOR Flash 在内存市场中的份额不断流向 NAND Flash, 这是由于 NAND Flash 成本较低, 而且存储容量较高, 特别适合于今天广泛使用的智能手机。

(2) DRAM 与 SRAM。DRAM 通常以一个电容和一个晶体管排成二维矩阵, 主要的工作原理是利用电容内存储电荷的多少来代表一个二进制位(bit)是“1”还是“0”。由于在现实中电容会有漏电的现象, 导致电位差不足而使记忆消失, 因此除非电容经常周期性地充电, 否则无法确保记忆长存。由于这种需要定时刷新的特性, 因此被称为“动态”存储器。相对来说, “静态”存储器在存入数据后, 纵使不刷新也不会丢失记忆。在同样的运行频率下, 由于 SRAM 对称的电路结构设计, 每个记忆单元内所储存的数值都能以比 DRAM 快的速率被读取。除此之外, SRAM 通常都被设计成一次就读取所有 bit, 比起高低位址的数据交互读取的 DRAM, 在读取效率上也快上很多。因此虽然 SRAM 的生产成本比较高, 但在需要高速读写数据的地方, 还是会使用 SRAM, 而非 DRAM。在工作电路结构方面, 可以看出, 与 SRAM 相比, DRAM 的优势在于结构简单, 每一个位的数据都只需一个电容跟一个晶体管来处理, 相比之下在 SRAM 上一个位通常需要六个晶体管。正因为这个缘故, DRAM 拥有非常高的密度, 单位体积的容量较高, 因此成本较低。但相反的, DRAM 也有访问速度较慢, 耗电量较大的缺点。

当前, 消费型电子产品的存储方式都是 DRAM+Flash, 或 DRAM+Flash+HDD 的混合模式, 新型便携式电子产品以及大型数据存储中心都对用固态存储器替代现有磁介质硬盘、磁带以提升速度和降低功耗提出了强烈要求。在集成电路 28nm 技术节点以后, 随着尺寸的进一步缩小, 因电荷存储的物理极限, 目前主导存储器市

场的这三种技术都已经接近各自的物理极限,技术的升级以及后续的发展都将变得更加艰难,如 DRAM 单元电荷量的不断降低使其抵御外界电荷的干扰能力越来越弱,Flash 面临着严重的串扰问题,使用寿命低下,而 SRAM 则随着工艺的演进开始面临信噪比和软故障率方面的挑战。因此寻求新型综合功能优异的存储技术替代现有的存储技术是必然的趋势。近几年来,工业界与学术界大量的人力、物力、财力投入,涌现出了大量的新型存储技术。以英特尔、IBM、意法半导体与三星为代表的国际领先的大型半导体企业,在寻求高密度存储能否实现量产的过程中,把目光逐步聚焦到最简单的、可微缩的、可逆电阻变化的、可实现反复存储的、可编程的非易失性随机存储器(nonvolatile random access memory)上,实验与工程化证明:在 12~28nm 技术节点,该类存储器将成为主流存储技术。目前最具潜力的非易失性存储器包括铁电存储器(ferroelectric random access memory, FeRAM)、磁随机存储器(magnetic random access memory, MRAM)、电阻随机存储器(resistance random access memory, RRAM)与相变随机存储器(phase change random access memory, PCRAM)^[2-10]。新兴存储器与传统存储器之间的性能对比如图 1.2 所示,其中磁随机存储器和相变随机存储器是电阻型存储器,铁电存储器是电容型存储器。

	基础技术				原型技术		
	DRAM		Floating Gate		FeRAM	MRAM	PCRAM
	Stand-alone	Embedded	NOR	NAND			
存储机理	电容上的电荷		浮栅上的电荷		铁电电容上的剩余极性	铁磁层的磁性	非晶态与晶态的可逆转变
单元元素	1T1C		1T		1T1C	1(2)T1R	1T1R
读时间	<10 ns	1 ns	10 ns	50 ns	45 ns	20 ns	60 ns
写/擦时间	<10 ns	0.5 ns	1 μ s/10 ms	1/0.1 ms	10 ns	20 ns	50/120 ns
写循环	>1E16	>1E16	>1E5	>1E5	1E+14	>1E16	1E+9
写能量 (J/bit)	5E-15	5E-15	>1E-14	>1E-14	3E-14	1.5E-10	6E-12

图 1.2 各种存储器的性能比较

铁电存储器是基于铁电材料的高介电常量和铁电极化特性来实现数据存储的,是一种在断电时不会丢失数据的非易失性存储器。铁电存储器还具有功耗低、快速且高的读/写带宽以及超过 10^{13} 次的读写循环等优点。用于铁电存储器的主要材料包括 IrO_2 、 SrRuO_3 和 $\text{PbZr}_x\text{Ti}_{1-x}\text{O}_3$ (PZT)等。铁电存储器按工作模式可以分为非破坏性读出(NDRO)和破坏性读出(DRO),目前市场上的 FeRAM 就是采用 DRO 工作

模式。因此, FeRAM 在信息读取过程中伴随着大量的擦除/重写操作, 这将降低存储器的工作效率。FeRAM 中的铁电材料大都具有较低的居里温度点, 当环境温度超过铁电材料的居里温度时, 铁电材料就会由铁电相转变为顺电相从而失去存储功能, 这使得 FeRAM 的数据保持能力较差。另外, FeRAM 中的铁电材料在单元尺寸缩小至一定程度时会失去铁电效应, 这限制了其朝高密度的方向快速发展。目前报道的 FeRAM 的最大存储容量只有 128Mb。

MRAM 拥有高于 DRAM 的速度和 10^{15} 次使用寿命。近十年来美国、日本等科技强国均投入巨资进行相关研发, 研制出了多种结构的磁随机存储器件, 其中磁场驱动型 16 Mb MRAM 产品已批量投入使用(应用于空中客车和卫星等飞行安全控制系统之中), 东芝公司于 2010 年推出首款 64 Mb 基于 65 nm CMOS 工艺的垂直 MTJ 的 Spin-RAM。但为实现高密度存储 MRAM 必须选用垂直器件结构, 解决降低器件功耗与提升高低磁阻比例之间的矛盾, 埃量级 Tunnel 层单晶薄膜材料的均匀性制备更是减小高低阻值分散的关键。已有报道通过使用 Nanoring 结构有可能解决提升热稳定性导致器件功耗过高的矛盾, 在今后的 5~10 年里有望制备出 1~4 Gb 的 MRAM 存储器, 并投入大规模应用。

RRAM 简单的 Cross-bar 结构使其能达到与 NAND Flash 匹敌的高密度存储, 且 RRAM 制造工艺能与 CMOS 后段高温工艺完全兼容, 因此 RRAM 日益受到学术界与产业界的关注。针对嵌入式应用的基于金属氧化物的 RRAM 存储单元已获得演示。UNITY 公司在 ISSCC2010 会议上展示了 64Mb RRAM 测试芯片有关电路设计的部分, 但没有给出重要的存储性能; 三星公司在 IEDM2008 会议上第一次展示了三维堆叠的 RRAM 器件结构, 但目前还没有公布其芯片制造技术; 惠普公司在 2011 年第一次展示了 12 in(1in=2.54cm) RRAM 实验存储阵列, 但未实现芯片的完整存储性能, 存在存储单元性能不一致与寿命较短等问题。目前针对 RRAM 的科学研究主要聚焦在发现最适合的材料与揭示其存储机理方面。

PCRAM 即相变存储器, 在大容量、高密度、高速、低功耗、低成本等方面显示出明显的优势。PCRAM 存储单元被证实在 5nm 技术节点之前不存在任何物理限制; 海力士给出工程化样片, 表明了 PCRAM 在 16nm 技术节点及 $4F^2$ 存储密度下, 在物理、存储性能与可制造性方面都是可行的, 更为重要的是与采用金属栅、高 k 介质的新型 CMOS 工艺兼容, 可进一步随着 CMOS 新技术节点发展下去。2010~2011 年三星公司相继给出基于 20nm 工艺节点的替代 DRAM 的 PCRAM 试验芯片与替代 NOR Flash 的 1D1R 集成的 $4F^2$ 存储密度 PCRAM 试验芯片, 证实 PCRAM 在具有非挥发特性的同时其存储速度有望朝 DRAM 操作速度发展。替代 DRAM 在功耗方面有明显的优势, 因此 PCRAM 以其非挥发且存储速度快的技术特点, 可替代 DRAM+Flash 的存储模式, 且与 CPU 易集成形成 SoC 芯片, 具有广

泛的应用价值,在高速与海量存储方面有巨大的潜能,已被认为是下一代非挥发存储技术的最佳解决方案之一。2010年4月,恒忆公司和三星公司先后都宣布相变存储芯片(128~512 Mb)的正式量产,且三星在2012年2月ISSCC会议上发布基于20 nm工艺节点的8 Gb PCRAM芯片,该款芯片具有使用LPDDR2界面的40 Mbps的高速数据传输能力,初步具备替代DRAM的能力。另外,英特尔于2009年展示了高密度的三维堆叠的PCRAM试验芯片更是为其替代NAND Flash给出了解决途径。

综上所述,相比MRAM和RRAM,PCRAM将最先进入市场,在高密度非易失性存储器的竞赛中显现出优势,在新型数据中心与消费性电子产品市场上占据重要位置,将会成为下一代主流的存储技术。在相同的技术开发节点上,PCRAM在产品功能上体现出比DRAM+Flash更加优异的存储性能,将是市场推广的关键与卖点^[11-14]。

1.2 相变存储器综述

相变存储器一般指的是基于硫系化合物薄膜的随机存储器。它是一种新型的非易失性存储器,被认为最有可能在不远的将来替代闪存(flash)成为主流非易失性存储器。这是由于其操作电压低,读取速度快,可以位操作,擦写速度远远快于闪存,而且疲劳特性更优异,能够实现上亿次的循环擦写,制造工艺简单且与现在成熟的CMOS工艺兼容,从而能够很容易将其存储单元缩小至较小的尺寸。

相变存储器中最为核心的是以硫系化合物为基础的相变材料。可用于存储数据的相变材料中至少存在两种可明显区分的固体相结构,通常是非晶相(无序)和结晶相(有序)两种相态。非晶相和晶相两种状态微观结构上的差异导致其光学性能、电学性能都有非常明显的差别。于是我们就可以利用两种状态的电学和光学性能上的差异来完成数据的存储,如果使用的相变材料的两种状态在工作温度下都比较稳定,那么我们就可以对其进行多次擦写。目前,关于相变材料有两个主要的应用方向:可擦写光学存储技术应用(CD, DVD, 蓝光光盘)和新兴的相变存储技术。

将相变材料应用于PCRAM时,主要使用它在无序和有序两种状态时差异明显的电阻值来作为数据存储的“0”、“1”态。在非晶态时材料表现为半导体特性,其电阻值高;在晶态时材料表现为半金属特性,其电阻值低。从亚稳态的非晶相到稳定状态的结晶相的转变是通过在其结晶温度以上对其加热足够长的时间使其充分结晶而得到的。相反的过程则是,将晶态结构加热至熔化并使其快速冷却,即经历一个快速退火过程凝结而得到非晶态。如图1.3所示,图中通过使用一个强度较高但作用时间短促的电脉冲于相变材料上,在焦耳热的作用下,当温度升高到材料熔点之上后,经过一个快速的热量释放过程(其降温速度超过 10^9K/s),材料由熔融态直接进入非晶态,此过程被定义为重置过程(RESET);当所加脉冲时间较长、强度

中等时,可在脉冲作用区域实现对非晶态材料的加热(电能转化成焦耳热),使其温度升高到结晶温度以上、熔化温度以下,从而结晶,此过程通常称为设置(SET)过程;数据的读取(READ)则是通过测量相变材料的电阻值来实现的,此时所加的脉冲强度很弱,控制相变材料的温度在结晶温度以下,避免激发不必要的材料相变,并确保读出已经存储的信息^[15]。

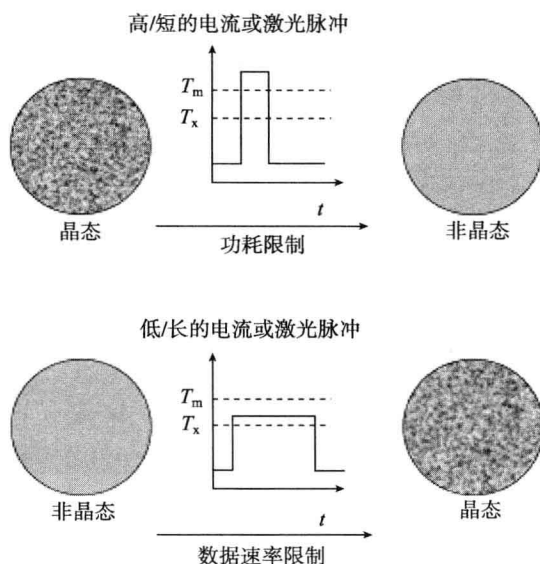


图 1.3 相变过程示意图 (T_m 为熔化温度, T_x 为结晶温度)

早在 20 世纪 60 年代末, Ovshinsky 就已经发现一种硫系化合物($\text{Te}_{48}\text{As}_{30}\text{Si}_{12}\text{Ge}_{10}$)于电场作用下能够在高阻的非晶态和低阻多晶态间高速并可逆的转变,从而达到利用电阻差异存储二进制信息的目的^[16]。1978 年, Shanks 和 Craig Davis 就已经成功研制出容量为 1024 bit 的相变存储器, 如图 1.4 所示。从那时起至今, 该技术已经被研究了 40 余年, 但是, 由于受到半导体工艺技术的限制, 基于这一原理的存储单元所需的驱动电流过大进而导致选通器件尺寸过大, 无法达到商业量产所需的高密度要求。

另外, 这种材料处于多晶态和非晶态时反射率也存在较大差别, 因此, 其最先成功应用的领域是我们早已熟知的光盘存储。就在 Ovshinsky 发现相变机理后不久的 1971 年, ECD (Energy Conversion Device) 公司和 IBM (International Business Machines) 公司就合作研制成功了世界上第一片只读相变光盘存储器, 并在随后开发成功了利用相变原理的一次性写 WO 盘。此后, 在飞利浦、索尼等公司的努力下, CD-ROM、VCD、DVD 等光盘成品陆续走进人们的日常生活。在便携大容量

非易失性存储器缺失的那个时代,其取得的成就在存储器发展历史里不容小觑。直至今日,蓝光存储器(blue-ray disc, BD)以其低廉的价格和海量存储能力,依旧延续着基于相变机理的光存储市场的辉煌^[17-20]。

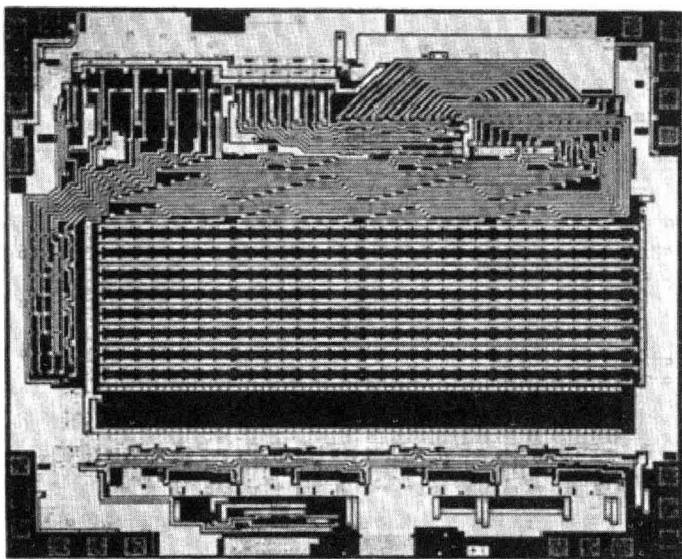


图 1.4 1978 年报道的 1024 bit 相变存储器

然而,基于相变材料的光存储方式有着很多致命的弱点,例如其存储介质和读写擦设备分离,体积相对闪存(flash)等电学半导体存储器而言过于庞大,不易实现多级存储,更不适合多芯片封装(multi chip package, MCP)。正是由于这些原因,科技工作者们一直没有放弃将相变存储单元与 CMOS (complementary metal oxide semiconductor)电路集成这一梦想。

进入 21 世纪以后,伴随着集成电路特征尺寸缩小至 180nm,相变存储器终于迎来了真正的发展契机。同时,得益于早期在光存储领域积累了大量材料研发的基础以及科研工作者对相变机理更深入的理解,在最近短短十年里,相变存储器的发展可谓突飞猛进。如图 1.5 所示,从 2001 年起国际上开始了 PCRAM 的工程化研究,以 Ovonyx 和英特尔为代表的两大集团开启了相变存储器产业化的可行性的验证。从 2003 年起国内开始了对 PCRAM 近十年的研究,以关键的相变材料及其单元器件结构的研究出发,同时结合芯片制造的单项与集成工艺进行电路模块的设计与试验芯片的研制,并开展了 PCRAM 的工程化应用的有益探索。2004 年三星宣布成功研制出 64Mb PCRAM 芯片。2006 年三星研制出 512Mb PCRAM 芯片。2008 年恒忆向客户提供 PCRAM 原型样片;在国内,国资控股第一家自主 IP 存储产品