



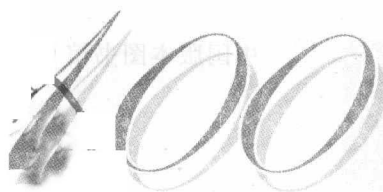
瞿德福 编著

数字电路 读图100例

 中国质检出版社
中国标准出版社

数字电路读图

瞿德福 编著



例

中国质检出版社
中国标准出版社

北京

图书在版编目(CIP)数据

数字电路读图 100 例/瞿德福编著. —2 版. —北
京:中国标准出版社, 2013. 9
ISBN 978-7-5066-7224-5

I. ①数… II. ①瞿… III. ①数字电路-电路图-识
别 IV. ①TN79

中国版本图书馆 CIP 数据核字(2013)第 163755 号

中国质检出版社 出版发行
中国标准出版社

北京市朝阳区和平里西街甲 2 号(100013)
北京市西城区三里河北街 16 号(100045)

网址: www.spc.net.cn

总编室: (010)64275323 发行中心: (010)51780235

读者服务部: (010)68523946

中国标准出版社秦皇岛印刷厂印刷
各地新华书店经销

*

开本 787×1092 1/16 印张 9.25 字数 213 千字
2013 年 9 月第二版 2013 年 9 月第二次印刷

*

定价 29.00 元

如有印装差错 由本社发行中心调换
版权专有 侵权必究
举报电话: (010)68510107

前言

一直受聘担任全国电气信息结构、文件编制和图形符号标准化技术委员会委员的本书作者,为了解决国内电气领域广大工程技术人员实践中遇到的数字电路图形符号绘制和阅读难点,17年来一直从事数字电路逻辑(图形)符号读图方法的研究,并在国内电子技术领域提出了“实用数字电路读图方法”(即以国家标准 GB/T 4728.12 为逻辑符号和语言的读看图方法)。它包括顺读法、逆读法和直读法 3 种读图方法以及本书读图应用中增加的 3 种,共 6 种读图方法(见本书检索(三))。为了帮助读者学习和熟悉有关内容,笔者先后出版了《实用数字电路读图方法》(第 1 版:1993 年,第 2 版:2000 年)、《实用数字电路手册》(1997 年)、《数字电路与模拟电路》(2004 年)和《数字集成电路新的读看图法》(2006 年)4 部著作,并应邀在北京、天津、沈阳、大连、青岛、南京、无锡、苏州、杭州、温州、厦门、武汉、西安、绵阳、成都、广州和重庆等地做多次讲学,受到了学员的好评。

本书是《数字集成电路新的读看图法》一书的姊妹篇,重点是读图,通过大量经典读图示例指导读者正确画图。在本书前部分给出三种检索方法,以利

读者有针对性地快速检索 100 例中感兴趣的示例。

书中 100 个读图示例中应用了图形符号 6 种读图方法是本书的一大特点;第二个特点是,除了一般数字电路器件的读图外,还有大量的锁存器和触发器以及多种总线收发器的读图示例,这对读者掌握较难的图的读图方法很有帮助。

为了加强读图能力训练,书后还附有“习题和答案”,以便读者自学和练习。

本书由原地矿部重庆地质仪器厂高级工程师欧祖良审稿。对于他的工作和支持,深表谢意。同时也对标委会秘书处和委员们对我的帮助和支持表示感谢。

限于时间、水平和篇幅,本书的不足之处,期望读者批评指正。

编者

于重庆

目 录

1	检索
1	一、100例顺序号检索
5	二、100例功能分类检索
10	三、100例读图方法检索
12	读图100例
136	习题和答案
136	一、习题
138	二、答案
141	参考文献

检 索



100 例顺序号检索

序号	内 容 概 要	页码
例 1	5421 双 4 输入与门 图 1a)	12
例 2	5420 双 4 输入与非门 图 1b)	12
例 3	4072 双 4 输入或门 图 2a)	12
例 4	CT5425(带选通)双 4 输入或非门图 2b)	12
例 5	CD74HC04 六反相器 图 3b)	14
例 6	CD4041UB 四同相/反相器 图 3c)	14
例 7	CD74HC240 带使能控制的八反相缓冲器/驱动器 图 3d)	14
例 8	CT74ALS810 的 $\frac{1}{2}$ 逻辑图 图 4a)	14
	CT74ALS810 四 2 输入异或非门 图 4b)	
	CT74ALS810 四 2 输入逻辑恒等单元 图 4c)	
例 9	SN54L86 四 2 输入异或门 图 5a)	16
	SN54L86 的 $\frac{1}{2}$ 逻辑图 图 5b)	
例 10	HD74S135 的 $\frac{1}{2}$ 逻辑框图 图 6a)和 b)	16
例 11	HD74S135 四异或/异或非门图 6c 为 $\frac{1}{2}$ 逻辑符号)	17
例 12	HD74S135 四 3 输入奇数单元图 6d): $\frac{1}{2}$ 逻辑符号	18
例 13	CC54HC280 9 位奇偶产生器/校验器逻辑图 图 7a)、图 8	18
	CC54HC280 逻辑符号 图 7b)	
例 14	CC54HC30 逻辑图 图 9a)和逻辑符号 9b)	24
例 15	用四 2 输入与非门 CD4011 组成异或门 图 10e)、f)和 h)	25
例 16	用两块 2 输入四或非门 MM54HC02 组成异或门和同或门输出图 11e)、f)和 g)	26
例 17	SN74L51 4 路 3-3-2-2 输入与或反相器 图 12a)	26
	7451 为双 2 路 2-2 输入 图 12b)	
例 18	12 种组合元件总限定符号和功能 图 13(一般符号)	27
	≥ 1 或门 & 与门	
	$\geq m$ 逻辑门檻元件	
	$=m$ 等于 m 元件	
	$=1$ 异或门	
	$=$ 逻辑恒等单元	
	1 缓冲器	
	$> n/2$ 多数单元	
	$2k+1$ 奇数元件	
	$2k$ 偶数元件	

续表

序号	内 容 概 要	页 码
例 19	缓冲器输出带逻辑非 非门 缓冲器输出带逻辑极性指示符 反相器 4 输入多数单元真值表 表 16 图形符号 图 14 3 输入与门和 4 输入或门组成的逻辑电路 图 15a) 2 输入与门和或门组成的电路 图 15b) 由与非门组成的电路 图 15c)	28
例 20	CT2087 4 位原/反码、0/1 单元 图 16a)	29
例 21	CT2087 固定输入接法 图 16b)	31
	为原/反码输出接法 图 16c) 为 0/1 单元输出接法	
例 22	8 位奇偶产生器/校验器 SN54180 图 18	31
例 23	四与或选择器 CD4019 图 20b)	34
例 24	四 2 选 1 数据选择器 CD4019 图 20c)	35
例 25	MC14519 四多路选择器 图 21a) MC14519 四异或非门 图 21b)	35
例 26	CD4019 和 MC14519 互换讨论 图 22a)、b) 和 c)	38
例 27	MM54HC157 四 2 选 1 数据选择器有关选通和选择功能的讨论 图 23b) 和 c)	39
例 28	从 CC4019 的图形符号画其等效电路 图 24a) 和 b)	39
例 29	按 CT54116 的逻辑图(图 26a)画它的图形符号 图 26b) 和 c)	41
例 30	按 54/74S65 外引线功能图和布尔代数表达式来画其图形符号 图 28b)	43
例 31	按外引线功能图和逻辑表达式来画带选通可扩展双 4 输入或非门 54/7423 的图形符号 图 29c) 和扩展器 54/7460 的连接 图 29b)	43
例 32	按 F100107(有互补输出和一个公共输出的五异或/异或非门)图形符号来画其等效概念图 图 30c)	44
例 33	54HC658 八总线收发器(有奇偶、3S、双反相传送) 图 31a)	45
例 34	54HC(T)659 八总线收发器(有奇偶、3S、同相传送) 图 32	47
例 35	54/74HC(T)664 八总线收发器(有奇偶、3S、双反相传送) 图 33a) 和 b)	48
例 36	54/74HC(T)665 八总线收发器(有奇偶、3S、同相传送) 图 34	51
例 37	八缓冲器/线驱动器 CT54/74F656(有奇偶、3S、同相) 图 35a)	51
例 38	八缓冲器/线驱动器 CT54/74F655(有奇偶、3S、反相) 图 36a)	53
例 39	8 位奇偶产生/检测、3S 同相输出八双向收发器 CT54/74F657 图 37	54
例 40	八双向总线收发器/寄存器(3S、原码输出)CT54/74ALS652 图 38	56
例 41	八双向总线收发器(3S、双反相)CT54/74ALS651 图 39	58
例 42	54/74HC(T)646 八双向总线收发器/寄存器(3S、同相)不同接法的读图 图 41a) 和 b)	59
例 43	54/74HC(T)648 八双向总线收发器/寄存器(3S、反相) 图 42	60
例 44	54/74ALS646、647、648 和 649 四种八总线收发器功能比较 图 41~图 43	61
例 45	八总线收发器 CT54/74ALS645 和 641(同相) 图 44a) 和 b)	63
例 46	八总线收发器 54/74ALS640、642(双向反相) 图 45a) 和 b)	64

续表

序号	内 容 概 要	页码
例 47	54/74ALS643、644 八总线收发器(双向单反相) 图 46a)和 b)	65
例 48	54/74LS638 八总线收发器(双向反相) 图 47	66
例 49	54/74LS639 八总线收发器(双向同相) 图 48a)	66
例 50	54/74LS442 四 3 总线收发器(同相)总线间互不送数的条件 图 48b)	66
例 51	54/74LS442(同相)总线同时给两总线送数的条件 图 48b)	69
例 52	54/74LS442(同相)只给一个总线送数($A \rightarrow B$ 、 $B \rightarrow C$ 、 $C \rightarrow A$) 图 48b)	70
例 53	54/74LS442(同相)只给一个总线送数($A \rightarrow C$ 、 $A \rightarrow B$ 、 $C \rightarrow B$ 和 $B \rightarrow A$) 图 48b)	70
例 54	54/74LS443 四 3 总线收发器(反相)同时给两总线送数的条件 图 50a)	71
例 55	54/74LS443(反相)只给一个总线送数的条件 图 50a)	72
例 56	54/74LS441 四位 3 总线(反相)同时给两总线送数的条件 图 50b)	73
例 57	54/74LS444 四位 3 总线(反相和同相)同时给两总线送数的条件 图 52a)	74
例 58	54/74LS448 四位 3 总线(反相和同相)只给一总线送数的条件 图 52b)	77
例 59	54/74LS440~54/74LS444 和 448 四位 3 总线收发器功能和综述 图 57a)	79
例 60	四 R-S 锁存器 MC14043B(3S 同相输出) 图 58a)	81
例 61	CD4044B 四 R-S 锁存器(3S 同相 RS 低有效) 图 58b)	82
例 62	CT54279 四 R-S 锁存器(同相 RS 低有效)双 S1 图 59a)	82
例 63	SN54L71 脉冲触发双稳(R-S 触发器) 图 59b)	83
例 64	四位 D 锁存器 5475 图 60a)~c)	83
例 65	54AS573 八 D 锁存器(Q 输出 3S) 图 60d)	84
例 66	54LS563 八 D 锁存器(3S $\bar{Q}$ 输出) 图 60e)	84
例 67	54AS574 八 D 触发器(3S Q 输出) 图 60f)	84
例 68	54LS564 八 D 触发器(3S $\bar{Q}$ 输出) 图 60g)	86
例 69	CT74174 六 D 触发器(Q 输出 带 $\bar{R}$) 图 60h)	86
例 70	54ALS74 双 D 触发器(Q 和 $\bar{Q}$ 输出 带 RS) 图 60i)	86
例 71	CT54LS173 四 D 寄存器(3S Q 输出 带 R) 图 60j)	87
例 72	CT74175 四 D 触发器(Q 和 $\bar{Q}$ 输出 带 $\bar{R}$) 图 61a)	88
例 73	DM54LS298 带存储输出的四 2 选 1 数据选择器(Q 输出) 图 61b)	88
例 74	SN54178 四位通用移位寄存器(装数和右移) 图 61c)	89
例 75	54LS396 八 D 寄存器(Q 输出) 图 63a)	90
例 76	CC54HCT109 双 J-K 触发器(Q 和 $\bar{Q}$ 输出 有 $\bar{R} \bar{S}$) 图 64a)	92
例 77	74H103 双 J-K 触发器(Q 和 $\bar{Q}$ 输出 有 $\bar{R}$) 图 64b)	94
例 78	CT54H102 与门输入 J-K 触发器(Q 和 $\bar{Q}$ 输出 有 $\bar{R} \bar{S}$) 图 64c)	94
例 79	CT54107 脉冲触发双 J-K 触发器(Q 和 $\bar{Q}$ 输出 有 $\bar{R}$) 图 64d)	94
例 80	CT54LS107 双下降沿 J-K 触发器 (Q 和 $\bar{Q}$ 输出 有 $\bar{R}$) 图 64e)	95
例 81	SN54H101 与或门输入下降沿 J-K 触发器(Q 和 $\bar{Q}$ 输出 有 $\bar{S}$) 图 64f)	95
例 82	CT54111 双数据锁定出 J-K 触发器(Q 和 $\bar{Q}$ 输出 有 $\bar{R} \bar{S}$) 图 64g)	96
例 83	CT74110 与门输入数据锁定出 J-K 触发器(Q 和 $\bar{Q}$ 输出 有 $\bar{R} \bar{S}$) 图 64h)	96
例 84	M74LS114A 双下降沿 J-K 触发器(Q 和 $\bar{Q}$ 输出公共时钟和 $\bar{R}$) 图 64i)	97
例 85	CT54F195 由 J- $\bar{K}$ 和 D 触发器构成的 4 位移位寄存器(装数和右移 有 $\bar{R}$) 图 65b)	97

续表

序号	内 容 概 要	页码
例 86	CT54ALS137 3 线-8 线译码器 图 65c)(1)	99
	CT54ALS137 3 线-8 线多路分配器 图 65c)(2)	
例 87	DM54198 8 位双向通用移位寄存器(Q 端输出、左移右移和并行存取有 $\bar{R}$)图 67a)	101
例 88	CC54HCT259 8 位可寻址锁存器(锁存、清零、分配器和寻址锁存)图 67b)和 c)	103
例 89	CC54HCT595 8 位移位寄存器(有输出锁存和 $\bar{R}$) 图 68a)	108
例 90	54LS672 4 位通用移位寄存器(带输出选择器、锁存器和 $4\bar{R}$) 图 68b)	109
例 91	SN74490 双 4 位十进制计数器(有复零和预置) 图 70a)、b)和 c)	111
例 92	求计数器 74LS57 三个输出的分频数(带复零) 图 72a)和 b)	113
例 93	54ALS169A 4 位二进制加/减同步计数器 图 75a)和 b)	115
例 94	TC74HC691 4 位十进制同步计数器(有输入输出寄存器和输出选择以及 $\bar{R}_4$ 和 $\bar{R}_9$) 图 77	118
例 95	CT54LS147 10 线-4 线优先编码器 图 78	121
例 96	74LS49 4 线-七段译码器/驱动器 图 79	122
例 97	CD74HC423 双可重触发单稳态触发器(有 $\bar{R}$) 图 82	124
例 98	M27C4001 512K×8 位可编程只读存储器 图 83a)和图 84c)	125
例 99	TC55329 32K×9 位 RAM 随机存取存储器 图 85	129
例 100	读 PAL14H4 编程后的逻辑图之功能,并画出逻辑图的图形符号 图 87	132
	PAL14H4 的图 87 之与或式图形符号 图 88a)	
	PAL14H4 的图 87 之代码转换器式图形符号 图 88b)	
	PAL14H4 的图 87 之比较器式图形符号 图 88c)	

1. 门电路

- 5421 54H21 (双 4 输入与门) 例 1
- 4073 (三 3 输入与门) 例 19
- 4081 (四 2 输入与门) 例 19
- 5460 7460 (双 4 输入与扩展器) 例 31
- 5420 (双 4 输入与非门) 例 2
- 5430 7430 54H30 CC54HC30
CD74HC30 (8 输入与非门) 例 14
- 5420 CT5420 (双 4 输入与非门) 例 19
- 5410 CT5410 (三 3 输入与非门) 例 19
- 4011 CD4011 (四 2 输入与非门) 例 15
- 5440 CT5440 (双 4 输入与非门) 例 29
- 4072 CC4072 (双 4 输入或门) 例 3
- 4071 14071 (四 2 输入或门) 例 19
- 5425 CT5425 (带选通双 4 输入或非门) 例 4
- 5402 7402 MM54HC02 CC74HC02 CT54LS02 (四 2 输入或非门) 例 16
- 5423 7423 (带选通可扩展双 4 输入或非门) 例 31
- 5404 54H04 CD74HC04 CT74F04 CD74HC04 (六反相器) 例 5
- 4041 CD4041 (四同相/反相器) 例 6
- 54S240 CD74HC240 (八反相器) 例 7
- 54L51 54LS51 SN74L51 74LS51 (4 路 3-3-2 输入与或非门) 例 17
- 5451 54H51 54S51 SN5451 SN7451 (双 2 路 2-2 输入与或非门) 例 17
- 5450 7450 CT54H50 SN7450 (可扩展双 2 路 2-2 输入与或非门) 例 28
- 54L86 (四 2 输入异或门) 例 9
- 54LS86 5486 54S86 CT7486 74S86 74LS86 (四 2 输入异或门:
管脚不同 L86)

54ALS810 CT74ALS810 (四 2 输入异或非门)	例 8
54S135 HD74S135 (四异或/异或非门)	例 11
F100107 (有互补输出和公共输出的五异或/异或非门)	例 32
14519 MC14519 CD4519 CC4519 (四异或非门 同或门 逻辑恒等单元)	例 25
4019 CD4019 (四与或选择器)	例 23

2. 组合(逻辑)电路

54H87 74H87 CT2087 (4 位二进制原码/反码、0/1 单元)	例 20
54180 74180 SN54180 (8 位奇偶产生器/校验器)	例 22
4019 CD4019 (四 2 选 1 数据选择器)	例 24
14519 MC14519 (四多路选择器)	例 25
54157 74157 MM54HC157 (四 2 选 1 数据选择器)	例 27
54S135 HD74S135 (双 3 输入奇数单元)	例 12
54S280 74S280 CT74S280 CC54HC280 (9 位奇偶产生器/校验器)	例 13

3. 带奇偶输出的缓冲器/线驱动器

54F656 74F656 CT54F656 CT74F656 (八缓冲器/线驱动器:3S、同相、有奇偶)	例 37
54F655 74F655 CT54F655 CT74F655 (八缓冲器/线驱动器:3S、反相、有奇偶)	例 38

4. 带奇偶输出的双向收发器

54F657 74F657 CT54F657 CT74F657 (八双向收发器:3S、同相、有奇偶)	例 39
54HC658 74HC658 (八总线收发器:3S、反相、有奇偶)	例 33
54HC659 74HC659 54HC(T)659 74HC(T)659 (八总线收发器:3S、同相、有奇偶)	例 34
54HC(T)664 74HC(T)664 (八总线收发器:3S、反相、有奇偶)	例 35
54HC(T)665 74HC(T)665 (八总线收发器:3S、同相有奇偶)	例 36

5. 无奇偶输出的双向总线收发器

54ALS645 74ALS645 CT54ALS645 CT74ALS645 (八总线收发器:3S、同相)	例 45
54ALS641 74ALS641 CT54ALS641 CT74ALS641 (八总线收发器:0C、同相)	例 45
54ALS640A 74ALS640A (八总线收发器:3S、反相)	例 46
54ALS642 74ALS642 (八总线收发器:0C、反相)	例 46
54ALS643 74ALS643 (八总线收发器:3S、同相/反相)	例 47

- 54ALS644 74ALS644 (八总线收发器:0C、同相/反相) 例 47
 54LS638 74LS638 (八总线收发器:A 输出 0C;B 输出 3S 反相) 例 48
 54LS639 74LS639 (八总线收发器:A 输出 0C;B 输出 3S 同相) 例 49

6. 四位 3 总线收发器

- 54LS442 74LS442 (四位 3 总线收发器:3S、原码) 例 50
 54LS443 74LS443 (四位 3 总线收发器:3S、反相) 例 54
 54LS441 74LS441 (四位 3 总线收发器:0C、反相) 例 56
 54LS444 74LS444 (四位 3 总线收发器:3S、同相/反相) 例 57
 54LS448 74LS448 (四位 3 总线收发器:0C、同相/反相) 例 58
 54LS440 74LS440 (四位 3 总线收发器:0C、同相) 例 59

7. 双向总线收发器/寄存器

- 54LS652 54ALS652 54AS652 74LS652 74ALS652 (八双向总线收发器/寄存器:3S、同相) 例 40
 54LS651 74LS651 SN54ALS651 74AS651 CT54ALS651 CT74ALS651 (八双向总线收发器/寄存器:3S、反相) 例 41
 54HC(T)646 74HC(T)646 (八双向总线收发器/寄存器:3S、同相) 例 42
 54HC(T)648 74HC(T)648 (八双向总线收发器/寄存器:3S、反相) 例 43
 54ALS647 74ALS647 (八双向总线收发器/寄存器:0C、同相) 例 44
 54ALS649 74ALS649 (八双向总线收发器/寄存器:0C、反相) 例 44

8. 锁存器和触发器

- 4043 MC14043 (四 R-S 锁存器:3S) 例 60
 4044 CD4044B (四 R-S 锁存器:3S) 例 61
 54279 CT54279 (四 R-S 锁存器) 例 62
 54L71 SN54L71 (与门输入主从 R-S 触发器:有 $\bar{R}$ 和 $\bar{S}$) 例 63
 5471 7471 54H71 74H71 CT54H71 CT74H71 (与门输入主从 J-K 触发器:有 $\bar{S}$, 管脚不同于 L71) 例 64
 5475 (四 D 锁存器:Q 和 $\bar{Q}$ 输出) 例 64
 54AS573 (八 D 锁存器:3S、Q 输出) 例 65
 54ALS563 54LS563 CT54ALS563 CT74ALS563 (八 D 锁存器:3S、 $\bar{Q}$ 输出) 例 66
 54AS574 (八 D 触发器:3S、上升沿、Q 输出) 例 67
 54LS564 (八 D 触发器:3S、上升沿、 $\bar{Q}$ 输出) 例 68
 54174 74174 CT74174 (六 D 触发器:上升沿有 $\bar{R}$) 例 69
 54LS396 (八位 D 触发器/寄存器:上升沿、双 D 相串输出) 例 75
 54259 74259 CC54HCT259 (八位可寻址 D 锁存器:有 $\bar{R}$ 、Q 输出) 例 88

- 54175 74175 CT74175 (四 D 触发器:上升沿、Q 和 $\bar{Q}$ 输出、有 $\bar{R}$) 例 72
- 54LS173 CT54LS173 (四 D 寄存器/锁存器:3S、有 R) 例 71
- 54116 74116 (双 4 位 D 锁存器:Q 输出、有 $\bar{R}$) 例 29
- 54H101 74H101 SN54H101 (与或门输入下降沿 J-K 触发器:
Q 和 $\bar{Q}$ 输出、有 $\bar{S}$) 例 81
- 54H102 74H102 CT54H102 CT2102 (与门输入下降沿 J-K 触发器:
Q 和 $\bar{Q}$ 输出、有 $\bar{R} \bar{S}$) 例 78
- 74H103 54H103 (双下降沿 J-K 触发器:Q 和 $\bar{Q}$ 输出、有 $\bar{R}$) 例 77
- 54107 74107 CT54107 CT74107(双主从 J-K 触发器:Q 和 $\bar{Q}$ 输出、有 $\bar{R}$) 例 79
- 54LS107 74LS107 CT54LS107 CT74LS107(双下降沿 J-K 触发器:
Q 和 $\bar{Q}$ 输出、有 $\bar{R}$) 例 80
- 54109 74109 54LS109 74LS109 CT54ALS109 CT74ALS109
CC54HCT109 (双上升沿 J-K 触发器:Q 和 $\bar{Q}$ 输出、有 $\bar{R} \bar{S}$) 例 76
- 54110 74110 CT74110 (与门输入数据锁定出 J-K 触发器:Q 和 $\bar{Q}$
输出、有 $\bar{R} \bar{S}$) 例 83
- 54111 74111 CT54111 CT74111 (双数据锁定出 J-K 触发器:Q 和 $\bar{Q}$
输出、有 $\bar{R} \bar{S}$) 例 82
- 54AS114 74AS114 54LS114A 74LS114A M74LS114A (双下降沿
J-K 触发器:Q 和 $\bar{Q}$ 输出、有 $\bar{S}$ 和公共 $\bar{R}$ 及时钟) 例 84
- 54ALS74 (双 D 触发器:上升沿、Q 和 $\bar{Q}$ 输出、有 $\bar{R}$ 和 $\bar{S}$) 例 70

9. 由 D 触发器及 J-K 触发器构成的器件

- 54LS137 74LS137 CT54ALS137 (3 线-8 线译码器/多路分配器:
带地址锁存、低有效、反相输出) 例 86
- 54195 74195 CT54F195 (4 位移位寄存器:J-K 输入、D 触发器并行
存取、Q 输出、有 $\bar{R}$) 例 85
- 54198 74198 DM54198 (8 位双向移位寄存器:Q 输出、并行存取、有 $\bar{R}$) 例 87
- 54LS595 74LS595 CC54HCT595 (8 位移位寄存器:3S、Q 端输出、
输入输出锁存、有 $\bar{R}$) 例 89
- 54S672 74LS672 (4 位通用移位寄存器/锁存器:3S、Q 端输出、带选
择输出、同步复位) 例 90

10. 计数器

- 54LS57 74LS57(1/60 分频器:下降沿计数、有 R) 例 92
- 54S169 74S169 54ALS169A (4 位二进制同步加/减计数器:Q 输出) 例 93
- 54490 74490 SN74490 (双 4 位十进制计数器:Q 输出、有复零和预置 9) 例 91
- 54LS691 74LS691 54HC691 TC74HC691 (4 位同步二进制加计数器:

3S、带输入输出寄存器和选择器、有两 $\bar{R}$ 异步复零)

例 94

11. 译码器

54147 74147 CT54LS147 (10 线-4 线优先编码器:低电平有效)

例 95

5449 7449 74LS49 (4 线-7 段译码器/驱动器:BCD 输入、OC 原码输出)

例 96

12. 存储器和其他

M27C4001 (可编程只读存储器:512K $\times$ 8 位 PROM、3S)

例 98

TC55329 (随机存取存储器:32K $\times$ 9 位 RAM、3S)

例 99

PAL14H4(编程为数值判别电路)

例 100

54LS423 74LS423 MM74HC423 CD74HC423 (双可重触发单稳

态触发器:上升沿和下降沿触发、有 $\bar{R}$)

例 97

从参考文献[1]知,数字电路读看图一般有如下5种方法。

(1) 从逻辑图读器件功能

写出已知逻辑图的布尔代数表达式,并进行简化,按简化式来列器件功能真值表或画出其图形符号来读图。

(2) 从逻辑函数表达式读器件的功能。

(3) 从真值表(功能表)了解器件功能。

(4) 从波形图了解器件功能。

(5) 从器件图形符号来读功能。

本书在这里说的读图方法,也就是100例采用的读图方法,主要是运用器件(或电路)的图形符号的读图方法。

1992年笔者在《实用数字电路读图方法》(第一版)一书中把器件图形符号的读图方法称为实用数字电路读图方法,并归纳为顺读、逆读和直读3种方法。

(1) 顺读方法:

从图形符号中,按控制信号和输入信号及其各种状态的可能的排列组合读出其对应的输出信号的功能(真值)表、波形图等读图方法,称为顺读方法。

(2) 逆读方法:

从图形符号中,以满足输出可能出现的状态和功能,读出相应控制端和输入端信号应具有的各种状态和组合的读图方法,称之为逆读方法。

(3) 直接读图法:

从图形符号中,根据器件功能、电路类型的定义和总限定符号直接读出输出和输入及控制端信号的关系或逻辑功能的读图方法,称为直接读图法(简称直读法)。

15年来笔者在日常学习和研究图形符号的读图方法及国内多次讲学实践中,除经常采用上述3种读图方法外,还采用了如下3种方法。

(4) 概念和概念图解法:

采用国标 GB/T 4728.12 中的各种概念和概念内容说明的图解来帮助读图。详见参考文献[2]和100例读图方法检索相应部分的内容。

(5) 等效电路法:

这里经常采用的是:按器件逻辑图画简化的等效电路框图、或读图时用等效电路表示图形符号或控制信号的关系。详见本检索相应部分的内容。

(6) 布尔代数法:

采用布尔代数分析逻辑图、功能真值表、图形符号和概念及概念图解。详见参考文献[3]和本检索给出的读图示例。

现将 100 例和上述 6 种读图方法对应情况检索如下表:

读图方法	相关示例序号
1. 顺读方法	11、13、17、20~26、33~49、73、74、85~93、97、98、100
2. 逆读方法	50~58、94、99
3. 直接读图法	1~7、12、18、60~71、76~84、95、96
4. 概念和概念图解法	10、13、28、29、32、33、35、45~48、50、77、88、96
5. 等效电路法	13、50、54、57、58、59、72、75、94
6. 布尔代数法	8、9、13~17、19、27、30、31

出 值	入 值
(Y)	(A) (B) (C) (D)
1	1 1 1 1
0	0 0 0 0



出 值	入 值
(Y)	(A) (B) (C) (D)
1	1 1 1 1
0	0 0 0 0