

清华大学985名优教材立项资助

清华大学

计算机系列教材

刘卫东 李山山 宋佳兴 编著

计算机硬件系统 实验教程



清华大学出版社

014006607

TP303
239

清华大学 计算机系列教材

刘卫东 李山山 宋佳兴 编著

计算机硬件系统 实验教程



北航

C1693640

清华大学出版社

北京

TP303
239

内 容 简 介

掌握计算机系统基本工作原理,理解计算机硬软件系统相互作用关系是对高等学校计算机专业学生的核心要求,计算机专业的课程体系中设置了一系列课程来帮助他们达到这一要求。本书试图通过实验手段,从动手实践的角度,培养学生设计和实现硬软件基本完整的计算机系统能力。

本书紧紧围绕计算机硬件系统核心课程的教学目的,在清华大学计算机系自主开发的教学实验计算机硬件平台上,设计了验证性、设计性和综合性三个层次的计算机硬件系统实验,由浅入深,由部件到系统,逐步引导学生设计完成自己的计算机系统。全部实验采用统一的硬件平台、统一的指令系统完成,且配置了功能丰富的多个软件系统。实验均在 FPGA 芯片上通过硬件描述语言编程实现,手段先进。

本书可供高等学校计算机专业学生学习“计算机组成原理”等课程时作为实验教材使用,也可供计算机专业工作人员及相关从业人员自学参考。

本书封面贴有清华大学出版社防伪标签,无标签者不得销售。

版权所有,侵权必究。侵权举报电话:010-62782989 13701121933

图书在版编目(CIP)数据

计算机硬件系统实验教程/刘卫东等编著. —北京:清华大学出版社,2013

清华大学计算机系列教材

ISBN 978-7-302-33455-2

I. ①计… II. ①刘… III. ①硬件—高等学校—教材 IV. ①TP303

中国版本图书馆 CIP 数据核字(2013)第 188513 号

责任编辑:白立军 顾 冰

封面设计:常雪影

责任校对:白 蕾

责任印制:沈 露

出版发行:清华大学出版社

网 址: <http://www.tup.com.cn>, <http://www.wqbook.com>

地 址:北京清华大学学研大厦 A 座 邮 编:100084

社 总 机:010-62770175 邮 购:010-62786544

投稿与读者服务:010-62776969, c-service@tup.tsinghua.edu.cn

质 量 反 馈:010-62772015, zhiliang@tup.tsinghua.edu.cn

课 件 下 载: <http://www.tup.com.cn>, 010-62795954

印 装 者:三河市金元印装有限公司

经 销:全国新华书店

开 本:185mm×260mm

印 张:12.25

字 数:292 千字

版 次:2013 年 10 月第 1 版

印 次:2013 年 10 月第 1 次印刷

印 数:1~2000

定 价:25.00 元

产品编号:042636-01

序

“清华大学计算机系列教材”已经出版发行了 30 余种,包括计算机科学与技术专业的基础数学、专业技术基础和专业等课程的教材,覆盖了计算机科学与技术专业本科生和研究生的主要教学内容。这是一批至今发行数量很大并赢得广大读者赞誉的书籍,是近年来出版的大学计算机专业教材中影响比较大的一批精品。

本系列教材的作者都是我熟悉的教授与同事,他们长期在第一线担任相关课程的教学工作,是一批很受本科生和研究生欢迎的任课教师。编写高质量的计算机专业本科生(和研究生)教材,不仅需要作者具备丰富的教学经验和科研实践,还需要对相关领域科技发展前沿的正确把握和了解。正因为本系列教材的作者们具备了这些条件,才有了这批高质量优秀教材的产生。可以说,教材是他们长期辛勤工作的结晶。本系列教材出版发行以来,从其发行的数量、读者的反映、已经获得的国家级与省部级的奖励,以及在各个高等院校教学中所发挥的作用上,都可以看出本系列教材所产生的社会影响与效益。

计算机学科发展异常迅速,内容更新很快。作为教材,一方面要反映本领域基础性、普遍性的知识,保持内容的相对稳定性;另一方面,又需要紧跟科技的发展,及时地调整和更新内容。本系列教材都能按照自身的需要及时地做到这一点。如王爱英教授等编著的《计算机组成与结构》、戴梅萼教授等编著的《微型计算机技术及应用》都已经出版了第四版,严蔚敏教授的《数据结构》也出版了三版,使教材既保持了稳定性,又达到了先进性的要求。

本系列教材内容丰富,体系结构严谨,概念清晰,易学易懂,符合学生的认知规律,适合教学与自学,深受广大读者的欢迎。系列教材中多数配有丰富的习题集、习题解答、上机及实验指导和电子教案,便于学生理论联系实际地学习相关课程。

随着我国进一步的开放,我们需要扩大国际交流,加强学习国外的先进经验。在大学教材建设上,我们也应该注意学习和引进国外的先进教材。但是,“清华大学计算机系列教材”的出版发行实践以及它所取得的效果告诉我们,在当前形势下,编写符合国情的具有自主版权的高质量教材仍具有重大意义和价值。它与国外原版教材不仅不矛盾,而且是相辅相成的。本系列教材的出版还表明,针对某一学科培养的要求,在教育部等上级部门的指导下,有计划地组织任课教师编写系列教材,还能促进对该学科科学、合理的教学体系和内容的研究。

我希望今后有更多、更好的我国优秀教材出版。

清华大学计算机系教授,中国科学院院士

张钹

前 言

计算机硬件系统由中央处理器(CPU)、存储器、输入/输出系统等部件构成,掌握计算机硬件基础知识,理解计算机系统各部件的基本组成、内部运行机制以及计算机系统运行的基本原理,是对计算机专业学生的基本要求。在此基础上,能具备一定的硬件系统设计能力,对今后从事硬件设计相关工作,或者是进行更为深入的学习和研究,都是至关重要的。

计算机专业课程体系中,硬件课程主要包括数字逻辑、计算机组成原理、计算机系统结构、计算机接口技术、嵌入式系统等。这些课程,从基本的门电路开始,系统讲解从逻辑门电路到计算机的基本部件的组成和功能,以及这些部件如何构成整机系统,执行计算机指令和程序的过程。其中,计算机组成原理(Computer Organization)是本科计算机专业的核心基础课程,在课程体系中占有重要的位置。它以程序设计语言及数字逻辑电路为先导课程,重点解析计算机硬件系统的基本组成、运行原理和协同工作机制,分析计算机组成对系统性能的影响,讲授计算机系统的基本设计方法,帮助学生建立计算机整机系统的概念,为学习系统结构、操作系统等课程提供扎实基础。

计算机硬件课程工程性和实践性都很强,教学实验是教学过程中不可缺少的环节,对学生掌握理论知识,培养大家的设计能力都十分重要,教学实验设计也是一项挑战性工作。在实验内容上,不但要有能体现计算机各部件的基本硬件组成和内部运行原理的基础实验,也需要有能体现计算机内部协同工作机制,尤其是软硬件协同工作的系统实验,甚至还需要一些能结合如编译系统、操作系统课程内容的综合性实验供一些学有余力的学生选做;在实验方法上,既要满足硬件系列课程基础性的要求,也要采用当前主流的硬件系统设计和实现方法,以提高学生的硬件系统设计和调试能力;在实验平台设计上,要注重体现系统观点,提供软硬件系统框架,以承载实验内容,并满足实验方法上的要求。

THINPAD(TsingHua mINi PAD)教学计算机是清华大学计算机系计算机组成原理教学组推出的系列教学计算机的新版本。它继承了原来 TEC-2000 系列教学机的面向系统、软硬件配置齐全、支持的实验可全面覆盖课程大纲要求的知识点等特点;同时,根据教学大纲将指令流水作为基本教学要求的实际情况,增强了对指令流水、存储管理等实验内容的设置,并进一步扩展了外部接口,使 THINPAD 实验计算机更为适应新时代计算机组成原理课程教学的需要,同时也能满足其他计算机硬件课程教学实验的要求。

具体来说,THINPAD 实验计算机具有以下突出的特点:

(1) 以计算机系统为实验设计目标,配置了基本齐全的软、硬件系统,使教学计算机在组成和系统结构上与实际的计算机基本相同,只是在功能上有所简化,性能上有所降低。

(2) 实验机字长 16 位,降低了成本,也缩小了实验的规模,能满足教学实验的要求。

(3) 实验机指令系统全面采用 MIPS 指令格式(基本来自于 MIPS 16e),与课堂教学采用的 32 位 MIPS 指令系统设计理念相同但细节上有所区别,可方便学生在实验中加深对教学内容的理解,巩固课堂教学的效果。

(4) 可支持丰富的教学实验,基本可覆盖计算机组成原理课程的教学重点,并能完成数

字逻辑、计算机接口技术、系统结构课程的部分实验。

(5) 利用硬件描述语言编程完成实验,使学生可在实验中掌握基本的硬件设计方法,培养硬件系统设计和调试能力。

(6) 教学机配备了多种常用的外部设备接口,方便学生在实验中选用。

根据计算机的层次结构,图1给出了 THINPAD 教学计算机系统的层次图。



图1 THINPAD 实验计算机系统层次结构图

本书作为计算机硬件系统实验教程,将以 THINPAD 教学计算机为实验平台,介绍它的硬件和软件系统的组成和功能,为方便学生学习,粗略介绍了硬件描述语言 VHDL 的基本知识和编程方法,然后,设计了一系列教学实验,以指导学生学习计算机硬件课程,尤其是计算机组成原理课程时进行选做。全书共7章,各章主要内容如下。

第1章 THINPAD 教学计算机硬件平台:介绍 THINPAD 教学计算机硬件的组成及连接方式,说明其在教学计算机中的作用。

第2章 THINPAD 教学计算机软件平台:介绍 THINPAD 教学计算机使用的 THCO MIPS 指令系统,组成教学计算机软件系统的各程序的功能及使用方法,包括汇编程序、监控程序、指令模拟程序等。

第3章 VHDL 硬件描述语言:本章简要介绍 VHDL 语言的基本知识。

第4章 开发环境:本章主要介绍教学计算机核心芯片及其开发环境,通过示例帮助读者掌握硬件设计的基本流程。

第5章 验证性实验:本章给出了计算机组成原理课程的一些验证性实验的要求,主要是计算机中各重要组成逻辑器件的基本功能和内部实现。验证性实验对掌握课堂教学内容有重要的帮助,同时,也是后续设计性实验的基础。

第6章 设计性实验:本章给出了一些设计性实验的要求。设计性实验要求学生在掌握课堂教学内容的基础上,运用所学知识设计计算机硬件的组成部件并进行调试,以帮助大家对知识点的理解。

第7章 综合性实验:综合型实验要求学生在完成计算机组成课程学习的基础上,全面运用所学知识,设计和实现一台完整的计算机系统,通过实践检验课程的学习成果,培养综合运用知识解决实际问题的能力。另外,该章后半部分的扩展实验为综合性实验的补充,供学有余力的学生在完成综合性实验后进行功能扩展。

本书中设计了3个层次的多个教学实验。这些实验内容十分经典,完成这些实验对学习计算机组成原理知识肯定是有裨益的。但是,限于教学实验的课时,全部完成这些教学实

验基本不太可能。我们建议大家根据各自的教学目标,从下面方案中选择一个完成。

(1) 研究型大学计算机专业。研究型大学计算机专业本科生的目标是培养计算机设计人才,掌握计算机各组成部件的基本运行原理和运行机制是计算机组成原理课程的教学目的。教学实验应以完成综合性实验为教学目标,在此之前,可先完成 ALU 实验、I/O 实验等验证性实验,以及控制器设计等设计性实验,为完成综合性实验打好基础。

(2) 应用型大学计算机专业。应用型大学计算机专业本科生的目标是培养计算机应用人才,相关硬件课程的教学目标是为学生今后应用计算机技术打好基础,希望他们能掌握计算机的基本组成以及基本的运行机制。教学实验以完成设计性实验为目标,不需要完成综合型实验。

(3) 非计算机专业。对这些学生的教学要求是能了解计算机的基本组成以及基本的运行原理即可,实验要求以完成验证性实验为目标。

在本书出版之际,作者十分感谢王诚教授对“计算机组成原理”课程教学所做出的贡献,他总结的教学方法和教学理念给了我们有力的指导,他还开创了对教学计算机的研制工作,对 THINPAD 的研制也给出了具体的建议。另外,清华大学计算机系袁长俊、周源、陈勇、金昊衡、刘聪、张腾、刘亚楠、曹建勋、刘列、徐展凯、蒋生健、高学成等都对教学计算机的研制做出了贡献。

本书第 2 章、第 5~7 章主要由刘卫东编写,第 1 章、第 3 章和第 4 章由李山山编写,宋佳兴带领学生对全部实验在 THINPAD 教学计算机上进行了验证。限于作者的时间和水平,书中可能还存在不足甚至错误之处,恳请广大读者批评指正。

作 者

2013 年 6 月

目 录

第 1 章 THINPAD 教学计算机硬件平台	1
1.1 概述	1
1.2 可编程逻辑器件简介	2
1.2.1 可编程逻辑器件简介	2
1.2.2 FPGA 工作原理及内部结构	3
1.2.3 CPLD 工作原理及内部结构	7
1.3 教学机总体结构	9
1.4 实验芯片	11
1.4.1 FPGA 芯片	11
1.4.2 CPLD 芯片	15
1.5 存储器	18
1.5.1 SRAM	18
1.5.2 Flash	19
1.6 总线	19
1.7 外部接口	20
第 2 章 THINPAD 教学计算机软件平台	21
2.1 概述	21
2.2 指令系统	21
2.2.1 教学计算机指令格式	22
2.2.2 教学计算机指令及功能	22
2.3 监控程序	32
2.3.1 监控程序简介	32
2.3.2 监控程序框架	33
2.3.3 监控程序支持的命令	34
2.3.4 对中断的支持	35
2.3.5 监控程序使用	36
2.4 模拟器	36
2.4.1 模拟器简介	36
2.4.2 模拟器使用	36
2.5 汇编器 Assembler	42
2.6 终端程序 Term	42
2.7 数据通信	43
第 3 章 VHDL 硬件描述语言	45
3.1 概述	45

3.2	程序结构	46
3.2.1	基本结构	46
3.2.2	实体	47
3.2.3	结构体	49
3.2.4	配置	50
3.2.5	包集合	50
3.2.6	库	52
3.2.7	结构体子结构	54
3.3	语言元素	56
3.3.1	标识符	56
3.3.2	数据对象	56
3.3.3	数据类型	59
3.3.4	运算符与操作符	64
3.3.5	属性	67
3.4	基本描述语句	69
3.4.1	顺序描述语句	69
3.4.2	并行描述语句	76
3.5	描述方式	80
3.5.1	行为描述	80
3.5.2	寄存器传输描述方式	81
3.5.3	结构化描述	82
第4章	开发环境	83
4.1	概述	83
4.2	ISE 用户界面	84
4.3	秒表设计实例	85
4.3.1	创建空白工程	85
4.3.2	添加源文件	87
4.3.3	综合与功能仿真	91
4.3.4	添加用户约束	95
4.3.5	实现	97
4.3.6	配置	97
第5章	验证性实验	101
5.1	THCO MIPS 指令系统实验	101
5.1.1	实验目的	101
5.1.2	实验环境	101
5.1.3	实验内容	101
5.1.4	实验原理	101
5.1.5	主要实验步骤	101
5.1.6	思考题	102

5.2	监控程序扩展实验	102
5.2.1	实验目的	102
5.2.2	实验环境	102
5.2.3	实验内容	103
5.2.4	实验原理	103
5.2.5	主要实验步骤	103
5.2.6	思考题	103
5.3	算术逻辑部件 ALU 实验	103
5.3.1	实验目的	103
5.3.2	实验环境	103
5.3.3	实验内容	103
5.3.4	实验原理	104
5.3.5	主要实验步骤	104
5.3.6	实验数据	106
5.3.7	思考题	106
5.4	内存储器系统实验	106
5.4.1	实验目的	106
5.4.2	实验环境	106
5.4.3	实验内容	106
5.4.4	实验原理	107
5.4.5	主要实验步骤	108
5.4.6	实验数据	110
5.4.7	思考题	111
5.5	串行接口实验	111
5.5.1	实验目的	111
5.5.2	实验环境	111
5.5.3	实验内容	111
5.5.4	实验原理	112
5.5.5	主要实验步骤	113
5.5.6	实验数据	115
5.5.7	思考题	115
5.6	VGA 接口实验	116
5.6.1	实验目的	116
5.6.2	实验环境	116
5.6.3	实验内容	116
5.6.4	实验原理	116
5.6.5	主要实验步骤	117
5.6.6	实验数据	118
5.6.7	思考题	118

5.7	PS2 键盘接口控制器设计实验	119
5.7.1	实验目的	119
5.7.2	实验环境	119
5.7.3	实验内容	119
5.7.4	实验原理	119
5.7.5	主要实验步骤	122
5.7.6	实验数据	123
5.7.7	思考题	124
5.8	Flash 实验	124
5.8.1	实验目的	124
5.8.2	实验环境	124
5.8.3	实验内容	124
5.8.4	实验原理	124
5.8.5	主要实验步骤	127
5.8.6	实验数据	130
5.8.7	思考题	130
5.9	控制器观测实验	131
5.9.1	实验目的	131
5.9.2	实验环境	131
5.9.3	实验内容	131
5.9.4	实验原理	131
5.9.5	主要实验步骤	136
5.9.6	实验数据	138
5.9.7	思考题	138
第 6 章	设计性实验	139
6.1	多周期 CPU 实验	139
6.1.1	实验目的	139
6.1.2	实验环境	139
6.1.3	实验内容	139
6.1.4	实验原理	139
6.1.5	主要实验步骤	139
6.1.6	实验测试及数据	140
6.1.7	思考题	140
6.2	指令流水 CPU 实验	141
6.2.1	实验目的	141
6.2.2	实验环境	141
6.2.3	实验内容	141
6.2.4	实验原理	141
6.2.5	主要实验步骤	141

6.2.6	实验测试及数据	142
6.2.7	思考题	143
第 7 章	综合性实验	144
7.1	基于多周期 CPU 的计算机系统设计 with 实现	144
7.1.1	实验目的	144
7.1.2	实验环境	144
7.1.3	实验内容	144
7.1.4	实验原理	144
7.1.5	主要实验步骤	145
7.1.6	实验测试及数据	145
7.1.7	思考题	146
7.2	支持指令流水的计算机系统设计 with 实现	146
7.2.1	实验目的	146
7.2.2	实验环境	146
7.2.3	实验内容	146
7.2.4	实验原理	146
7.2.5	主要实验步骤	147
7.2.6	实验测试及数据	147
7.2.7	思考题	148
7.3	扩展: 中断	148
7.3.1	实验目的	148
7.3.2	实验环境	148
7.3.3	实验内容	148
7.3.4	实验原理	148
7.3.5	主要实验步骤	148
7.3.6	实验测试	149
7.3.7	思考题	149
7.4	扩展: 双机通信	149
7.5	扩展: 多道程序	149
7.6	扩展: 外部设备	150
7.7	扩展: 应用程序动态加载	150
附录 A	监控程序源代码	151
附录 B	CPLD 中 UART 的源代码	165
附录 C	实验 5.9 所使用的控制器源代码	174

第 1 章 THINPAD 教学计算机硬件平台

1.1 概 述

THINPAD 教学计算机采用了目前流行的大规模可编程芯片 FPGA 为主要的实验芯片,存储器使用了大容量的 SRAM 和 Flash 存储芯片,数据总线采用指令和数据独立的存储结构,再加上丰富的外围接口,为计算机组成原理课程提供了更加灵活方便的实验方式。THINPAD 教学计算机硬件实验板如图 1.1 所示。

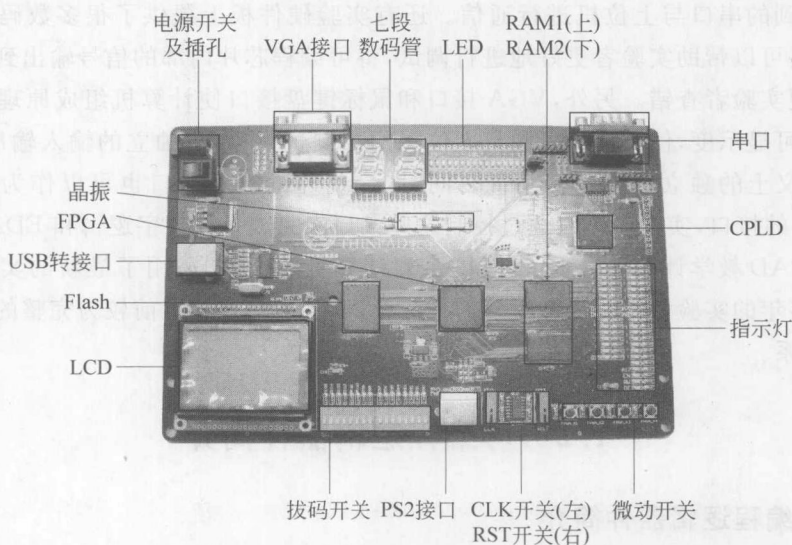


图 1.1 THINPAD 教学计算机硬件实验板

以往的计算机组成原理实验系统由于其实验体系结构相对固定,采用了现成的运算器或者控制器,导致实验过程中可完成的实验的灵活性和创新性大大减少,限制了学生在实验中的可发挥空间,同时实验内容很难更新和升级,使得实验对学生的吸引力逐渐下降。为了解决这一问题,THINPAD 教学计算机的主实验芯片采用了大规模可编程芯片,这样就使计算机硬件系统实验的灵活性大大增加,适合于各种不同的指令系统、总线构架、组成结构等,不仅仅可以完成以往的实验内容,更可以让学生在上面充分发挥,设计出各种具有创新性的实验,从而大大提高了实验的开放性和灵活性。采用可编程逻辑芯片这种方式使实验内容不再由于教学计算机的体系结构的固定而造成实验的重复,教师也可以不断地改进和更新实验内容,以提高学生对实验的兴趣。再有一点就是,采用可编程逻辑器件使得实验系统可以兼顾数字逻辑实验内容,实验者可以在上面完成很多数字逻辑和 EDA 的实验内容,实验平台上提供了数码管等接口设备,可以通过这些实验接口进行各种数字逻辑实验的设

计和验证。

在以往的计算机组成原理实验系统中,如 TEC-2008,其提供的存储器容量比较小,无法加载大规模的测试程序,并且所用的非易失性存储器为老式双列直插的 EEPROM 芯片,需要将其拔下来才能对其进行烧写,造成其损坏率很高而且很不方便。THINPAD 教学计算机采用了两片大容量的 SRAM 存储器,配合上大容量的 Flash 存储器作为非易失的存储介质,并提供了在线对 Flash 进行读写的主机软件,提高了实验的效率。同时 THINPAD 教学计算机继承了 TEC 系列的总线结构,为两片 SRAM 存储器提供了独立的地址和数据总线,实验过程中可以采用哈佛结构将指令存储器和数据存储器分开,也可以对两片 SRAM 统一编址作为一个 16 位的存储器使用,还可以通过位扩展的方式将存储器作为一个 32 位的存储器使用,从而支持 32 位的实验。

THINPAD 教学计算机提供了丰富的外围接口,包括数码管、输入开关、串口、VGA 接口和键盘鼠标接口等。这些接口可以作为计算机组成原理课程实验中的实验接口使用,如实验所要用到的串口与上位机进行通信。还有实验硬件板上提供了很多数码管和输入开关,有了这些可以帮助实验者更好地进行调试,将可编程芯片内部的信号输出到数码管上进行显示,方便实验者查错。另外,VGA 接口和鼠标键盘接口使计算机组成原理实验的模型机有更好的可显示度,使教学机可脱离上位机的控制,使用自身独立的输入输出系统,实现一个真正意义上的独立的计算机系统。同时,这些外围实验接口也可以作为数字逻辑及 EDA 实验用的接口,实验者可以通过控制这些接口来完成各种数字逻辑和 EDA 实验内容。

THINPAD 教学计算机继承了 TEC 系列计算机的优点,采用了最新的实验方式和手段,经过了多年的实验教学验证和反复的系统改进,从而形成了目前较为完整的计算机硬件系统实验体系。

1.2 可编程逻辑器件简介

1.2.1 可编程逻辑器件简介

常用的逻辑器件可分类两大类:固定逻辑器件(ASIC)和可编程逻辑器件(PLD)。

顾名思义,固定逻辑器件中的电路是固定不可更改的,它们被用于完成一种或一组功能,根据需要,用户可以选择不同功能的器件来完成自己的设计。对于固定逻辑器件,其电路和功能都是生产厂家设定的,根据器件复杂性的不同,生产厂家会花费数月到几年的时间来设计、验证,直到这些芯片的生产。芯片设计制造过程中需要投入大量的人力和物力成本,包括工程资源、昂贵的软件设计工具、用来制造芯片不同金属层的昂贵光刻掩模组,以及初始原型器件的生产成本等,这些都导致芯片的设计生产是一个非常昂贵而且费时的过程。在这过程中如果出现设计失误,或者功能不能满足需要时,就需要重新设计和生产芯片,这样就会造成很大的损失。因此,厂家一般不会改变固定逻辑器件的逻辑电路,而普通使用者也很难去设计和生产自己需要的器件,这一矛盾导致了可编程逻辑器件的产生。

可编程逻辑器件的出现解决了固定逻辑器件功能无法改变的问题,为使用者提供了更加方便的设计方式。可编程逻辑器件(Programmable Logic Device,PLD)是厂家提供的一种标准逻辑芯片,厂家也投入了巨大的成本来生产这些芯片,但是这些芯片的内部逻辑并没

有被固定化,它可以支持用户修改内部逻辑,为用户提供多种逻辑能力、速度和电压特性,而且这种逻辑的修改是在用户现场完成,从而极大地方便了逻辑设计。多数 PLD 的集成度很高,足以满足设计一般的数字系统的需要,用户只要对器件编程来确定其逻辑功能,这样就可以由用户自行设计并把一个数字系统下载在一片 PLD 上,而不必去花昂贵的费用请芯片制造厂商设计和制作专用的集成电路芯片了。

可编程逻辑器件的生产厂家都会提供相应的开发软件,设计人员可利用价格低廉的软件工具快速开发、仿真和测试其设计,并可以很方便地将设计下载到器件中,在实际运行的电路中对设计进行测试。采用可编程器件的另一个优势就是在设计阶段中用户可根据需要修改电路,直到设计达到功能需求。

早期的可编程逻辑器件只有可编程只读存储器(PROM)、紫外线可擦除只读存储器(EPROM)和电可擦除只读存储器(EEPROM)三种。由于结构的限制,它们只能完成简单的数字逻辑功能。后来,出现了结构上稍复杂的可编程芯片,即可编程逻辑器件,它能够完成各种数字逻辑功能。典型的 PLD 由一个“与”门和一个“或”门阵列组成,而任意一个组合逻辑都可以用“与-或”表达式来描述,所以,PLD 能以乘积和的形式完成大量的组合逻辑功能,如常见的 GAL。这些早期的 PLD 器件的一个共同特点是可以实现速度特性较好的逻辑功能,但其过于简单的结构也使其只能实现规模较小的电路。为了弥补这一缺陷,20 世纪 80 年代中期 Altera 和 Xilinx 分别推出了类似于 PAL 结构的扩展型 CPLD 和与标准门阵列类似的 FPGA,它们都具有体系结构和逻辑单元灵活、集成度高以及适用范围宽等特点。这两种器件兼容了 PLD 和通用门阵列的优点,可实现较大规模的电路,编程也很灵活。

可编程逻辑器件按集成度划分可分为高低两类,早先出现的 PROM、PAL、可重复编程的 GAL 都属于低集成度芯片,可重构使用的逻辑门数量较少,又称为简单 PLD。现在大量使用的 CPLD、FPGA 器件是高集成度芯片,又称为复杂 PLD。如果按照内部结构划分,可分成乘积项结构器件和查找表结构器件两大类。其基本结构为“与-或”阵列的器件是乘积项结构器件,大部分简单 PLD 和 CPLD 都属于这个范畴。由简单的查找表组成可编程门,再构成阵列形式的器件是查找表结构器件,大多数 FPGA 是属于此类器件。

THINPAD 教学计算机上同时使用了 FPGA 和 CPLD,下面分别介绍这两类芯片。

1.2.2 FPGA 工作原理及内部结构

一般的 FPGA 是基于查找表结构的,下面简单介绍一下查找表的原理。根据数字逻辑电路的基本知识可以知道,对于一个 n 输入的逻辑运算,不管是与或非运算还是异或等运算,输出最多只可能存在 2^n 种结果。所以如果事先将所有的输出可能都存放于一个存储器中,根据输入的不同将相应的结果从存储器中取出作为输出,整个过程就像查找对数表一样,这样就相当于实现了与非门电路的功能。FPGA 的工作原理就是如此,它通过软件生成存储器的内容然后将内容烧写到查找表存储器中,从而在相同的电路情况下实现了不同的逻辑功能。

查找表(Look-Up-Table, LUT)本质上就是一个 RAM。目前 FPGA 中多使用四输入的 LUT,所以每一个 LUT 可以看成是一个有四位地址线的 RAM。当用户通过原理图或 HDL 语言描述了一个逻辑电路以后, FPGA 开发软件会自动计算逻辑电路的所有可能结

果,并把真值表(即结果)事先写入 RAM,这样,每输入一组信号进行逻辑运算就等于输入一个地址进行查表,找出地址对应的内容,然后输出即可。

下面以一个 4 与门电路(见图 1.2)的例子来说明 LUT 实现逻辑功能的原理。表 1.1 是一个使用 LUT 实现 4 输入与门电路的真值表。

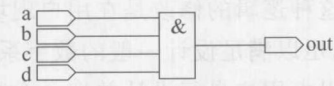


图 1.2 4 与门电路逻辑电路符号

表 1.1 输入与门的真值表

输入	输出	RAM 地址	内容
0000	0	0000	0
0001	0	0001	0
⋮	⋮	⋮	⋮
1111	1	1111	1

从表 1.1 中可以看到,LUT 具有和逻辑电路相同的功能。对于更加复杂的逻辑,在实际中会将很多个 LUT 连接起来,一些 LUT 的输出作为其他 LUT 的输入,这样就能实现更大规模的逻辑,由于基于 LUT 的 FPGA 具有很高的集成度,其器件密度从数万门到数千万门不等,可以完成极其复杂的时序逻辑与组合逻辑电路功能,所以适用于高速、高密度的高端数字逻辑电路设计领域。

目前流行的 FPGA 除了基于查找表技术之外还整合了一些常用的功能(如 RAM、时钟管理等)的硬核(ASIC 型)模块。图 1.3 所示为 FPGA 的一般结构,它主要由 5 部分组成:可编程输入输出单元、基本可编程逻辑单元、时钟管理、嵌入式块 RAM、布线资源。

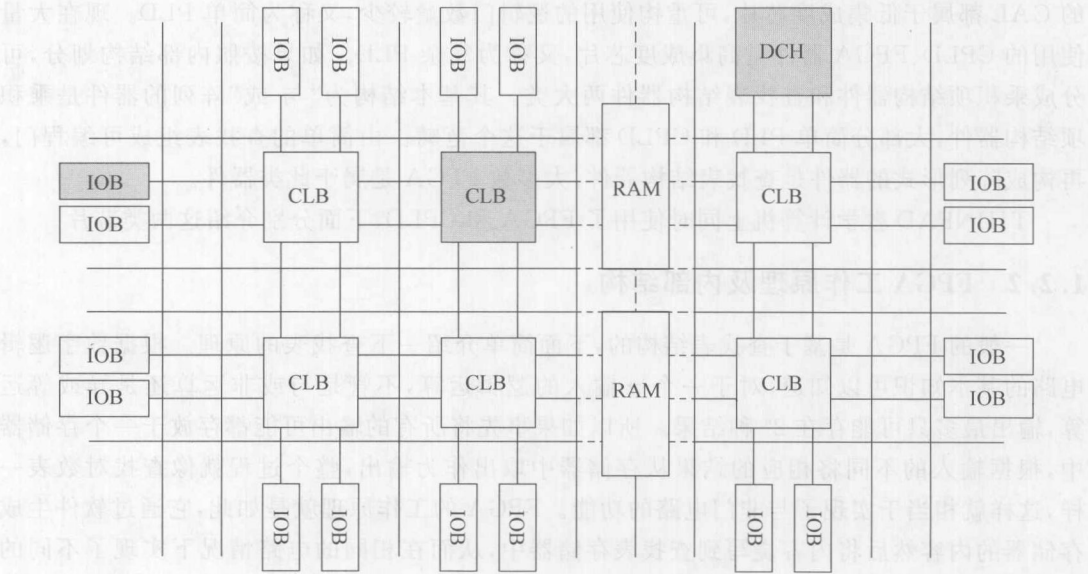


图 1.3 FPGA 芯片的内部结构

1. 可编程输入输出单元(IOB)

可编程输入输出单元简称 I/O 单元,是芯片与外界电路的接口部分,完成不同电气特

性下对输入输出信号的驱动与匹配要求,其示意结构如图 1.4 所示。FPGA 内的 I/O 按组分类,每组都能够独立地支持不同的 I/O 标准。通过软件的灵活配置,可适配不同的电气标准与 I/O 物理特性,可以调整驱动电流的大小,可以改变上、下拉电阻。

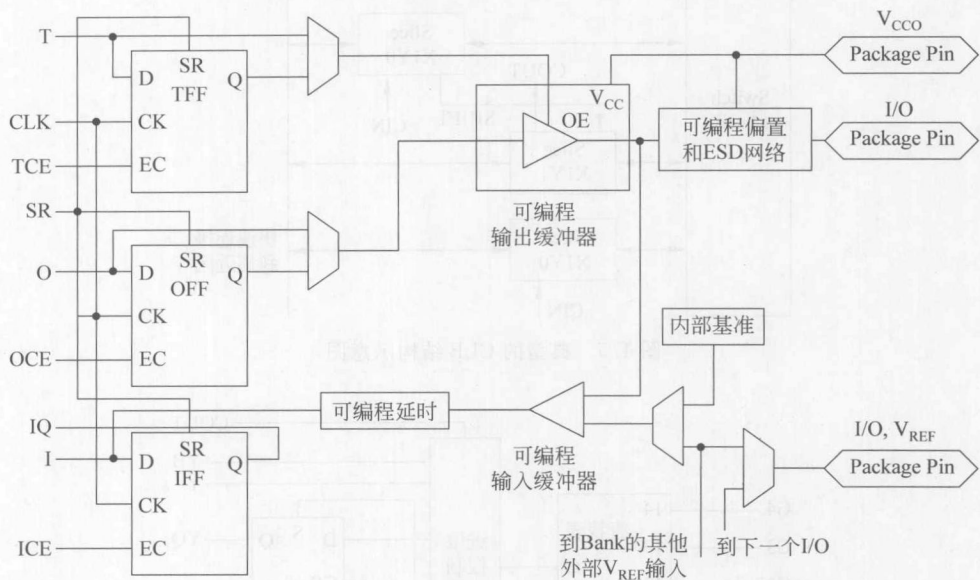


图 1.4 典型的 IOB 内部结构示意图

外部输入信号可以通过 IOB 模块的存储单元输入到 FPGA 的内部,也可以直接输入 FPGA 内部。为了便于管理和适应多种电器标准, FPGA 的 IOB 被划分为若干个组 (bank), 每个 bank 的接口标准由其接口电压 V_{CCO} 决定, 一个 bank 只能有一种 V_{CCO} , 但不同 bank 的 V_{CCO} 可以不同。只有相同电气标准的端口才能连接在一起, V_{CCO} 电压相同是接口标准的基本条件。

2. 可配置逻辑块(CLB)

CLB 是 FPGA 内的基本逻辑单元。CLB 的实际数量和特性会依器件的不同而不同, 但是每个 CLB 都包含一个可配置开关矩阵, 此矩阵由 4 个或 6 个输入、一些选型电路 (多路复用器等) 和触发器组成。开关矩阵 (Switch Matrix) 是高度灵活的, 可以对其进行配置以便处理组合逻辑、移位寄存器或 RAM。在 Xilinx 公司的 FPGA 器件中, CLB 由多个 (一般为 4 个或 2 个) 相同的 Slice 和附加逻辑构成, 如图 1.5 所示。每个 CLB 模块不仅可以用于实现组合逻辑、时序逻辑, 还可以配置为分布式 RAM 和分布式 ROM。

Slice 是 Xilinx 公司定义的基本逻辑单位, 其内部结构如图 1.6 所示, 一个 Slice 由两个 4 输入的函数/进位逻辑、算术逻辑、存储逻辑和函数复用器组成。算术逻辑包括一个异或门 (XORG) 和一个专用与门 (MULTAND), 一个异或门可以使一个 Slice 实现两位全加操作, 专用与门用于提高乘法器的效率; 进位逻辑由专用进位信号和函数复用器 (MUXC) 组成, 用于实现快速的算术加减法操作; 4 输入函数发生器用于实现 4 输入 LUT、分布式 RAM 或 16 比特移位寄存器; 进位逻辑包括两条快速进位链, 用于提高 CLB 模块的处理速度。