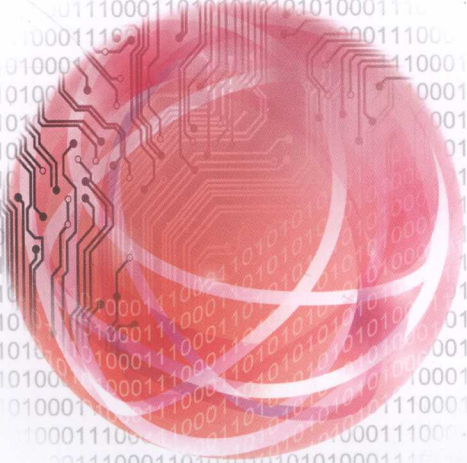


突出实战，以丰富的实例和FPGA实战项目引导读者快速掌握FPGA设计知识。
深入浅出，从基础电路、功能模块到完整项目的实现，由浅入深解剖数字系统设计。
紧扣应用，从图像处理和调幅电源控制系统两个应用方向来讲解FPGA工程开发方法。



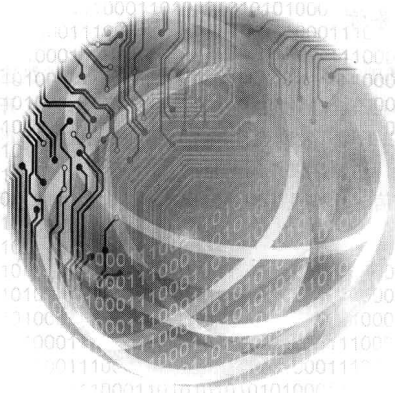
Verilog

EDA技术与 FPGA工程实例开发

任文平 梁竹关 李鹏 申东娅 编著



机械工业出版社
China Machine Press



Verilog

EDA技术与 FPGA工程实例开发

任文平 梁竹关 李鹏 申东娅 编著



机械工业出版社
China Machine Press

图书在版编目 (CIP) 数据

EDA 技术与 FPGA 工程实例开发/任文平等编著. —北京: 机械工业出版社, 2013. 10

ISBN 978-7-111-43585-3

I. E… II. 任… III. ①电子电路—电路设计—计算机辅助设计 ②可编程逻辑器件 IV. ①TN702 ②TP332.1

中国版本图书馆 CIP 数据核字 (2013) 第 180939 号

版权所有·侵权必究

封底无防伪标均为盗版

本书法律顾问 北京市展达律师事务所

本书共 11 章, 是在教学与实践的基础上编写的。首先系统地介绍了硬件描述语言 Verilog HDL 的基本语法和常用语句、CPLD/FPGA 的结构及特点、Quartus II 软件的使用及状态机设计等与 FPGA 开发相关的知识。在此基础上, 介绍了 FPGA 外围接口电路的典型应用, 最后以工程开发的设计流程介绍两个相对完整的系统设计实例, 使读者在短时间内能够将所学的知识与工程设计开发相结合, 达到学以致用目的。

本书既可以作为高等院校电子、通信、计算机等相关专业本科生的教材, 也可以作为相关专业研究生及工程技术人员的参考书。

机械工业出版社 (北京市西城区百万庄大街 22 号 邮政编码 100037)

责任编辑: 秦 健

三河市杨庄长鸣印刷装订厂印刷

2013 年 10 月第 1 版第 1 次印刷

186mm × 240mm · 16.5 印张

标准书号: ISBN 978-7-111-43585-3

定 价: 49.00 元

凡购本书, 如有缺页、倒页、脱页, 由本社发行部调换

客服热线: (010) 88378991 88361066

投稿热线: (010) 88379604

购书热线: (010) 68326294 88379649 68995259

读者信箱: hzsj@hzbook.com

前言

随着集成电路和计算机技术的飞速发展,EDA 技术应运而生,它是一种快速、高效的电子设计自动化技术。这种设计方法由于具有很强的灵活性,极大地提高了电子产品开发的效率,降低了开发的周期和费用,已逐渐取代传统的电路设计方法,在以硬件电路为基础的计算机系统、通信系统、电子系统中得到广泛应用,因此近年来各高校已经逐渐把 EDA 及其相关技术纳入本科生和研究生的教学中。

EDA 技术课程是一门实践教学课程,实践是主体,教学内容应该围绕着实践应用展开。因此作者根据多年的教学实践经验,尽力避免理论教学的思路,减少基础理论的教学内容,注重实例部分,突出课程的实践性、应用性。

本书从结构上可以分为三部分,第一部分是基础部分(第 1~5 章),第 1 章主要介绍了 EDA 技术的概念、特点及设计的主要流程;第 2 章以原理图的设计方法为例,介绍了开发软件 Quartus II 的使用方法,目的是在原有的数字电路基础上,使读者尽早熟悉软件的使用;第 3 章介绍了硬件描述语言的语法、程序的结构等;第 4 章主要介绍了硬件描述语言中的语句,这部分是硬件描述语言的重点知识;第 5 章介绍了数字电路中常用的电路单元用硬件描述语言设计的方法。通过对前 5 章内容的学习,读者应掌握基本概念,会用基本设计工具,能进行简单电路单元的设计。第二部分是设计深入部分(第 6~9 章),第 6 章介绍了 Quartus II 软件中的宏功能模块、嵌入式逻辑分析仪及第三方仿真软件 Modelsim 等高级工具的使用;第 7 章介绍了 EDA 中常用状态机的设计方法,可以说第 6 章和第 7 章是进行复杂电路设计必须掌握的知识;第 8 章介绍了典型可编程逻辑器件的结构、特性;第 9 章介绍了具有一定难度的 FPGA 常用外围接口电路的设计。通过对第二部分内容的学习,读者的设计能力会逐渐提高,初步具备应用电路的设计能力。第三部分是工程应用部分,内容包括第 10 章的图像系统的设计和第 11 章的调频调幅电源的控制设计,从工程应用的角度介绍了两个相对完整的系统设计过程,使学生能够将所学的知识与工程应用结合起来,真正达到应用的目的。

本书是作者结合多年来的教学经验编写的专业技术图书,所有程序都是以 Quartus II 9.0 为软件平台编写的,并且通过了 DE2 实验板的硬件测试,读者可参考使用。本书中部分器件的技

术参数、使用手册及一些实例的完整程序可参考本书附带的教学文档。该教学文档可到华章公司网站 (www.hzbook.com) 下载。

在本书的编写过程中, 彭宏涛、邵春霖、彤清、白腾飞等参与了部分章节的编写, 机械工业出版社的张国强编辑在出版过程中提供了很多宝贵的建议, Terasic 公司在硬件平台及设计资料方面提供了许多支持, 在此一并表示感谢。

本书引用了一些相关资料, 在此向这些文献的作者表示最诚挚的感谢。

由于作者水平有限, 书中难免有疏漏及不妥之处, 敬请各位读者批评指正。

编者

2013年8月

目 录

前言

第1章 绪论 / 1

- 1.1 传统数字系统设计的特点 / 1
- 1.2 EDA 技术的含义 / 2
- 1.3 EDA 技术的特点 / 2
- 1.4 EDA 技术主要内容 / 3
 - 1.4.1 硬件描述语言 / 3
 - 1.4.2 可编程逻辑器件 / 4
 - 1.4.3 常用软件 / 4
- 1.5 EDA 设计流程 / 5
- 1.6 EDA 技术的应用领域 / 6

习题 / 6

第2章 Quartus II 软件的初步使用 / 7

- 2.1 原理图输入设计流程 / 7
 - 2.1.1 创建工程 / 7
 - 2.1.2 创建图形设计文件 / 10
 - 2.1.3 工程的编译 / 12
 - 2.1.4 工程的仿真验证 / 13
 - 2.1.5 定时分析 / 15
 - 2.1.6 管脚分配 / 16
 - 2.1.7 工程的下载验证 / 16
 - 2.1.8 生成元件符号 / 17
- 2.2 应用举例: 秒表设计 / 18
 - 2.2.1 模值 100 计数器的设计 / 18

2.2.2 模值 60 计数器的设计 / 19

2.2.3 顶层电路设计 / 20

2.2.4 仿真验证 / 21

习题 / 22

第3章 Verilog HDL 初步认识 / 23

- 3.1 硬件描述语言概述 / 23
 - 3.1.1 VHDL/Verilog HDL 简介 / 23
 - 3.1.2 Verilog HDL 和 VHDL 的比较 / 24
 - 3.2 Verilog HDL 程序的构成 / 24
 - 3.2.1 二—十进制编码器及 Verilog HDL 描述 / 25
 - 3.2.2 Verilog HDL 程序的基本构成 / 25
 - 3.2.3 模块端口定义部分 / 26
 - 3.2.4 信号类型说明部分 / 26
 - 3.2.5 逻辑功能描述语句部分 / 27
 - 3.3 Verilog HDL 语法规则 / 28
 - 3.3.1 Verilog HDL 文字规则 / 28
 - 3.3.2 数据对象 / 30
 - 3.3.3 运算符 / 32
 - 3.4 Verilog HDL 程序应用举例 / 35
- 习题 / 36

第4章 Verilog HDL 基本语句 / 37

- 4.1 并行语句 / 37
 - 4.1.1 连续赋值语句 / 37

- 4.1.2 例化语句 / 39
- 4.1.3 过程语句 / 43
- 4.2 块语句 / 46
 - 4.2.1 顺序块语句 / 46
 - 4.2.2 并行块语句 / 46
- 4.3 顺序语句 / 46
 - 4.3.1 过程赋值语句 / 46
 - 4.3.2 条件赋值语句 / 49
 - 4.3.3 循环语句 / 53
- 4.4 任务与函数 / 55
 - 4.4.1 任务语句 / 55
 - 4.4.2 函数语句 / 56
- 4.5 调试中常用编译预处理语句 / 57
- 4.6 Verilog HDL 代码书写规范 / 59
- 习题 / 60

第5章 数字电路中常用电路单元的设计 / 61

- 5.1 组合逻辑电路设计 / 61
 - 5.1.1 译码器电路 / 61
 - 5.1.2 运算电路 / 65
- 5.2 时序逻辑电路设计 / 66
 - 5.2.1 触发器 / 67
 - 5.2.2 寄存器 / 68
 - 5.2.3 计数器 / 70
- 5.3 综合电路设计 / 74
 - 5.3.1 m 序列产生电路 / 74
 - 5.3.2 函数信号发生器 / 76
 - 5.3.3 DDS 频率合成控制电路 / 78
 - 5.3.4 音乐播放电路 / 81
- 习题 / 85

第6章 Quartus II 软件功能深入 / 86

- 6.1 宏功能模块的调用 / 86

- 6.1.1 LPM_ROM 的定制及使用 / 86
- 6.1.2 宏功能模块 LPM_ROM 的测试 / 90
- 6.2 SignalTap II 嵌入式逻辑分析仪的使用 / 90
 - 6.2.1 SignalTap II 嵌入式逻辑分析仪的设置 / 90
 - 6.2.2 编译下载 / 92
 - 6.2.3 信号波形的捕捉 / 93
- 6.3 Modelsim 仿真工具的使用 / 94
 - 6.3.1 Modelsim 的使用流程 / 94
 - 6.3.2 宏功能模块的 Modelsim 仿真使用流程 / 98
 - 6.3.3 Testbench 文件的编写 / 101
- 习题 / 102

第7章 有限状态机设计 / 103

- 7.1 状态机的特点 / 103
 - 7.1.1 状态机的分类 / 103
 - 7.1.2 用 Verilog HDL 描述状态机的特点 / 103
- 7.2 moore 型状态机的设计 / 105
- 7.3 mealy 型状态机的设计 / 107
- 7.4 状态机设计举例 / 110
 - 7.4.1 序列信号检测电路 / 110
 - 7.4.2 交通灯控制电路 / 112
 - 7.4.3 自动饮料销售机的控制电路 / 115
- 习题 / 117

第8章 可编程逻辑器件简介 / 118

- 8.1 可编程逻辑器件的概述 / 118
 - 8.1.1 可编程逻辑器件发展历程 / 118

8.1.2 可编程逻辑器件分类 / 119

8.2 低密度可编程逻辑器件的结构
及原理 / 121

8.2.1 PLD 的符号表示方式 / 121

8.2.2 PLA 和 PAL 器件 / 122

8.2.3 GAL 器件 / 122

8.3 高密度器件 / 124

8.3.1 CPLD 结构及工作原理 / 124

8.3.2 FPGA 结构及工作原理 / 128

8.3.3 CPLD 和 FPGA 的选用
原则 / 131

8.4 FPGA 最小系统的设计 / 132

8.4.1 最小系统的组成 / 132

8.4.2 最小系统电路设计 / 133

习题 / 140

第9章 FPGA 外围接口电路的应用 设计 / 141

9.1 LCD 控制电路设计 / 141

9.1.1 LCD 简介 / 141

9.1.2 基于 FPGA 的设计 / 145

9.2 基于 ps/2 键盘的电子琴设计 / 148

9.2.1 设计要求 / 148

9.2.2 设计方案 / 148

9.2.3 相关原理介绍 / 149

9.2.4 基于 FPGA 的各模块
设计 / 150

9.3 VGA 彩条控制电路设计 / 157

9.3.1 VGA 简介 / 157

9.3.2 扫描原理 / 157

9.3.3 VGA 信号时序 / 157

9.3.4 数模转换芯片 DAC
ADV7123 / 158

9.3.5 VGA 彩条电路的 FPGA

实现 / 160

9.4 基于触摸屏的图片显示电路
设计 / 163

9.4.1 设计要求 / 163

9.4.2 方案设计 / 163

9.4.3 基于 FPGA 的各模块
实现 / 164

习题 / 177

第10章 系统设计实例一：基于 FPGA 的图像采集、处 理及显示电路的设计 / 178

10.1 设计要求 / 178

10.2 图像采集模块 / 178

10.2.1 图像捕捉模块设计 / 179

10.2.2 I²C 总线配置模块 / 182

10.2.3 数据格式转换模块 / 183

10.3 SDRAM 控制模块 / 187

10.4 图像的处理模块 / 188

10.4.1 边缘检测的原理 / 189

10.4.2 图像的边缘检测的实现 / 189

10.5 VGA 显示控制模块 / 192

10.6 图像的测试 / 192

第11章 系统设计实例二：基于 FPGA 的调频调幅电源 中控制电路的设计 / 193

11.1 变频电源的技术分析 / 193

11.1.1 SPWM 调制技术的
原理 / 193

11.1.2 SPWM 控制方式 / 193

11.1.3 基于 FPGA 变频电源的
优势 / 194

11.2 变频电源硬件的总体设计 / 195

11.3 基于 FPGA 的变频电源数字

电路的设计 / 195

11.3.1 变频电源数字控制

电路 / 195

11.3.2 SPWM 的 FPGA 实现 / 196

11.3.3 三对相位相差 120°

的 SPWM 波形的

生成 / 202

11.3.4 DCPWM 模块 / 203

11.4 变频电源的性能测试及

分析 / 206

11.4.1 变频电源的性能 / 206

11.4.2 变频电源测试结果及

分析 / 207

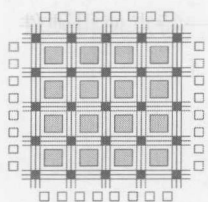
附录 A 课程实验 / 208

附录 B DE2 开发平台 / 221

附录 C DE2-115 开发平台 / 236

附录 D VHDL 简介 / 244

参考文献 / 256



第1章 绪论

随着电子技术的快速发展,大到航天、军事设备,小到家用电器等,电子技术的应用已经渗透到生活的各个方面。无处不在的电子应用需求,对电子技术的发展提出了更高的要求。大规模集成电路的设计、制作技术是电子技术发展的基础。集成电路高容量、低功耗、小体积的发展方向,使得传统的数字系统设计方法已经远远不能满足设计需要,电子设计自动化(Electronic Design Automation, EDA)技术代替传统的数字系统设计方法和手段已成为必然。

1.1 传统数字系统设计的特点

数字系统设计是指完成满足一定性能指标、逻辑功能或特定应用功能的电路设计过程。数字系统设计方法主要分为自下而上设计法以及自上而下设计法等。

在计算机辅助电子设计系统出现以前,人们一直采用传统的数字电路设计方法设计硬件电路。传统的数字系统设计有以下几个特点:

- 采用自下而上的一种系统设计思路。这种设计方法的特点是在逐层向上的每一级设计及测试中,首先关注并致力于解决的是系统底层硬件的诸多细节问题,然后才能根据设计要求进行电路功能设计。在这个过程中,任何一级的硬件条件或技术细节改变,都将使设计前功尽弃。
- 设计依赖于现有的通用元器件。设计者使用的元器件都是具有某一特定功能的器件或芯片,由于需要的元器件较多,使得系统硬件电路体积大,接线复杂,因此系统的可靠性受到影响。此外由于采用通用型器件设计电路,其电路保密性不强的设计特点不能满足当今重视知识产权的需求。
- 设计的仿真及测试都是在设计的后期。因为仿真和调试的仪器一般为分析仪和示波器等,传统的数字系统设计方法只有在系统设计完成后才能进行仿真及调试,因此系统出现的问题只有在后期才能被发现,其结果往往使系统需要重新设计。
- 设计实现的周期比较长,耗时耗力,灵活性差,设计成本高,效率低。由于其自下而上的设计方式,使得电路的设计很难实现并行工作,设计者只能逐层设计,设计需要的时间较长。设计完成后,一旦电路的要求发生变化,原有的设计基本无法修正再用,所有的设计就要从头再来。
- 设计主要依赖于设计师的经验。硬件电路的设计中,电路的布局、布线对电路的性能有

很大的影响,但是这些经验的获得必须经过设计师长期的实践积累。这一特点使得硬件电路的设计因人而异,性能差异较大。

1.2 EDA 技术的含义

EDA 技术是随着集成电路和计算机技术的飞速发展应运而生的一种快速、高效的电子设计自动化技术。EDA 技术分为广义 EDA 技术和狭义 EDA 技术。狭义 EDA 技术是指以计算机为工作平台,融合计算机技术、应用电子技术、信息处理及智能化技术的最新成果,设计者以计算机为工具,在 EDA 软件平台上,用硬件描述语言完成电路设计,然后由计算机自动完成逻辑编译、化简、分割、综合、优化、布局、布线和仿真,直至对特定目标芯片的适配编译、逻辑映射和编程下载等工作,是进行数字系统自动化设计的技术。而广义 EDA 技术涵盖了更加广泛的内容,模拟电路与数字电路中凡是与电子设计自动化相关的技术,例如电路的仿真技术、电路 PCB 板的设计与制作技术等,都属于广义 EDA 技术。目前全国各高校开设的 EDA 技术课程大部分涉及的是狭义 EDA 技术,本书中讨论的也是狭义 EDA 技术。

1.3 EDA 技术的特点

EDA 技术是近几年迅速发展起来的计算机软件、硬件、微电子交叉的技术,因此伴随着计算机、集成电路、电子系统设计的发展,EDA 技术也大致经历了计算机辅助设计(CAD)、计算机辅助工程设计(CAE)和电子系统设计自动化(ESDA)三个发展阶段。

- 20 世纪 70 年代为 CAD (Computer Aided Design) 阶段,利用计算机辅助进行 IC 版图编辑和 PCB 布局布线,主要取代了手工操作。但在这一阶段,由于计算机的功能还比较有限,而且软件的功能也不强,所以支持的设计工作有限且性能比较差。
- 20 世纪 80 年代为 CAE (Computer Aided Engineering) 阶段,在 CAD 的基础上,设计工具增加了自动布局与布线、PCB 板的分析、逻辑设计、综合优化和设计结果验证等功能,使其在电路设计方面的作用大大加强。但是在此阶段,由于受原理图输入方式的局限,设计工具还不能适应复杂电子系统的设计要求。
- 20 世纪 90 年代为 ESDA (Electronic System Design Automation) 阶段,微电子工艺有了惊人的发展,此阶段提供了全线 EDA 工具,利用微电子厂家提供的设计库,能够使设计者完成数万门专用集成电路和集成系统的设计和验证。设计师从大量的辅助设计工作中解放出来,把精力集中在创造性方案与构思上,极大地提高了系统的效率。在此期间,世界各 EDA 公司推出了兼容各种硬件实现方案和支持标准硬件描述语言的 EDA 工具软件,有效地将 EDA 技术推向了成熟。

EDA 技术的发展使得硬件设计进入了一个新的阶段,利用 EDA 技术进行电子系统设计有以下几个优点:

- 采用自上而下的设计方法。其基本思想是从系统总体要求出发,各环节设计逐渐求精的过程。从系统的分解、模型的建立、门级模型的产生到最终的底层电路,将设计内容逐步细化,最后完成整体设计,这是一种全新的设计思想与设计理念。
- 系统中采用大量可编程元件,使系统具有保密性,在通信设备、计算机系统中,这已经成为衡量系统先进性的一个标准。
- 利用设计软件中的工具,设计的每个阶段都可以仿真,EDA 中强大的逻辑仿真测试技术能够及时发现设计中的错误,大大降低成本,缩短设计周期。
- 由于设计采用硬件语言描述电路的逻辑功能,与器件无关,从而降低了对设计者硬件电路方面的知识要求,而且用软件的方式设计硬件,易于在各种集成电路工艺和可编程器件之间移植,适合多个设计者分工合作,协同设计,可以缩短开发周期。

今天无论是设计芯片还是设计系统,都离不开 EDA 工具,它不仅能极大提高设计效率,而且节省设计成本,减少设计周期,因此 EDA 技术已经成为当今电子设计的主要工具。

1.4 EDA 技术主要内容

EDA 技术是一种先进的数字系统设计方法,它的设计是建立在硬件描述语言、可编程逻辑器件及设计软件平台的基础上实现的。

1.4.1 硬件描述语言

硬件描述语言的发展至今已有 20 多年的历史,它是 EDA 技术中的重要组成部分,常用的硬件描述语言有 AHDL、VHDL、Verilog HDL 等,而 VHDL 和 Verilog HDL 是当前最流行并且已经成为 IEEE 工业标准的硬件描述语言,得到了众多 EDA 公司的支持。

在大规模、复杂电路系统设计中,采用门级原理图进行设计几乎是不可理解的。Verilog HDL 和 VHDL 作为描述硬件电路设计的语言,可以非常方便地进行复杂数字电路和数字系统的开发和调试。与传统的原理图设计方法相比较,它们的优点在于:

- 强大的系统硬件描述能力,设计灵活。硬件描述语言具有功能强大的语言结构,可以用简洁明确的源代码来描述复杂的逻辑控制。它具有多层次的设计描述功能,既可以描述系统级电路,又可以描述门级电路。支持同步电路、异步电路和随机电路的设计。在设计方法上,它既支持自下而上的设计,又支持自上而下的设计;既支持模块化设计,又支持层次化设计等多种设计方式。而描述方式上,既可以采用行为描述、数据流描述或结构描述,也可以采用三者混合的描述。
- 支持广泛,易于修改,具有很强的移植能力。目前大多数 EDA 工具几乎都支持硬件描述语言,这为硬件描述语言的进一步推广和广泛应用奠定了基础。同时由于得到不同 EDA 工具支持,基于硬件描述语言的电路设计就可以被应用于不同的系统中,使得电路设计的移植能力增强。

- 硬件描述与实现工艺无关。设计人员用硬件描述语言进行设计时，不需要首先考虑选择完成设计的器件，就可以集中精力进行设计的优化。设计与具体的硬件电路无关，一旦出现了新器件、新工艺，设计者不用重新设计电路，只需将电路的算法级描述或 RTL 描述输入逻辑综合工具中，就能产生新的门级网表，能够非常有效地缩短产品的开发周期。

1.4.2 可编程逻辑器件

可编程逻辑器件 (Programmable Logic Device, PLD) 是一种半定制的集成电路，在其内部集成了大量的门和触发器等基本的电路单元，通过编程形成的网表文件，控制其内部的器件连接，获得所需要的电路设计。可编程逻辑器件的出现彻底改变了传统的“搭积木”式设计方法，使电路的设计得到质的飞跃。

可编程逻辑器件的两种主要类型是现场可编程门阵列 (Field Programmable Gate Array, FPGA) 和复杂可编程逻辑器件 (Complex Programmable Logic Device, CPLD)。在这两类可编程逻辑器件中，FPGA 提供了最高的逻辑密度、最丰富的特性和最高的性能。例如 Xilinx Virtex 系列中的部分器件可提供 800 万“系统门” (相对逻辑密度)。FPGA 还提供了诸如大容量存储器、时钟管理系统等特性，并支持多种最新的超快速器件至器件 (device-to-device) 信号技术。因此 FPGA 广泛应用于仪器仪表、电信和数字信号处理等高性能的系统设计中。与此相反，CPLD 提供的逻辑资源少得多，最高约 1 万门。但是，CPLD 提供了非常好的可预测性，并且价格低廉，从而使其对于成本敏感、电池供电的便携式应用 (如移动电话和数字手持助理) 非常理想。随着 EDA 技术的发展和不断成熟，这两类器件在机械、电子、通信、航空航天、化工、生物、医学、军事等领域都有广泛应用。

1.4.3 常用软件

目前比较流行的、主流厂家的 EDA 软件工具有 Altera 的 Quartus II、Lattice 的 ispEXPERT、Xilinx 的 ISE。

- ispEXPERT 是 Lattice 公司的 EDA 工具，通过它可以进行 VHDL、Verilog HDL 及 ABEL 语言的设计输入。ispEXPERT 是目前流行的 EDA 软件中最容量掌握的设计工具之一，其界面友好，操作方便，功能强大，并与第三方 EDA 工具兼容性良好。

- ISE 是 Xilinx 公司集成开发的 EDA 工具，它采用自动化的完整集成设计环境，是业界最强大的 EDA 设计工具之一。

- Quartus II 是 Altera 公司的综合性 CPLD/FPGA 开发软件，覆盖了 CPLD/FPGA 开发的整个流程。它支持原理图、VHDL、Verilog HDL 等多种设计输入形式，内嵌自有的综合器以及仿真器，可以完成从设计输入到硬件配置的完整 PLD 设计流程。它包含了整个可编程逻辑器件设计阶段的所有解决方案，提供了完整的图形用户界面，基于该工具，设计者可以方便地完整数字系统设计的全过程，它是目前应用最广泛的 EDA 设计工具之一。

1.5 EDA 设计流程

EDA 技术进行电路设计的大部分工作是在 EDA 软件平台上进行的。EDA 的设计流程主要包括设计输入、设计处理、设计验证、器件编程和硬件测试等 5 个步骤。

1. 设计输入

设计输入有多种方式,主要包括文本输入方式、图形输入方式和波形输入方式,还支持文本输入和图形输入两者混合的方式。

- 文本输入方式是采用硬件描述语言进行电路设计的方式,主要有 Verilog HDL、VHDL 等,具有很强的逻辑功能表达能力,描述简单,是目前进行电路设计最主要的设计方法。
- 图形输入方式是最直接的设计输入形式。利用设计软件提供的元件库,将电路的设计以原理图的方式输入。这种输入方式直观,便于电路的观察及修改,但是不适用于复杂电路的设计。

2. 设计处理

设计处理是 EDA 设计流程中重要的设计环节,主要对设计输入的文件进行逻辑化简,综合优化,最后产生编程文件。此阶段主要包括设计编译与检查、逻辑分割、逻辑优化、布局布线等过程。

- 设计编译与检查是对输入文件进行语法检查,例如,原理图文件中是否有短路现象,文本文件的输入是否符合语法规则等。
- 逻辑分割是将设计分割成多个成便于识别的逻辑小块形式映射到相应器件的逻辑单元中,分割可以自动实现,也可以由设计者控制完成。
- 逻辑优化主要包括面积优化和速度优化。面积优化的目标是使设计占用的逻辑资源最少,速度优化是使电路中信号的传输时间最短。
- 布局布线是指完成电路中各电路元件的分布及线路的连接。

3. 设计验证

设计验证即时序仿真和功能仿真。通常情况下,先进行功能仿真,因此功能仿真又称为前仿真,它直接对原理图描述或其他描述形式的逻辑功能进行测试模拟,验证其实现的功能是否满足原设计的要求,仿真的过程不涉及任何具体形式的硬件特性,不经历综合和适配。在功能仿真已经完成,确认设计文件表达的功能满足要求后,再进行综合适配和时序仿真。时序仿真是在选择了具体器件并且完成布局布线之后进行的时序关系仿真,因此又称为时延仿真或后仿真。

4. 器件编程

器件编程是指将设计处理中产生的编程数据下载到具体的可编程器件中。如果之前的步骤都满足设计的要求,就可以将适配器产生的配置或下载文件通过 CPLD/FPGA 编程器或下载电

缆载入目标芯片 CPLD 或 FPGA 中。

5. 硬件测试

硬件测试是指将含有载入了设计的 FPGA 或 CPLD 的硬件系统进行统一测试，便于在真实的环境中检验设计效果。

1.6 EDA 技术的应用领域

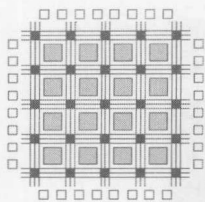
以 FPGA 器件为设计平台的 EDA 技术，最初只能用来设计一些辅助性的电路，起到连接逻辑的作用，例如，设计总线控制器、协议处理器等。但是随着近几年 FPGA 器件的快速发展，FPGA 容量和工作速度得到进一步提高，单个门电路成本大大降低，特别是内部资源的极大丰富，片内嵌入的高度集成的多核处理器，使得 EDA 技术应用设计的深度和广度达到前所未有的程度。EDA 技术典型设计应用见表 1-1 所示，可以说 EDA 技术在数字系统中几乎无所不能，因此其发展前景是非常广阔的。

表 1-1 EDA 技术典型应用

领域	应用
无线通信	蜂窝和 WiMAX 基站
有线通信	高速交换机和路由器、DSL 多路复用器
电信	光学和无线电发射设备、电话交换机、流量管理器、背板收发器
消费电子	液晶电视、DVR、机顶盒、高端相机
视频和图像处理	视频监控系統、广播视频、JPEG 与 MPEG 解码器
汽车	GPS 系统、车载信息娱乐系统、驾驶辅助系统：停车场援助、汽车危险回避、倒车辅助、自适应巡航控制、盲点检测
航空航天和防御	雷达和声呐系统、卫星通信、耐辐射空间应用
测试和测量	协议分析仪、逻辑分析仪、示波器
数据安全	数据加密：AES、3DES 算法，公钥加密（RSA）、数据完整性（SHA1、MD5）
医疗	医疗成像
高性能科学计算	并行算法、矩阵乘法

习 题

- 1-1 什么是 EDA 技术，简述 EDA 技术的发展历程。
- 1-2 写出 PLD 和 FPGA 的英文全称。
- 1-3 比较 EDA 技术与传统的数字系统设计方法，分析这两者的优缺点。
- 1-4 硬件描述语言主要有哪几种？简述它们的特点。
- 1-5 简述 EDA 技术的设计流程。
- 1-6 举例说明 EDA 技术的应用领域。



第 2 章

Quartus II 软件的初步使用

Altera 公司的 Quartus II 软件提供了多平台的设计环境, 包含整个可编程逻辑器件设计阶段的所有解决方案。它可以支持两种类型的文件输入方式: 文本输入, 用以 AHDL、VHDL、Verilog HDL 以及 TCL 脚本语言输入的文本型设计输入; 图形输入, 用以原理图、状态图和波形图的形式输入, 提供了完整的图形用户界面。软件内嵌综合器以及仿真器。基于该工具, 设计者可以方便地完成从设计输入到硬件配置的数字系统设计全过程。

本章以原理图输入方式为例, 介绍 Quartus II 软件的基本功能及使用流程。对于初学者来说, 在没有掌握硬件描述语言的情况下, 可以先以原理图的输入方式熟悉 Quartus II 软件的使用过程。本书使用的软件版本是 Quartus II 9.0。

2.1 原理图输入设计流程

本节以半加器为例介绍原理图输入方式的设计流程。

2.1.1 创建工程

在进行项目设计之前, 首先为本设计建立一个文件夹, 所有与该设计相关的文件都应该放在该文件夹中。假设本设计的文件夹取名为 MY_WORK, 路径为 D:\MY_WORK。注意, Quartus II 软件不支持中文字符, 所以文件夹名不能用中文, 也不能有空格。设计步骤如下。

1) 打开 Quartus II 软件, 出现如图 2-1 所示界面, 界面由 4 个区域组成。左上角为项目管理区域, 工程中所有的程序以层次化的形式出现在该区域; 左中部为项目进度管理区域, 右上部为设计输入区域; 最下部为信息提示区域。

2) 选择菜单“File”→“New Project Wizard”, 出现如图 2-2 所示工程建立向导界面。在第一个对话框中, 通过浏览按钮找到刚才所建的文件夹, 在第二及第三个对话框中输入你对下面的设计项目所起的工程名, 如图 2-2 所示, 我们对本设计所起的工程名为 h_adder。注意工程名不能与文件夹名相同。

3) 单击“Next”按钮, 出现如图 2-3 所示对话框, 单击“File name”文本框后的按钮, 将与工程相关的所有已设计好的 Verilog HDL 文件加入工程中。若无需要, 单击“Next”按钮跳过。

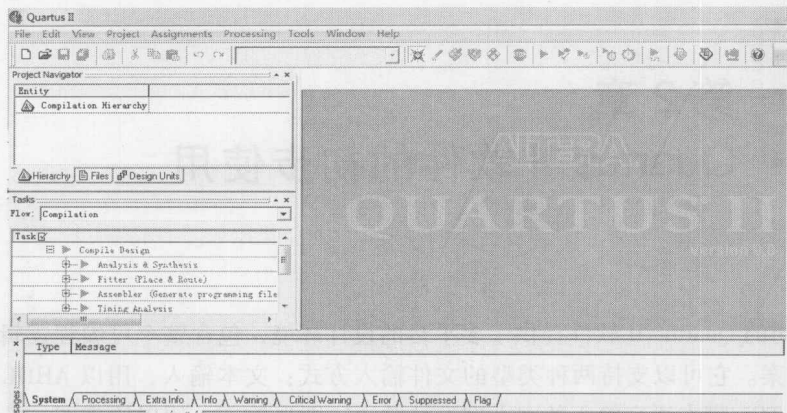


图 2-1 Quartus II 软件界面

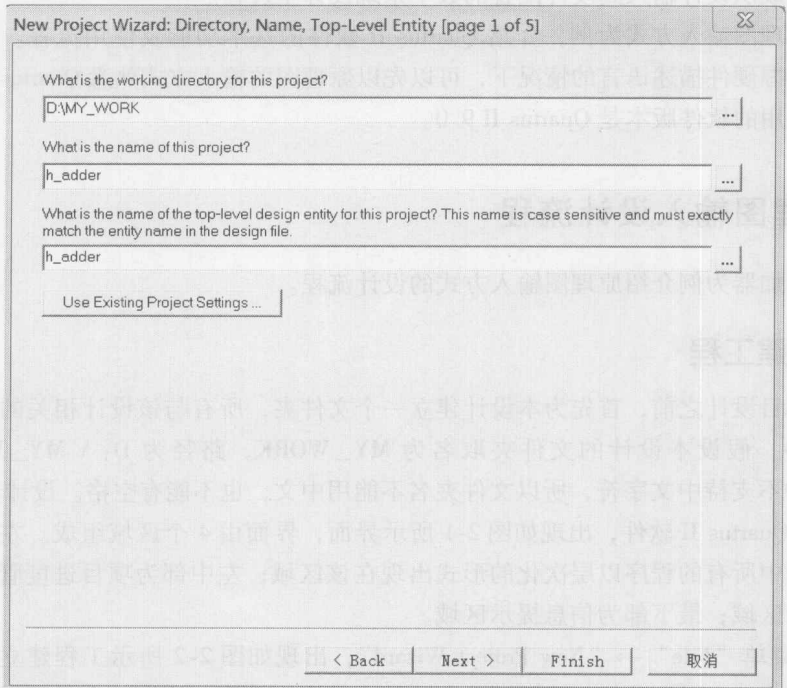


图 2-2 New Project Wizard 对话框

4) 弹出如图 2-4 所示对话框，根据你所使用的实验设备的 FPGA 的类型选择器件。在“Device family”组中选择 FPGA 器件的系列，相应地在“Available devices”列表框中出现了该系列的全部型号。本设计中我们选择了 DE2 实验板上的 Cyclone II 系列的 EP2C35F672C6 芯片。