

教育部高等学校电子电气基础课程教学指导分委员会推荐教材

数字电子技术基础

第三版（配光盘）

华中科技大学电子技术课程组 编

罗杰 彭容修 主编

张林 参编

 高等教育出版社
HIGHER EDUCATION PRESS

教育部高等学校电子电气基础课程教学指导分委员会推荐教材

数字电子技术基础

第三版（配光盘）

华中科技大学电子技术课程组 编
罗杰 彭容修 主编
张林 参编

SHUZI DIANZI JISHU JICHU



高等教育出版社·北京
HIGHER EDUCATION PRESS BEIJING

内容简介

本书是根据电子技术的发展和我国高等教育发展的新形势,在上一版的基础上修订编写的。内容覆盖了教育部高等学校电子电气基础课程教学指导分委员会于2010年制定的“数字电子技术基础课程教学基本要求”。

全书由数字逻辑基础、逻辑代数、组合逻辑电路、锁存器和触发器、时序逻辑电路、硬件描述语言 Verilog HDL、逻辑门电路、半导体存储器、可编程逻辑器件、数模和模数转换器、脉冲波形的产生与变换共11章组成。本次修订内容调整较大,特色如下:强调逻辑分析和设计所必须的基础理论,弱化中、小规模集成电路的教学内容,加强可编程逻辑器件、Verilog HDL和EDA软件等现代数字设计的内容。采用先“逻辑”后“电路”的思路安排教学内容,突出重点。大部分章节新增设计举例或应用举例,紧密联系实践;每一章节都增加了教学目标和要求的说明,书末附有自我检验题和部分习题答案。

本书可作为普通高等学校电气类、自动化类、电子信息类各专业和部分非电类专业“数字电子技术基础”课程的教材,也可供从事电子技术工作的工程技术人员参考。

本书配有光盘,包含可供参考的多媒体教学课件(ppt)、部分章节仿真例题和仿真习题及其他资料。配套的习题解答同步发行。

图书在版编目(CIP)数据

数字电子技术基础/罗杰,彭容修主编;华中科技大学
大学电子技术课程组编. --3版. --北京:高等教育出版社,2014.2

ISBN 978-7-04-038970-8

I. ①数… II. ①罗…②彭…③华… III. ①数字电
路-电子技术-高等学校-教材 IV. ①TN79

中国版本图书馆CIP数据核字(2013)第289055号

策划编辑 欧阳舟 责任编辑 欧阳舟 封面设计 王 睢 版式设计 马敬茹
插图绘制 尹 莉 责任校对 刘娟娟 责任印制 朱学忠

出版发行	高等教育出版社	网 址	http://www.hep.edu.cn
社 址	北京市西城区德外大街4号		http://www.hep.com.cn
邮政编码	100120	网上订购	http://www.landaco.com
印 刷	高教社(天津)印务有限公司		http://www.landaco.com.cn
开 本	787mm×1092mm 1/16	版 次	1992年5月第1版
印 张	26.75		2014年2月第3版
字 数	650千字	印 次	2014年2月第1次印刷
购书热线	010-58581118	定 价	46.80元(含光盘)
咨询电话	400-810-0598		

本书如有缺页、倒页、脱页等质量问题,请到所购图书销售部门联系调换

版权所有 侵权必究

物 料 号 38970-00

序

自1999年以来,我国高等教育的规模发生了历史性变化,开始进入大众化的发展阶段。高等院校从生源基础知识水平、课程设置、教学目的到培养目标都趋于多元化,原有教材类型和种类较少的现状已经难以满足不同类型高等院校培养不同类型人才的需求。而在本科教育中,基础课程建设是保证和提高教学质量的关键。为此,“教育部高等学校电子电气基础课程教学指导分委员会”与高等教育出版社合作,以教育部高等学校电子电气基础课程教学指导分委员会最新制定的《电子电气基础课程教学基本要求》、电子信息科学类与电气信息类各教学指导分委员会最新制定的专业规范以及《全国工程教育专业认证标准(试行)》为依据,共同组织制订了“电子信息科学类与电气信息类专业平台课程教材规划”。

这套规划教材的制订和编写遵循了以下几点原则:

1. 尊重历史,将高等教育出版社经过半个多世纪的积淀所形成的名家名作、精品教材纳入规划。这些教材经过数十年的教学实践检验,具有很好的教学适用性。此次规划将依据新的《电子电气基础课程教学基本要求》以及电气信息学科领域的最新发展,对教材内容进行修订。
2. 突出分类指导,突出不同类型院校工程教育的特点。大众化教育阶段,不同类型院校的人才培养目标定位不同,应当根据不同类型院校学生的特点组织编写与之相适应的教材。鼓励有编写基础的一般院校和应用型本科院校经过2~3年的试用,形成适用于本层次教学的教材。
3. 理论知识与实际应用相结合。提倡在教材编写中把理论知识与在实际生产和生活中的应用紧密结合,着重培养学生的工程实践能力和创新能力,以适应社会对工程教育人才的要求。
4. 数字化的多媒体资源与纸质教材内容相结合。在教育部“加快教育信息化进程”的倡导下,提倡利用多样化、立体化的信息技术手段(如动画、视频等),将课程教学内容展现给学习者,以加深他们对知识的理解,达到更好的教学效果。

教材建设是一项长期、艰巨的工程。我们将本着成熟一批出版一批的指导思想,把这项工作扎实持续地推进下去,为电子信息科学类与电气信息类专业基础课程建设一批基础扎实、教学适用性强、体现时代气息的规划教材,为提高高等教育教学质量,深化高等教育教学改革做出应有的贡献。

教育部高等学校电子电气基础课程教学指导分委员会主任委员



2010年12月

前 言

随着电子技术的发展,人类社会已进入数字时代。从数字电话、数字电视、数字光盘到数码相机、数字多媒体播放器、全球定位跟踪导航系统等都是数字技术的应用实例。为了适应形势发展的需要,作为专业基础课程的数字电子技术在课程内容和技能方面也要随之变化。当今,数字集成电路的集成工艺技术及设计方法发展迅猛,大规模集成电路层出不穷,使得教学内容不断增加,而课内教学时数却在减少,因此,编写一本适宜理论学时数较少,但密切联系实践,突出工程应用的教材是非常必要的。

本书是在上一版的基础上修订编写的,是我校国家工科基础课程电工电子教学基地十多年电子技术基础课程教学改革与实践经验的总结。内容覆盖了教育部高等学校电子电气基础课程教学指导分委员会于2010年制定的“数字电子技术基础”课程教学基本要求。本书在内容组织上具体考虑如下:

(1) 现代数字系统采用可编程器件(CPLD或FPGA)实现越来越多,而采用中、小规模集成电路的越来越少。因此,教材本着“保证基础,精选内容,重视应用”的原则,整合教学内容,并力求反映当前电子技术发展的主流和趋势。为此,教材弱化了中、小规模集成电路内部电路原理的分析,着重介绍基本单元电路涉及的基本概念、工作原理和应用方法。以逻辑分析与设计为主线,讲解逻辑分析和设计所必需的基础理论。同时,引入可编程器件、硬件描述语言Verilog HDL和EDA软件等现代电子设计技术的内容。

(2) 在选材编排方面,本着“由浅入深,循序渐进”的原则。内容安排采用先“逻辑”后“电路”次序。首先介绍数制、码制和逻辑代数等基础知识,接着重点讨论了组合逻辑电路和时序逻辑电路的分析与设计方法,再介绍当今数字设计的新方法——采用硬件描述语言(Verilog HDL)来描述和仿真数字电路,然后讨论了各种数字集成电路(含门电路、可编程逻辑器件和半导体存储器)的原理及使用方法,最后一部分讨论了数模与模数转换器和脉冲波形的产生与变换电路,教材内容体现了先进性、设计性和实用性。

(3) 教材力求做到通俗易懂,便于教与学。教学内容可根据教改(或教学)需要,方便取舍,其内容编排为先“数字”后“模拟”的教学模式创造了条件。为便于读者学习,每章开头有本章目的,介绍本章将要学习的主要内容,每节开头给出了学习目标,每章后面安排有小结、自测题和习题。对重点、难点内容,书中都有针对性地编排了相关例题。各章后面还安排有应用举例或者设计举例,更贴近于实际应用,以提高学生的学习兴趣。

(4) 对于教材中标注“*”号的内容,任课教师可以根据不同学科的需要灵活选用。

(5) 采用国际上常用的图形逻辑符号。本书基本逻辑运算和复合逻辑运算均采用国际上常用的图形逻辑符号,中、大规模集成电路的图形符号采用示意性框图画法。其中电路图的线路连接按如下原则:四端相连接处则画接点,如果未画接点,则表示交叉处的两线互相跨过不连接。但EDA软件中的图形符号、文字代号均保持原样不变,以便读者学习。

本书由华中科技大学电子技术课程组的老师们完成。参加本书编写工作的有罗杰(第1、2、4、6、9章及附录)、彭容修(第3、5、7、10、11章)、张林(第8章),罗杰和彭容修共同担任主编,负责全书的组织、修改和定稿。

电子技术基础是一门实践性很强的课程,内容涵盖模拟和数字,与本教材配套的有张林、陈大钦主编的《模拟电子技术基础》(第三版)和陈大钦、罗杰主编的《电子技术基础实验》(第三版),另外,还有《数字电子技术基础(第三版)习题解答》和《模拟电子技术基础(第三版)习题解答》,这些教材及参考书均由高等教育出版社出版。为便于教师组织教学,本书还提供配套的电子教案。

本书由西安交通大学杨拴科教授主审。杨拴科教授仔细阅读了全部书稿,并提出了宝贵的修改建议,在此谨致衷心的感谢。

本书得到了华中科技大学教务处及电子与信息工程系的关怀和大力支持,康华光教授和课程组的各位老师十分关心本次修订工作,给予了热情支持并提出了许多修改意见。在本书出版之际,谨向他们致以最诚挚的谢意。

感谢读者多年来对本书的关心与支持,同时也对本书选用的参考文献的著作者表示感谢。由于编者水平和时间的限制,书中难免有错误和不妥之处,敬请读者批评指正。您可以通过 Luojiewh@gmail.com 给作者发送邮件,我们会阅读所有的来信,并尽可能及时回复。

编者




2013年5月

于华中科技大学

本书常用符号表

A_0, A_1, A_2, \dots	第 0、1、2、 \dots 位译码器地址输入
$A > B, A = B, A < B$	数字比较器大于、小于、等于
BCD	二-十进制码
C	传输门高电平控制信号
CAS	动态存储器列地址选通信号
CE	存储器片选输入端
CEP	计数器并行进位允许输入端
CET	计数器进位允许输入端
CP	时钟脉冲
CP_n	时序电路中第 n 个触发器的时钟信号
cp_n	异步时序电路第 n 个触发器的时钟有效标志
CR	清零输入端
CS	片选信号输入
C_{ext}	外接电容端
C_{PD}	CMOS 电路的功耗电容
C_L	负载电容
\overline{C}	传输门低电平控制信号
D	数据输入, D 锁存器或触发器的 D 输入端
DP	延时-功耗积
D_{SI}	移位寄存器串行输入端
D_{SL}	移位寄存器左移串行输入端
D_{SO}	移位寄存器串行输出端
D_{SR}	移位寄存器右移串行输入端
E	使能控制端, 锁存器使能输入端
EI; EO	使能输入; 使能输出
FF_n	时序电路中触发器 n
f_{CP}	时钟频率
f_{max}	最高时钟频率
G	逻辑门
G	进位产生变量
i_B	基极电流瞬时值(交、直流混合量)
I_{CS}	集电极饱和电流
i_C	集电极电流瞬时值
i_D	漏极电流瞬时值
I_{IH}	高电平输入电流

I_{IL}	低电平输入电流
I_{OH}	高电平输出电流
I_{OL}	低电平输出电流
I_{OZ}	流过截止 MOS 管的漏电流
J	JK 触发器的 J 输入端
K	JK 触发器的 K 输入端
LE	锁存允许输入端
N_i	扇入数
N_o	扇出数
OE	存储器输出使能输入端
PE	并行置数允许输入端
P_D	功耗
P_T	CMOS 管导通功耗
Q	锁存器或触发器的输出端
Q^n	触发器的现态
Q^{n+1}	触发器的次态
q	占空比
R	SR 锁存器或 SR 触发器的复位(置 0)输入端
RAS	动态存储器行地址选通信号
R_D	锁存器或触发器的直接复位(置 0)输入端
R_L	负载电阻
R_{on}	MOS 管导通时的电阻
R_p	OD 门外接的上拉电阻
S	SR 锁存器或 SR 触发器的置位(置 1)输入端
S_D	锁存器或触发器的直接置位(置 1)输入端
T	周期
T	T 触发器的 T 输入端
TC	计数器进位输出
T_{CP}	时钟周期
T_N	N 沟道 MOSFET
T_P	P 沟道 MOSFET
t	时间
t_H	保持时间
t_f	下降时间
t_{pHL}	高电平到低电平的传输延迟时间
t_{pLH}	低电平到高电平的传输延迟时间
t_{pd}	平均传输延迟时间
t_{SU}	建立时间
t_w	脉冲宽度
t_r	上升时间
v_{BE}	晶体管发射结电压
V_{CC}	TTL 电路电源电压

V_{CES}	BJT 的饱和压降
v_{CE}	晶体管集电结电压
V_{DD}	CMOS 电路电源电压
v_{DS}	MOS 管漏源之间电压
v_{GS}	MOS 管栅源之间电压
V_I	输入电压
v_I	输入电压瞬时值
V_{NH}	高电平噪声容限电压
V_{NL}	低电平噪声容限电压
V_O	输出电压
v_O	输出电压瞬时值
V_{OH}	输出高电平时的电压
V_{OL}	输出低电平时的电压
V_{REF}	参考电压
V_T	增强型 MOS 管开启电压
ΔV_T	阈值电压
V_{T+}	施密特触发特性的正向阈值电压
V_{T-}	施密特触发特性的负向阈值电压
WE	存储器写使能输入端
W/L	MOS 管沟道的宽长比
\times	任意态, 无关项
τ	时间常数
	电平触发信号
	上升沿触发信号
	下降沿触发信号

郑重声明

高等教育出版社依法对本书享有专有出版权。任何未经许可的复制、销售行为均违反《中华人民共和国著作权法》，其行为人将承担相应的民事责任和行政责任；构成犯罪的，将被依法追究刑事责任。为了维护市场秩序，保护读者的合法权益，避免读者误用盗版书造成不良后果，我社将配合行政执法部门和司法机关对违法犯罪的单位和个人进行严厉打击。社会各界人士如发现上述侵权行为，希望及时举报，本社将奖励举报有功人员。

反盗版举报电话 (010) 58581897/58582371/58581879

反盗版举报传真 (010) 82086060

反盗版举报邮箱 dd@hep.com.cn

通信地址 北京市西城区德外大街4号 高等教育出版社法务部

邮政编码 100120

目 录

1 数字逻辑基础	1	2.3 逻辑函数表达式的两种标准形式	44
1.1 数字电路与数字信号	1	2.3.1 最小项与最小项表达式	44
1.1.1 数字电路的发展历史及分类	1	2.3.2 最大项与最大项表达式	45
1.1.2 模拟信号与数字信号	4	2.4 逻辑函数的卡诺图化简法	48
1.1.3 数字信号的描述方法	6	2.4.1 用卡诺图表示逻辑函数	48
1.2 数制	8	2.4.2 用卡诺图化简逻辑函数	51
1.2.1 十进制数	8	2.4.3 含无关项的逻辑函数及其化简	54
1.2.2 二进制数	9	2.4.4 多输出逻辑函数的化简	56
1.2.3 十六进制数与八进制数	12	2.5 逻辑函数应用中的几个问题	57
1.2.4 二进制数的算术运算	14	2.5.1 正逻辑与负逻辑	57
1.3 码制	15	2.5.2 逻辑符号的等效变换	58
1.3.1 二-十进制编码	16	小结	60
1.3.2 格雷码	17	自我检验题	60
1.3.3 ASCII 字符编码	18	习题	61
1.4 逻辑运算及逻辑门	19	3 组合逻辑电路	64
1.4.1 基本逻辑运算及对应的逻辑门	20	3.1 概述	64
1.4.2 常用复合逻辑运算及对应的逻辑门	24	3.2 组合逻辑电路的分析	65
*1.4.3 集成逻辑门电路简介	27	3.3 组合逻辑电路的设计	67
1.5 使用逻辑门的电路举例	29	3.4 常用组合逻辑电路	71
小结	32	3.4.1 编码器	71
自我检验题	32	3.4.2 译码器/数据分配器	75
习题	33	3.4.3 数据选择器	85
2 逻辑代数	36	3.4.4 数值比较器	90
2.1 逻辑代数的基本公式和规则	36	3.4.5 加法器	93
2.1.1 逻辑代数的基本公式	36	*3.5 组合逻辑电路的竞争-冒险	97
2.1.2 逻辑代数的基本规则	38	3.5.1 竞争-冒险现象及产生的原因	97
2.2 逻辑函数的代数化简法	39	3.5.2 消去竞争-冒险的方法	98
2.2.1 逻辑函数的最简形式	40	3.6 应用举例:汽车尾灯控制	
2.2.2 逻辑函数的代数化简法	41		

电路	100	一般步骤	142
3.6.1 电路的组成及其功能	100	5.2.2 同步时序逻辑电路的分	
3.6.2 工作原理	101	析举例	142
小结	102	5.2.3 异步时序逻辑电路的分	
自我检验题	103	析举例	145
习题	103	5.3 同步时序逻辑电路的设计	147
4 锁存器和触发器	108	5.3.1 同步时序逻辑电路设计的	
4.1 双稳态电路的基本特性	108	一般步骤	147
4.2 锁存器	109	5.3.2 同步时序逻辑电路设计	
4.2.1 基本 SR 锁存器	109	举例	149
4.2.2 门控 SR 锁存器	113	5.4 寄存器和移位寄存器	155
4.2.3 门控 D 锁存器	114	5.4.1 寄存器	156
4.3 触发器的电路结构和工作		5.4.2 移位寄存器	156
原理	116	5.4.3 集成移位寄存器及其	
4.3.1 主从 D 触发器	116	应用	157
4.3.2 维持阻塞 D 触发器	117	5.5 计数器	159
4.3.3 有清零输入和预置输入的		5.5.1 异步计数器	159
D 触发器	119	5.5.2 同步计数器	161
4.3.4 带使能端的 D 触发器	120	5.5.3 集成计数器及其应用	163
4.4 触发器的逻辑功能	121	5.6 应用举例:会客厅多路照明	
4.4.1 D 触发器	122	灯控制电路	169
4.4.2 JK 触发器	123	小结	170
4.4.3 T 触发器	125	自我检验题	171
4.4.4 T' 触发器	126	习题	172
4.5 触发器的时间参数分析	127	6 硬件描述语言 Verilog HDL	180
4.6 触发器的应用实例	130	6.1 概述	180
小结	130	6.2 Verilog HDL 程序的基本	
自我检验题	131	结构	181
习题	132	6.2.1 简单 Verilog HDL 程序	
5 时序逻辑电路	137	实例	181
5.1 概述	137	6.2.2 Verilog HDL 程序的基本	
5.1.1 时序逻辑电路的基本结构		结构	183
及特点	137	6.3 Verilog HDL 基本语法规则	184
5.1.2 时序逻辑电路的分类	138	6.3.1 词法规定	184
5.1.3 时序电路逻辑功能的		6.3.2 逻辑值集合	185
描述	139	6.3.3 常量及其表示	185
5.2 时序逻辑电路的分析	141	6.3.4 数据类型	188
5.2.1 同步时序逻辑电路分析的		6.4 Verilog HDL 结构级建模	192
		6.4.1 多输入门	192

6.4.2	多输出门	194	三态输出门电路	257	
6.4.3	三态门	195	7.2.6	TTL 系列门电路特性参数比较	258
6.4.4	门级建模设计举例	196	7.3	BiCMOS 门电路	259
6.5	Verilog HDL 数据流建模与运算符	197	7.4	CMOS 与 TTL 门电路之间的接口问题	259
6.5.1	数据流建模	197	小结	263	
6.5.2	Verilog HDL 运算符	199	自我检验题	263	
6.5.3	运算符的优先级	204	习题	264	
6.6	Verilog HDL 行为级建模	205	8 半导体存储器	269	
6.6.1	行为级建模基础	205	8.1	只读存储器 (ROM)	269
6.6.2	触发器与移位寄存器的行为级建模	212	8.1.1	固定 ROM	270
6.6.3	计数器的行为级建模	214	8.1.2	可编程 ROM	272
6.6.4	状态图的行为级建模	217	8.1.3	ROM 读操作实例	275
6.7	分层次的电路设计方法	219	8.1.4	ROM 应用举例	277
6.7.1	设计方法	219	8.2	随机存取存储器 (RAM)	278
6.7.2	模块实例引用语句	221	8.2.1	SRAM	278
6.8	Verilog HDL 设计实例	223	8.2.2	同步 SRAM	282
小结	226	8.2.3	DRAM	285	
自我检验题	226	8.2.4	FIFO 存储器及双口存储器简介	288	
习题	227	8.2.5	存储容量的扩展	288	
7 逻辑门电路	231	8.3	应用举例:用 RAM 实现七段显示译码器	289	
7.1	CMOS 逻辑门电路	231	小结	291	
7.1.1	MOS 管及其开关特性	232	自我检验题	291	
7.1.2	CMOS 反相器	235	习题	292	
7.1.3	CMOS 与非门和或非门	239	9 可编程逻辑器件	294	
7.1.4	CMOS 传输门	240	9.1	概述	294
7.1.5	CMOS 三态输出和漏极开路输出门电路	242	9.1.1	PLD 的历史	295
7.1.6	CMOS 集成电路的主要技术参数及使用中的几个问题	247	9.1.2	PLD 开发流程简介	296
7.2	TTL 逻辑门电路	252	9.1.3	PLD 器件的符号	297
7.2.1	BJT 的开关特性	252	9.2	简单可编程逻辑器件	298
7.2.2	TTL 反相器	253	9.2.1	可编程逻辑阵列 PLA	298
7.2.3	TTL 与非门及或非门电路	255	9.2.2	可编程阵列逻辑 PAL	300
7.2.4	TTL 门电路的输入、输出特性	256	9.3	复杂可编程逻辑器件	307
7.2.5	TTL 集电极开路输出和三态输出门电路	257	9.3.1	CPLD 的基本结构	307
			9.3.2	逻辑块	308

9.3.3	I/O 块	309	触发器	351	
9.3.4	可编程内部互连线资源	310	11.1.2	施密特触发器的应用	353
9.4	现场可编程门阵列	311	11.2	单稳态触发器	355
9.4.1	FPGA 实现逻辑函数的基本原理	311	11.2.1	用门电路组成的微分型单稳态触发器	355
9.4.2	FPGA 的一般结构	313	11.2.2	集成单稳态触发器	358
9.4.3	基于查找表(LUT)的逻辑块	314	11.2.3	单稳态触发器的应用	360
9.4.4	可编程布线资源	315	11.3	多谐振荡器	361
9.4.5	I/O 块	316	11.3.1	门电路组成的多谐振荡器	361
9.5	设计举例	318	11.3.2	石英晶体多谐振荡器	363
小结		320	11.4	555 定时器及其应用	364
自我检验题		320	11.4.1	555 定时器	365
习题		321	11.4.2	用 555 组成的施密特触发器	366
10	数模和模数转换器	325	11.4.3	用 555 组成的单稳态触发器	367
10.1	D/A 转换器	326	11.4.4	用 555 组成的多谐振荡器	371
10.1.1	D/A 转换器的基本原理	326	11.5	设计举例:顺序信号产生电路	373
10.1.2	倒 T 形电阻网络 D/A 转换器	328	小结		374
10.1.3	权电流型 D/A 转换器	331	自我检验题		375
10.1.4	D/A 转换器的主要技术指标	332	习题		376
10.2	A/D 转换器	333	附录 A	ASCII 码中的控制字符	383
10.2.1	A/D 转换的一般工作过程	334	附录 B	EDA 工具 Quartus II	
10.2.2	并行比较型 A/D 转换器	336	9.1	简介	384
10.2.3	逐次比较型 A/D 转换器	337	B.1	Quartus II 9.1 软件主界面	384
10.2.4	双积分式 A/D 转换器	339	B.2	Quartus II 的设计流程	385
10.2.5	A/D 转换器的主要技术指标	341	B.3	设计与仿真的过程	389
10.3	应用举例:可编程波形产生器	342	B.3.1	建立新的设计项目	389
小结		344	B.3.2	输入设计文件	390
自我检验题		345	B.3.3	编译设计文件	391
习题		345	B.3.4	设计项目的仿真验证	392
11	脉冲波形的产生与变换	350	B.4	引脚分配与器件编程	396
11.1	施密特触发器	350	B.4.1	引脚分配	396
11.1.1	用门电路组成的施密特		B.4.2	对目标器件编程	398
			自我检验题、部分习题答案		401
			参考文献		411

数字逻辑基础

本章 目的

本章主要介绍数字电路与数字信号、数制、码制的一些基本知识,为后续学习做准备。具体内容如下:

- 介绍数字逻辑电路的历史、分类及几种常用的集成逻辑门电路
- 说明模拟信号和数字信号的区别,介绍数字信号的描述方式
- 复习数制和码制
- 说明与、或、非三种基本的逻辑运算和常用的复合逻辑运算

随着电子技术的发展,人类社会已进入数字时代,数字系统广泛应用于计算机、数据处理、控制系统、通信与测量等领域,在我们日常生活中起着越来越重要的作用。由于数字系统比模拟系统有更高的精确度和可靠性,以前用模拟系统完成的许多任务现在都采用数字系统完成。从数字电话、数字电视、数字光盘到数码相机、数字多媒体播放器、全球定位跟踪导航系统等都是数字技术的应用实例。

本章首先介绍有关数字电路的发展历史及分类,接着介绍数字信号、数制、码制的基本概念,然后说明常用的逻辑运算,最后对实现逻辑运算的集成逻辑门做了简单介绍,并讨论了实际逻辑电路中存在的传输延迟概念,作为后续各章学习的基础。

1.1 数字电路与数字信号

学习本节后,你应该能

- 了解数字集成电路的逻辑系列
- 了解模拟信号与数字信号之间的差异
- 理解数字信号描述方法
- 掌握实际数字波形的特征参数

1.1.1 数字电路的发展历史及分类

数字电路是数字计算机和自动控制系统的基础,它的发展是以电子器件的发展为基础的。

电子器件的发展经历了电子管、晶体管、中小规模集成电路和大规模集成电路的发展历程。以计算机为例,20世纪初,电子管的诞生引起了人们的极大兴趣,用电子管构成的自动化设备逐渐在工业上得到应用,从而推动了电子学的快速发展。1946年美国宾夕法尼亚大学研制出世界上第一台电子数字积分计算机(Electronic Numerical Integrator And Computer, ENIAC),它使用了1.8万只电子管,占地170 m²,重达30 t,耗电150 kW。

1947年贝尔(Bell)实验室的巴丁(John Bardeen)、布拉顿(Walter H. Brattain)及肖克莱(William Shockley)共同发明了晶体管之后,人们逐渐地开始用晶体管取代电子管构成数字系统,20世纪50年代出现的第二代计算机(例如,IBM 7000系列)是用分立的晶体管和磁芯存储器构成的。1959年美国德州仪器(Texas Instruments, TI)公司的杰克·基尔比(Jack Kilby)研制出世界上第一个集成电路(包括4个双极性晶体管,三个电阻和一个电容器)。此后,随着生产工艺的改进,集成电路产量增大且集成度(芯片上包含的晶体管数目)提高,价格大幅度降低。在2000年,基尔比获得了瑞典皇家科学院授予的诺贝尔物理学奖以表彰他在集成电路领域的贡献。由于集成电路的发展非常迅速,很快占据了主导地位,因此,现在数字电路的主流形式是数字集成电路。

从20世纪60年代开始,各种不同型号的逻辑门、触发器以及能完成一些特定功能的集成电路(如译码器、加法器、寄存器、计数器、乘法器等)不断涌现,到20世纪70年代,包含200~200 000个等效逻辑门的大规模集成(Large Scale Integration, LSI)电路得以发展,出现了微处理器、小型存储器、可编程逻辑器件和定制器件。20世纪80年代以后,各种不同类型的简单可编程逻辑器件得到快速发展,在20世纪90年代初,已经可以制造包含几百万个晶体管的微处理器,如今的芯片已经可以集成超过十亿个晶体管,可以将复杂的电子系统全部集成在一个芯片上,使集成电路设计向集成系统设计转变,这就是片上系统(System on Chip, SoC)。

伴随着器件的发展,从20世纪60年代中期开始,人们使用集成电路构成计算机,从此计算机得到飞速发展。20世纪70年代后,计算机一方面向功能极强的大型和巨型机发展,另一方面,则向价格便宜的微型计算机发展。1971年,Intel公司发明了世界上第1台微处理器(Intel 4004)芯片,该芯片上集成了1 200个晶体管。此后,出现了8位、16位、32位和64位等一系列的微处理器,以微处理器为主构成的计算机的性能也得到大幅度提升。

下面介绍一下摩尔定律(Moore's Law)。摩尔是Intel公司的创始人之一,他在1965年提出来半导体芯片上所能集成的晶体管数量每两年翻倍的预测,后来修正为每18个月翻一番。此后的实际情况证实了这个预测是正确的,直到今天仍在延续。

相对于使用分立器件组装的电路,集成电路(Integrated Circuit, IC)是把构成具有一定功能电路所需的晶体管、电阻、电容等元件及它们之间的连接导线全部集成在一小块硅片上,然后焊接封装在一个管壳内,其封装外壳有圆壳式、双列直插式、扁平式或球形栅格阵列式等多种形式。这样提高了电路可靠性,减小了体积和功耗。因此,现在数字电路的主流形式是数字集成电路。

图1.1.1是带有塑料封装外壳的IC截面图,这种封装形式被称为双列直插(Dual-Inline Package, DIP)封装。所有电路都集成在内部的芯片上,芯片通过细导线与外部引脚相连接。有时也称集成电路为芯片。

IC 的分类方法很多,根据芯片内部集成的逻辑门数目,早期把数字集成电路分为小、中、大三类,如表 1.1.1 所示。

最简单的商用 IC 称为小规模集成 (Small-Scale Integration, SSI) 电路,芯片内部含有的逻辑门数目小于 12 个。中规模集成 (Medium-Scale Integration, MSI) 电路芯片内部含有的逻辑门数目在 12 ~ 100 个之间;大规模集成 (Large-Scale Integration, LSI) 电路芯片内部含有的逻辑门数目在 100 ~ 9 999 个之间。随着技术的进步,后来出现的规模更大的集成电路称为超大规模集成 (Very Large-Scale Integration, VLSI) 电路。实际上,LSI 与 VLSI 之间的界限有些模糊不清,并且后来趋向于以晶体管的个数而不是以逻辑门的个数来界定 IC,凡是超过 100 万个晶体管的 IC 就一定是 VLSI,例如微处理器。

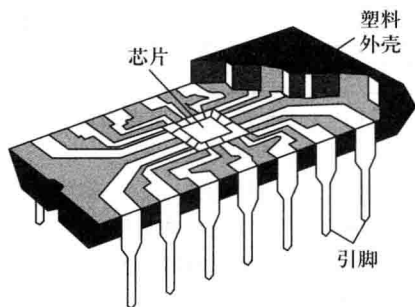


图 1.1.1 IC 封装示意图

表 1.1.1 数字集成电路的集成度分类

分类	门的个数	典型集成电路
小规模	最多 12 个	逻辑门、触发器
中规模	12 ~ 99	计数器、加法器
大规模	100 ~ 9 999	小型存储器、门阵列
超大规模	10 000 以上	大型存储器、微处理器、可编程逻辑器件等

由于晶体管有双极结型管 (Bipolar Junction Transistor, BJT) 和金属-氧化物-半导体场效应管 (Metal-Oxide-Semiconductor Field Effect Transistor, MOSFET) 两种类型,根据芯片内部所使用的晶体管类型不同,将使用 BJT 的芯片称为双极型集成电路,将使用 MOSFET 的芯片称为单极型集成电路。基于晶体管-晶体管逻辑 (Transistor-Transistor Logic, TTL) 技术的 74 系列是双极型集成电路的典型代表,基于互补金属氧化物半导体 (Complementary MOS, CMOS) 技术的 4000 系列则是单极型集成电路的典型代表。每一种类型的 IC 都有其优点和缺点,选用时要考虑其工作温度范围、电源电压、运行速度、消耗功率及成本等很多因素。

TTL 是 20 世纪 60 年代由 TI 等公司推出的,有 54/74 两个逻辑系列。54 系列为军用型产品,其工作温度范围是 $-55\text{ }^{\circ}\text{C} \sim 125\text{ }^{\circ}\text{C}$,工作电压范围是 $5\text{ V} \pm 10\%$;而 74 系列为商用型产品,其工作温度范围是 $0\text{ }^{\circ}\text{C} \sim 70\text{ }^{\circ}\text{C}$,工作电压范围是 $5\text{ V} \pm 5\%$ 。所谓逻辑系列是一些功能不同的 IC 的集合,这些 IC 有类似的输入、输出特性。同一系列的 IC 可以通过外部的相互连线实现任意逻辑功能,而不同系列的 IC 可能采用不同的电源电压,或输入、输出逻辑电平值不同,需要使用接口电路才能相互连接。

为了进一步提高集成电路的工作速度和降低功耗,许多半导体公司对 74 系列 IC 的电路结构和制作工艺进行了改进,先后出现了很多不同的逻辑系列产品,如表 1.1.2 所示。其中,74LS 系列的使用范围最为广泛。