

教育部高等学校电子电气基础课程教学指导分委员会推荐教材

# 数字电子技术基础 第三版

## 习题解答

华中科技大学电子技术课程组 编

罗杰 彭容修 主编

张林 参编

 高等教育出版社  
HIGHER EDUCATION PRESS

教育部高等学校电子电气基础课程教学指导分委员会推荐教材

# 数字电子技术基础 第三版

## 习题解答

华中科技大学电子技术课程组 编

罗杰 彭容修 主编

张林 参编

SUZI DIANZI JISHU JICHU XITI JIEDA



高等教育出版社·北京  
HIGHER EDUCATION PRESS BEIJING

## 内容简介

本书是为配合华中科技大学电子技术课程组编、罗杰、彭容修主编的《数字电子技术基础》(第三版)教材而编写的习题解答。内容包括该书各章习题解答,书末附有典型的数字电子技术基础试卷及参考答案。

本书可供本、专科电气信息类(包括电子、电气、自控等类)教师和学生使用,也可供有关工程技术人员、各类自学人员参考。

## 图书在版编目(CIP)数据

数字电子技术基础(第三版)习题解答/罗杰,彭容修主编;华中科技大学电子技术课程组编.--北京:高等教育出版社,2014.1

ISBN 978-7-04-038967-8

I. ①数… II. ①罗… ②彭… ③华… III. ①数字电路-电子技术-高等学校-题解 IV. ①TN79-44

中国版本图书馆 CIP 数据核字(2013)第 277945 号

策划编辑 欧阳舟      责任编辑 袁 坤      封面设计 王 雎      版式设计 马敬茹  
插图绘制 尹 莉      责任校对 刁丽丽      责任印制 张福涛

出版发行 高等教育出版社  
社 址 北京市西城区德外大街 4 号  
邮政编码 100120  
印 刷 北京奥鑫印刷厂  
开 本 787mm×1092mm 1/16  
印 张 10.25  
字 数 240 千字  
购书热线 010-58581118

咨询电话 400-810-0598  
网 址 <http://www.hep.edu.cn>  
<http://www.hep.com.cn>  
网上订购 <http://www.landaco.com>  
<http://www.landaco.com.cn>  
版 次 2014 年 1 月第 1 版  
印 次 2014 年 1 月第 1 次印刷  
定 价 17.10 元

本书如有缺页、倒页、脱页等质量问题,请到所购图书销售部门联系调换

版权所有 侵权必究

物料号 38967-00

# 前 言

本书是为配合华中科技大学电子技术课程组编、罗杰、彭容修主编的《数字电子技术基础》(第三版)教材而编的习题解答。希望本书的出版有助于有关电子技术基础课程的教师进行教学、开展教学研究和提高教学质量,也有利于有关工程技术人员及各类自学人员学习。

本书各章的小节标题、序号及图号与主教材对应,并未自成序列,本书中图、表编排体例的进一步说明如下,请读者注意。

本书中的图、表采用三级数字编号,有两种情况:(1)在习题中需要引用主教材的图(表)时,采用原主教材的图(表)编号。而习题中用到的图(表),采用在三级数字编号前加上“图题”或者“表题”,这部分的编号与主教材完全一致。(2)在解题过程中新增加的图(表),则在三级数字编号前加上“图题解”或者“表题解”加以区分;如果一个习题解答中有多个图(表),则在数字后面增加圆括号和英文小写字母加以区分。例如,图题解2.4.3(a)表示第2章第4节第3题的第一个图,图题解2.4.3(b)表示第2章第4节第3题的第二个图,依次类推;习题全解中的表格也采用类似的方法编号。

本书由华中科技大学电子技术课程组组织编写。参加本书编写工作的有罗杰(第1、2、4、6、9章及附录)、彭容修(第3、5、7、10、11章)、张林(第8章),由他们负责全书的组织、修改和定稿。在编写过程中,得到了康华光教授的热情指导和帮助。

限于编者水平及编写时间仓促,难免出现差错和不妥之处,敬请使用本书的同志予以批评指正。

编 者

2013年11月于武汉华中科技大学

## 郑重声明

高等教育出版社依法对本书享有专有出版权。任何未经许可的复制、销售行为均违反《中华人民共和国著作权法》，其行为人将承担相应的民事责任和行政责任；构成犯罪的，将被依法追究刑事责任。为了维护市场秩序，保护读者的合法权益，避免读者误用盗版书造成不良后果，我社将配合行政执法部门和司法机关对违法犯罪的单位和个人进行严厉打击。社会各界人士如发现上述侵权行为，希望及时举报，本社将奖励举报有功人员。

反盗版举报电话 (010)58581897 58582371 58581879

反盗版举报传真 (010)82086060

反盗版举报邮箱 dd@hep.com.cn

通信地址 北京市西城区德外大街4号 高等教育出版社法务部

邮政编码 100120

# 目 录

<b>1 数字逻辑基础</b> .....	1	6.1 概述 .....	88
1.1 数字电路与数字信号 .....	1	6.2 Verilog HDL 程序的基本结构 .....	88
1.2 数制 .....	2	6.3 Verilog HDL 基本语法规则 .....	89
1.3 码制 .....	4	6.4 Verilog HDL 结构级建模 .....	90
1.4 逻辑运算及逻辑门 .....	7	6.5 Verilog HDL 数据流建模与 运算符 .....	92
1.5 使用逻辑门的电路举例 .....	9	6.6 Verilog HDL 行为级建模 .....	93
<b>2 逻辑代数</b> .....	12	6.7 分层次的电路设计方法 .....	97
2.1 逻辑代数的基本公式和规则 .....	12	<b>7 逻辑门电路</b> .....	101
2.2 逻辑函数的代数化简法 .....	15	7.1 CMOS 逻辑门电路 .....	101
2.3 逻辑函数表达式的两种标准形式 .....	17	7.2 TTL 逻辑门电路 .....	109
2.4 逻辑函数的卡诺图化简法 .....	19	7.3 BiCMOS 门电路 .....	112
2.5 逻辑函数应用中的几个问题 .....	25	7.4 CMOS 与 TTL 门电路之间的接口 问题 .....	113
<b>3 组合逻辑电路</b> .....	26	<b>8 半导体存储器</b> .....	115
3.2 逻辑电路分析 .....	26	8.1 只读存储器 (ROM) .....	115
3.3 组合逻辑电路的设计 .....	30	8.2 随机存取存储器 (RAM) .....	118
3.4 常用组合逻辑电路 .....	35	<b>9 可编程逻辑器件</b> .....	120
3.5 组合逻辑电路的竞争-冒险 .....	41	9.1 概述 .....	120
<b>4 锁存器和触发器</b> .....	44	9.2 简单可编程逻辑器件 .....	120
4.1 双稳态电路的基本特性 .....	44	9.3 复杂可编程逻辑器件 .....	130
4.2 锁存器 .....	44	9.4 现场可编程门阵列 .....	130
4.3 D 触发器 .....	48	<b>10 数模和模数转换器</b> .....	133
4.4 触发器的逻辑功能 .....	53	10.1 D/A 转换器 .....	133
4.5 触发器的时间参数分析 .....	57	10.2 A/D 转换器 .....	136
<b>5 时序逻辑电路</b> .....	59	<b>11 脉冲波形的产生与变换</b> .....	141
5.1 概述 .....	59	11.1 施密特触发器 .....	141
5.2 时序逻辑电路分析 .....	62	11.2 单稳态触发器 .....	144
5.3 同步时序逻辑电路的设计 .....	72	11.3 多谐振荡器 .....	148
5.4 寄存器和移位寄存器 .....	77	11.4 555 定时器及其应用 .....	150
5.5 计数器 .....	80		
<b>6 硬件描述语言 Verilog HDL</b> .....	88		

# 数字逻辑基础

## 1.1 数字电路与数字信号

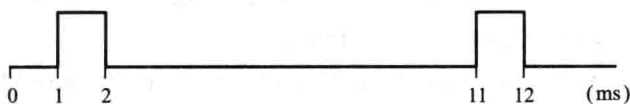
**1.1.1** 下列哪些是模拟量,哪些是数字量?

- (1) 扬声器中的电流 (2) 房间的温度 (3) 十位置开关 (4) 自行车轮胎的压力  
(5) 汽车上速度表指示的车速

**解:** (1)、(2)、(4) 为模拟量; (3) 数字量; (5) 如果速度表为指针式,则为模拟量;如果为数字式,则为数字量。

**1.1.2** 一周期性数字波形如图题 1.1.2 所示,试计算:

- (1) 周期 (2) 频率 (3) 占空比



图题 1.1.2

**解:** 因为图题 1.1.2 所示为周期性数字波形,两个相邻的上升沿之间持续的时间为周期,

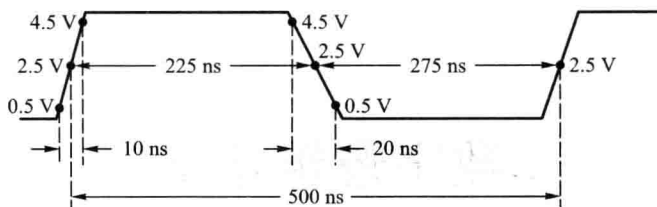
$$T = 10 \text{ ms}。$$

频率为周期的倒数,  $f = \frac{1}{T} = \frac{1}{0.01\text{s}} = 100 \text{ Hz}。$

占空比为高电平脉冲宽度与周期的百分比,  $q = \frac{1 \text{ ms}}{10 \text{ ms}} \times 100\% = 10\%。$

**1.1.3** 设周期性矩形脉冲幅值为 5 V, 脉宽  $t_w = 225 \text{ ns}$ , 周期  $T = 500 \text{ ns}$ , 上升时间  $t_r = 10 \text{ ns}$ , 下降时间  $t_f = 20 \text{ ns}$ 。试画出该矩形脉冲信号, 并求每一个周期中高、低电平持续时间  $t_h$  和  $t_l$  以及占空比。(假定矩形脉冲的上升沿和下降沿是随时间线性变化的)

解:(i) 根据题意,矩形脉冲波形的脉冲宽度  $t_w = 225 \text{ ns}$ ,周期  $T = 500 \text{ ns}$ 。所绘出的脉冲波形如图题解 1.1.3 所示。



图题解 1.1.3

(ii) 高电平持续时间  $t_h = 225 \text{ ns}$ ,低电平持续时间  $t_l = 275 \text{ ns}$ 。

占空比为高电平脉冲宽度与周期的百分比,  $q = \frac{225 \text{ ns}}{500 \text{ ns}} \times 100\% = 45\%$ 。

## 1.2 数 制

1.2.1 将下列二进制数转换为十进制数。

- (1)  $(0110)_B$  (2)  $(10111100)_B$  (3)  $(11101110)_B$  (4)  $(1001.011101)_B$

解:将二进制数转换为十进制数采用按权展开求和的方法,即将每一位二进制数与其位权相乘,然后相加便得到相应的十进制数。

$$(1) (0110)_B = 0 \times 2^3 + 1 \times 2^2 + 1 \times 2^1 + 0 \times 2^0 = (6)_D$$

$$(2) (10111100)_B = 1 \times 2^7 + 0 \times 2^6 + 1 \times 2^5 + 1 \times 2^4 + 1 \times 2^3 + 1 \times 2^2 + 0 \times 2^1 + 0 \times 2^0 \\ = 128 + 32 + 16 + 8 + 4 = (188)_D$$

$$(3) (11101110)_B = 1 \times 2^6 + 1 \times 2^5 + 1 \times 2^4 + 0 \times 2^3 + 1 \times 2^2 + 1 \times 2^1 + 0 \times 2^0 = 64 + 32 + 16 + 4 + 2 = (118)_D$$

$$(4) (1001.011101)_B = 1 \times 2^3 + 0 \times 2^2 + 0 \times 2^1 + 1 \times 2^0 + 0 \times 2^{-1} + 1 \times 2^{-2} + 1 \times 2^{-3} + 0 \times 2^{-4} + 1 \times 2^{-5} \\ = 8 + 1 + 0.25 + 0.125 + 0.03125 = (9.40625)_D$$

1.2.2 将下列二进制数转换为十六进制数。

- (1)  $(101001)_B$  (2)  $(1011.0101)_B$  (3)  $(11010.11001)_B$  (4)  $(110111.011101)_B$

解:将各个二进制数从小数点开始,整数部分从右向左,小数部分从左向右,每 4 位二进制数表示 1 位十六进制数,不够 4 位的补 0。

$$(1) (10\ 1001)_B = (29)_H$$

$$(2) (1011.0101)_B = (B.5)_H$$

$$(3) (1\ 1010.1100\ 1000)_B = (1A.C8)_H$$

$$(4) (0011\ 0111.0111\ 0100)_B = (37.74)_H$$

1.2.3 将下列十进制数转换为二进制数和十六进制数。



(1)  $(63)_D$  (2)  $(127)_D$  (3)  $(234)_D$  (4)  $(2313)_D$

解:此题的解答可分为两部分,即十-二和十-十六进制转换。解题过程及结果如下。

(i) 十-二进制转换

(1) 对于十进制整数 63 转换为二进制数,采用“短除法”,其过程如下。

$$\begin{array}{r}
 2 \overline{) 63} \cdots \cdots \text{余 } 1 \cdots \cdots b_0 \\
 2 \overline{) 31} \cdots \cdots \text{余 } 1 \cdots \cdots b_1 \\
 2 \overline{) 15} \cdots \cdots \text{余 } 1 \cdots \cdots b_2 \\
 2 \overline{) 7} \cdots \cdots \text{余 } 1 \cdots \cdots b_3 \\
 2 \overline{) 3} \cdots \cdots \text{余 } 1 \cdots \cdots b_4 \\
 2 \overline{) 1} \cdots \cdots \text{余 } 1 \cdots \cdots b_5 \\
 \hline
 0
 \end{array}
 \begin{array}{l}
 \text{低位} \\
 \uparrow \\
 \text{高位}
 \end{array}$$

从高位到低位写出二进制数,可得  $(63)_D = (11\ 1111)_B$ 。

此题的另一种解法:因为  $(63)_D = 64 - 1 = 2^6 - 1 = (1000000)_B - 1 = (11\ 1111)_B$ 。

(2) 将十进制数 127 转换为二进制数,可以采用“短除法”,也可以采用“拆分法”。

采用“短除法”,将 127 逐次除 2,所得余数即为二进制数,  $(127)_D = (111\ 1111)_B$ 。

采用“拆分法”,由于  $2^7$  为 128,所以可得  $(127)_D = 2^7 - 1 = (1000\ 0000)_B - 1 = (111\ 1111)_B$ 。

(3) 采用“拆分法”,  $(234)_D = 256 - 22 = 2^8 - 22 = (1\ 0000\ 0000)_B - (1\ 0110)_B = (1110\ 1010)_B$ 。

(4) 采用“拆分法”,  $(2313)_D = 2048 + 256 + 9 = 2^{11} + 2^8 + 9$   
 $= (1000\ 0000\ 0000)_B + (1\ 0000\ 0000)_B + (1001)_B$   
 $= (1001\ 0000\ 1001)_B$

(ii) 十-十六进制转换

十-十六转换也有两种方法,一是首先将十进制数转换为二进制数,再将二进制数转换成十六进制数。二是利用“短除法”,逐次除以 16 取余数,直接将十进制数转换为十六进制数。

采用第一种方法时,首先将十进制数转换为二进制数,将每 4 位二进制数对应于 1 位十六进制数,整数部分由低位到高位划分,高位不够 4 位的补 0。

以  $(63)_D$  转换为十六进制数为例来说明“短除法”,将 63 逐步除以 16 如下。

$$\begin{array}{r}
 16 \overline{) 63} \cdots \cdots \text{余 } 15 \\
 16 \overline{) 3} \cdots \cdots \text{余 } 3 \\
 \hline
 0
 \end{array}$$

由此得  $(63)_D = (3F)_H$

对于上述 4 个十进制整数,用第一种方法可得十六进制数如下。

(1)  $(63)_D = (11\ 1111)_B = (3F)_H$

(2)  $(127)_D = (111\ 1111)_B = (7F)_H$

$$(3) (234)_D = (1110\ 1010)_B = (EA)_H$$

$$(4) (2313)_D = (1001\ 0000\ 1001)_B = (909)_H$$

**1.2.4** 将下列十进制数转换为二进制数和十六进制数(要求转换误差不大于 $2^{-4}$ ):

$$(1) (4.8)_D \quad (2) (15.27)_D \quad (3) (254.35)_D \quad (4) (1002.456)_D$$

解:首先将十进制数转换为二进制数,然后再将二进制数转换为十六进制数。要求转换误差不大于 $2^{-4}$ ,只要保留二进制数小数点后4位即可。

$$(1) (4.8)_D = (100.1101)_B = (4.D)_H$$

$$(2) (15.27)_D = (1111.0100)_B = (F.4)_H$$

$$(3) (254.35)_D = (1111\ 1110.0101)_B = (FE.5)_H$$

$$(4) (1002.456)_D = (11\ 1110\ 1010.0111)_B = (3EA.7)_H$$

**1.2.5** 将下列十六进制数转换为十进制数。

$$(1) (13)_H \quad (2) (103.2)_H \quad (3) (A3.0C)_H \quad (4) (A45D.0BC)_H$$

解:根据十六进制数按权展开的公式,按权展开相加,即可得十进制数。

$$(1) (13)_H = 1 \times 16^1 + 3 \times 16^0 = (19)_D$$

$$(2) (103.2)_H = 1 \times 16^2 + 3 \times 16^0 + 2 \times 16^{-1} = (259.125)_D$$

$$(3) (A3.0C)_H = 10 \times 16^1 + 3 \times 16^0 + 12 \times 16^{-2} \\ = 160 + 3 + 0.046875 = (163.046875)_D$$

$$(4) (A45D.0BC)_H = 10 \times 16^3 + 4 \times 16^2 + 5 \times 16^1 + 13 \times 16^0 + 11 \times 16^{-2} + 12 \times 16^{-3} \\ = 40960 + 1024 + 80 + 13 + 0.04296875 + 0.0029296875 \\ = (42077.0458984375)_D$$

**1.2.6** 试比较下列各数,并指出从大到小的排列顺序。

$$(1) (74)_D \quad (2) (1101101)_B \quad (3) (10E)_H$$

解:将各个数转换为二进制数进行比较。

$$(74)_D = (100\ 1010)_B, \quad (10E)_H = (1\ 0000\ 1110)_B,$$

比较3个二进制数可知: $(10E)_H > (110\ 1101)_B > (74)_D$ 。

## 1.3 码 制

**1.3.1** 将下列十进制数转换为8421BCD码。

$$(1) 63 \quad (2) 127 \quad (3) 254.25 \quad (4) 3.14$$

解:将每位十进制数用4位8421BCD码表示,并填入原数中相应的位置,得

$$(1) (63)_D = (0110\ 0011)_{BCD}$$

$$(2) (127)_D = (0001\ 0010\ 0111)_{BCD}$$

$$(3) (254.25)_D = (0010\ 0101\ 0100.0010\ 0101)_{BCD}$$

$$(4) (3.14)_D = (0011.0001\ 0100)_{BCD}$$

1.3.2 试写出十进制数 255 的以下编码形式。

(1) 二进制数 (2) 8421 BCD 码 (3) ASCII 码

$$\text{解: } (255)_D = (1111\ 1111)_B = (0010\ 0101\ 0101)_{BCD} = (0110010\ 0110101\ 0110101)_{ASCII}$$

1.3.3 将下列数码分别作为自然二进制数和 8421BCD 码时,分别求出相应的十进制数。

(1) **10010111** (2) **100010010011** (3) **000101001001** (4) **10000100.10010001**

解:当上述 4 个数码作为自然二进制数转换为十进制数时,根据二进制数按权展开的公式,按权展开相加,即可得十进制数。二进制数的位权表如下

$2^{11}$	$2^{10}$	$2^9$	$2^8$	$2^7$	$2^6$	$2^5$	$2^4$	$2^3$	$2^2$	$2^1$	$2^0$
2048	1024	512	256	128	64	32	16	8	4	2	1

上述 4 个数码作为 8421BCD 码时,整数部分从右向左,小数部分从左向右,每 4 位二进制数表示 1 位十进制数。

$$(1) (10010111)_B = 1 \times 2^7 + 1 \times 2^4 + 1 \times 2^2 + 1 \times 2^1 + 1 \times 2^0 = (151)_D$$

$$\text{作为 BCD 码时, } (1001\ 0111)_{BCD} = (97)_D$$

$$(2) (100010010011)_B = 1 \times 2^{11} + 1 \times 2^7 + 1 \times 2^4 + 1 \times 2^1 + 1 \times 2^0 = (2195)_D$$

$$\text{作为 BCD 码时, } (1000\ 1001\ 0011)_{BCD} = (893)_D$$

$$(3) (000101001001)_B = 1 \times 2^8 + 1 \times 2^6 + 1 \times 2^3 + 1 \times 2^0 = (329)_D$$

$$\text{作为 BCD 码时, } (0001\ 0100\ 1001)_{BCD} = (149)_D$$

$$(4) (10000100.10010001)_B = 1 \times 2^7 + 1 \times 2^2 + 1 \times 2^{-1} + 1 \times 2^{-4} + 1 \times 2^{-8} = (132.56640625)_D$$

$$\text{作为 BCD 码时, } (1000\ 0100.1001\ 0001)_{BCD} = (84.91)_D$$

1.3.4 将下列二进制码转换为格雷码。

(1) **101** (2) **1011** (3) **11010** (4) **101101**

解:二进制码转换为格雷码的方法:

(i) 格雷码的最高位(最左边)与二进制码的最高位相同;

(ii) 从左到右,逐一将二进制码相邻的两位相加(舍去进位),作为格雷码的下一位。

(1) **101** 的转换过程如下

**1+→0+→1**      二进制码

↓    ↓    ↓

**1    1    1**      格雷码

(2) **1011** 的转换过程如下

**1+→0+→1+→1**      二进制码

↓    ↓    ↓    ↓

**1    1    1    0**      格雷码

(3) **11010** 的转换过程如下

1+→1+→0+→1+→0 二进制码

↓ ↓ ↓ ↓ ↓

1 0 1 1 1 格雷码

(4) 101101 的转换过程如下

1+→0+→1+→1+→0+→1 二进制码

↓ ↓ ↓ ↓ ↓ ↓

1 1 1 0 1 1 格雷码

1.3.5 将下列格雷码转换为二进制码。

(1) 110 (2) 1111 (3) 10110 (4) 110111

解:格雷码转换为二进制码的方法:

(i) 二进制码的最高位(最左边)与格雷码的最高位相同;

(ii) 将产生的每一位二进制码,与下一位相邻的格雷码相加(舍去进位),作为二进制码的下一位。

(1) 110 的转换过程如下

1 1 0 格雷码

↓ ↓ ↓  
+ + +

1 0 0 二进制码

(2) 1111 的转换过程如下

1 1 1 1 格雷码

↓ ↓ ↓ ↓  
+ + + +

1 0 1 0 二进制码

(3) 10110 的转换过程如下

1 0 1 1 0 格雷码

↓ ↓ ↓ ↓ ↓  
+ + + + +

1 1 0 1 1 二进制码

(4) 110111 的转换过程如下

1 1 0 1 1 1 格雷码

↓ ↓ ↓ ↓ ↓ ↓  
+ + + + + +

1 0 0 1 0 1 二进制码

1.3.6 试用十六进制数写出下列字符的 ASCII 码的表示。

(1) % (2) CPU (3) you (4) 134

解:首先根据 ASCII 码表,查出每个字符所对应的二进制表示的 ASCII 码,然后将二进制码转换为十六进制数表示。

(1) % 的 ASCII 码为 0100101,则(0010 0101)<sub>B</sub>=(25)<sub>H</sub>。

(2) CPU 的 ASCII 码分别为 **1000011**, **1010000**, **1010101**, 对应的十六进制数分别为 43, 50, 55。

(3) you 的 ASCII 码分别为 **1111001**, **1101111**, **1110101**, 对应的十六进制数分别为 79, 6F, 75。

(4) 134 的 ASCII 码分别为 **0110001**, **0110011**, **0110100**, 对应的十六进制数分别为 31, 33, 34。

## 1.4 逻辑运算及逻辑门

1.4.1 列出三输入端与门的真值表。

解:三输入端与门的真值表如表题解 1.4.1 所示。

表题解 1.4.1 与逻辑真值表

A	B	C	$L=A \cdot B \cdot C$
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	1

1.4.2 对于八输入端的与非门,其输入取值共有多少不同的组合?

解:输入取值共有  $2^8=256$  种不同的组合。

1.4.3 如果输入逻辑变量为  $A, B, C, D$ , 输出逻辑变量为  $L$ , 写出下列门电路的逻辑表达式。

(1) 三输入端或门; (2) 四输入端或非门。

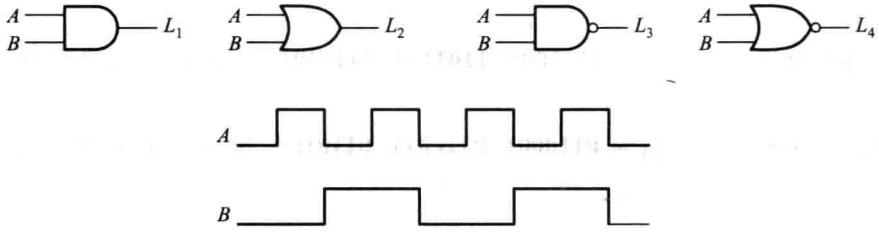
解:(1) 三输入端或门的逻辑表达式: $L=A+B+C$ 。

(2) 四输入端或非门的逻辑表达式: $L=\overline{A+B+C+D}$ 。

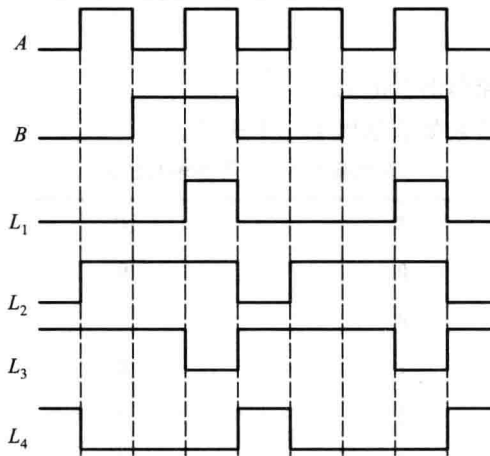
1.4.4 在图题 1.4.4 中,已知输入信号  $A, B$  的波形,画出各逻辑门输出  $L$  的波形。

解:首先根据输入信号的变化分段,然后按照每一段输入信号的取值,确定输出信号,逐段画出输出波形。在图题 1.4.4 中,只要与门的输入有 0,输出就为 0;输入全为 1 时,输出为 1。只要或门的输入有 1,输出就为 1;输入全为 0 时,输出为 0。与非门的输出正好是与门的输出取反,或

非门的输出正好是或门的输出取反,所以,得到  $L_1$ 、 $L_2$ 、 $L_3$  和  $L_4$  的波形如图题解 1.4.4 所示。

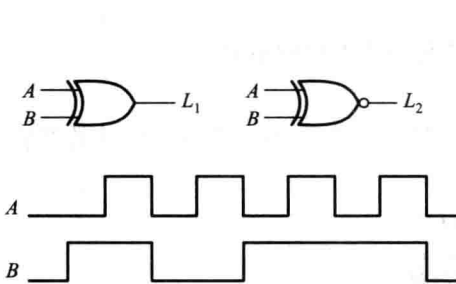


图题 1.4.4

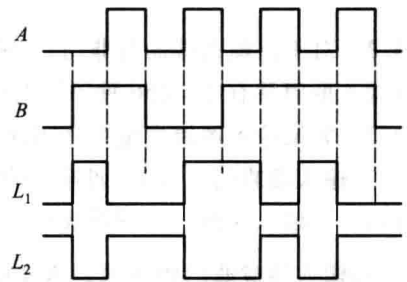


图题解 1.4.4

1.4.5 在图题 1.4.5 中,已知输入信号  $A$ 、 $B$  的波形,画出各逻辑门输出  $L$  的波形。



图题 1.4.5



图题解 1.4.5

**解:**在图题 1.4.5 中,对于异或门,只要两个输入不同时,输出  $L_1$  为 1,否则  $L_1$  为 0。对于同或门,只要两个输入相同时,输出  $L_2$  为 1,否则  $L_2$  为 0。所以,得到  $L_1$  和  $L_2$  的波形如图题解 1.4.5 所示。

## 1.5 使用逻辑门的电路举例

1.5.1 已知逻辑函数的真值表如表题 1.5.1 所示,试写出  $L_1$  和  $L_2$  逻辑函数表达式。

表题 1.5.1 题 1.5.1 的真值表

A	B	C	$L_1$	$L_2$
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

解:根据真值表写逻辑表达式的方法:逻辑变量之间是与的关系,而输出状态之间的组合则是或的关系。对于变量  $A$ 、 $B$ 、 $L_1$  和  $L_2$ ,凡取 1 值的用原变量表示,取 0 值用反变量表示。因此得到逻辑表达式

$$L_1 = \bar{A}\bar{B}C + A\bar{B}C + A\bar{B}\bar{C} + ABC$$

$$L_2 = \bar{A}BC + A\bar{B}C + A\bar{B}\bar{C} + ABC$$

1.5.2 已知逻辑函数表达式为  $L = A \oplus B \oplus C$ ,试列出其真值表。

解:由逻辑表达式列出真值表的方法是:将输入变量的所有取值,逐一代入逻辑式求出函数值,然后将输入与输出的对应取值列成表,即得到真值表。

对本例,将  $A$ 、 $B$ 、 $C$  的 8 种组合值 000 ~ 111,逐一代入逻辑函数式,求出所对应的函数值。为清楚起见,将逻辑表达式写为  $L = (A \oplus B) \oplus C$ ,表中增加中间变量  $A \oplus B$ ,然后再求出  $(A \oplus B)$  与  $C$  异或的值  $L$ ,因此得到真值表如表题解 1.5.2 所示。

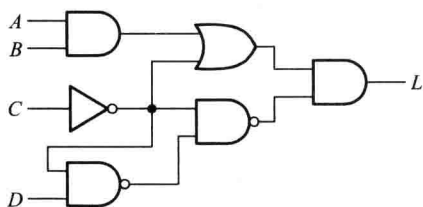
表题解 1.5.2 题 1.5.2 的真值表

A	B	C	$A \oplus B$	$L = (A \oplus B) \oplus C$
0	0	0	0	0
0	0	1	0	1
0	1	0	1	1

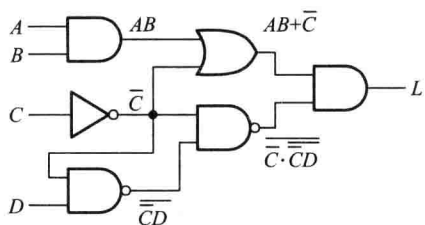
续表

A	B	C	$A \oplus B$	$L = (A \oplus B \oplus C)$
0	1	1	1	0
1	0	0	1	1
1	0	1	1	0
1	1	0	0	0
1	1	1	0	1

1.5.3 已知逻辑图如图题 1.5.3 所示,试求 L 的逻辑函数表达式。



图题 1.5.3

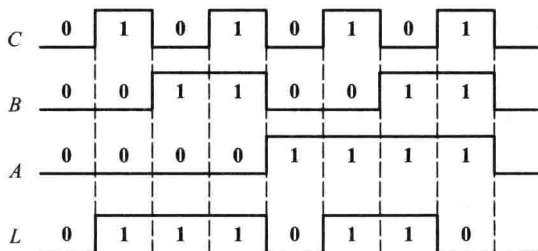


图题解 1.5.3

解:从输入端到输出端,逐级写出每个逻辑门输出端的代数表达式,如图题解 1.5.3 所示,得到最后的表达式为

$$L = (AB + \overline{C})(\overline{C} \cdot \overline{CD})$$

1.5.4 已知逻辑函数 L 的波形图如图题 1.5.4 所示,试求其真值表和逻辑函数表达式。



图题 1.5.4

解:按照图中的垂直虚线将波形图分成若干段,根据每一段输入信号的取值,确定输出值,列出真值表如表题解 1.5.4 所示。



表题解 1.5.4 题 1.5.4 的真值表

<i>A</i>	<i>B</i>	<i>C</i>	<i>L</i>
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	0

根据真值表写逻辑表达式:逻辑变量之间是与的关系,而输出状态之间的组合则是或的关系。对于变量 *A*、*B*、*C* 和 *L*,凡取 1 值的用原变量表示,取 0 值用反变量表示,得到逻辑表达式为

$$L = \bar{A}\bar{B}C + \bar{A}B\bar{C} + A\bar{B}\bar{C} + \bar{A}BC + A\bar{B}C + ABC + \bar{A}BC + ABC$$