

SIGNAL INTEGRITY
MEASUREMENTS
TECHNOLOGIES

信号完整性测量技术

孙灯亮 编著



上海交通大学出版社
SHANGHAI JIAO TONG UNIVERSITY PRESS

信号完整性测量技术

Signal Integrity Measurements Technologies

孙灯亮 编著



上海交通大学出版社

内 容 提 要

本书从理论和实践的角度,综合介绍了信号完整性测量的相关专题。内容包括:高速信号测量技术(主要是抖动和眼图);互连通道测量技术(主要是背板和电缆);接收机测量技术(主要是工业标准接口和总线);电源完整性测量技术(主要是供电网络和直流转换器);信号完整性仿真技术(主要是信号完整性仿真要点和方法)五大部分内容。同时详细介绍了相关仪器的工作原理和技术要点,包括:数字示波器、矢量网络分析仪、频谱分析仪、阻抗分析仪、误码率分析仪。本书适合从事电子工程和通信工程领域的数字系统研发和测试的工作人员,以及大专院校电子工程、通信工程、电子测量与仪器仪表等专业的师生参考。

图书在版编目(CIP)数据

信号完整性测量技术/孙灯亮编著. —上海:上海交通大学出版社,2013

ISBN 978-7-313-10028-3

I. ①信… II. ①孙… III. ①信号检测
IV. ①TN911.23

中国版本图书馆 CIP 数据核字(2013)第 142562 号

信号完整性测量技术

孙灯亮 编著

上海交通大学 出版社出版发行

(上海市番禺路 951 号 邮政编码 200030)

电话: 64071208 出版人: 韩建民

上海宝山译文印刷厂印刷 全国新华书店经销

开本: 787mm×1092mm 1/16 印张: 20 字数: 492 千字

2013 年 8 月第 1 版 2013 年 8 月第 1 次印刷

印数: 1~2500

ISBN 978-7-313-10028-3/TN 定价: 100.00 元

版权所有 侵权必究

告读者:如发现本书有印装质量问题请与印刷厂质量科联系
联系电话: 021-56482128

孙灯亮先生于2000年进入华为信号完整性分析研究部工作,到今天已经在这个领域工作了14年,虽然辗转于不同的公司,但是始终没有脱离这个领域。他一直默默耕耘,寻求突破,这在目前比较浮躁的环境下,是一件非常难得的事情。这暗中契合了华为的“板凳要坐10年冷、做专业领域顶尖专家”的研发理念。看到他的第一本书《数字示波器原理和应用》的面世,甚感惊喜,因为这是一本专业介绍示波器的书籍,填补了电子测量专业领域的一个空白。现在又看到他的续作《信号完整性测量技术》,简直是惊讶,因为虽然信号完整性仿真分析的书籍较多,但至今却没有一本完整性介绍信号测量的专业书籍,虽然相关文章不少,但是阐述世界先进技术,集理论与实践大成的书籍,这却是第一本!孙灯亮先生从技术走向学术,创立了中国工程师成长和发展的一个新模式。

计算机、通信和电子设备制造行业中的产品一直秉承着摩尔定律,不断提高产品功能密度和各种性能,作为其中关键技术之一的高速、高频信号的测量和仿真技术,这个交叉专业学科集中体现了理论和实践能力的结合。

现在,各类电子产品的设计工作大致有以下几个共同特点:

第一,功能性能不断提升。新的器件和设计方法不断出现,高速、高密度一直是发展趋势,芯片和各种物理载体(PCB、结构件等)共同承载了产品的电气性能。复杂结构给信号仿真和测量带来极大的挑战。

第二,成本不断降低。结合产品规格,不断分析产品规格中的市场价值,分析每一项规格中的性价比。从产品整机的性价比,一直分解下去,分解到单元电路和关键器件,对每一个单元电路和器件所承载的功能性能及其付出的成本做分析。这样才能从外到内,整体提升产品的性价比。

第三,新材料新工艺的产品化不断加快。目的还是提高产品的功能性能和降低成本。在产品设计中,就要求工程师对材料的电气特性、可靠性表现有深入细致的理解,分析更宽的频率和更宽的温度变化范围;对工艺流程的变更带来设计约束要提前分析和仿真。当然,最重要的验证手段是还是实际动手测量。

孙灯亮先生在电子测量技术领域的日常工作中,接触和解决了大量实际产品开发中

的疑难问题,有较好的理论和实践功底,因此他撰写的这本新的著作有以下三个特点:

一、时效性强。结合了行业中最新的典型产品形态,如第1章的“10GHz以上数字系统测试白皮书”宏观介绍了最新、最热的10~30GHz数字系统如云计算系统、服务器系统等等的测量要求和测量要点。

二、实践性强。结合主流测量仪器,图文并茂,给出明确的测试方法,如第11章的“电源完整性测量技术”描述了当前难度较大的PDN毫欧级阻抗测试方法、技巧和注意事项。

三、理论性强。孙灯亮先生是国内最早从事信号完整性和电源完整性工作的专家,理论功底扎实,其案例方法均有深入浅出的理论说明,给人印象深刻的是几大仪器基础篇,让读者能够从多种常用仪器的工作原理和关键性能指标的角度深入掌握仪器的基本概念,以确保能够正确地应用多种仪器解决实际中的测量和调试问题。

谢谢孙灯亮先生为业界做的又一个贡献!

华为技术:姜向中

第 1 章 10G 以上数字系统测量白皮书	1
1.1 前言	1
1.2 20GHz 以上高速背板测量	1
1.3 供电网络 PDN 测量	3
1.4 20GHz 以上 SerDes 信号品质测量	4
1.5 工业标准总线标准一致性测量	6
1.6 3mV(pp)电源纹波测量	8
1.7 50fs 时钟抖动测量	8
1.8 功率谱/功率电平/串扰等测量	9
1.9 小结	10
参考文献	10
第 2 章 示波器基础	11
2.1 背景	11
2.2 数字示波器硬件架构	11
2.3 示波器带宽和频响	13
2.4 模数转换器 ADC 的采样和波形重建	14
2.5 触发	16
2.6 波形参数测量	17
2.7 示波器探头技术	19
2.8 采样示波器原理	24
参考文献	25
第 3 章 抖动测量技术	26
3.1 背景简介	26
3.2 抖动的定义及与相位噪声和频率噪声的关系	26
3.3 周期抖动、周期间抖动和 TIE	27
3.4 抖动成分的分解及各个抖动成分的特征和产生原因	28
3.5 使用浴盆曲线和双狄拉克模型预估总体抖动	34

3.6	高级抖动溯源分析方法	35
3.7	抖动传递函数及其测量	36
3.8	50 fs 级参考时钟抖动的测量技术	38
	参考文献	42
第 4 章	眼图测量技术	44
4.1	眼图概念	44
4.2	眼图模板	46
4.3	眼图测试对仪器的要求	46
4.4	眼图测试中的时钟恢复	47
4.5	眼图参数的定义	48
4.6	有问题眼图的调试	53
	参考文献	54
第 5 章	网络分析仪基础	55
5.1	网络分析基本概念	55
5.2	网络分析仪工作原理	62
5.3	网络分析仪测试误差及校准	69
5.4	校准的过程	72
	参考文献	77
第 6 章	频谱分析仪基础	78
6.1	前言	78
6.2	快速傅里叶变换频谱分析仪	79
6.3	扫频式频谱分析仪工作原理	79
6.4	频谱分析仪关键性能指标	83
6.5	高阻抗探头	97
	参考文献	98
第 7 章	PCB 阻抗测量技术	99
7.1	PCB 传输线的特征阻抗和差分阻抗	99
7.2	PCB 阻抗和差分阻抗测试仪器和探头	102
7.3	基于采样示波器的 TDR 测量原理	104
7.4	基于网络分析仪的 ENA - TDR 测量原理	106
7.5	TDR 测量仪器系统的校准	108
7.6	TDR 分辨率的概念	110
7.7	PCB 阻抗测量操作步骤	112
7.8	TDR 测量仪器静电防护	116
	参考文献	118

第 8 章	高速背板测量技术	119
8.1	高速背板设计挑战	119
8.2	高速背板测试概述	121
8.3	高速背板无源测试和分析:时域分析和频域分析	122
8.4	物理层测试系统	124
8.4	高速背板有源测试分析:眼图、抖动、码间干扰和均衡	125
8.5	高速背板测量中的校准	127
8.6	小结	129
	参考文献	129
第 9 章	高速数字电缆测量技术	130
9.1	简要说明	130
9.2	常见工业标准及其电缆的概要简介	130
9.3	规范要求的测量参数和推荐的测试仪器	134
9.4	测试夹具和测试软件	136
9.5	高速数字电缆测试规范和测试连接图	138
	参考文献	146
第 10 章	阻抗测量基础	148
10.1	阻抗测试基本概念	148
10.2	阻抗测量方法和原理	153
10.3	测试误差及校准和补偿	157
10.4	测试电缆和夹具	162
10.5	总结:成功测量阻抗的 8 点提示	166
	参考文献	170
第 11 章	电源完整性测量技术	171
11.1	电源完整性测量对象和测量内容	171
11.2	开关电源工作原理	171
11.3	电源纹波和噪声测量	172
11.4	PDN 输出阻抗和传输阻抗测量	174
11.5	消除电缆屏蔽层环路误差	175
11.6	校准过程和参考件	177
11.7	电路板系统级 PDN 测量	178
11.8	使用直流电压偏置测量旁路电容器	180
11.9	使用恒定交流信号电平测量旁路电容器	182
11.10	使用恒定交流电平和直流偏置进行 MLCC 测量的实例	185
11.11	使用直流电流偏置测量电感器	185
11.12	DC-DC 转换器环路增益测量	188

11.13 总结	190
参考文献	191
第 12 章 误码仪基础	192
12.1 概述	192
12.2 误码的根源	192
12.3 误码测量	193
12.4 误码仪体系结构	197
12.5 误码仪的典型技术指标	202
12.6 误码仪信号测量和分析功能	208
参考文献	213
第 13 章 高速接口接收机测量技术	214
13.1 高速数字接口和总线接收性能测量的必要性	214
13.2 高速数字接口和总线接收性能测量自动化平台方案	215
13.3 PCIE2.0 接收机测试	218
13.4 PCIE3.0 接收机测试	224
13.5 USB3.0 接收机测试	230
13.6 SATA 接收机测试	235
13.7 DisplayPort 接收机测试	235
13.8 HDMI 接收机测试	237
13.9 MHL 接收机测试	239
参考文献	242
第 14 章 信号完整性仿真分析技术	243
14.1 信号完整性仿真分析对象和必要性	243
14.2 信号完整性仿真分析平台方案和仿真流程	245
14.3 PCB 版图分析与设计	247
14.4 芯片封装分析与设计	248
14.5 电源完整性分析和设计	249
14.6 电路分析与设计	251
14.7 系统设计与分析	252
14.8 SATA 仿真分析	253
14.9 PCI-Express 仿真分析	255
14.10 DDR 仿真分析	257
14.11 高速背板仿真分析	260
14.12 与测试仪器连接	267
14.13 仿真分析结果的查看和分析	269
参考文献	273

第 15 章	如何建立信号完整性实验室	274
15.1	建立信号完整性实验室的必要性	274
15.2	信号完整性仿真分析工具	276
15.3	PCB 和互连测试分析工具	278
15.4	高速信号测试分析工具	279
15.5	误码率和接收机测试分析工具	281
15.6	系统级总线测试分析工具	283
15.7	电源完整性测试分析工具	285
15.8	其他测试工具	286
15.9	小结	288
	参考文献	288
第 16 章	如何搭建 LVDS 传输系统测量平台	289
16.1	概述	289
16.2	FPGA 内部逻辑和并行接口测试	289
16.3	高速串行 LVDS 信号质量测试	291
16.4	高速互连电缆和 PCB 的阻抗测试	293
16.5	系统误码率测试	295
16.6	小结	297
	参考文献	297
第 17 章	微波射频测试技术白皮书	298
17.1	微波技术发展的挑战	298
17.2	先进测试仪表的技术说明	299
17.3	小结	306
	参考文献	307
	后记	308

10 G 以上数字系统测量白皮书

1.1 前言

云计算等高速数字系统是后 IT 时代的推动力量之一。

云计算和其他高速数字系统对数据带宽要求非常巨大,使得整个系统的单根信号速率突破 10 Gbps,20 Gbps 甚至达到 28 Gbps 的超高数量级。超过 10 GHz 的数字系统,对各种电路和信号的要求达到了异常苛刻的境界,电路和信号的测量成为必不可少的研发环节。表 1-1 列出了关键的测量内容和需要使用的相应测试仪器。

表 1-1 10~20 GHz 以上数字系统关键测试内容和相应的测试仪器

测量内容	测试仪器
20 GHz 以上高速背板测量	高性能网络分析仪 N52xx+测试系统软件 PLTS
供电网络 PDN 测量	5 Hz/毫欧级/带 DC 偏置的网络分析仪 E5061B
20 GHz 以上 SerDes 信号品质测量	50 GHz 以上带宽示波器 90000Q 或 86100D
工业标准总线(如 DDR4/10Gbase-T/PCIe4 等)标准一致性测量	宽带示波器 90000X/Q+一致性测试软件
3mV(pp)电源纹波测量	低噪底的实时示波器 90000A/X
50 fs 时钟抖动测量	高性能信号源分析仪 E5052B
功率谱/功率电平/串扰等测量	高性能频谱分析仪 N9030A

下面按测试内容介绍具体测试要求、测量方法,以及专业仪器的核心指标和原理,以开始信号完整性测量技术的介绍。

1.2 20 GHz 以上高速背板测量

对于电信设备、数据通信设备、服务器矩阵等高速数字系统,高速背板是关键互联部件。高速背板里面需要走几十对到几千对高速差分线,现在典型的信号速率是 6.25 Gbps,10.3125 Gbps,随着系统数据带宽的要求,需要信号速率突破 20 Gbps,甚至达到 28 Gbps。高速背板设计成为高速数字系统设备开发的重点和难点之一。图 1-1 是一个

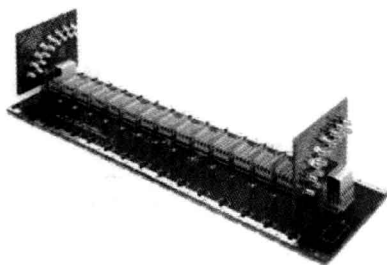


图 1-1 典型的高速背板样品

典型的高速背板样品,两边简单单板是用于高速背板性能测试的测试夹具。测试夹具与背板接触部分是高速连接器,通过特制的 SMA/3.5 mm/2.4 mm 等同轴连接器与仪器仪表连接。

衡量高速背板的主要性能参数如表 1-2 所示。

表 1-2 高速背板典型性能参数

高速背板性能参数	典型值(仅参考)	高速背板性能参数	典型值(仅参考)
差分阻抗	100 Ω	差分近端串扰	-30 dB@10 GHz
差分插入损耗	-10 dB@10 GHz	差分单线间延迟差	20 ps
差分远端串扰	-40 dB@10 GHz	差分线对间延迟差	200 ps@并行差分线对

测量 3.125 Gbps 以上的高速背板,主要通过高性能矢量网络分析仪来实现。N52XX 是典型的高性能网络分析仪,表 1-3 列举了 N5245A 网络分析仪的性能参数。

表 1-3 N5245A 网络分析仪典型性能参数

N5245A 典型性能参数	规范值	N5245A 典型性能参数	规范值
频率范围	10 MHz~50 GHz	幅度精度	0.2 dB@典型值
动态范围	126 dB@典型值	最大输出功率	+16 dBm
噪声本底	-111 dB@10 Hz IF 带宽	频率精度及分辨率	+/-1 ppm, 1 Hz
谐波失真	-60 dBc		

对于高速背板测试来说,最难最复杂的是校准。但是,必须通过校准把测试电缆、测试夹具等的误差去掉,才能真正得出高速背板的性能参数,才能确定高速背板是否满足规范或设计要求,才能把测试得到的 S 参数作为模型以供仿真软件使用。为此,配合网络分析仪硬件使用的物理层测试系统 PLTS 软件,帮助我们解决了这个问题。

PLTS 软件不仅仅从时域、频域等多角度测试高速背板的性能参数,还能够建立自动测试流程,快速验证测试结果是否满足规范或设计要求,同时生成测试报告。

此外,PLTS 还支持各种校准技术,以进行精确和快速的校准,这是 PLTS 软件的关键价值之一。校准技术如图 1-2 所示。最简单的校准技术是端口延伸(port extension)和时域门(time domain gating),次之是归一化(normalization)和参考面校准(reference plane calibration),但是这些校准技术不适合测试高速背板。由于高速背板是非同轴的环境,适合的

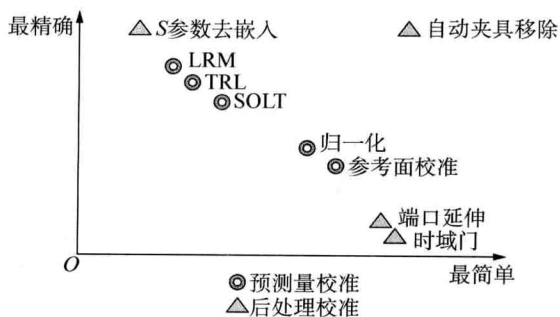


图 1-2 PLTS 软件支持的校准技术

校准方法主要有三种:TRL(直通反射延迟线),去嵌入,AFR(自动夹具移除)。采用去嵌入的方法需要提供夹具的 S 参数文件,这些 S 参数文件可通过仿真或测试获得,但是测试不容易处理,需要探针台,代价太高昂,所以一般通过仿真的方式提取测试夹具的 S 参数去嵌入使用,这样做难以保证精度。

所以最常用的校准方法还是 TRL 和 AFR。

采用 TRL 校准技术的难点是设计校准

件。为此,PLTS 软件能够提供 TRL 校准件设计指南。这个设计指南提供一步步详细的指引,帮助用户详细设计 TRL 校准夹具,并且在用户的 TRL 校准夹具制造后,可验证制造的夹具是否满足要求。

TRL 校准件采用的是松耦合的差分传输线,如果考虑紧耦合,需要去除测试夹具的两根差分线内的串扰,这在以前是一件非常困难的事情。PLTS 软件中的差分串扰校准指南能帮助用户一步步去除两根线间耦合所导致的测量误差。

PLTS 软件最大的校准技术突破是创新了一种自动夹具移除 AFR 校准方法(见图 1-3),不仅校准件设计简单,校准处理方便,而且校准精度非常高。只要把两个夹具对接一下,即可把夹具的影响去除。如果两端的测试夹具对称,对接校准件设计就比较简单,只要把两根线连接在一起即可;如果两端的测试夹具不对称,需要在对接校准件上设计两对差分走线,每对长度是每个测试夹具差分走线长度的两倍即可。

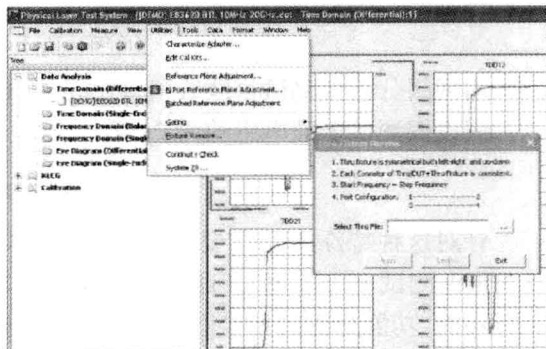


图 1-3 自动夹具移除 AFR 校准的操作界面

1.3 供电网络 PDN 测量

对于云计算和其他高速数字电路和系统,信号完整性仿真、设计和测试是关键点之一;电源完整性仿真、设计和测试是另一个关键点,而且相比信号完整性来说,更复杂,难度更大。快速而准确的仿真电源完整性至今仍然是一个待突破的课题。

电源完整性分析对象主要是供电网络(Power Distribution Network, PDN)。以笔记本电脑为例,AC 到 DC 电源适配器供给计算机主板的是一个约 16 V 的直流电源,主板上的电源分配网络要把这个 16 V 直流电源变成各种直流电源电压(如:±5 V, +1.5 V, +1.8 V, +1.2 V 等),给 CPU 供电,给各个芯片供电。CPU 和 IC 用电量很大,而且是动态耗电的,瞬时电流可能很大,也可能很小,但是电压必须平稳(即纹波和噪声必须较小),以保持 CPU 和 IC 的正常工作。这都对 PDN 提出了苛刻的要求。

要衡量 PDN 性能,只用示波器测试 CPU 和 IC 管脚的电源纹波和噪声是不够的,而且出现问题后也没有办法定位问题。要精确衡量 PDN 的性能,需要测试 PDN 的输出阻抗(随频率变化的阻抗)和 PDN 的传输阻抗(也是随频率变化的阻抗),就像表征一个单端口网络或双端口网络一样去表征 PDN。这也要用到网络分析仪工具。

用网络分析仪去测试 PDN,有两大挑战:

- (1) PDN 的输出阻抗和传输阻抗是毫欧级的,想准确测试,是一件比较困难的事情。
- (2) PDN 工作时是带直流电压的,即带偏置的,需要网络分析仪有偏置测量的功能。

用网络分析仪测试毫欧级的输出阻抗,不能简单地用一个端口测试,因为阻抗太小,反射太大。比较好的方法是用双端口测试,如图 1-4 所示,测试时用 S_{21} 代替 S_{11} 。

假设探测测试电缆电感约为 0, Z_{DUT} 远小于 Z_0 (VNA 端口阻抗), PDN 输出阻抗 Z_{DUT} 的计算公式如下:

网络分析仪的端口1和电缆

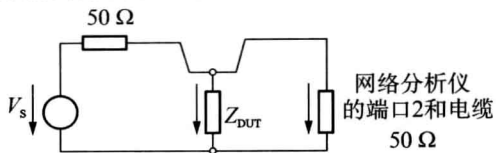


图 1-4 用双端口方法测试 PDN 输出阻抗

网络分析仪的端口1和电缆 网络分析仪的端口2和电缆

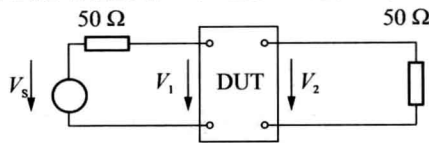


图 1-5 用双端口方法测试 PDN 的传输阻抗

$$Z_{DUT} = Z_{11} = S_{21} \times 25 \Omega$$

用网络分析仪测试毫欧级的输出阻抗,也是用双端口测试方法,如图 1-5 所示。

假设探测试电缆电感约为 0, Z_{11} , Z_{21} , Z_{22} 远小于 Z_o , PDN 传输阻抗的计算公式如下:

$$Z_{21} = Z_{12} = S_{21} \times 25 \Omega$$

针对这种特殊的测量要求,安捷伦的矢量网络分析仪 E5061B 推出了一个特殊的选件 3L5 帮助测试 PDN。E5061B-3L5 可以在 5 Hz~3 GHz 频率范围内提供常用的网络测量和分析功能,功能全面的低频网络测量能力(包括内置的 1 MΩ 输入)都被完美地集成到这个高性能的射频网络分析仪之中。

E5061B-3L5 的增益相位测试端口可以在 5 Hz~30 MHz 的低频测量范围内直接把测试信号接入测量接收机。内置的 1 MΩ 输入使工程师能够使用测量探头轻松地对所测电路内的放大器和直流-直流转换器的控制环路的参数进行测量。接收机端口可以精确地测量放大器的 CMRR(共模抑制比)/PSRR(电源抑制比)和 PDN 毫欧量级的输出阻抗,并且消除了测量中接地环路引入的测量误差。

E5061B-3L5 的内置的直流偏置源可以从仪表内部把最高可达 ±40V_{dc} 的直流偏置电压叠加到从端口 1 或 LF OUT 端口上输出的交流信号上。此外,如果在仪表的 S 参数测试端口上对被测器件进行测量时,它还可以从 LF OUT 端口输出直流电压。

1.4 20GHz 以上 SerDes 信号品质测量

SerDes(串并转换器)是 20GHz 以上数字系统中的关键器件,一般被集成在 FPGA(可编程逻辑阵列)或其他芯片内部。它的输出信号的信号品质关系到信号传输的距离、互联系统可靠性等多个方面。虽然现在芯片内部集成了内部误码仪 iBERT 等眼图扫描工具,SerDes 的信号品质测量仍然是必测项目。表 1-4 列出了 SerDes 信号品质测试内容和典型要求。

表 1-4 SerDes 典型信号品质参数要求

25GHz SerDes 信号品质参数	参考值	25GHz SerDes 信号品质参数	参考值
总体抖动 TJ	11 ps	眼图	满足模板要求
随机抖动 RJ	1 ps	幅度	400 mV
确定性抖动 DJ	2 ps	TWDP	4 dB

抖动定义为信号的某特定时刻相对于其理想时间位置上的短期偏离。高速 SerDes 的信号品质参数对抖动要求非常高,不仅仅要关注总体抖动,还需要关注抖动成分。图 1-6 是抖

动成分关系的示意图。

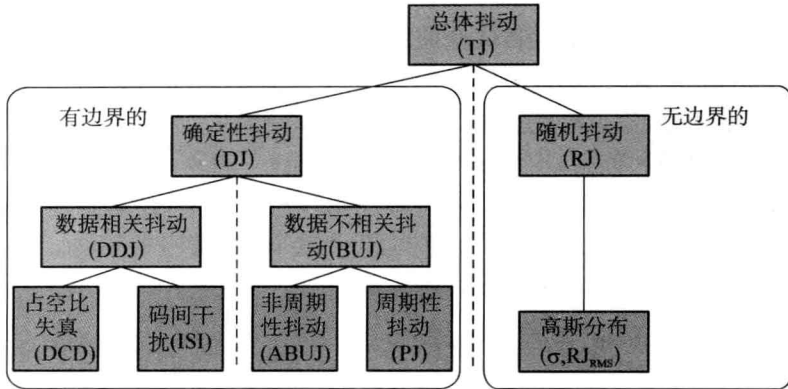


图 1-6 抖动成分关系图

随机抖动 RJ 是不能预测的定时噪声,因为它没有可以识别的模式。典型的随机噪声实例是在无线电接收机调谐到没有活动的载频时听到的声音。尽管在理论上随机过程具有任意概率分布,但我们假设随机抖动呈现高斯分布,以建立抖动模型。这种假设的原因之一是,在许多电路中,随机噪声的主要来源是热噪声(也称为 Johnson 噪声或散粒噪声),而热噪声呈现高斯分布。另一个比较基础的原因是,根据中心极限定理,不管各个噪声源采用什么分布,许多不相关的噪声源的合成效应应该接近高斯分布。高斯分布也称为正态分布,但它的一个最重要的特点是:对高斯变量,它可以达到的峰值是无穷大,所以用 RMS(均方根)值表征随机抖动。

确定抖动 DJ 是可以重复的、可以预测的定时抖动。正因为如此,这个抖动的峰到峰值具有上下限,在数量相对较少的观察基础上,通常可以以高置信度观察或预测其边界。DDJ 和 PJ 根据抖动特点和根本成因进一步细分了这类抖动。影响确定性抖动的关键因素是互连通道的损耗,损耗产生码间干扰抖动 ISI。对于损耗可以用预加重和均衡的办法处理。

总体抖动 TJ 是随机抖动 RJ 和确定性抖动 DJ 的卷积关系。对于高速 SerDes 和高速数字系统,抖动都是最重要的参数,有时眼图不满足要求,系统仍然正常,但是抖动不满足要求,一般都会出问题。

数字信号的眼图包含丰富的信息,体现数字信号的整体特征,能够很好地评估数字信号的整体品质。对于高速 SerDes 信号,时钟是内嵌的,这时候需要仪器从串行信号中恢复时钟,以恢复的时钟为基准来形成眼图,如图 1-7 所示。现代的宽带示波器一般提供多种时钟恢复方

从信号中恢复的时钟

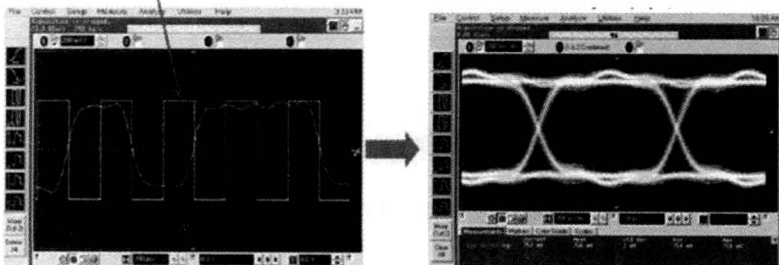


图 1-7 高速 SerDes 信号眼图的形成

式供选择,测试高速 SerDes 信号最常用的是 Golden PLL(黄金锁相环)方法,要根据具体规范的 CDR(时钟数据恢复)响应曲线选择一级或二级锁相环,仔细设置时钟恢复参数。

高速 SerDes 信号由发射端通过传输介质或通道(如:背板、电缆、电路板)向接收端发送。当信号速率增加时,信号所经过的通道或传输介质产生衰减,使信号在接收端出现失真,从而导致眼图部分或完全闭合,使接收端无法正确提取或恢复时钟/数据。为了使眼图重新张开,必须正确提取或恢复时钟和数据,均衡技术就是为解决这一问题而存在的。

从图 1-8 中可以看到,一个张开、清晰的眼图由发射端出发,经过通道进行传送时,通道带来的随机噪声、串扰和符码间干扰(ISI)使信号发生失真,导致眼图闭合。随后,使用均衡技术校正补偿 ISI 带来的误差,使眼图得以部分张开。

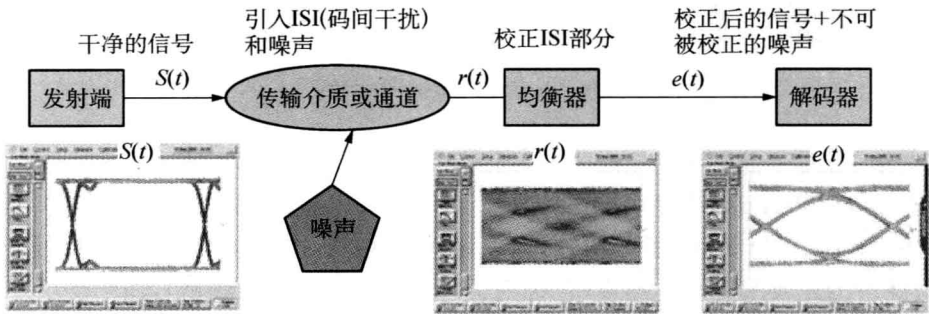


图 1-8 高速串行信号传输中的均衡

对于 10GHz 以上的高速 SerDes 信号品质测量,必须运用均衡技术,一般采用 CTLE 均衡,在均衡之后再行眼图和波形参数的测量。90000Q 和 86100D 宽带示波器内置多种均衡算法,可根据需要设置均衡参数或自动设置均衡参数,满足各种信号的测量要求。

90000Q 和 86100D 示波器是测试高速 SerDes 信号品质的工具,它们的性能指标列举如表 1-5 所示。

表 1-5 90000Q 和 86100D 典型性能指标

规格	实时示波器 90000Q	采样示波器 86100D(带 86108B 模块)
带宽	63GHz	50GHz
采样速率	160GSa/s	顺序采样技术
抖动本底	75fs	60fs
噪声本底	2mV(RMS)@50mV/div	0.6μV(RMS)
时钟恢复能力	32Gbps	50Mbps~32Gbps
幅度灵敏度范围	1mV/div~1V/div	2~100mV/div

1.5 工业标准总线标准一致性测量

云计算设备使用了各种工业标准总线,对这些工业标准总线进行规范一致性测量是确保系统工作稳定和可靠的关键点之一。表 1-6 列举了几类工业标准总线,及其规范要求的测试参数。

表 1-6 各类工业标准总线及其规范要求的测试参数

工业标准总线	典型测量参数
DDR3/4 板内并行总线	时钟抖动 单个波形参数 Vih/Vil/斜率/交叉百分比 命令/地址建立时间和保持时间 数据建立时间和保持时间 眼图/模板
10Gbase-T 特殊接口总线	输出跌落/定时抖动/时钟频率 线性度/功率谱密度 PSD/功率电平 回波损耗
PCIe3/4 10GKR RapidIO 等各种板内串行总线	眼图/模板 总体抖动/确定性抖动 幅度 上升时间/下降时间
SATA3/SAS3 Thunderbolt Infiniband SFP++ 等各种对外接口总线	眼图/模板 总体抖动/确定性抖动 幅度 上升时间/下降时间 TWDP 回波损耗

测试这些工业标准总线,完整和可靠的测试方案是非常重要的。完整的测试方案不仅仅保证测试准确度,还可以大量节省测试时间,提高工作效率。

工业标准总线完整的测试方案一般包括几个部分:测试夹具,探头和附件,自动测试软件,测试仪器。自动测试软件可以控制多种仪器,自动测试规范要求的参数,自动判断结果 PASS 还是 FAIL,自动生成测试报告。图 1-9 是 10Gbase-T 测试的系统连接图。

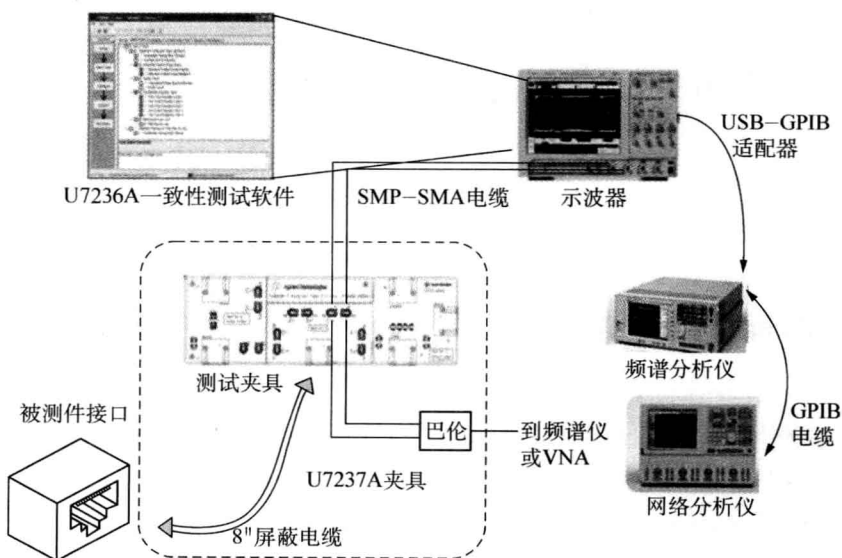


图 1-9 10Gbase-T 自动化测试系统连接图