

高职高专“十二五”规划教材

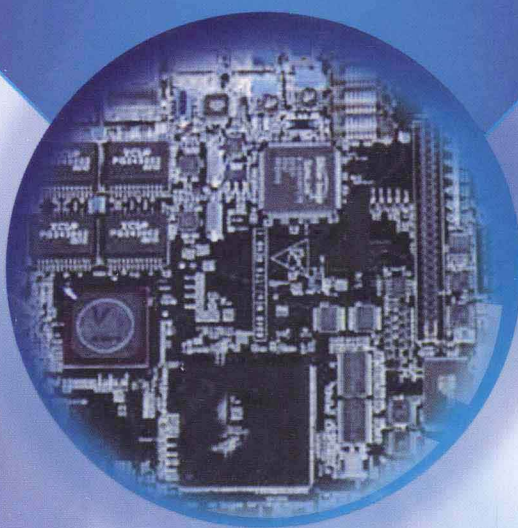
BANDAOTI JISHU JICHU

半导体技术基础



杜中一 主编

王永 姚伟鹏 副主编



化学工业出版社

高职高专“十二五”规划教材

半导体技术基础

杜中一 主编

王 永 姚伟鹏 副主编



化学工业出版社

· 北 京 ·

本书针对高职教学及学生的特点,根据微电子、电子制造、光电子以及光伏等专业人才培养方案的需要,系统地介绍了半导体技术相关的基础知识。本书主要包括半导体物理基础、硅半导体材料基础、化合物半导体材料基础、P-N结、双极型晶体管、MOS场效应晶体管、其他常用半导体器件、半导体工艺化学、半导体集成电路设计原理、半导体集成电路设计方法与制造工艺等内容。

本书“以应用为目的,以实用为主,理论以必需、够用为度”作为编写原则,突出理论的实用性,语言通俗易懂,内容全面,重点突出,层次清楚,结构新颖,实用性强。

本书可作为微电子、电子制造、光电子以及光伏等相关专业的高职高专学生的教材或学习参考用书。

图书在版编目(CIP)数据

半导体技术基础/杜中一主编. —北京:化学工业出版社, 2011.1

高职高专“十二五”规划教材

ISBN 978-7-122-09925-9

I. 半… II. 杜… III. 半导体技术-高等学校: 技术学院-教材 IV. TN3

中国版本图书馆CIP数据核字(2010)第222774号

责任编辑:王听讲

文字编辑:徐卿华

责任校对:宋 玮

装帧设计:韩 飞

出版发行:化学工业出版社(北京市东城区青年湖南街13号 邮政编码100011)

印 装:北京市兴顺印刷厂

787mm×1092mm 1/16 印张13¼ 字数326千字 2011年1月北京第1版第1次印刷

购书咨询:010-64518888(传真:010-64519686) 售后服务:010-64518899

网 址: <http://www.cip.com.cn>

凡购买本书,如有缺损质量问题,本社销售中心负责调换。

定 价:25.00元

版权所有 违者必究

前 言

电子制造产业已经成为当今世界先导产业，也是我国国民经济的支柱产业。随着半导体产业及电子制造业在我国的迅速发展，企业需要大量的相关专业技术人才，因此许多高职高专院校已经开设微电子、电子制造、光电子、光伏等专业。这些专业都需要学生了解半导体的基础知识，作为专业基础课进行学习。

由于半导体技术涉及材料、微电子、电子、物理、化学等专业，属于交叉学科，涉及许多全新的领域，教材及参考书籍较少，适合高职高专的教材更少。很多高职高专院校都在调整相应的教学内容，迫切希望能够有一本内容新颖、翔实，语言通俗易懂，深入浅出地介绍半导体技术基础的教材。为此，我们编写了《半导体技术基础》一书。

本书针对高职高专教学及学生的特点，根据微电子、电子制造、光电子以及光伏等专业人才培养方案的需要，系统地介绍了半导体技术相关的基础知识。本书主要包括半导体物理基础、硅半导体材料基础、化合物半导体材料基础、P-N 结、双极型晶体管、MOS 场效应晶体管、其他常用半导体器件、半导体工艺化学、半导体集成电路设计原理、半导体集成电路设计方法与制造工艺等半导体技术基础的内容。学生掌握半导体技术基础知识，将为后续课程如集成电路芯片制造工艺、集成电路封装、光电及光伏技术等打下理论基础。

本书由大连职业技术学院杜中一担任主编；南京信息职业技术学院王永、西安航空技术高等专科学校姚伟鹏任副主编；南京信息职业技术学院韩萌、大连职业技术学院张薪薪、潘洪坤参编。全书共分为 11 章，其中第 1、2、6 章由杜中一编写；第 3、4 章由王永编写；第 5 章由潘洪坤编写；第 7、8 章由韩萌编写；第 9 章由张薪薪编写；第 10、11 章由姚伟鹏编写。全书由杜中一负责组织及统稿。

我们将为使用本书的教师免费提供电子教案，需要者可以到化学工业出版社教学资源网站：<http://www.cipedu.com.cn> 免费下载使用。

由于半导体技术发展迅速，以及编者水平有限，书中难免有不足之处，敬请广大读者批评指正。

编者

2010 年 10 月

目 录

第 1 章 半导体技术概述	1	习题 3	50
1.1 半导体技术	1	第 4 章 化合物半导体材料基础	51
1.1.1 半导体集成电路发展史	1	4.1 化合物半导体材料概述	51
1.1.2 半导体技术的发展趋势	3	4.2 化合物半导体单晶的制备	52
1.2 半导体与电子制造	4	4.2.1 III-V 族化合物半导体单晶的 制备	52
1.2.1 电子制造基本概念	4	4.2.2 II-VI 族化合物半导体单晶的 制备	54
1.2.2 电子制造业的技术核心	5	4.3 化合物半导体外延生长技术	55
习题 1	6	4.3.1 气相外延生长	55
第 2 章 半导体物理基础	7	4.3.2 液相外延生长	57
2.1 半导体能带	7	4.3.3 其他外延生长技术	61
2.1.1 电子的共有化	7	4.4 化合物半导体的应用	65
2.1.2 能带	7	4.4.1 发光二极管的显示和照明方面的 应用	65
2.1.3 杂质能级	9	4.4.2 集成电路方面的应用	68
2.2 半导体的载流子运动	12	4.4.3 太阳能电池方面的应用	70
2.2.1 载流子浓度与费米能级	12	习题 4	72
2.2.2 载流子的运动	13	第 5 章 P-N 结	73
习题 2	14	5.1 P-N 结及能带图	73
第 3 章 硅半导体材料基础	15	5.1.1 P-N 结的制造及杂质分布	73
3.1 半导体材料概述	15	5.1.2 平衡 P-N 结	74
3.1.1 半导体材料的发展	15	5.2 P-N 结的直流特性	76
3.1.2 半导体材料的分类	16	5.2.1 P-N 结的正向特性	76
3.2 硅材料的主要性质	18	5.2.2 P-N 结的反向特性	76
3.2.1 硅材料的化学性质	18	5.2.3 P-N 结的伏安特性	76
3.2.2 硅材料的晶体结构	19	5.3 P-N 结电容	77
3.2.3 硅材料的电学性质	21	5.3.1 势垒电容	77
3.2.4 硅材料的热学性质	22	5.3.2 扩散电容	77
3.2.5 硅材料的机械性质	22	5.4 P-N 结击穿	77
3.3 硅单晶的制备技术	22	5.4.1 雪崩击穿	78
3.3.1 高纯硅的制备	22	5.4.2 隧道击穿	78
3.3.2 硅的提纯技术	23	5.5 P-N 结的开关特性与反向恢复时间	78
3.3.3 硅的晶体生长	24	5.5.1 P-N 结的开关特性	78
3.3.4 晶体中杂质与缺陷	28	5.5.2 P-N 结的反向恢复时间	78
3.4 集成电路硅衬底加工技术	37	习题 5	79
3.4.1 硅单晶抛光片的制备	38	第 6 章 双极型晶体管	80
3.4.2 硅单晶抛光片的质量检测	41	6.1 晶体管概述	80
3.5 硅的外延生长技术	43		
3.5.1 外延生长概述	44		
3.5.2 硅气相外延生长技术	45		

6.1.1 晶体管基本结构	80
6.1.2 晶体管的制造工艺及杂质分布	81
6.2 晶体管电流放大原理	82
6.2.1 晶体管载流子浓度分布及传输	82
6.2.2 晶体管直流电流放大系数	84
6.2.3 晶体管的特性曲线	85
6.3 晶体管的反向电流与击穿电压	87
6.3.1 晶体管的反向电流	87
6.3.2 晶体管的击穿电压	88
6.4 晶体管的频率特性与功率特性	88
6.4.1 晶体管的频率特性	88
6.4.2 晶体管的功率特性	89
6.5 晶体管的开关特性	90
习题 6	91
第 7 章 MOS 场效应晶体管	92
7.1 MOS 场效应晶体管概述	92
7.1.1 MOS 场效应晶体管结构	92
7.1.2 MOS 场效应晶体管工作原理	94
7.1.3 MOS 场效应晶体管的分类	95
7.2 MOS 场效应晶体管特性	98
7.2.1 MOS 场效应晶体管输出特性	98
7.2.2 MOS 场效应晶体管转移特性	100
7.2.3 MOS 场效应晶体管阈值电压	102
7.2.4 MOS 场效应晶体管电容-电压特性	109
7.2.5 MOS 场效应晶体管频率特性	111
7.2.6 MOS 场效应晶体管开关特性	114
习题 7	117
第 8 章 其他常用半导体器件	118
8.1 结型场效应晶体管	118
8.1.1 结型场效应晶体管基本结构及工作原理	119
8.1.2 结型场效应晶体管特性	122
8.2 MOS 功率场效应晶体管	126
8.2.1 MOS 功率场效应晶体管基本结构	127
8.2.2 MOS 功率场效应晶体管特性	128
8.3 光电二极管	132
8.3.1 P-N 结光伏特性	132
8.3.2 光电二极管结构及工作原理	134
8.4 发光二极管	137
8.4.1 发光二极管结构及工作原理	138
8.4.2 发光二极管的制备	140
习题 8	143

第 9 章 半导体工艺化学基础	144
9.1 化学清洗	144
9.1.1 硅片表面污染杂质类型	144
9.1.2 清洗步骤	145
9.1.3 有机杂质清洗	145
9.1.4 无机杂质的清洗	145
9.1.5 清洗工艺安全操作	150
9.2 硅表面抛光化学原理	151
9.2.1 铬离子化学机械抛光	151
9.2.2 铜离子化学机械抛光	151
9.2.3 二氧化硅胶体化学机械抛光	152
9.3 纯水制备	152
9.3.1 纯水在半导体生产中的应用	152
9.3.2 离子交换制备纯水	153
9.3.3 水纯度的测量	155
9.4 制备钝化膜	155
9.4.1 二氧化硅钝化膜的制备	155
9.4.2 其他类型钝化膜	156
9.5 扩散工艺化学原理	159
9.5.1 扩散工艺概述	159
9.5.2 硼扩散的化学原理	159
9.5.3 磷扩散的化学原理	160
9.5.4 锑扩散的化学原理	161
9.5.5 砷扩散的化学原理	161
9.6 光刻工艺的化学原理	162
9.6.1 光刻工艺概述	162
9.6.2 光刻工艺中的化学应用	163
9.7 化学腐蚀	166
9.7.1 化学腐蚀的原理	166
9.7.2 影响化学腐蚀的因素	168
习题 9	169
第 10 章 半导体集成电路设计原理	170
10.1 CMOS 集成电路中的无源元件	170
10.1.1 互连线	170
10.1.2 电阻器	172
10.1.3 电容器	175
10.2 CMOS 反相器	177
10.2.1 CMOS 反相器的结构	178
10.2.2 CMOS 反相器的特性	179
10.3 基本单元电路	181
10.3.1 CMOS 逻辑门电路	181
10.3.2 MOS 传输门逻辑电路	184
10.3.3 动态 CMOS 逻辑电路	186
10.3.4 锁存器和触发器	187

10.3.5 简单数字集成系统设计介绍	187	11.2.1 双阱 CMOS 工艺的主要 流程	192
习题 10	188	11.2.2 隔离技术	198
第 11 章 半导体集成电路设计方法与 制造工艺	189	11.3 CMOS 版图设计	201
11.1 半导体集成电路设计方法	189	11.3.1 版图设计方法	201
11.1.1 半导体集成电路设计发展的各个 阶段	189	11.3.2 版图设计技巧	201
11.1.2 当前集成电路设计的原则	191	11.3.3 版图设计举例	202
11.2 CMOS 集成电路制造工艺简介	192	习题 11	203
		参考文献	204

第 1 章 半导体技术概述

1.1 半导体技术

1.1.1 半导体集成电路发展史

1. 电信号处理工业的诞生

1904 年弗莱明在真空中加热的电丝（灯丝）前加了一块板极，从而发明了第一只电子管。他把这种装有两个极的电子管称为二极管，利用新发明的电子管，可以给电流整流。如今，打开一架老式普通的电子管收音机，可以很容易看到灯丝烧得红红的电子管。它是电子设备工作的核心，是电子工业发展的起点。

1906 年德佛瑞斯特在二极管的灯丝和板极之间巧妙地加了一个栅板，从而发明了第一只真空三极管。真空三极管有一个栅极和两个被栅极分开的电极，它们放置在玻璃密封的空间。密封空间内部为真空，以防止元件烧毁并易于电子的移动。真空三极管不仅反应更为灵敏，能够发出音乐或声音的振动，而且集检波、放大和振荡三种功能于一体。因此，许多人都将三极管的发明看作电子工业真正的诞生起点。真空三极管使得收音机、电视和其他消费电子产品成为可能。它也是世界上第一台电子计算机的大脑，这台被称为电子数字集成器和计算器（ENIAC）的计算机于 1947 年在宾夕法尼亚的摩尔工程学院进行首次演示。

这台电子计算机和现代的计算机大相径庭。它占地约 1500ft^2 ($1\text{ft}=304.8\text{mm}$)，重 30t，工作时产生大量的热，并需要一个小型发电站来供电，当时花费了 40 万美元。ENIAC 的制造用了 1.9 万个真空管和数千个电阻及电容器。

真空管有两个重要的电子功能，即开关和放大。开关是指电子器件可接通和切断电流；放大则较为复杂，它是指电子器件可把接收到的信号放大，并保持信号原有特征的功能。真空管有一系列的缺点。体积大，连接处易于变松，导致真空泄漏、易碎、要求相对较多的电能来运行，并且元件老化很快。基于真空管的计算机的主要缺点是由于真空管的烧毁而导致运行时间有限。这些问题成为许多实验室寻找真空管替代品的动力。

2. 晶体管的发明

晶体管是半导体制成的固体电子元件。像金、银、铜、铁等金属，它们导电性能好，叫做导体。木材、玻璃、陶瓷、云母等不易导电，叫做绝缘体。导电性能介于导体和绝缘体之间的物质，就叫半导体。晶体管就是用半导体材料制成的，这类材料最常见的便是锗和硅两种。

1947 年 12 月 23 日，美国科学家巴丁博士、布莱顿博士和肖克莱博士，在导体电路中正在进行用半导体晶体把声音信号放大的实验。3 位科学家惊奇地发现，在他们发明的器件中通过的一部分微量电流，竟然可以控制另一部分流过的大得多的电流，因而产生了放大效应。这个器件就是在科技史上具有划时代意义的成果——晶体管，如图 1-1 所示。这 3 位科学家因此共同荣获了 1956 年诺贝尔物理学奖。

晶体管促进并带来了“固态革命”，进而推动了全球范围内的半导体电子工业。晶体管

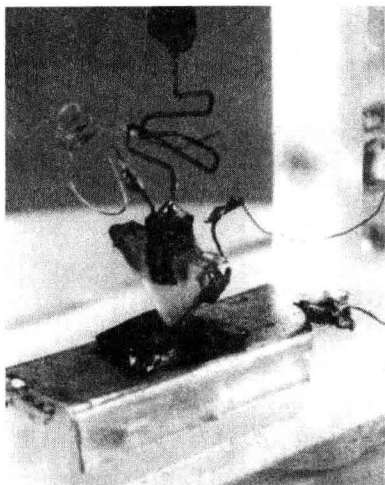


图 1-1 第一个晶体管

不但有真空管的功能，而且具有固态、体积小、重量轻、耗电低并且寿命长的优点。作为主要部件，它首先在通信工具方面得到应用，并产生了巨大的经济效益。由于晶体管彻底改变了电子线路的结构，集成电路以及大规模集成电路应运而生，这样制造像高速电子计算机之类的高精密装置就变成了现实。

3. 集成电路的产生

晶体管的问世被誉为 20 世纪最伟大的发明之一，它解决了电子管存在的大部分问题。可是单个晶体管的出现，仍然不能满足电子技术飞速发展的需要。随着电子技术应用的不断推广和电子产品发展的日趋复杂，电子设备中应用的电子器件越来越多。比如二次世界大战末出现的 B29 轰炸机上装有 1000 个电子管和 1 万多个无线电元件。电子计算机就更不用说了，1960 年上市的通用型号计算机有 10 万个二极管和 2.5 万个晶体管。一个晶体管只能取代一个电子管，极为复杂的电子设备中就可能要用上百万个晶体管。一个晶体管有 3 条腿，复杂一些的设备就可能有数百万个焊接点，稍一不慎，就极有可能出现故障。为确保设备的可靠性，缩小其重量和体积，人们迫切需要在电子技术领域来一次新的突破，这些都预示着集成电路技术的问世。集成电路是在一块极其微小的半导体晶片上，将成千上万的晶体管、电阻、电容，包括连接线做在一起，它是材料、元件、晶体管三位一体的有机结合。本质上，集成电路是最先进的晶体管——外延平面晶体制造工艺的延续。

1958 年 12 月在美国德州仪器公司 (TI) 工作的基尔比 (Jack Kilby) 成功地制作出世界上第一片集成电路，如图 1-2 所示。他使用一根半导体单晶硅制成了相移振荡器，这个振荡器所包含的 4 个元器件已不需要用金属导线相连，硅棒本身既用为电子元器件的材料，又构成使它们之间相连的通路。

同年，另一家美国著名的仙童电子公司也宣称研制成功集成电路。由该公司赫尔尼等人所发明的一整套制作微型晶体管的新工艺——“平面工艺”被移用到集成电路的制作中，使集成电路很快从实验室研制试验阶段转入工业生产阶段。

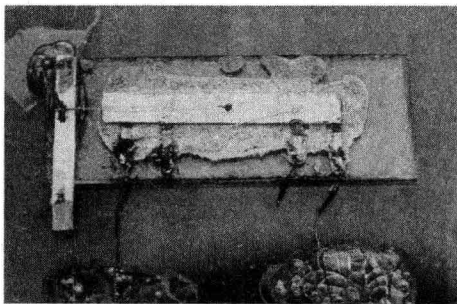


图 1-2 第一片集成电路

1959 年，英特尔 (Intel) 的始创人 Jean Hoerni 和 Robert Noyce，在 Fairchild Semiconductor 开发出一种崭新的平面科技，令人们能在硅表面铺上不同的物料来制作晶体管，在连接处铺上一层氧化物作保护。这项技术上的突破取代了以往的人手焊接。而以硅取代锗使集成电路的成本大为下降，令集成电路商品化变得可行。由集成电路制成的电子仪器从此大行其道，到 20 世纪 60 年代末期，接近九成的电子仪器是以集成电路制成。时至今日，每一枚计算机芯片中都含有过百万个晶体管。

在基尔比的集成电路面世初期，没有人能想像到这一片微细的芯片能对社会造成多大的冲击。如果没有了集成电路的发明，今时今日许多电子产品根本不可能面世。集成电路衍

生出整个现代计算机工业，四五十年代那些动辄用上整个房间的计算机已被现今的桌面计算机、笔记本电脑所淘汰；集成电路亦将通信科技重新定位，为人与人、公司与公司、国与国之间的通信提供全新的实时数据传送方法。事实上，若缺少了集成电路，人类今天可能还未能冲出地球去探索太空和登陆月球。集成电路的应用层面已达至教育、运输、生产及娱乐，可谓现今社会不可或缺的一环。在晶体管技术基础上迅速发展起来的集成电路，带来了半导体技术的突飞猛进。半导体技术的不断进步，极大降低了晶体管的成本，在1960年生产1只晶体管要花10美元，而今天1只嵌入集成电路里的晶体管的成本还不到1美分，这使晶体管的应用更为广泛了。不仅如此，半导体技术通过微型化、自动化、计算机化和机器人化，将从根本上改变人类的生活。

4. 工艺发展趋势及摩尔定律 (Moore's Law)

从1947年开始，半导体工业就已经呈现出在新工艺和工艺提高上的持续发展。工艺的提高导致了具有更高集成度和可靠性的集成电路的产生，从而推动了电子工业的革命。这些工艺的改进归为两大类：工艺和结构。工艺的改进是指以更小尺寸来制造器件和电路，并使之具有更高的密度、更多数量和更高的可靠性。结构的改进是指新器件设计上的发明使电路的性能更好，实现更佳的能耗控制和更高的可靠性。

集成电路中器件的尺寸和数量是IC发展的两个共同标志。器件的尺寸是以设计中最小尺寸来表示的，叫做特征图形尺寸，通常用微米来表示。

英特尔公司的创始人之一戈登·摩尔 (Gordon Moore) 在1964年预测了集成电路的发展趋势，提出了集成电路的集成度会每18个月翻一番，即单个芯片上晶体管的数目每18个月翻一番，这个预言后来成为著名的摩尔定律并被证明十分准确。

摩尔分析了集成电路迅速发展的原因，指出集成度的提高主要是三个方面的贡献：一是特征尺寸不断缩小；二是芯片面积不断增大；三是集成电路结构不断改进。在回顾半导体芯片业的进展并展望其未来时，“摩尔定律”对整个半导体世界意义深远。

1.1.2 半导体技术的发展趋势

半导体集成电路产品的发展趋势主要体现在如下几个方面。

1. 特征图形尺寸减小，晶圆尺寸增大

近几十年，集成电路的发展趋势是体积越来越小，速度越来越快，电路规模越来越大，功能越来越强，衬底晶圆尺寸越来越大。由于光刻和多层连线技术的极大提高，使单个元件特征图形尺寸减小，电路密度增加，电路速度大大提高，芯片或电路耗电量大大降低，出现了大规模和超大规模集成电路。提高速度和减小体积、提高集成度是统一的，体积小了速度就快。

2. 低成本，高可靠性

超大规模集成电路制造成本和价格比小规模集成电路大幅度下降是显而易见的。不管超大规模集成电路内部线路结构多么复杂，它们所包含的元器件数目如何庞大，一旦完成制版，制造一块超大规模集成电路芯片，其所需的成本几乎与制造一块小规模集成电路芯片相差无几。

超大规模集成电路的生产特点是设计、研制费用较高，这实际上是将一部分整机设计所需要的费用转移到元器件上去了，但一经投产，成本就开始下降，且随着生产批量的加大成本可进一步降低。价格的降低又促进应用的普及，应用的普及又向电路的生产单位提出更大

的需求量。可以说,没有电子设备的大规模集成化,就不会呈现电子技术应用的大普及。今天电子设备的价格已反映出集成电路的研制和生产水平,特别是超大规模集成电路的水平。现在每个家庭平均拥有的集成电路芯片在 200 块以上,而且还在不断增长,这在大规模集成电路发展起来之前是不可能达到的。

发展到超大规模集成电路后,一块电路就是一个系统,甚至就是一个功能齐全完整电子系统,其内部包含的大量元器件都已彼此极其紧密地集成在一块小芯片上,避免了由于外部焊接和相互连接的损坏而引起的故障,以及由于元器件与元器件、电路与电路之间装配不密、互连线过长而受到的外来干扰及大量功耗,从而更保证了系统工作的可靠性。由大规模集成电路组成的系统,其可靠性要比具有相同功能的中、小规模集成电路组成的系统又高 100 倍以上。

3. 缺陷密度减小,内部连线水平不断提高

虽然从晶体管发明至今,半导体技术的历史只有短短六十多年,但发展之迅猛,常常令人感到迷惑:晶体管特征尺寸的极限是多少? 50nm? 27nm? 还是更小尺寸? 对于这个问题,如同原子物理中的“基本粒子”一样,发现“基本粒子”以后,又发现更小的“粒子”。光学光刻时代的极限问题也早已提出,可是光学光刻技术仍然在发展,人们还会利用几十年间形成的成熟的半导体技术去开拓新的领域,发展新型半导体技术。世界集成电路的生产水平在 2004 年进入 $0.1\mu\text{m}$, 2011 年有望达到 $0.05\mu\text{m}$ 。整个半导体技术领域的前沿热点从制造技术、器件物理、工艺物理到材料技术等方面全部进入了 100nm 以下的纳米领域。随着特征图形尺寸的减小,以及在元件表面上使用多层绝缘层和导电层相叠加的多层连线工艺,在制造中,减小缺陷密度和缺陷尺寸的要求变得十分关键。

1.2 半导体与电子制造

据统计,当今发达国家国民生产总值增长部分的 70% 与电子有关。电子制造工业增长速率一般为 GDP 增长速率的 3 倍,是一个国家繁荣的核心工业。1995 年以后,电子制造业已经超过机械制造业。近十余年来电子产品的发展,特别是个人电子产品迅速普及,导致电子制造业已经超过任何其他的行业,已经发展成为全球第一大产业。电子制造业的发展离不开半导体技术的不断进步。

1.2.1 电子制造基本概念

“电子制造”(electronic manufacture)是一个描述电子产品从生产半导体晶圆片开始到生产出电子产品的物理实现过程。简单地说,电子制造就是以电子产品与系统作为制造对象与目标而从事的各种制造活动。电子制造涉及电子、机械、材料、物理、化学等许多学科的交叉。图 1-3 是电子制造的物理实现过程。

半导体制造指的是利用微细加工技术将各单元器件按一定的规律制作在一块微小的半导体片上进而形成半导体芯片的过程,也称为集成电路制造。

在半导体器件制作过程中,有前工程和后工程之分。二者以晶圆片(wafer)切分成晶片(chip)为界,在此之前为前道工序,在此之后为后道工序。

所谓前道工序是从整块晶圆片入手,经过多次重复的制膜、掺杂和光刻等工序,制成半导体芯片,开发材料的电子功能,以实现所要求的元器件特性。

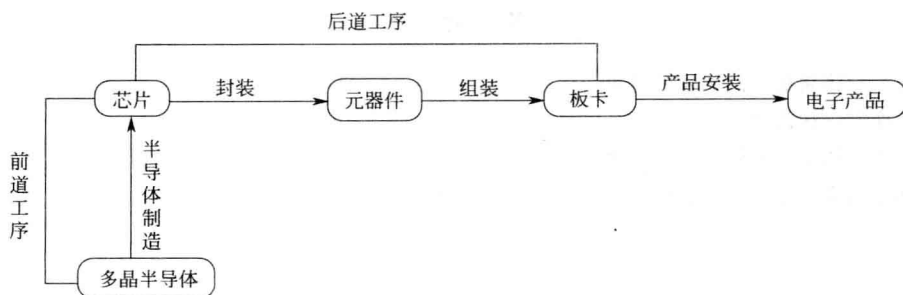


图 1-3 电子制造的物理实现过程

所谓后道工序是从由晶圆片切分好的一个一个的小晶片入手，进行装片、固定、键合连接、塑料灌封、引出接线端子、检查、打标等工序，完成作为器件、部件的封装体，以确保元器件的可靠性并便于与外电路连接。电子封装主要是完成后道工序。

1.2.2 电子制造业的技术核心

为了达到系统延迟的最小化，芯片封装应更接近，间距更小。因此半导体元器件向多引脚、轻重量、小尺寸、高速度发展，如图 1-4 所示。制造设备需求方面，半导体制程发展快速，线宽也不断朝向物理、化学、光学的极限前进。

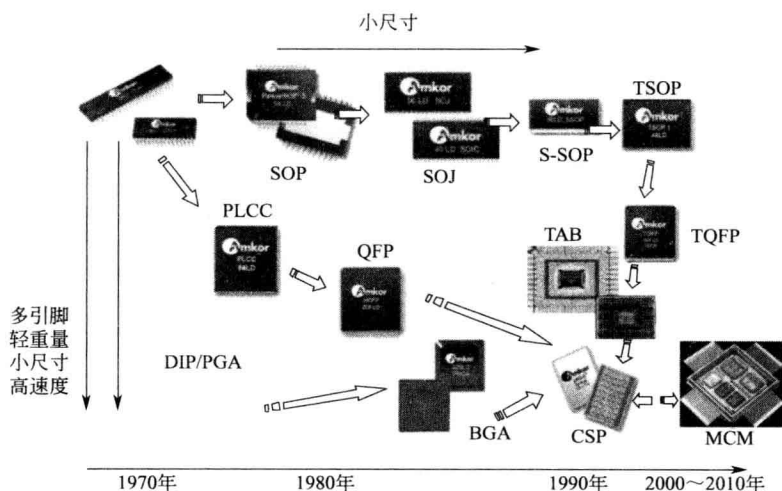


图 1-4 电子元器件发展趋势

半导体专用设备制造商的地位已不再仅是提供硬件设备，而同样能提供软件，包括工艺菜单、工艺控制及工艺集成，半导体专用设备工业的重要地位日益增强。正是基于产业链中的技术定位，使得全球电子产业的利润更多地集中在了上游材料与设备制造领域。这也是为何全球产业向中国转移，而电子材料与设备制造的领先企业仍集中于美国和日本的主要原因。

因此对于电子制造业而言，随着制造技术的进步，制造工艺的自动化程度越来越高，越来越多的核心电子制造技术固化在设备中，而新材料的不断出现，使得产品能够不断突破原有材料的物理性能限制，实现向更高性能迈进。因此，设备与材料产业的发展，是构成电子制造业技术进步的核心。

习 题 1

1. 简述半导体集成电路的发展过程。
2. 简述摩尔定律的内容。
3. 简述半导体集成电路产品的发展趋势。
4. 什么是电子制造？电子制造业的技术核心是什么？

第 2 章 半导体物理基础

2.1 半导体能带

2.1.1 电子的共有化

在孤立原子中，原子核外的电子按照一定的壳层排列，每一壳层容纳一定数量的电子。由于静电引力（库仑力），使电子只能在围绕原子核的轨道上运动，即轨道上，电子出现的概率最大。根据量子力学，虽然在空间的所有范围内都有电子出现的概率，但对单个原子中的电子而言，其概率的最大值则局限在离原子核中心很小的范围内即玻尔半径数量级。

制造半导体器件所用的材料大多是单晶体。单晶体是由原子按一定周期重复排列而成，且排列相当紧密，相邻原子间距只有零点几个纳米的数量级。当原子间距很小时，原子间的电子轨道将相遇而交叠，晶体中每个原子的电子同时受到多个原子核和电子（包括这个原子的电子和其他原子的电子）作用。

电子不仅可以围绕自身原子核旋转，而且可以转到另一个原子周围，即同一个电子可以被多个原子共有，电子不再完全局限在某一个原子上，可以由一个原子转到相邻原子，将可以在整个晶体中运动。

由于晶体中原子的周期性排列而使电子不再为单个原子所有的现象，称为电子共有化，如图 2-1 所示。在晶体中，不但外层价电子的轨道有交叠，内层电子的轨道也可能有交叠，它们都会形成共有化运动，但内层电子的轨道交叠较少，共有化程度弱些；外层电子轨道交叠较多，共有化程度强些。

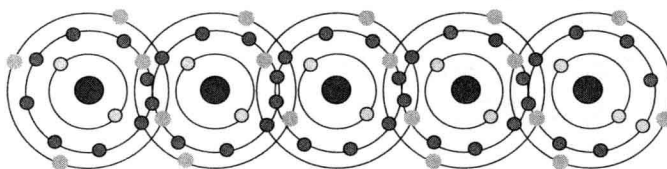


图 2-1 电子共有化示意图

2.1.2 能带

在孤立原子中，原子核外的电子按照一定的壳层排列，每一壳层容纳一定数量的电子。每个壳层上的电子具有分立的能量值，也就是电子按能级分布，这种能量值称为能级。而半导体中的电子是在周期性排列且固定不动的大量原子核的势场和其他大量电子的平均势场中运动。这个平均势场也是周期性变化的，且周期与晶格周期相同。

1. 能带

晶体中大量的原子集合在一起，而且原子之间距离很近（以硅为例，每立方厘米的体积内有 5×10^{22} 个原子，原子之间的最短距离为 0.235nm ），致使离原子核较远的壳层发生交叠，壳层交叠使电子不再局限于某个原子上，有可能转移到相邻原子的相似壳层上去，也可

能从相邻原子运动到更远的原子壳层上去。从而使本来处于同一能量状态的电子产生微小的能量差异，与此相对应的能级扩展为能带。

2. 允带、禁带、满带、空带

允许被电子占据的能带称为允带，也叫允带，允带之间的范围是不允许电子占据的，此范围称为禁带。原子壳层中的内层允带总是被电子先占满，然后再占据能量更高的外面一层的允带。被电子占满的允带称为满带，每一个能级上都没有电子的能带称为空带，如图 2-2 所示。

3. 价带、导带

1) 价带与导带的意义 对于半导体，所有价电子所处的能带是所谓价带，比价带能量更高的能带是导带。在热力学零度温度下，半导体的价带是满带，受到光电注入或热激发后，价带中的部分电子会越过禁带进入能量较高的空带，空带中存在电子后即成为导电的能带即导带，如图 2-2 所示。

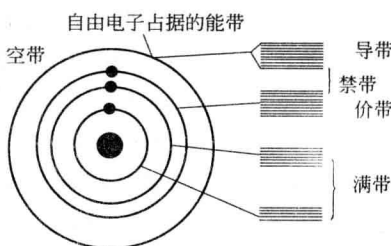


图 2-2 能带示意图

导带是半导体最外面（能量最高）的一个能带，是由许多准连续的能级组成的；是半导体的一种载流子，即自由电子（简称为电子）所处的能量范围。导带中往往只有少量的电子，大多数状态（能级）是空着的，则

在外加作用下能够发生状态的改变，故导带中的电子能够导电，即为载流子。

2) 价带与导带的关系 导带底是导带的最低能级，可看成是电子的势能，通常，电子就处于导带底附近；离开导带底的能量高度，则可看成是电子的动能。导带的底能级表示为 E_c ，价带的顶能级表示为 E_v ， E_c 与 E_v 之间的能量间隔为禁带宽度 E_g ，单位是能量单位 eV（电子伏特）。价带与导带的关系如图 2-3 所示。

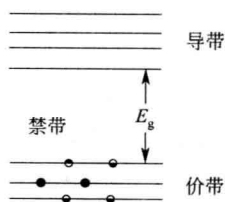


图 2-3 价带与导带的关系示意图

导体或半导体的导电作用是通过带电粒子的运动（形成电流）来实现的，这种电流的载体称为载流子。导体中的载流子是自由电子，半导体中的载流子则是带负电的电子和带正电的空穴。对于不同的材料，禁带宽度不同，导带中电子的数目也不同，从而有不同的导电性。

对于金属，如图 2-4(a) 所示，能带被电子部分占满，在电场作用下这些电子可以导电。对于绝缘体，如图 2-4(b) 所示，禁带很宽，价带电子常温下不能被激发到空的导带。对于半导体，如图 2-4(c) 所示，禁带比较窄，常温下，部分价带电子被激发到空的导带，形成有少数电子填充的导带和留有少数空穴的价带，都能带电。

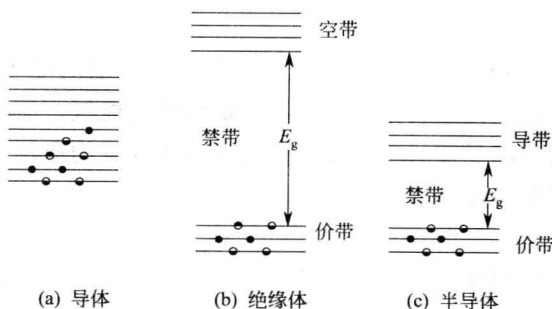


图 2-4 导体、绝缘体、半导体的能带示意图

例如，绝缘材料 SiO_2 的 E_g 约为 5.2eV，导带中电子极少，所以导电性不好，电阻率大于 $10^{12} \Omega \cdot \text{cm}$ 。半导体 Si 的 E_g 约为 1.12eV，锗约为 0.67eV，砷化镓约为 1.42eV，导带中有一定数目的电子，从而有一定的导电性，电阻率为 $10^{-3} \sim 10^{12} \Omega \cdot \text{cm}$ 。金属的导带与价带有一定程度的重合， $E_g = 0$ ，价电子可以在金属中自由

运动, 所以导电性好, 电阻率为 $10^{-6} \sim 10^{-3} \Omega \cdot \text{cm}$ 。

对于未掺杂的本征半导体, 导带中的电子是由它下面的一个能带 (即价带) 中的电子 (价电子) 跃迁上来而形成的, 这种产生电子 (同时也产生空穴, 空穴是半导体的另外一种载流子) 的过程, 称为本征激发。在本征激发过程中, 电子和空穴是成对产生的, 则总是有电子浓度等于空穴浓度, 这实际上就是本征半导体的特征。因此可以说, 凡是两种载流子浓度相等的半导体, 就是本征半导体。这就意味着, 不仅未掺杂的半导体是本征半导体, 就是掺杂的半导体, 在一定条件下 (例如高温下) 也可以转变为本征半导体。

价带的能量低于导带, 它也是由许多准连续的能级组成的。但是价带中的许多电子 (价电子) 并不能导电, 而少量的价电子和空穴才能导电, 故称空穴是载流子。空穴的最低能量即势能, 也就是价带顶, 通常空穴就处于价带顶附近。

价带顶与导带底之间的能量差, 就是所谓半导体的禁带宽度。这就是产生本征激发所需要的最小平均能量。这是半导体最重要的一个特征参量。

2.1.3 杂质能级

理想的半导体晶体是十分纯净不含任何杂质, 晶格中的原子严格按周期排列的。但实际应用中的半导体材料原子并不是静止在具有严格周期性的晶格的格点位置上, 而是在其平衡位置附近振动, 半导体材料并不是纯净的, 而是含有若干杂质, 即在半导体晶格中存在着与组成半导体的元素不同的其他化学元素的原子, 而且晶格结构并不是完整无缺的, 而存在着各种形式的缺陷。极其微量的杂质和缺陷, 能够对半导体材料的物理性质和化学性质产生决定性的影响。例如在硅晶体中, 若以 10^5 个硅原子中掺入一个杂质原子的比例掺入硼 (B) 原子, 则硅晶体的电导率在室温下将增加 10^3 倍。用于生产一般硅平面器件的硅单晶, 位错密度要求控制在 10^3 cm^{-2} 以下, 若位错密度过高, 则不可能生产出性能良好的器件。由于杂质和缺陷的存在, 会使严格按周期排列的原子所产生的周期性势场受到破坏, 有可能在禁带中引入允许电子存在的能量状态 (即能级), 从而对半导体的性质产生决定性的影响。

1. 半导体中的杂质

半导体中的杂质主要有两方面的来源: 一是制备半导体的原材料纯度不够高以及单晶制备过程中及器件制造过程中的沾污; 二是为了半导体的性质而人为地掺入某种化学元素的原子。

通过研究可以知道, 晶体内部是有空隙的, 比如金刚石结构中原子只占晶胞体积的 34%, 还有 66% 是空隙, 这些空隙通常称为间隙位置。因此杂质存在半导体晶体中的填充方式有两种: 一种是杂质原子位于晶格原子间的间隙位置, 叫做间隙式杂质填充; 第二种是杂质原子取代晶格原子而位于晶格格点处, 叫做替位式杂质填充。如图 2-5 所示是硅晶体晶格中的间隙式杂质填充和替位式杂质填充的平面示意图。

原子半径一般比较小, 如锂离子 (Li^+) 的半径为 $0.68 \text{ \AA}$ ($1 \text{ \AA} = 10^{-10} \text{ m}$), 所以锂离子进入硅、锗、砷化镓后以间隙式杂质的形式存在。原子的半径与被取代的晶格原子的半径大小比较相近, 且它们的价电子壳层结构也比较相近。如硅、锗是 IV 族元素, 与 III、

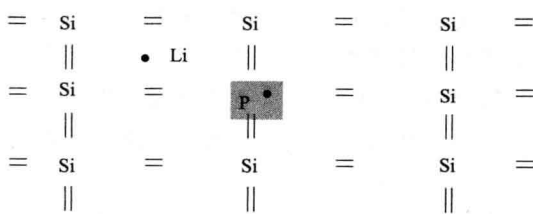


图 2-5 硅晶体晶格中的间隙式杂质填充和替位式杂质填充的平面示意图

V 族元素的情况比较相近, 所以 III、V 族元素在硅、锗晶体中都是替位式杂质。单位体积中的杂质原子数, 称为杂质浓度。

2. 施主 (donor) 杂质和施主能级

以硅中掺入磷 (P) 为例, 来说明 V 族元素杂质的作用。当一个磷原子占据了硅原子的

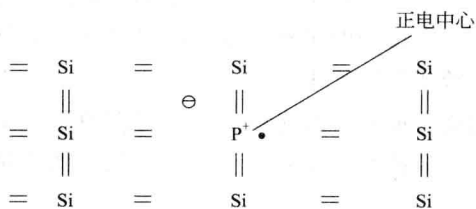


图 2-6 硅中掺入施主杂质磷 (P)

位置, 如图 2-6 所示, 磷原子有五个价电子, 其中四个价电子与周围的四个硅原子形成共价键, 还剩余一个价电子。磷原子成为一个带有一个正电荷的磷离子 (P^+), 称为正电中心磷离子。其效果相当于形成了一个正电中心和一个多余的电子。

多余的电子束缚在正电中心周围, 但这种束缚作用比共价键的束缚作用弱得多, 只要很

小的能量就可以使多余电子挣脱束缚, 成为自由电子在晶格中运动, 起到导电的作用。这时磷原子就成了一个少了一个价电子的磷离子, 它是一个不能移动的正电中心。V 族元素杂质在硅、锗中电离时, 能够施放电子而产生导电电子并形成正电中心, 称为施主杂质, 也称为 N 型杂质。施放电子的过程称为施主电离。施主杂质在未电离时是中性的, 称为束缚态或中性态, 电离后成为正电中心, 称为离化态。纯净半导体中掺入施主杂质后, 施主杂质电离, 使导带中的导电电子增多, 即电子密度大于空穴密度, 增强了半导体的导电能力, 成为主要依靠电子导电的半导体材料。

多余电子脱离杂质原子成为导电电子的过程称为杂质电离。使这个多余电子挣脱束缚成为导电电子所需要的能量称为杂质电离能, 用 ΔE_D 表示。由于多余电子很容易挣脱原子的束缚成为导电电子, 因此 V 族元素原子在硅、锗中的电离能很小, 在硅中电离能约为 $0.04 \sim 0.05 \text{ eV}$, 在锗中电离能约为 0.01 eV , 比硅、锗的禁带宽度小得多。

施主杂质的电离过程用能带图表示, 如图 2-7 所示, 电子得到能量 ΔE_D 后, 就从施主的束缚态跃迁到导带成为导电电子, 被施主杂质束缚时的电子的能量比导带底 E_C 低 ΔE_D , 称为施主能级, 用 E_D 表示, 施主电离能 $\Delta E_D = E_C - E_D$ 。由于 ΔE_D 远小于禁带宽度 E_g , 所以施主能级位于离导带底很近的禁带中。由于施主杂质相对较少, 杂质原子间的相互作用可以忽略, 所以施主能级可以看做是一些具有相同能量的孤立能级。在纯净的半导体中掺入施主杂质, 杂质电离后, 导带中的导电电子增多, 半导体的导电能力增强了。

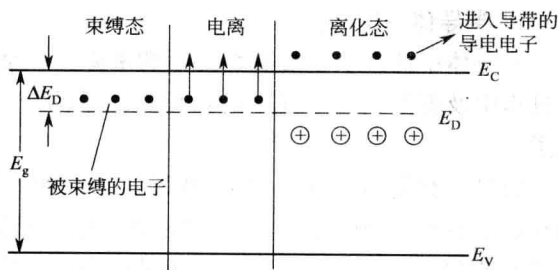


图 2-7 施主杂质的电离能带图

3. 受主 (acceptor) 杂质和受主能级

以硅中掺入硼 (B) 为例, 来说明 III 族元素杂质的作用。当一个硼原子占据了硅原子的位置, 如图 2-8 所示, 硼原子有三个价电子, 当它和周围的四个硅原子形成共价键时, 还缺少一个电子, 必须从别处的硅原子中夺取一个价电子, 于是在硅晶体的共价键中产生了一个空穴。硼原子成为一个带有一个负电荷的硼离子 (B^-), 称为负电中心硼离子。其效果相当于形成了一个负电中心和一个多余的空穴。