

21世纪高等院校计算机专业规划教材



数字逻辑

(第二版)

朱 勇 主编
高晓清 曾西洋 副主编



中国铁道出版社
CHINA RAILWAY PUBLISHING HOUSE

21 世纪高等院校计算机专业规划教材

数字逻辑（第二版）

朱 勇 主编

高晓清 曾西洋 副主编

中国铁道出版社
CHINA RAILWAY PUBLISHING HOUSE

内 容 简 介

本教材的编写依据普通高等学校电气信息类教学大纲精神,全面系统地阐述了数字电路与逻辑设计的基本理论、基本方法以及现代逻辑设计技术。全书共分9章:数制与编码、逻辑代数基础、组合逻辑、同步时序逻辑、异步时序逻辑、脉冲产生电路、数/模与模/数转换电路、编程逻辑和数字系统综合设计。

本教材的编者为“数字逻辑”省级精品课程的负责人与骨干教师,并有丰富的数字系统设计经验与相关项目工程背景。教材介绍了当今先进的逻辑设计方法与技术,如PLD(可编程逻辑器件)、HDL(硬件描述语言)、SoC(片上系统)、EDA(电子设计自动化)、CPU描述与设计等。

本教材适合作为高校计算机、电子信息、自动化等相关专业教材,以及从事相关领域工程技术人员参考书。

图书在版编目(CIP)数据

数字逻辑 / 朱勇主编. —2版. —北京:中国铁道出版社,2013.9
21世纪高等院校计算机专业规划教材
ISBN 978-7-113-17152-0

I. ①数… II. ①朱… III. ①数字逻辑—高等学校—教材 IV. ①TP331.2

中国版本图书馆CIP数据核字(2013)第196057号

书 名: 数字逻辑(第二版)
作 者: 朱 勇 主编

策 划: 孟 欣 读者热线: 400-668-0820
责任编辑: 孟 欣 徐盼欣
封面设计: 付 巍
封面制作: 白 雪
责任印制: 李 佳

出版发行: 中国铁道出版社(100054,北京市西城区右安门西街8号)

网 址: <http://www.51eds.com>

印 刷: 北京市昌平开拓印刷厂

版 次: 2007年12月第1版 2013年9月第2版 2013年9月第1次印刷

开 本: 787 mm×1 092 mm 1/16 印张: 19 字数: 459千

印 数: 1~3 000册

书 号: ISBN 978-7-113-17152-0

定 价: 36.00元

版权所有 侵权必究

凡购买铁道版图书,如有印制质量问题,请与本社教材图书营销部联系调换。电话:(010)63550836

打击盗版举报电话:(010)63549504

第二版前言

FOREWORD >>>

本书第一版被教育部评为普通高等教育“十一五”国家级规划教材。

随着 IC (集成电路) 工艺和计算机硬件技术的飞速发展以及两者的相互渗透, 数字逻辑设计方法发生了很大的变化: 元件规模从简单逻辑功能的分离器件到实现复合逻辑的中大规模 IC 以及 SoC, 器件类型从通用逻辑芯片到 ASIC 以及 PLD 半用户定制电路, 设计模式也从传统的以基本具体的逻辑单元搭建数字电路的方式到采用硬件语言抽象描述和软硬件协同设计的 EDA 设计环境。因此,《数字逻辑》教程必须顺应当前主流技术的发展, 与时俱进。

数字逻辑课程与教材在不同的学校有不同的名称, 不同的专业有不同的侧重点。编者经历了二十余年的一线教学, 参与教材编写也已逾十年, 深刻体会到这门课程的发展。与 IT 相关的专业, 如计算机、电子、通信、自动化等中, 硬件系统都是一个重要内容。如何在有限的篇幅里, 让学生掌握数字系统逻辑设计的基础知识与主流技术, 具有综合应用能力, 是编者的责任所在。

本教材全面详尽地论述经典数字逻辑(组合逻辑和时序逻辑)和现代逻辑设计(编程逻辑), 具有以下三个特色:

(1) 可编程逻辑。可编程逻辑器件及其设计方法是对经典逻辑设计的一个重要补充, 而且发展相当迅猛。笔者非常认同当前现状, 结合多年的 SoC 研究与设计经验, 以较大的篇幅详细阐述了可编程原理、可编程器件和可编程设计方法。避免了某些教科书只蜻蜓点水地介绍一些抽象的可编程原理, 或罗列几个可编程器件的表面文章做法。

(2) HDL 设计语言与 EDA 环境。HDL 是当今 SoC 设计的主流技术。教材全面介绍了 VHDL 语言基础以及典型用法, 并给出了在 Quartus 环境下的设计流程。VHDL 语法介绍条理清楚, 应用实例由浅入深, 设计环境图文并茂。

(3) CPU 综合数字系统。“单周期 CPU 描述与设计”实例将数字逻辑和计算机微结构很好地融合在一起。数字逻辑是微处理器的设计基础, 后者又为前者提供了广阔的应用和设计空间。可以说, 如果读者完全掌握这个过程, 就具有担任产品研发工程师的实力了。同时, 这些实例也可以作为数字逻辑课程的设计题目。

本教材共分 9 章: 数制与编码、逻辑代数基础、组合逻辑、同步时序逻辑、异步时序逻辑、脉冲产生电路、数/模与模/数转换电路、编程逻辑和数字系统综合设计。全书由朱勇教授主编, 由高晓清、曾西洋副教授任副主编。其中, 朱勇教授编写数制与编码、编程逻辑及数字系统综合设计部分, 高晓清副教授编写同步时序逻辑、异步时序逻辑、脉冲产生电路和数/模与模/数转换电路部分, 曾西洋副教授编写逻辑代数基础与组合逻辑部分。汪玉蓉、王文斌、周湜、周游、杨琳、陈笑春、李涇为本教材的出版提供了帮助, 在此一并表示感谢。

本教材适合作为高校计算机、电子信息、自动化等相关专业教材, 以及从事相关领域工程技术人员的参考书。

对于教材中的不妥之处, 敬请同仁和读者批评指正。

编者

2013 年 7 月

第一版前言

◀◀◀ FOREWORD

随着 IC (集成电路) 工艺和计算机硬件技术的飞速发展以及两者的相互渗透, 数字逻辑设计方法发生了很大的变化: 元件规模从简单逻辑功能的分离器件到实现复合逻辑以及通用功能的中大规模 IC, 器件类型从通用逻辑器件到 ASIC (专用集成电路) 以及 PLD 半用户定制电路, 设计模式也从传统的以基本具体的逻辑单元搭建数字电路的方式到采用硬件语言抽象描述数字系统的 EDA 设计环境。因此《数字逻辑》教程必须顺应当前主流技术的发展, 达到与时俱进。

数字逻辑教程的主旨在于训练学生的逻辑思维能力, 掌握运用形式化方法描述客观世界的的能力, 为学习计算机硬件课程打下坚实基础。本书着眼于培养读者分析问题和解决问题的能力。对每一个逻辑问题的讲述做到条理清晰、深入浅出, 尽量避免就事论事, 从而达到举一反三的效果。每章均列举了相当数量的例题, 以加深基本概念的理解, 掌握基本方法的运用。

本教材除了全面详尽地论述经典数字逻辑外, 还增添了非常具有实用价值的三个特色部分:

(1) 可编程逻辑。可编程逻辑器件及其设计方法是对逻辑设计的一个重要补充, 而且发展相当迅猛。纵观最新出版的数字逻辑教材, 这部分的分量越来越重。笔者非常认同当前现状, 结合多年的可编程逻辑研究与设计经验, 详细阐述了可编程原理、可编程器件和可编程设计方法。避免了某些教科书只蜻蜓点水地介绍一些抽象的可编程原理, 或罗列几个可编程器件的表面文章做法。

(2) EDA 设计。在校学生学完课程后往往动不了手, 极大地影响了学习兴趣, 这也是为什么同学们学习软件的兴趣高于硬件的原因之一。本书以国内最为流行的 Protel 设计环境为例, 讲述电路的整个设计流程, 使得在学完数字逻辑基础知识后, 就可以设计、制作数字电路 PCB 了。

(3) 综合实例。最能体现实用性的内容就是本书最后给出的两个设计实例。它们贯穿了整个数字逻辑设计的完整过程, 不仅仅是理论上的, 而且包括实践过程。可以说, 如果读者完全掌握这个过程, 他就已经能够担任产品研发工程师了。同时, 这两个实例也可以作为数字逻辑课程的设计题目。

全书共分 9 章: 数制与编码、逻辑代数基础、组合逻辑、同步时序逻辑、异步时序逻辑、脉冲产生电路、数/模与模/数转换电路、编程逻辑和 EDA 设计。全书由朱勇教授主编, 并编写数制与编码、编程逻辑及 EDA 部分, 高晓清编写同步时序逻辑、异步时序逻辑、脉冲产生电路和数/模与模/数转换电路部分, 曾西洋编写逻辑代数基础与组合逻辑部分。还要感谢王文斌、周湜、杨琳、陈笑春、计臣、周游、李泾、施静、夏玲为本教材的出版提供了帮助。

对于教材中的不妥之处, 敬请同仁和读者批评指正。

编者

2007 年 11 月

关于天勤

天勤教学网(www.51eds.com)是中国铁道出版社旗下全资子公司——北京国铁天勤文化发展有限公司创办的教学资源服务平台,网站以满足广大师生需求为基本出发点,以服务用户为宗旨,为用户提供优质教学资源,本着创新、发展的经营理念,时刻把师生的满意度放在第一位,面向实际,面向用户,开拓进取,追求卓越,全力打造国内专业教学资源品牌,努力创建领先教学资源服务基地,力争为教育事业做出巨大贡献!

目前有 **1800** 所高等院校

1400 所中职学校

12000 位老师选择中国铁道出版社作为合作伙伴

品牌

- 60余年的中央级出版社
- 首批教育部教材出版基地
- 拥有“双一”出版市场占有率

质量

- 百余种“十一五”国家级规划教材
- 专家阵容庞大,多家教指委悉心指导
- 立足一线教学需求
- 重金打造质量工程

服务

- 提供针对性、多层次的产品
- 可使备课轻松,教学方便
- 多途径、多角度提升教师个人价值
- “一站式出版”,轻松享受出版成果
- “课程出版”使教师教学效率高,学生学习效果好



400-668-0820

中国铁道出版社·教材研究开发中心

地址:北京市西城区右安门西街8号-2号楼 邮编:100054

网址:www.51eds.com E-mail: tqbook@tqbooks.net

传真:010-63560058 教材服务QQ群:16425657

目 录

CONTENTS >>>

第 1 章 数制与编码	1
1-1 数字逻辑概述	1
1-1-1 数字系统	1
1-1-2 片上系统	3
1-2 数制及其转换	5
1-2-1 十进制	5
1-2-2 二进制	6
1-2-3 八进制	6
1-2-4 十六进制	6
1-2-5 数制转换	7
1-3 带符号二进制数的代码表示	12
1-3-1 机器码与真值	12
1-3-2 原码	12
1-3-3 反码	13
1-3-4 补码	14
1-3-5 数码运算	15
1-4 编码	17
1-4-1 BCD 码	17
1-4-2 格雷码	18
1-4-3 奇偶检验码	20
1-4-4 CRC 码	20
1-4-5 ASCII 码	21
小结	22
习题	22
第 2 章 逻辑代数基础	23
2-1 逻辑代数的基本定理和规则	23
2-1-1 逻辑代数公理	23
2-1-2 逻辑代数定理	23
2-1-3 逻辑代数规则	25
2-2 逻辑函数的表示方法	27
2-2-1 逻辑表达式	27
2-2-2 真值表	27
2-2-3 逻辑图	28
2-3 逻辑函数表达式形式与变换	28

2-3-1	积之和	29
2-3-2	和之积	29
2-3-3	最小项标准形式	29
2-3-4	最大项标准形式	31
2-4	逻辑函数的化简	34
2-4-1	与或式的化简	34
2-4-2	或与式的化简	36
2-5	卡诺图	37
2-5-1	卡诺图构成	37
2-5-2	典型卡诺圈	39
2-5-3	卡诺图化简	42
2-5-4	无关项的卡诺图表示	45
2-6	蕴涵法化简逻辑函数	46
小结	49
习题	49
第 3 章	组合逻辑	51
3-1	门电路	51
3-1-1	二极管、三极管门电路	51
3-1-2	TTL 门电路	54
3-1-3	CMOS 门电路	59
3-2	组合逻辑分析	61
3-2-1	分析步骤	61
3-2-2	分析实例	62
3-3	组合逻辑设计	64
3-3-1	设计步骤	64
3-3-2	问题的描述	64
3-3-3	设计实例	67
3-3-4	不完全项设计	70
3-4	组合逻辑电路的险象	72
3-4-1	险象的产生	73
3-4-2	险象的判断	73
3-4-3	险象的解决	74
3-5	常用的中规模组合逻辑构件的使用	75
3-5-1	译码器	76
3-5-2	编码器	83
3-5-3	多路选择器	85
3-5-4	比较器	90
3-5-5	加法器	91

3-5-6	ALU	95
小结	100
习题	101
第 4 章	同步时序逻辑	104
4-1	时序逻辑结构模型	104
4-1-1	结构模型	104
4-1-2	时序电路的分类	106
4-2	触发器	106
4-2-1	RS 触发器	106
4-2-2	D 触发器	109
4-2-3	JK 触发器	111
4-2-4	T 触发器	115
4-2-5	不同类型时钟触发器间的转换	115
4-2-6	集成触发器的参数	120
4-3	同步时序逻辑分析	121
4-3-1	特性函数	121
4-3-2	激励表	121
4-3-3	状态图、状态表	121
4-3-4	波形图	123
4-3-5	分析实例	123
4-4	同步时序逻辑设计	128
4-4-1	原始状态图和状态表	129
4-4-2	状态表化简	133
4-4-3	状态分配	139
4-4-4	设计实例	143
4-4-5	不完全状态逻辑设计	147
4-5	常用的中规模同步时序逻辑构件的使用	150
4-5-1	寄存器	150
4-5-2	计数器	153
小结	162
习题	162
第 5 章	异步时序逻辑	166
5-1	异步时序逻辑电路的特点	166
5-1-1	基本概念	166
5-1-2	分析和设计异步时序电路的几点规定	166
5-2	脉冲异步时序逻辑分析	167
5-2-1	分析步骤	167
5-2-2	分析实例	168

5-3	脉冲异步时序逻辑设计.....	173
5-3-1	设计步骤.....	173
5-3-2	设计实例.....	174
5-4	常用中规模异步计数器.....	181
	小结.....	182
	习题.....	182
第 6 章	脉冲产生电路.....	184
6-1	多谐振荡器.....	184
6-1-1	TTL 环形振荡器.....	184
6-1-2	MOS 多谐振荡器.....	186
6-2	单稳态触发器.....	187
6-3	施密特触发器.....	189
6-4	555 定时器及其应用.....	191
6-4-1	555 定时器.....	191
6-4-2	单稳态触发器.....	192
6-4-3	多谐振荡器.....	193
6-4-4	施密特振荡器.....	194
	小结.....	195
	习题.....	195
第 7 章	数/模与模/数转换电路.....	197
7-1	数/模转换电路.....	197
7-1-1	权电阻网络 DAC.....	197
7-1-2	倒 T 形电阻网络 DAC.....	198
7-1-3	DAC 的主要技术指标.....	199
7-1-4	集成 DAC 举例.....	200
7-1-5	DAC 转换器应用举例.....	202
7-2	模/数转换电路.....	204
7-2-1	逐次比较型 ADC.....	207
7-2-2	双积分型 ADC.....	210
7-2-3	ADC 的主要技术指标.....	212
7-2-4	集成 ADC 举例.....	212
7-2-5	ADC 应用举例.....	214
	小结.....	216
	习题.....	216
第 8 章	编程逻辑.....	218
8-1	阵列示意图.....	218
8-1-1	ROM.....	218
8-1-2	阵列示意图概述.....	219

8-2	CPLD.....	221
8-2-1	PLA.....	221
8-2-2	PAL.....	222
8-2-3	GAL.....	223
8-2-4	CPLD 简介.....	224
8-2-5	CPLD 编程原理.....	226
8-3	FPGA.....	227
8-3-1	FPGA 编程原理.....	227
8-3-2	Altera FPGA 典型结构.....	228
8-3-3	Xilinx FPGA 典型结构.....	232
8-4	VHDL.....	235
8-4-1	VHDL 概述.....	235
8-4-2	VHDL 基本结构.....	236
8-4-3	VHDL 数据类型与表达式.....	237
8-4-4	VHDL 基本语句.....	242
8-4-5	Quartus II 开发环境.....	248
8-4-6	组合逻辑设计实例.....	252
8-4-7	时序逻辑设计实例.....	256
	小结.....	262
	习题.....	263
第 9 章	数字系统综合设计	264
9-1	设计流程.....	264
9-2	七段 LED 显示.....	265
9-2-1	LED 显示原理.....	265
9-2-2	电路设计.....	266
9-2-3	VHDL 设计.....	267
9-3	交通灯控制.....	269
9-3-1	系统需求.....	269
9-3-2	状态分析.....	270
9-3-3	系统设计.....	270
9-3-4	模块 VHDL 描述.....	270
9-3-5	仿真与运行结果.....	275
9-4	ADC 0804 数据采集.....	275
9-4-1	ADC 0804 时序.....	275
9-4-2	原理图.....	276
9-4-3	VHDL 设计.....	276
9-5	单周期 CPU 描述.....	278
9-5-1	MIPS 处理器概述.....	278

9-5-2 指令描述.....	279
9-5-3 微结构	280
9-6 单周期 CPU 设计	282
9-6-1 指令执行步骤.....	282
9-6-2 取指令 (IF) 逻辑设计.....	282
9-6-3 指令译码 (ID) 逻辑设计.....	283
9-6-4 指令执行 (EXE) 逻辑设计	287
9-6-5 存储器访问 (MEM) 逻辑设计	287
9-6-6 结果写回 (WB) 逻辑设计.....	287
9-6-7 系统逻辑设计及仿真	288
小结	290
习题	290
附录 A 逻辑符号对照表.....	291
参考文献	294

第 1 章 数制与编码

数字系统包含两种类型的运算，即逻辑运算和算术运算。不论哪种运算都与数的关系十分密切，因此了解数的表示形式和基本特征是大有必要的。计算机是数字系统中最常见、最有代表性的设备，因此必须了解数在计算机系统内的表示方法和特征。

数字系统所处理的信息都是离散元素，这些离散元素可以有不同的表示形式，如十进制数字、字母、标点符号等。现实生活中人类通常采用十进位计数制来表示数，但计算机不能直接接受十进制。因此需要选择一种进位计数制来确定小数点及数的正、负符号在计算机中的表示，同时人-机通信也需要进行数制转换。

本章重点介绍数字系统中数据的表示形式——数制与编码。

1-1 数字逻辑概述

1-1-1 数字系统

客观世界存在着各种物理信号，按其变化规律可以分为两种类型：一种是连续信号，另一种是离散信号。

所谓连续信号是指在时间上和数值上均作连续变化的物理信号，例如温度、压力等。在工程应用中为了便于处理和传输，通常用某一种连续信号去模拟另一种连续信号，例如用电压的变化代替温度的变化等。因此，连续信号又称模拟信号，简称模拟量。直接对模拟量进行处理的电子线路称为模拟电路。

所谓离散信号是指信号的变化在时间上和数值上都是离散的，或者说的不连续的。例如，学生成绩记录、产品统计、电路开关的状态等。离散信号的变化可以用不同的数字表示，所以又称数字信号，简称数字量。直接对数字量进行处理的电子线路称为数字电路，由于数字电路的各种功能是通过逻辑运算和逻辑判断来实现的，所以又称数字逻辑电路或者逻辑电路。

通常以正弦波为例来说明模拟信号和数字信号。正弦波既能用连续方式表示也能用离散方式表示，图 1-1 是其两种表示方式。

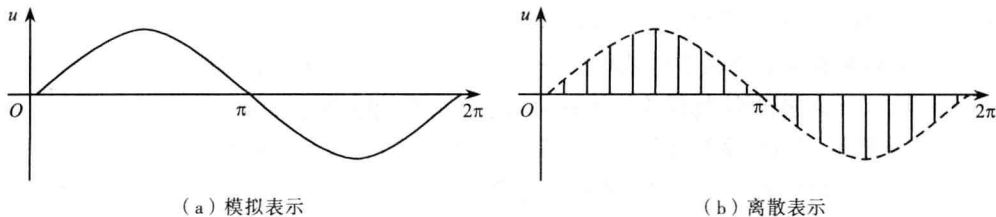


图 1-1 正弦波的模拟表示和离散表示

图 1-1 (b) 中的离散信号可以表示为如表 1-1 所示的数字值。

数字系统已经成为日常生活中重要的组成部分。在人们周围可以发现无数个数字硬件的例子，如自动播音器、CD 播放机、电话系统、PC 以及视频游戏机等，这样的例子举不胜举。

简单地讲，数字系统是一个能对数字信号进行加工、传输和存储的实体，它由实现各种功能

的数字逻辑电路相互连接而成。数字系统是仅仅用数字来“处理”信息以实现计算和操作的电子网络。但是,数字系统中所用的数字是来自于特别的数制系统,该数制系统只有两个值:0和1。此特征定义了二进制系统中数字的本身(0和1),称为比特(bit),简称“二进制数字”。虽然这似乎十分简单,但是由于只使用0和1来完成所有的计算和操作,所有数字系统的设计实际上是相当复杂的。

表 1-1 正弦波的离散数字值(X 坐标单位为度)

X	Y	X	Y	X	Y	X	Y
0	0	90	1	180	0	270	-1
18	0.31	108	0.95	198	-0.31	288	-0.95
36	0.59	126	0.81	216	-0.59	306	-0.81
54	0.81	144	0.59	234	-0.81	324	-0.59
72	0.95	162	0.31	252	-0.95	342	-0.31

数字系统必须完成如下任务:

- ① 将现实世界的信息转换成数字系统可以理解的二进制“语言”。
- ② 仅用数字0和1完成所要求的计算和操作。
- ③ 将处理的结果以用户可以理解的方式返回给现实世界。

数字系统模型如图 1-2 表示。

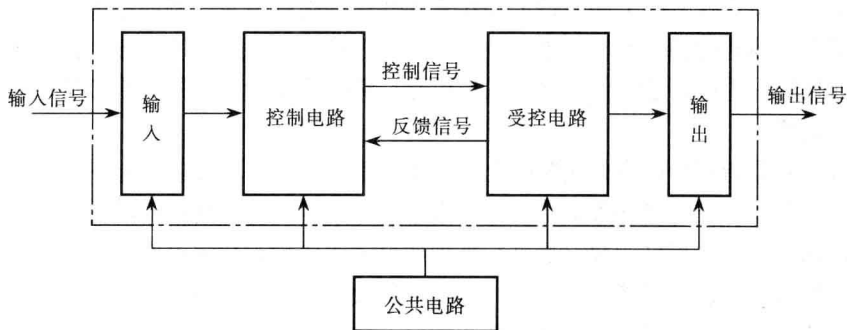


图 1-2 数字系统模型

整个系统划分为控制电路和受控电路两大部分。

① 控制电路是数字系统模型的核心部分,由记录当前逻辑状态的时序电路和进行逻辑运算的组合电路组成。它可根据控制器的外部输入信号,由受控电路送回的反馈信号以及控制电路内部的当前状态来控制逻辑运算的进程,向受控电路和系统外部发出各种控制信号。

② 受控电路(数据处理器)由一些组合电路和时序电路组成。它可根据控制电路发出的控制信号对输入的数据信号进行处理并输出,同时,还将反映受控器自身状态并将控制要求的信号反馈给控制器。控制器是数字系统的核心,根据其内部功能可以建立图 1-3 所示的控制器模型。

控制器的模型可清楚地表明控制器内部电路的类型及连接关系,它是逻辑电路设计的基本依据。控制器逻辑电路设计的主要任务包括:状态寄存器的选择、状态值分配、次态译码电路设计和输出译码电路设计。

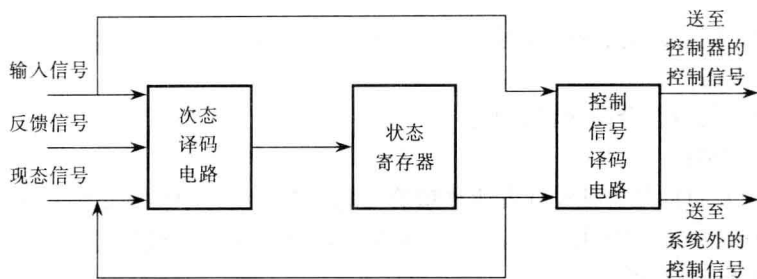


图 1-3 控制器模型

1-1-2 片上系统

20 世纪 90 年代末期，芯片制造工艺更加先进，集成度越来越高，不同用途的数字功能单元和处理器核心可以集成在一块芯片中实现，使得整个系统进入片上系统（System-on-Chip, SoC）发展时代。目前，SoC 也是嵌入式系统设计与实现的一个重要技术手段。

SoC 是以 IP 核复用为基础，以软硬件协同设计为主要设计方法的芯片设计技术。其关键是利用经过验证的 IP，并成功地把 IP 集成到 SoC 系统中。

1. IP 核设计与复用

IP 核有软核和硬核两种类型。前者以可综合的硬件描述语言（HDL）代码的形式交付；后者则用制定的工艺进行了功耗、面积或者性能的优化，以 GDSII 格式交付。成功地开发 SoC IP 核结构，需要做到：

（1）硬化：优化配置并使软 IP 硬化

IP 硬化过程就是在标准规定的速度、功率和范围内以目标工艺实现 IP。该实现必须能够提供准确的建模、自动化方法、工艺易于移植，以及具有基于业界标准的电子设计自动化（EDA）工具。硬化过程首先需要 IP 供应商提供高质量 RTL（寄存器传输级）描述，并且提供一套完整的 GDSII 设计实现方案。

（2）建模：高度精确地为硬化的软 IP 自动建模

典型的 SoC 设计流程包括：

① 功能模型必须代表系统仿真中的 IP 核周期特征，并且能够在门级仿真中支持精确到比特的 RTL 仿真和时序注释。此外，还应消除仿真器特殊结构和接口，在仿真环境中便于移植。

② 时序模型具备所有的时序特点。IEEE 的 IP 核测试语言（CTL），定义了嵌入式 IP 核和 SoC 的测试接口，为 SoC 互联和逻辑提供了可测试性。

③ 物理模型是 IP 核具体物理实现的抽象，必须准确表述：元件占用面积、接口引脚/端口数量、线路障碍、电源和接地。

④ 功率模型描述了 IP 核功耗，必须忠实反映静态和动态功耗、I/O 端口和内部节点的开关状态、I/O 端口和内部节点的状态、运行方式、电压和温度等条件以及电容负载和输入瞬变时间。

（3）集成：将模型综合到 SoC 设计流程中

选择 IP 核时首要考虑的因素是 IP 与目标系统的配合程度。为了使开发的 IP 核能够高效地集成到新的设计中去，设计复用和标准化是必由之路。IP 集成必须解决的重要问题有：在系统结构设计和模块划分时，选择合适的片上总线结构和 IP 库；模块间的接口协议要尽可能简单，接口定义尽可能与国际上通用的接口协议一致；慎重考虑时钟分布以及电源、地线的走线，针对关键路

径的优化要投入较大精力;注重积累集成的经验。对于成功地集成的 IP,应该进一步完善,同时记录下来形成技术文档。

(4) 验证: IP 核是否符合设计者的想法

IP 核验证技术包括:

① 目的性验证:目的是验证设计者所预想的功能是否在设计中得到正确实现。通常,它在最高抽象层次上完成。其最终结果是建立一个所谓的“黄金模型”,该模型可以作为整个设计过程中各种更加详细的设计视图的参考基准。

② 等效性验证:目的是验证在设计过程中生成的不同层次的设计功能是否与“黄金模型”功能相一致。

③ IP 验证:指对单个 IP 的功能进行验证的过程,即单元测试。

④ 集成验证:指对包含一个或多个 IP 的 SoC 进行功能验证的过程,即 SoC 的系统级验证。其重点放在 IP 的连接和相互作用上,验证所用模型应能精确地仿效 IP 接口。

可供复用的 IP 核既要有其功能描述文件用以说明核的功能时序要求等,还要有设计实现和验证两个方面的文件,即还应包含实现 IP 核的 RTL 源代码或网表文件,以及用于 IP 核实现后逻辑验证的仿真模型和测试向量。其设计流程主要包括设计规约与划分、子模块的规范与设计、测试台开发、时序检测和集成等步骤。在选择 IP 核时要考虑多方面的因素,如与目标系统的配合程度、成本以及上市的紧迫性、与其他模块的兼容性、系统功能、IP 核的质量及其支持性(标准的遵从程度、未来发展的蓝图、易用性获取 IP 授权效率、合作厂商的可依赖程度)集成的难度等。

2. 软硬件协同设计

软/硬件协同设计不仅是一种设计技术,同时也是一种新的设计方法学,其核心问题是在设计过程中协调软件子系统和硬件子系统。与传统的嵌入式系统设计方法不同,软/硬件协同设计强调软件和硬件设计开发的并行性和相互反馈,克服了传统方法中把软件和硬件分开设计所带来的种种弊端,协调软件和硬件之间的制约关系,达到系统高效工作的目的。它提高了设计抽象的层次,拓展了设计覆盖的范围;与此同时还强调利用现有资源,即重用构件和 IP 核,缩短系统开发周期,降低系统成本,提高系统性能,保证系统开发质量。嵌入式系统软/硬件协同设计方法学主要包括:系统建模、软/硬件协同综合、协同仿真、协同验证、设计功能和性能指标评价技术、SoC 测试调度技术等方面,并且还分为不同的设计层次。

(1) 协同综合技术

嵌入式系统是软件/硬件一体化的系统,其中功能既可以由硬件来完成,也可以由软件来实现。硬件速度快,而软件成本低,这就需要权衡系统的时间、成本等性能指标之间的关系。决定系统各个模块由硬件完成或是软件实现是一项非常重要的工作,这个划分系统软/硬件的过程被称为协同综合或者协同划分。

(2) 协同验证技术

在系统设计的各个阶段根据系统性能指标要求对设计方案综合评价,以验证系统的合理性和可行性。协同验证的研究主要有两个方向,即仿真验证和形式化验证。仿真验证方法是用硬件描述语言 HDL 完成硬件子系统的描述,完成系统软硬件的联合调试,纠正其中的设计错误;形式化验证方法是建立被验证系统的数学模型,然后用数学方法证明被验证系统的正确性以及各种性能指标是否满足要求。

(3) 性能指标评价技术

嵌入式系统是以应用为中心、对系统功能和性能指标(成本、面积、功耗、实时性)都有严

格要求的专用计算机系统。标准评价各性能指标是保证嵌入式系统需求的必要条件。

(4) 测试调度问题

随着设计复杂度的增加, SoC 上重用的 IP 数量越来越多, 为了缩短芯片测试的时间, 需要尽可能并行地测试芯片上的 IP 核。将 IP 核输入/输出端动态分配到同一测试总线上, 允许它们同时进行测试, 即在设计中进行测试调度。

SoC 是将若干处理器单元和外设集成在一起的一个系统组成, 可以为应用提供高集成度的芯片解决方案。因此, 将系统调度与控制、数字信号处理等功能集成在一块芯片中实现是信息技术发展的必然趋势。

1-2 数制及其转换

人们常用一组符号并根据一定的规则来表示数值的大小, 这些符号和规则构成了不同的进位计数制, 简称数制。

数制在日常生活中到处可见, 例如普遍使用的十进制以及用于计时的六十进制和十二进制等。根据冯·诺依曼的“存储程序”思想, 人们在电子计算机中引入了二进制, 为了便于二进制的书写和记忆, 人们又引入了八进制和十六进制。

广义地说, 一种进位计数制包含基数和位权两个基本因素。

基数是指计数制中所用到的数字符号的个数。在基数为 r 的计数制中, 包含 $0, 1, \dots, r-1$, 共 r 个数字符号, 进位规律是“逢 r 进一”, 称为 r 进位计数制, 简称 r 进制。

位权是指在一种进位计数制表示的数中, 用来表明不同数位上数值大小的一个固定常数。不同数位有不同的位权, 某一个数位的数值等于这一位的数字符号乘以与该位对应的位权。 r 进制的位权是 r 的整数次幂。例如, 十进制数的位权是 10 的整数次幂, 其个位的位权是 10^0 , 十位的位权是 10^1 , ……

一般来说, 对任意的 r 进制而言, 数 N 的表示方法有以下两种:

(1) 位置计数法

$$(N)_r = (a_{n-1}a_{n-2} \cdots a_1a_0.a_{-1}a_{-2} \cdots a_{-m})_r \quad (1-1)$$

(2) 多项式表示法, 又称按权展开式

$$\begin{aligned} (N)_r &= a_{n-1} \cdot r^{n-1} + \cdots + a_1 \cdot r^1 + a_0 \cdot r^0 + a_{-1} \cdot r^{-1} + a_{-2} \cdot r^{-2} + \cdots + a_{-m} \cdot r^{-m} \\ &= \sum_{i=-m}^{n-1} a_i \cdot r^i \end{aligned} \quad (1-2)$$

式(1-1)、式(1-2)中, n 为整数部分的位数, m 为小数部分的位数, a_i 为数字符号 ($0 \leq a_i \leq r-1$), r 为进位计数制基数, r^i 为 a_i 位上的权值。

1-2-1 十进制

基数 $r=10$ 的进位计数制称为十进制。十进制数使用的数字符号有 10 个, 即 $0, 1, 2, 3, 4, 5, 6, 7, 8, 9$, 进位规律是“逢十进一”。十进制数的位权是 10 的整数次幂。

任意十进制数 D 可以表示为

$$\begin{aligned} (D)_{10} &= (D_{n-1} \cdots D_1 D_0 . D_{-1} D_{-2} \cdots D_{-m})_{10} \\ &= D_{n-1} \cdot 10^{n-1} + \cdots + D_1 \cdot 10^1 + D_0 \cdot 10^0 + D_{-1} \cdot 10^{-1} + D_{-2} \cdot 10^{-2} + \cdots + D_{-m} \cdot 10^{-m} \quad (1-3) \\ &= \sum_{i=-m}^{n-1} D_i \cdot 10^i \end{aligned}$$