

电子与计算机工程领域获奖作品
IEEE微电子系统经典图书

WILEY  IEEE

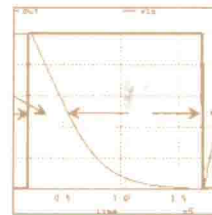
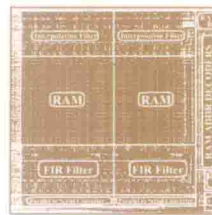
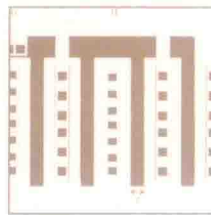
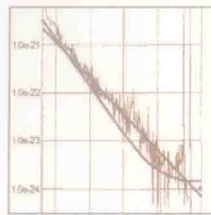
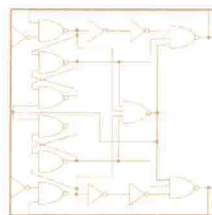
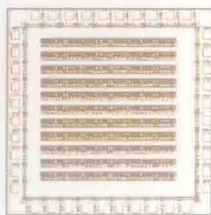
CMOS

集成电路设计手册

(第3版·模拟电路篇)

CMOS Circuit Design, Layout, and Simulation
3rd Edition

[美]R. JACOB BAKER 著 张雅丽 朱万经 张徐亮 译



 人民邮电出版社
POSTS & TELECOM PRESS

CMOS

集成电路设计手册

(第3版·模拟电路篇)

CMOS Circuit Design, Layout, and Simulation
3rd Edition

[美]R. JACOB BAKER 著 张雅丽 朱万经 张徐亮 译

人民邮电出版社
北京

图书在版编目 (C I P) 数据

CMOS集成电路设计手册 : 第3版. 模拟电路篇 /
(美) 贝克 (Baker, R. J.) 著 ; 张雅丽, 朱万经, 张徐亮
译. -- 北京 : 人民邮电出版社, 2014. 4
ISBN 978-7-115-33771-9

I. ①C… II. ①贝… ②张… ③朱… ④张… III. ①
CMOS电路—电路设计—手册 IV. ①TN432.02-62

中国版本图书馆CIP数据核字(2013)第275880号

版 权 声 明

Title: CMOS Circuit Design, Layout, and Simulation, 3rd Edition

by R. Jacob Baker, ISBN: 978-0470881323

Copyright ©2010 by the Institute of Electrical and Electronics Engineers, Inc.

All Rights Reserved. This translation published under license. Authorized translation from the English language edition, Published by John Wiley & Sons. No part of this book may be reproduced in any form without the written permission of the original copyrights holder.

本书简体中文版由 **John Wiley & Sons** 授权人民邮电出版社出版发行。未经出版者书面许可, 不得以任何方式复制或抄袭本书的任何部分。

版权所有, 侵权必究

-
- ◆ 著 [美] R. Jacob Baker
 - 译 张雅丽 朱万经 张徐亮
 - 责任编辑 紫 镜
 - 执行编辑 魏勇俊
 - 责任印制 彭志环 杨林杰
 - ◆ 人民邮电出版社出版发行 北京市丰台区成寿寺路 11 号
邮编 100164 电子邮件 315@ptpress.com.cn
网址 <http://www.ptpress.com.cn>
北京天宇星印刷厂印刷
 - ◆ 开本: 800×1000 1/16
印张: 35.25
字数: 663 千字 2014 年 4 月第 1 版
印数: 1—3 000 册 2014 年 4 月北京第 1 次印刷
- 著作权合同登记号 图字: 01-2012-8274 号
-

定价: 89.00 元

读者服务热线: (010)81055339 印装质量热线: (010)81055316

反盗版热线: (010)81055315

广告经营许可证: 京崇工商广字第 0021 号

谨以此书献给我的妻子 Julie

作者简介

R. Jacob (Jake) Baker 是一位工程师、教育家以及发明家。他有超过20年的工程经验并在集成电路设计领域拥有超过200项的专利（包括正在申请中的）。Jake也是多本电路设计图书的作者。他的具体简历可以参见<http://cmosedu.com/jbaker/jbaker.htm>。

内容提要

《CMOS集成电路设计手册》讨论了CMOS电路设计的工艺、设计流程、EDA工具手段以及数字、模拟集成电路设计，并给出了一些相关设计实例，内容介绍由浅入深。该著作涵盖了从模型到器件，从电路到系统的全面内容，是一本权威的、综合的CMOS电路设计的工具书及参考书。

《CMOS集成电路设计手册》是英文原版书作者近30年教学、科研经验的结晶，是CMOS集成电路设计领域的一本力作。《CMOS集成电路设计手册》已经过两次修订，目前为第3版，内容较第2版有了改进，补充了CMOS电路设计领域的一些新知识，使得本书较前一版内容更加详实。

为了方便读者有选择性地学习，将《CMOS集成电路设计手册》分成3册出版，分别为基础篇、数字电路篇和模拟电路篇，本书为模拟电路篇，介绍了电流源、电压源、放大器、数据转换器等电路的设计与实现。本书可以作为CMOS模拟电路知识的重要参考书，对工程师、科研人员以及高校师生都有着较为重要的参考意义。

致 谢

我要感谢审稿人、学生、同事及朋友，他们的帮助让《CMOS集成电路设计手册》的出版成为了可能，他们是：Jenn Ambrose, Jeanne Audino, Rupa Balan, Sakkarapani Balagopal, Mahesh Balasubramanian, David Binkley, Jan Bissey, Bill Black, Lincoln Bollschweiler, Eric Booth, Dave Boyce, Elizabeth Brauer, John Brews, Ben Brown, J. W. Bruce, Prashanth Busa, Kris Campbell, John Chiasson, Kloy Debban, Ahmad Dowlatabadi, Robert Drost, Kevin Duesman, Krishna Duvvada, Mike Engelhardt, Surendranath Eruvuru, Cathy Faduska, Paul Furth, Chris Gagliano, Gilda Garretón, Neil Goldsman, Tyler Gomm, Shantanu Gupta, Kory Hall, Wes Hansford, David Harris, Qawi Harvard, Robert Hay, Jeff Jessing (编著了基础篇第7章), Adam Johnson, Brent Keeth, Howard Kirsch, Bill Knowlton, Bhavana Kollimarla, Harry Li (编著了模拟电路篇第9章和第10章, 并且共同编著了模拟电路篇第12章), Matthew Leslie, Song Liu, Mary Mann, Mary Miller, Amy Moll, Dennis Montierth, Dean Moriarty (数字电路篇5.2节), Sugato Mukherjee, Michael Newman, Ward Parkinson, Winway Pang, Priyanka Mukeshbhai Parikh, Andrew Prince, Mahyar Arjmand Rad, Avinash Rajagiri, Harikrishna Rapole, Steven Rubin, Vishal Saxena, Terry Sculley (在模拟电路篇第10章中推导出了INL和DNL方程式), Brian Shirley, Harish Singidi, Joseph Skudlarek, Mike Smith, Avani Falgun Trivedi, Mark Tuttle, Vance Tyree, Gary VanAckern, Lisa VanHorn, Indira Vemula, Tony VenGraitis, Joseph J. Walsh, Justin Wood, Kuangming Yap and Geng Zheng。

R. Jacob (Jack) Baker

前 言

CMOS (Complementary Metal Oxide Semiconductor, 互补金属氧化物半导体) 技术是集成电路制备的主流工艺。在未来25年里, 这一技术仍将占据主导地位。为什么会出现这种情况呢? 因为CMOS技术可靠性高、可制造型强、功耗低、成本低, 还有, 也许是最重要的一点: CMOS电路的可延展性。早在1965年, Intel公司的创始人Gordon Moore就已经观察并描述了硅集成电路工艺的可延展性。他的结论现在被描述为摩尔定律 (Moore's Law), 其表述为: 芯片上器件的数目每过18个月到24个月翻一番。虽然最初并非特指CMOS工艺, 但随着不断减小的CMOS工艺的特征尺寸, 摩尔定律多年来始终有效。早期CMOS晶体管的栅长在微米量级 (长沟道器件), 如今CMOS器件的特征尺寸已经进入纳米量级 (短沟道器件)。

为了同时涵盖长沟道和短沟道CMOS工艺, 《CMOS集成电路设计手册》采用两种方式介绍CMOS集成电路设计, 同时还讨论并比较了这两种工艺的设计技巧。这样进行比较将会使读者对集成电路设计的过程有更深刻的认识。读者在微电子概述等课程中学到的描述CMOS器件特性的平方律公式可用在长沟道CMOS工艺的模拟设计中, 不过在短沟道CMOS工艺或纳米级CMOS工艺的设计中不再有效。纳米CMOS工艺器件的特性十分复杂, 简单的公式无法完整地描述其特性, 此时应通过电学特性曲线估算偏置点和工作特性。不过, 读者在电路分析和设计中已掌握和使用的严格数学推导方法仍然有效。这就是为什么采用两种方式介绍的原因。可以采用长沟道CMOS工艺进行手工计算, 并将结果应用于描述纳米CMOS工艺设计。

第3版的《CMOS集成电路设计手册》有什么新的地方呢？首先，计算机辅助设计（CAD）工具（如Cadence、Electric、HSPICE、LASI、LTspice及WinSpice）的相关讨论已经移至本书的网站：<http://CMOSedu.com>。此外，加入了数据转换器实现和反馈放大器的相关章节。新增内容实用性强，使其更适合作为教材，或者设计工程师的参考手册。《CMOS集成电路设计手册》有着很多的实例、讨论及习题，而每个章节最后的习题（用于自学）和电路仿真中所使用的网表都可以到CMOSedu.com中下载，也可以在该网站上找到附加习题。有志于深入理解CMOS模拟和数字设计的读者，将从网站提供的可下载资源修改并仿真本书中给出的设计实例中大大受益。

《CMOS集成电路设计手册》的读者应该具有线性电路（例如，RC电路和RLC电路、波特图、拉普拉斯变换、交流分析等）、微电子（例如，二极管、晶体管、小信号分析、放大器、开关特性等）和数字逻辑设计的背景知识。可用于教授下列课程：VLSI（超大规模集成电路）或者CMOS数字集成电路设计、CMOS模拟集成电路设计和高级模拟集成电路设计。

（附注：本书正斜体与下角标等规范均参照英文原版书，不以国内标准规范为参照。）

学生、研究人员和工程师如何有效地使用 《CMOS集成电路设计手册》

作者致力于让各类读者都受益。对于学生，《CMOS集成电路设计手册》包含上百个实例、习题和实践讨论（按照一个学生的说法，教材中的实例再多也不为过）。CMOS版图的深入分析和详细讨论，是排除故障以及进行高速数字设计的重要基础。通过一步步的学习，掌握包括电路设计细节、工艺步骤和仿真考量（寄生效应）等版图设计技术。这样避免了仅在一个章节中介绍版图从而导致设计和仿真讨论的不连续性。数字设计的章节强调实际工艺参数（如 I_{off} 、 I_{on} 、 t_{ox} 和 VDD 等）。模拟章节进行了关于器件尺寸选择和设计考量的连贯性讨论。相似地用于选择MOSFET器件宽长及短沟道工艺中设计采用的长沟道公式等类似“手册”的设计流程在这里并没有给出。《CMOS集成电路设计手册》能为培养学生成为CMOS集成电路设计人员和制造工程师打下了坚实的基础。

对于研究人员，电路设计中的相关议题，如噪声考量和采用 $\Delta\Sigma$ 调制（DSM）感测等，对于纳米CMOS设计相当重要。例如，数字电路篇应用 $\Delta\Sigma$ 调制的CMOS图像传感器、闪存（Flash）和采用薄氧化层的存储器（直接隧穿）。 $\Delta\Sigma$ 调制感测很重要，这是由于以下的事实：CMOS不断提高的时钟速率，晶体管的增益和匹配正在恶化。此外，该著作还讨论了受噪声限制的设计问题，如“为什么无法提高成像芯片的信噪比？”或者“为什么热噪声或闪烁噪声的积分是有害的？”。

对于工程师，该著作提供了可以直接用于产品的设计和版图实例。很多设计理念大家都非常熟悉，但我们仍需要强调匹配、功耗、速度、

工艺偏移、供电电压变化和温度特性等在实际设计中极为重要。大量详细的实例都集中于上述内容。锁相环、电荷泵、低电压基准源、单差分运算放大器和全差分放大器设计、连续时间比较器和钟控比较器、存储器电路等。为确保绝大部分设计可以通过计算机验证，纳米级设计（50nm工艺）的仿真采用bSIM4 SPICE模型。再次说明，该著作中所有仿真实例都可以从CMOSedu.com下载。

目 录

第1章 电流镜	1
1.1 基本电流镜.....	1
1.1.1 长沟道设计.....	1
1.1.2 电流镜中的电流匹配.....	3
1.1.3 电流镜的偏置.....	8
1.1.4 短沟道设计.....	15
1.1.5 温度特性.....	19
1.1.6 亚阈值区的偏置.....	23
1.2 共源共栅电流镜.....	24
1.2.1 简单共源共栅.....	24
1.2.2 低压(宽摆幅)共源共栅.....	27
1.2.3 宽摆幅短沟道设计.....	30
1.2.4 调节漏极电流镜.....	33
1.3 偏置电路.....	35
1.3.1 长沟道偏置电路.....	35
1.3.2 短沟道偏置电路.....	38
1.3.3 小结.....	40
第2章 放大器	45
2.1 栅-漏短接有源负载.....	45
2.1.1 共源放大器.....	45
2.1.2 源跟随器(共漏放大器).....	58
2.1.3 共栅放大器.....	59
2.2 电流源负载放大器.....	60
2.2.1 共源放大器.....	60

2.2.2	共源共栅放大器	75
2.2.3	共栅放大器	79
2.2.4	源跟随器 (共漏放大器)	79
2.3	推挽放大器	88
2.3.1	直流工作与偏置	89
2.3.2	小信号分析	91
2.3.3	失真	93
第3章	差分放大器	101
3.1	源端耦合对	101
3.1.1	直流工作	101
3.1.2	交流工作	108
3.1.3	共模抑制比	111
3.1.4	匹配考虑	114
3.1.5	噪声	116
3.1.6	压摆率限制	117
3.2	源端交叉耦合对	117
	电流源负载	121
3.3	共源共栅负载 (套筒式差分放大器)	123
3.4	宽摆幅差分放大器	126
3.4.1	电流差分放大器	127
3.4.2	恒定跨导差分放大器	128
第4章	电压基准源	135
4.1	MOSFET—电阻型电压基准源	135
4.1.1	电阻—MOSFET型分压器	136
4.1.2	MOSFET型分压器	139
4.1.3	自偏置电压基准源	140
4.2	寄生二极管型基准源	147
4.2.1	长沟道BGR设计	151
4.2.2	短沟道BGR设计	158
第5章	运算放大器 I	165
5.1	二级运放	165

5.2	带输出缓冲器的运算放大器	186
5.3	运算跨导放大器	190
5.4	增益提升	203
5.5	几个实例及讨论	207
第6章	动态模拟电路	225
6.1	MOSFET开关	225
6.2	全差分电路	232
	全差分采样-保持	234
6.3	开关电容电路	238
	开关电容积分器	240
	开关电容积分器的精确频率响应	245
6.4	电路实例	249
第7章	运算放大器 II	259
7.1	基于功耗和速度的偏置选择	259
	7.1.1 器件特性	260
	7.1.2 偏置电路	261
7.2	基本概念	263
7.3	基本运算放大器设计	272
7.4	采用开关电容CMFB的运算放大器设计	292
第8章	非线性模拟电路	307
8.1	基本CMOS比较器的设计	307
	8.1.1 对比较器进行表征	313
	8.1.2 钟控比较器	316
	8.1.3 再讨论输入缓冲器	317
8.2	自适应偏置	318
8.3	模拟乘法器	321
	8.3.1 四管乘子 (Multiplying Quad)	322
	8.3.2 采用平方电路实现乘法器	326
第9章	数据转换器基础	329
9.1	模拟信号和离散时间信号	329
9.2	模拟信号转换为数字信号	330

9.3	采样-保持的性能指标 (Sample and Hold, S/H)	332
9.4	数模转换器的性能指标.....	335
9.5	模数转换器的性能指标.....	344
9.6	混合电路的版图问题.....	354
第10章	数据转换器结构.....	361
10.1	DAC的结构.....	361
10.1.1	数字输入编码.....	361
10.1.2	电阻串型DAC.....	362
10.1.3	R-2R梯形网络型DAC.....	366
10.1.4	电流导引型DAC.....	369
10.1.5	电荷比例型DAC.....	373
10.1.6	循环型DAC.....	377
10.1.7	流水线型DAC.....	378
10.2	ADC的结构.....	379
10.2.1	全并行型ADC.....	380
10.2.2	两步全并行型ADC.....	384
10.2.3	流水线型ADC.....	388
10.2.4	积分型ADC.....	391
10.2.5	逐次逼近型ADC.....	395
10.2.6	过采样型ADC.....	400
第11章	数据转换器实现.....	415
11.1	DAC的R-2R技术.....	415
11.1.1	电流模R-2R DAC.....	416
11.1.2	电压模R-2R DAC.....	417
11.1.3	宽摆幅电流模R-2R DAC.....	419
11.1.4	不采用运算放大器时的拓扑.....	431
11.2	数据转换器中使用运算放大器.....	437
11.2.1	运算放大器增益.....	439
11.2.2	运算放大器单位增益频率.....	440
11.2.3	运算放大器失调.....	441
11.3	ADC实现.....	444

11.3.1	S/H的实现	444
11.3.2	循环ADC	450
11.3.3	流水线ADC	458
第12章	反馈放大器	489
12.1	反馈方程	489
12.2	放大器设计中负反馈的特性	490
12.2.1	增益的倒灵敏度	491
12.2.2	扩展带宽	491
12.2.3	减小非线性失真	493
12.2.4	输入和输出阻抗控制	493
12.3	识别反馈拓扑结构	494
12.3.1	输入混合	495
12.3.2	输出采样	496
12.3.3	反馈网络	496
12.3.4	计算开环参数	500
12.3.5	计算闭环参数	501
12.4	电压放大器 (串联-并联反馈)	502
12.5	跨阻放大器 (并联-并联反馈)	508
用栅-漏电阻构成简单反馈		514
12.6	跨导放大器 (串联-串联反馈)	517
12.7	电流放大器 (并联-串联反馈)	521
12.8	稳定性	523
返回比		526
12.9	设计实例	529
12.9.1	电压放大器	529
12.9.2	一个跨阻放大器	532
附 录	543
量纲		543
物理常量		543
平方律公式		544

第1章 电流镜

在这章中，我们将讨论电流镜（用来产生或抽取恒定电流）的设计、布局和仿真。联想基础篇图9.1及相关讨论，电流源的理想输出电阻 r_0 为无穷大。本章将重点讨论如何获得较高的输出电阻（意味着输出电流不会随着电流源压降的变化而出现大的波动）。

我们必须首先理解基础篇第9章中有关偏置电流和器件尺寸的选择，以及它们是如何影响模拟电路的增益速度的，这一点很重要。在本章的诸多实例中，我们将采用基础篇表9.1和表9.2中给出的参数。

1.1 基本电流镜

图1.1给出了基本NMOS电流镜电路，采用了M1管和M2管。设M1和M2的沟道长度和宽度都相等，并且电路中 $V_{GS1} = V_{DS1} = V_{GS2}$ 。由于两个MOSFET具有相同的栅—源电压，因此我们认为（忽略沟道长度调制）两个管子的漏极电压相等。如果M1/M2的漏极电阻相等，那么M2的漏极电位将与M1的漏极电位相等（这是关键点）。通过匹配两个晶体管尺寸、 V_{GS} 以及漏极电流 I_D 可以使这两个MOSFET具有相同的漏—源电压（ $V_{GS1} = V_{DS1} = V_{GS2} = V_{DS2}$ ）。

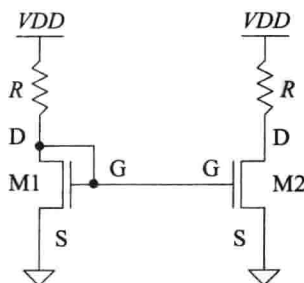


图1.1 基本电流镜

1.1.1 长沟道设计

图1.2显示的是一个电流镜以及一个电流源的等效电路。分析M1管，可写成

$$I_{REF} = I_{D1} = \frac{KP_n W_1}{2 L_1} (V_{GS1} - V_{THN})^2 (1 + \lambda(V_{DS1} - V_{DS1,sat})) \quad (1.1)$$