



装备科技译著出版基金



高新科技译丛

# Analog and VLSI Circuits Third Edition

# 模拟与超大规模 集成电路 (第3版)

【美】 Wai-Kai Chen 编 杨兵 张锁印 译



CRC Press  
Taylor & Francis Group



国防工业出版社  
National Defense Industry Press



装备科技译著出版基金

014015890

TN431.1

14

# 模拟与超大规模集成电路

(第3版)

Analog and VLSI Circuits  
Third Edition

[美] Wai-Kai Chen 编  
杨兵 张锁印 译



国防工业出版社  
·北京·

TN431.1  
14



北航 C1703415

# 著作权合同登记 图字:军-2011-116号

## 图书在版编目(CIP)数据

模拟与超大规模集成电路:第3版/(美)陈惠开编;杨兵,张锁印译.—北京:

国防工业出版社,2013.11

(高新科技译丛)

书名原文:Analog and VLSI circuits

ISBN 978-7-118-09005-5

I. ①模... II. ①陈... ②杨... ③张... III. ①模拟集成电路 IV. ①TN431. 1

中国版本图书馆 CIP 数据核字(2013)第 230498 号

Authorized translation from English language edition published by CRC Press, part of Taylor & Francis Group LLC; All rights reserved;  
本书原版由 Taylor & Francis 出版集团旗下,CRC 出版公司出版,并经其授权翻译出版。版权所有,侵权必究。

National Defence Industry Press is authorized to publish and distribute exclusively the Chinese ( Simplified Characters ) language edition.  
This edition is authorized for sale throughout Mainland of China. No part of the publication may be reproduced or distributed by  
any means, or stored in a database or retrieval system without the prior written permission of the publisher.  
本书中文简体翻译版授权由国防工业出版社独家出版并仅限在中国大陆地区销售。未经出版者书面许可,不得以任何方式复  
制或发行本书的任何部分。

Copies of this book sold without a Taylor & Francis sticker on the cover are unauthorized and illegal.  
本书封面贴有 Taylor & Francis 公司防伪标签,无标签者不得销售。

This book contains information obtained from authentic and highly regarded sources. Reasonable efforts have been made to publish reliable data and information, but the author and publisher cannot assume responsibility for the validity of all materials or the consequences of their use. The authors and publishers have attempted to trace the copyright holders of all material reproduced in this publication and apologize to copyright holders if permission to publish in this form has not been obtained. If any copyright material has not been acknowledged please write and let us know so we may rectify in any future reprint.

Except as permitted under U. S. Copyright Law, no part of this book may be reprinted, reproduced, transmitted, or utilized in any form  
by electronic, mechanical, or other means, now known or hereafter invented, including photocopying, microfilming, and recording,  
or in any information storage or retrieval system, without written permission from the publishers.

For permission to photocopy or use material electronically from this work, please access [www.copyright.com](http://www.copyright.com) (<http://www.copyright.com/>) or contact the Copyright Clearance Center, Inc. (CCC), 222 Rosewood Drive, Danvers, MA 01923, 978-750-8400. CCC  
is a not-for-profit organization that provides licenses and registration for a variety of users. For organizations that have been granted a  
photocopy license by the CCC, a separate system of payment has been arranged.

※

国防工业出版社出版发行

(北京市海淀区紫竹院南路23号 邮政编码100048)

北京奥鑫印刷厂印刷

新华书店经售

\*

开本 787×1092 1/16 印张 33 字数 908 千字

2013年11月第1版第1次印刷 印数1—2000册 定价 118.00元

(本书如有印装错误,我社负责调换)

国防书店: (010)88540777

发行邮购: (010)88540776

发行传真: (010)88540755

发行业务: (010)88540717

## 序 言

编写本书的目的是为广大读者提供一部全面的、涵盖范围广泛的参考书,包括单器件模型、高性能的模拟电路、射频通信和 PLL 电路、数字系统和数据转换器。主要适用于在工业界、政府和学术界工作的电气工程师和计算机科学家,目标是为他们提供该领域最先进的信息。

多年来,这个领域的基础知识已经发展到包括广泛的议题和广阔的实践范围。为了包括这样广泛的知识,本书着重于使设计工程师能够分析、设计并预测大规模集成电路和系统行为的关键概念、模型和公式。而列出的设计公式和表格,也强调基本流程所涉及的关键概念和理论。

本书强调专业应用背后的基本理论并使用一些例子来强调这一点。更多理论的展开和证明的细节被省略了。这里假设读者有一定程度的经验。然而,一些学科领域的理论、原理和数学的简要回顾也需要给出。这些回顾的内容进行了简要地阐述。

没有 John Choma 教授, Jr. , 和所有的撰稿人的奉献和努力, 将不可能有这本书的编辑出版。在此我想向他们表示感谢。

Wai – Kai Chen

## 译者序

模拟集成电路是集成电路的一个不可分割的重要部分,随着集成电路的深入开发和制造水平不断的提高,特别是新材料和应用领域的发展如锗硅材料在射频微波领域的应用,使得模拟集成电路又迸发出了新的生机。同时随着超大规模集成电路(VLSI)的发展进入到系统集成芯片的阶段,它同时涵盖了模拟集成电路、数字电路与系统、数字信号处理以及数据转换器。本书全面介绍了模拟集成电路和超大规模集成电路的基本理论和设计技术。书中以半导体器件物理的内容为基础,逐步阐述了模拟IC设计的基本概念和问题以及超大规模集成电路的理论和技术。

本书分为两大部分,共10章。其中涵盖模拟集成电路的第一部分共6章;涵盖超大规模集成电路的第二部分共4章。第1章介绍BJT、MOSFET等常用器件工作原理以及模型,以便为后面章节电路分析时所采用。第2章介绍模拟集成电路中常用电路单元的工作原理。第3章讨论宽带双极网络中放大器设计中要考虑的高频寄生效应问题。第4章介绍RF通信电路设计技术和面临的问题。第5章介绍锁相环电路的技术及应用。第6章介绍电抗脉冲形成网络的合成技术。第7章介绍数字信号处理的基本理论。第8章介绍基本的数字电路理论。第9章介绍数字系统,包括可编程逻辑器件、MOS存储电路、基于微处理器的设计以及脉动阵列。第10章介绍模数及数模转换器电路的相关技术。

本书全面地介绍了模拟集成电路设计技术以及超大规模集成电路的相关内容和最新的成果,可作为高等院校微电子、计算机、电子工程等专业高年级本科生和研究生的教材和参考书,也可供从事相关领域工作的技术人员参考。本书的翻译希望能对国内相关领域的教学、科研和产业界有一定帮助。

本书第5章和第10章由大唐微电子张锁印翻译,其余章节由北方工业大学信息工程学院微电子学系教师杨兵翻译。研究生李九州、朱江南、刘杰和刘宏志参加了本书的翻译工作,在此对他们表示衷心的感谢。国防工业出版社牛旭东编辑在组织出版和编辑工作中给予了很大的支持,在此表示衷心感谢。

由于译者水平有限,翻译中难免有不妥和错误之处。敬请读者在阅读中发现错误时及时指正。联系方式:yangb@ncut.edu.cn。

译者

2013年9月

# 目 录

## 第一部分 模拟集成电路

第1章 单器件模型 .....	1
1.1 双极型晶体管 .....	1
1.1.1 Ebers - Moll 模型 .....	1
1.1.2 Gummel - Poon 模型 .....	2
1.1.3 双极型晶体管的电流增益 .....	4
1.1.4 大电流现象 .....	5
1.1.5 小信号模型 .....	6
1.1.6 工艺 .....	7
1.1.7 模型参数 .....	9
1.1.8 锗硅异质结双极型晶体管(SiGe HBT) .....	12
1.2 金属 - 氧化物 - 硅场效应晶体管 .....	14
1.2.1 引言 .....	14
1.2.2 沟道电荷 .....	16
1.2.3 伏 - 安特性 .....	26
1.2.4 晶体管的电容 .....	38
1.2.5 小信号工作 .....	41
1.2.6 基于设计的分析策略 .....	55
1.3 JFET, MESFET 和 HEMT 技术与器件 .....	58
1.3.1 引言 .....	58
1.3.2 硅 JFET 器件工作原理和技术 .....	59
1.3.3 化合物半导体 FET 工艺 .....	65
1.3.4 结论 .....	72
1.4 无源器件 .....	73
1.4.1 电阻 .....	73
1.4.2 电容 .....	81
1.4.3 电感 .....	86
1.5 模拟集成电路中芯片的寄生效应 .....	93
1.5.1 互连寄生效应 .....	93
1.5.2 压焊点和封装寄生参数 .....	99
1.5.3 寄生参数测量 .....	101
第2章 模拟电路单元 .....	102
2.1 双极偏置电路 .....	102

2.1.1 普通双极型晶体管(BJT)偏置电路 .....	102
2.2 线性双极型技术的典型单元 .....	109
2.2.1 引言 .....	109
2.2.2 小信号模型 .....	109
2.2.3 单输入单输出典型单元 .....	111
2.2.4 差分放大器 .....	130
2.3 MOSFET 的偏置电路 .....	139
2.3.1 引言 .....	139
2.3.2 器件类型和模型 .....	140
2.3.3 电压和电流基准和偏置电路 .....	144
2.3.4 基于不常用器件的电压和电流基准 .....	148
2.3.5 基于 N 型和 P 型掺杂多晶硅栅阈值的电压基准 .....	150
2.3.6 简单的放大器偏置及其他电路 .....	151
2.3.7 低电源电压偏置电路 .....	153
2.3.8 动态偏置 .....	154
2.3.9 结论 .....	155
2.4 MOSFET 技术的典型单元 .....	155
2.4.1 匹配的器件对 .....	155
2.4.2 不匹配器件对 .....	158
2.4.3 复合晶体管 .....	160
2.4.4 超级 MOS 晶体管 .....	164
2.4.5 基本的电压增益单元 .....	167
2.4.6 结论 .....	171
<b>第3章 高性能模拟电路 .....</b>	<b>172</b>
3.1 宽带双极网络 .....	172
3.1.1 引言 .....	172
3.1.2 米勒(Miller)定理 .....	172
3.1.3 在高频时双极型晶体管的建模 .....	173
3.1.4 单增益级 .....	174
3.1.5 $C_\mu$ 的中和 .....	178
3.1.6 负反馈 .....	179
3.1.7 RF 双极性晶体管布局 .....	179
3.1.8 双极型电流模宽带电路 .....	179
3.1.9 宽带放大器的稳定性 .....	194
3.1.10 结论 .....	201
附录 A: 电流反馈传输函数和带宽特性 .....	202
附录 B: 电压反馈的传输函数和带宽特性 .....	203
附录 C: 电流反馈 Op - amp 输入级的跨导 .....	204
附录 D: Widlar 电流镜像的传输函数 .....	205
附录 E: 带发射极负反馈电阻的 Widlar 电流镜的传输函数 .....	205
3.2 双极噪声 .....	206

3.2.1 热噪声 .....	206
3.2.2 散粒噪声 .....	206
3.2.3 产生—复合噪声 .....	207
3.2.4 $1/f$ 噪声 .....	207
3.2.5 噪声 $1/f^2$ .....	208
3.2.6 突发噪声—RTS 噪声 .....	208
3.2.7 雪崩噪声 .....	209
3.2.8 噪声表征 .....	209
<b>第4章 射频通信电路 .....</b>	<b>212</b>
4.1 引言 .....	212
4.2 系统级 RF 设计 .....	213
4.2.1 一般概述 .....	213
4.2.2 RF 系统性能指标 .....	213
4.2.3 RF 收发器结构 .....	215
4.3 技术 .....	218
4.3.1 有源器件 .....	218
4.3.2 无源器件 .....	219
4.4 接收器 .....	220
4.4.1 低噪声放大器(LNA) .....	220
4.4.2 下变频器 .....	223
4.5 合成器 .....	223
4.5.1 拓扑 .....	224
4.5.2 振荡器 .....	225
4.5.3 预分频器 .....	225
4.5.4 小数 $N$ 分频合成 .....	226
4.6 发射器 .....	227
4.6.1 上变频与下变频 .....	227
4.6.2 CMOS 混频器拓扑 .....	227
4.6.3 功率放大器 .....	231
<b>第5章 锁相环(PLL)电路 .....</b>	<b>235</b>
5.1 引言 .....	235
5.1.1 什么是相位锁定和为什么需要相位锁定? .....	235
5.1.2 PLL 的基本工作原理 .....	235
5.1.3 PLL 的分类 .....	235
5.2 PLL 技术 .....	236
5.2.1 基本拓扑结构 .....	236
5.2.2 PLL 环路的阶数 .....	236
5.2.3 跟踪过程 .....	237
5.2.4 锁定过程 .....	239
5.2.5 捕获过程 .....	240

5.2.6 辅助捕获 .....	241
5.2.7 PLL 的噪声性能 .....	241
5.3 PLL 的基本模块 .....	242
5.3.1 压控振荡器 .....	242
5.3.2 鉴频鉴相器 .....	244
5.3.3 环路滤波器 .....	246
5.3.4 电荷泵 PLL .....	251
5.3.5 PLL 的设计考虑 .....	253
5.4 PLL 的应用 .....	255
5.4.1 时钟和数据恢复 .....	255
5.4.2 延迟锁定环 .....	258
5.4.3 频率合成器 .....	260
<b>第6章 电抗脉冲形成网络的合成 .....</b>	<b>262</b>
6.1 引言 .....	262
6.2 网络形成准矩形输出脉冲 .....	262
6.2.1 准矩形输出脉冲和它的拉普拉斯变换 .....	263
6.2.2 实现的必备条件 .....	264
6.2.3 第二个近似步骤: 实现的逼近 .....	265
6.2.4 具有非延迟输出脉冲的脉冲形成网络 .....	266
6.2.5 具有延迟输出脉冲的脉冲形成网络 .....	268
6.3 宽带放大器的传递函数 .....	272
6.3.1 阶跃响应参数和它的拉普拉斯变换 .....	273
6.3.2 传递函数近似 .....	273
6.3.3 传递函数设计的例子 .....	274
6.3.4 列表的结果 .....	275
6.4 一个正弦脉冲的形成 .....	276
6.4.1 需要的传递函数 .....	276
6.4.2 实现的近似 .....	277
6.4.3 例子 .....	278
6.5 总结 .....	280

## 第二部分 超大规模集成电路

<b>第7章 数字信号处理基础 .....</b>	<b>281</b>
7.1 引言 .....	281
7.1.1 连续时间周期信号的傅里叶级数 .....	281
7.1.2 示例和讨论 .....	283
7.1.3 离散时间信号 .....	284
7.1.4 离散傅里叶变换 .....	284
7.1.5 例子和讨论 .....	286
7.1.6 DFT 的应用 .....	289

7.1.7 快速傅里叶变换 .....	290
7.1.8 连续时间的傅里叶变换 .....	292
7.1.9 示例和讨论 .....	293
7.1.10 离散时间傅里叶变换 .....	294
7.1.11 DTFT 模型 .....	296
7.1.12 采样定理 .....	296
7.1.13 DTFT 特性 .....	298
7.1.14 例子和讨论 .....	298
7.1.15 线性时不变离散时间系统 .....	299
7.1.16 卷积 .....	301
7.1.17 稳定性 .....	301
7.1.18 频率响应 .....	301
7.1.19 例子和讨论 .....	302
7.1.20 理想的数字滤波器 .....	303
7.1.21 $z$ 变换 .....	304
7.1.22 双边 $z$ 变换特性 .....	304
7.1.23 $z$ 平面 .....	305
7.1.24 传递函数 .....	306
7.1.25 单边 $z$ 变换 .....	307
7.1.26 结论 .....	308
<b>第8章 数字电路 .....</b>	<b>309</b>
8.1 MOS 逻辑电路 .....	309
8.1.1 引言 .....	309
8.1.2 用于数字电路的 MOSFET 模型 .....	309
8.1.3 数字反相器 .....	311
8.1.4 NMOS 逻辑门 .....	312
8.1.5 CMOS 反相器 .....	314
8.1.6 静态 CMOS 逻辑门 .....	316
8.1.7 动态 CMOS 逻辑门 .....	319
8.2 传输门 .....	320
8.2.1 数字处理 .....	320
8.2.2 模拟处理 .....	327
<b>第9章 数字系统 .....</b>	<b>334</b>
9.1 可编程逻辑器件 .....	334
9.1.1 PLD 器件技术 .....	335
9.1.2 PLD 的符号 .....	336

9.1.3 可编程逻辑阵列 .....	337
9.1.4 可编程只读存储器 .....	338
9.1.5 可编程阵列逻辑 .....	339
9.1.6 组合逻辑 PLD 器件的分类 .....	340
9.1.7 组合逻辑 PAL 器件的设计 .....	340
9.1.8 时序 PAL 器件设计 .....	345
9.1.9 具有可编程宏单元输出的 PAL 设计 .....	347
9.1.10 FPGA 技术 .....	351
9.1.11 FPGA 结构 .....	351
9.1.12 设计过程 .....	353
9.1.13 FPGA 的 VHDL 综合模式 .....	355
9.1.14 状态机的综合 .....	358
9.2 时钟方案 .....	358
9.2.1 引言 .....	358
9.2.2 时钟原理 .....	359
9.2.3 时钟分布方案 .....	371
9.2.4 未来发展方向 .....	386
9.3 MOS 存储电路 .....	388
9.3.1 动态电荷存储 .....	388
9.3.2 移位寄存器 .....	390
9.3.3 动态 CMOS 逻辑 .....	392
9.4 基于微处理器的设计 .....	395
9.4.1 引言 .....	395
9.4.2 一个基于微处理器的系统的特性 .....	396
9.4.3 存储器 .....	398
9.4.4 微处理器结构 .....	403
9.4.5 一个通用微处理器的设计 .....	406
9.4.6 接口 .....	410
9.4.7 微控制器的设计 .....	414
9.4.8 设计指南 .....	419
9.5 脉动阵列 .....	419
9.5.1 并发,并行,流水线和脉动阵列 .....	419
9.5.2 数字滤波器 .....	424
9.5.3 脉动字和位级设计 .....	428
9.5.4 递归 LS 估计 .....	431
9.5.5 Kalman 滤波 .....	438
9.5.6 特征值和 SVD .....	444

<b>第 10 章 数据转换器</b>	450
10.1 数模转换器	450
10.1.1 引言	450
10.1.2 基本的转换器设计问题	451
10.1.3 转换器结构	453
10.1.4 高精度 DAC 技术	458
10.1.5 转换误差的来源	466
10.1.6 低杂散 DAC 设计实例	469
10.2 模数转换器	471
10.2.1 引言	471
10.2.2 奈奎斯特转换器	474
10.2.3 过采样转换器	484
<b>致谢</b>	492
<b>参考文献</b>	493

# 第一部分 模拟集成电路

## 第1章 单器件模型

### 1.1 双极型晶体管

双极型晶体管(BJT)是历史上第一个固态模拟放大器和数字开关,在20世纪70年代成为构成集成电路(IC)的基础元件。从20世纪80年代初开始逐步被MOSFET取代,尤其是在主流的数字集成电路中更为明显。然而,在20世纪90年代,锗硅基区异质结双极型晶体管(SiGe HBT)的发明使得双极型晶体管大批量商业化生产,主要是针对目前广泛的无线和有线通信应用。今天,硅锗异质结双极型晶体管是用来设计射频(RF)集成电路和系统,用于蜂窝电话、无线局域网络(WLAN)、汽车防撞雷达、有线电视的无线传播、毫米波无线电的分布及其他多种应用中,由于其优秀的高频性能和与CMOS集成的能力,可以实现在同一芯片上的数字,模拟和RF功能。

下面首先介绍一个历史上曾经采用的重要的BJT等效电路模型Ebers-Moll的基本概念。然后介绍Gummel-Poon模型,因为它广泛应用于计算机辅助设计中,是现代BJT模型(如VBIC、Mextram、HICUM)的基础。然后讨论电流增益、大电流现象、制造技术以及SiGe HBT。

#### 1.1.1 Ebers - Moll 模型

一个NPN晶体管由两个相隔很近的PN结背靠背连接共享相同的P型区域,如图1.1(a)所示(图没有按比例绘制)。发射区和基区层非常薄,通常小于 $1\mu\text{m}$ ,而集电区则厚得多,用以支持高的输出电压摆幅。对正向工作模公式,发射区—基区(EB)结是正向偏置,而集电区—基区(CB)结是反向偏置。少数载流子从发射区注入基区,穿过基区后被反向偏置的CB结收集。因此,集电极电

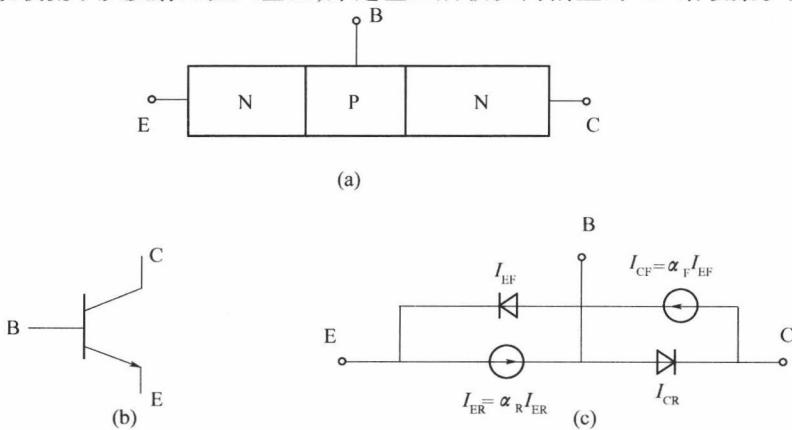


图1.1 NPN

(a) 一个NPN双极型晶体管的横断面图; (b) 电路符号; (c) Ebers - Moll 等效电路模型。

流穿过 EB 结，并且和 EB 结电流成正比。在正向有源模式，EB 结电流—电压特性由熟知的二极管公式来描述，即

$$I_{EF} = I_{EO} \left[ \exp\left(\frac{V_{BE}}{V_T}\right) - 1 \right] \quad (1.1)$$

式中： $I_{EO}$  为 EB 结的饱和电流。 $V_T$  为热电势（在室温下约 25mV），且  $V_T = kT/q$ 。

典型的集电极电流通常比发射极电流小  $I_{CF} = \alpha_F I_{EF}$ ，其中  $\alpha_F$  是正向电流增益。

在反向工作模式下，CB 结正向偏置而 EB 结反向偏置。像正向的工作模式一样，正向偏置的 CB 结电流产生集电极电流，即

$$I_{CF} = I_{CO} \left[ \exp\left(\frac{V_{BC}}{V_T}\right) - 1 \right] \quad (1.2)$$

式中： $I_{CO}$  为 CB 结饱和电流。类似的  $I_{ER} = \alpha_R I_R$ ，其中  $\alpha_R$  为反向电流增益。

在一般偏置条件下，作为一级近似，可以证明上面描述的正向和反向情况下的等效电路可以用来描述双极型晶体管的工作特性，如图 1.1(b) 所示。双极型晶体管的正向工作情况可由式(1.1)来表示，而反向工作情况由式(1.2)来表示。根据基尔霍夫电流定律可以得到

$$I_C = I_{CF} - I_{CR}; I_E = I_{EF} - I_{ER}; I_B = I_E - I_C$$

由式(1.1)和式(1.2)可将发射极和集电极电流描述为

$$\begin{aligned} I_E &= a_{11} \left( \exp \frac{V_{BE}}{V_T} - 1 \right) - a_{12} \left( \exp \frac{V_{BC}}{V_T} - 1 \right) \\ I_C &= a_{21} \left( \exp \frac{V_{BE}}{V_T} - 1 \right) - a_{22} \left( \exp \frac{V_{BC}}{V_T} - 1 \right) \end{aligned} \quad (1.3)$$

这就是 Ebers – Moll 公式<sup>[1]</sup>。Ebers – Moll 系数  $a_{ij}$  如下

$$a_{11} = I_{EO}, \quad a_{12} = \alpha_R I_{CO}; a_{21} = \alpha_R I_{EO}; a_{22} = I_{CO} \quad (1.4)$$

Ebers – Moll 系数是强烈依赖温度的函数，即

$$a_{ij} = K_x T^m \exp \frac{V_{go}}{V_T} \quad (1.5)$$

式中： $K_x$  与结面积成正比与温度无关； $V_{go} = 1.21V$  为硅的带隙电压（外推至 0K）； $m$  为一个材料常数为 2.5 ~ 4。

当 EB 和 CB 都正向偏置时，这时称晶体管工作在饱和区。通过集电极注入的电流可能激活在 IC 中使用的 P 型衬底的寄生晶体管，其中基区作为发射极，集电区作为基极，而衬底作为集电极。在典型的 IC 中，双极型晶体管不能工作在饱和区。因此，集成的双极结型晶体管的 Ebers – Moll 公式可以简化为以下形式

$$\begin{cases} I_E = a_{11} \left( \exp \frac{V_{BE}}{V_T} - 1 \right) \\ I_C = a_{21} \left( \exp \frac{V_{BE}}{V_T} - 1 \right) \end{cases} \quad (1.6)$$

式中： $a_{21}/a_{11} = \alpha_F$ 。式(1.6)对应的电路原理图为图 1.1(c)。

## 1.1.2 Gummel – Poon 模型

在实际的双极结型晶体管中的电流—电压特性比 Ebers – Moll 公式所描述的要更为复杂。典型

的双极型晶体管电流—电压特性的半对数曲线如图 1.2 所示。在小的基极发射极电压下,由于产生一复合效应,基极电流为

$$I_{BL} \propto \exp \frac{V_{BE}}{2V_T} \quad (1.7)$$

同时,由于基区在大注入条件下时的电导调制,大电压时集电极电流可以由类似的关系表示为

$$I_{CH} \propto \exp \frac{V_{BE}}{2V_T} \quad (1.8)$$

注意,在较大的工作范围内集电极电流为

$$I_C = I_s \exp \frac{V_{BE}}{V_T} \quad (1.9)$$

饱和电流是器件结构参数的函数,即

$$I_s = \frac{qA n_i^2 V_T \mu_B}{\int_0^{w_B} N_B(x) dx} \quad (1.10)$$

式中: $q$  为电子电荷,且  $q = 1.6 \times 10^{-19}$  C;  $A$  为 EB 结面积;  $n_i$  为本征载流子的浓度(在 300K 时  $n_i = 1.5 \times 10^{10}$ );  $\mu_B$  为晶体管的基区多数载流子的迁移率;  $w_B$  为有效的基区宽度;  $N_B(x)$  为基区的杂质分布函数。

注意,饱和电流与在基区的总的杂质剂量成反比。对均匀掺杂的基区,饱和电流为

$$I_s = \frac{qA n_i^2 V_T \mu_B}{w_B N_B} \quad (1.11)$$

当晶体管工作在反向有源情况下(发射极和集电极调换),这样偏置的晶体管电流为

$$I_E = I_s \exp \frac{V_{BC}}{V_T} \quad (1.12)$$

注意, $I_s$  和正向和反向的工作时相同。假定  $a_{21} = a_{11} = I_s$ ,从 Ebers – Moll 模型推导出 Gummel – Poon 晶体管模型<sup>[2]</sup>。对于 Gummel – Poon 模型,式(1.3)简化为以下形式

$$\begin{cases} I_E = I_s \left( \frac{1}{\alpha_F} \exp \frac{V_{BE}}{V_T} - \exp \frac{V_{BC}}{V_T} \right) \\ I_C = I_s \left( \exp \frac{V_{BE}}{V_T} - \frac{1}{\alpha_R} \exp \frac{V_{BC}}{V_T} \right) \end{cases} \quad (1.13)$$

式(1.13)只需要 3 个系数,而在 Ebers – Moll 中需要 4 个。在大电流范围内饱和电流  $I_s$  是恒定的。电流增益系数  $\alpha_F$  和  $\alpha_R$  值较小,但接近于 1。通常作为使用电流增益  $\alpha = I_C/I_E$  的替代,常使用集电极电流与基极电流比  $\beta = I_C/I_B$  作为电流增益。 $\alpha$  与  $\beta$  系数的相互关系由下式给出,即

$$\alpha_F = \frac{\beta_F}{\beta_F + 1}; \beta_F = \frac{\alpha_F}{1 - \alpha_F}; \alpha_R = \frac{\beta_R}{\beta_R + 1}; \beta_R = \frac{\alpha_R}{1 - \alpha_R} \quad (1.14)$$

Gummel – Poon 模型常用在集成电路通用模拟程序(SPICE)<sup>[3]</sup>和其他电路分析的程序中。为了使公式具有普遍性,引入材料参数  $\eta_F$  和  $\eta_R$

$$I_C = I_s \left[ \exp \frac{V_{BE}}{\eta_F V_T} - \left( 1 + \frac{1}{\beta_R} \right) \exp \frac{V_{BC}}{\eta_R V_T} \right] \quad (1.15)$$

式中: $\eta_F$  和  $\eta_R$  的值为 1 ~ 2。

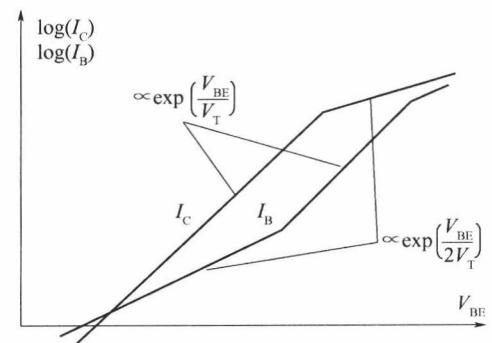


图 1.2 集电极和基极电流是基区—发射区电压的函数

### 1.1.3 双极型晶体管的电流增益

晶体管的电流增益  $\beta$  受到两个因素限制：基区传输效率和发射极注入效率。有效的电流增益  $\beta$  可以表示为

$$\frac{1}{\beta} = \frac{1}{\beta_i} + \frac{1}{\beta_T} + \frac{1}{\beta_R} \quad (1.16)$$

式中： $\beta_i$  为由发射极注入效率决定的晶体管的电流增益； $\beta_T$  为基区传输效率决定的晶体管的电流增益； $\beta_R$  为复合部分的电流增益。

可以从式(1.16)中看到，小的  $\beta_i$ 、 $\beta_T$  和  $\beta_R$  值占主导地位。基区传输效率可以定义为注入基区的载流子与在基区内复合载流子的比值。这个比值也等于少数载流子的寿命与载流子通过基区的传输时间的比值。载流子传输时间可以通过经验关系来近似的给出，即

$$\tau_{\text{transit}} = \frac{w_B^2}{V_t \mu_B (2 + 0.9\eta)}; \eta = \ln\left(\frac{N_{BE}}{N_{BC}}\right) \quad (1.17)$$

式中： $\mu_B$  为基区少数载流子的迁移率； $w_B$  为基区宽度； $N_{BE}$  为基区靠近发射区一侧的杂质掺杂水平； $N_{BC}$  为基区靠近集电区一侧的杂质掺杂水平；

因此，根据传输效率可得电流增益为

$$\beta_T = \frac{\tau_{\text{life}}}{\tau_{\text{transit}}} = (2 + 0.9\eta) \left(\frac{L_B}{w_B}\right)^2 \quad (1.18)$$

式中： $L_B = \sqrt{V_t \mu_B \tau_{\text{life}}}$  为在基区的少数载流子的扩散长度。

根据发射极注入效率，电流增益由下式给出，即

$$\beta_i = \frac{\mu_B \int_0^{w_E} N_{\text{eff}}(x) dx}{\mu_E \int_0^{w_E} N_B(x) dx} \quad (1.19)$$

式中： $\mu_B$  和  $\mu_E$  分别为基区于发射区少数载流子的迁移率； $N_B(x)$  为基区的杂质分布； $N_{\text{eff}}$  为发射区有效的杂质分布。

复合部分电流增益  $\beta_R$  是由基极和集电极不同的电流—电压关系产生的，如图 1.2 所示。基极电流的缓慢增加是由于基区—发射区结耗尽层内的复合效应引起的。因为电流增益是集电极电流与基极电流的比值， $\beta_R$  的关系式为

$$\beta_R = K_{R0} I_C^{1-(1/\eta_s)} \quad (1.20)$$

可以从图 1.2 看出，电流增益  $\beta$  是电流的函数。增益—电流关系如图 1.3 所示。由于双极型晶体管技术具有较低数量的产生—复合中心，恒定电流增益的范围很宽。

随着 CB 电压增加，耗尽层进一步向基区扩展。因此基区的有效厚度减小。这将导致在偏置电压下晶体管电流增益增加。图 1.4 说明了这种现象，常称作厄利效应(Early's effect)。双极型晶体管特性(图 1.4 中的虚线)曲线延长与电压轴相交于  $-V_A$ ， $V_A$  称为厄利电压。电流增益  $\beta$  是集电极电压的函数，常用下面的关系式表示，即

$$\beta = \beta_0 \left(1 + \frac{V_{CE}}{V_A}\right) \quad (1.21)$$

对反向的工作模公式可以得到类似的公式。

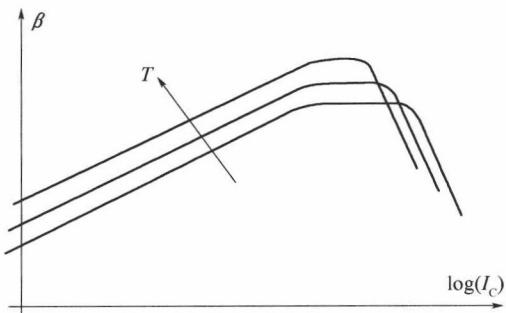


图 1.3 电流增益 $\beta$ 与极电极电流的关系

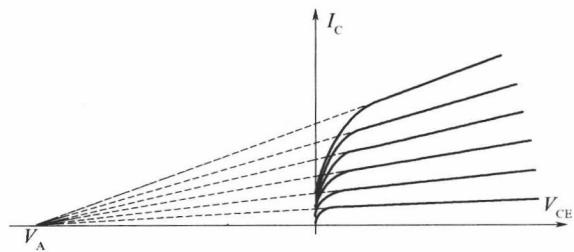


图 1.4 双极型晶体管电流电压特性

#### 1.1.4 大电流现象

少数载流子的浓度随晶体管电流增加而增加。当可动载流子的浓度超过一定限度时，晶体管的特性开始退化。有两种现象会导致这个问题，第一个是与基区一集电区耗尽区高浓度可动载流子(NPN晶体管中的电子)有关。这就是所谓的 Kirk 效应。第二个现象是高浓度载流子注入到基区。当注入到基区的少数载流子浓度超过杂质浓度，那么基区电导调制效应限制了晶体管的性能。

要了解 Kirk 效应，考虑 NPN 晶体管工作在基区一集电区反向偏置的正向有源的模公式。耗尽层由基区负的晶格电荷和集电区正的晶格电荷构成。结两边耗尽层的总的正电荷和负电荷相等。当集电极电流带着负电荷的电子流过结时，使结的基区一侧有效负电荷增加。同时，结的集电极一侧正的晶格电荷被移过来的带负电的电子补偿。这样 CB 空间电荷区移向集电区，导致出现了更宽的有效基区。在大电流情况下，基区的宽度可能会变为原来的 2 倍或 3 倍。这种现象被称为 Kirk 效应，当可动电子超过轻掺杂集电区电荷  $N_c$  时会变得非常显著。Kirk 效应的阈值电流由下式给出，即

$$I_{\max} = qA\nu_{\text{sat}}N_c \quad (1.22)$$

式中： $\nu_{\text{sat}}$  为电子饱和速度(对硅  $\nu_{\text{sat}} = 10^7 \text{ cm/s}$ )。

当注入到基区的电子浓度超过基区最低杂质浓度  $N_{B\min}$  时，在基区的电导调制或大注入开始出现。发生这种情况时集电极电流  $I_{\max}$  为

$$I_{\max} < qAN_{B\max}; \nu = \frac{qAV_T\mu_B N_{B\max}(2 + 0.9\eta)}{w_B} \quad (1.23)$$

式(1.23)由式(1.17)推导得出，用来计算基区传输时间。

大电流现象明显放大了电流集边效应。双极型晶体管典型的截面如图 1.5 所示。基区电流水平流动导致在发射区下沿基区的电压降低。这个在基区一发射区结上小的电压差导致在结的电流密度明显的不同。这是由于非线性结的电流—电压特性。因此，基区一发射区结的电流分布很不均匀。电流大部分沿在结最接近基区接触处流动。对于更大发射极面积的晶体管，电流集边效应更为明显。这种非均匀晶体管电流分布将造成大电流现象，如基区电导调制和 Kirk 效应，在比式(1.22)和式(1.23)更小的电流时就开始了。电流集边效应会引起有电流时有效基区电阻的变化。随着基极电流增大，大部分的发射极电流在临近基区接触

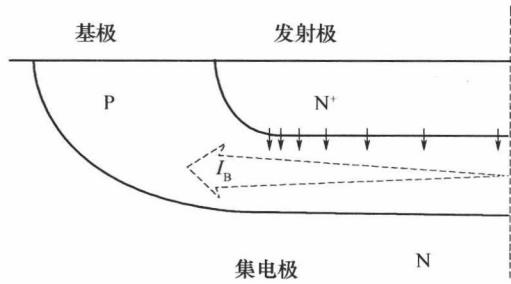


图 1.5 电流集边效应