

Mc
Graw
Hill
Education

信息科学技术学术著作丛书

硅通孔3D集成技术

曹立强 秦飞 王启东 中文导读
〔美〕 John H. Lau 著

Through-Silicon Vias for 3D
Integration



科学出版社

信息科学技术学术著作丛书

硅通孔 3D 集成技术

Through-Silicon Vias for 3D Integration

曹立强 秦 飞 王启东 中文导读

[美] John H. Lau 著

科 学 出 版 社

北 京

图字:01-2013-2864号

内 容 简 介

本书系统讨论用于电子、光电子和 MEMS 器件的三维集成硅通孔(TSV)技术的最新进展和未来可能的演变趋势,同时详尽讨论三维集成关键技术中存在的主要工艺问题和可能的解决方案。通过介绍半导体工业中的纳米技术和三维集成技术的起源和演变历史,结合当前三维集成关键技术的发展重点讨论 TSV 制程技术、晶圆减薄与薄晶圆在封装组装过程中的拿持技术、三维堆叠的微凸点制作与组装技术、芯片/芯片键合技术、芯片/晶圆键合技术、晶圆/晶圆键合技术、三维器件集成的热管理技术以及三维集成中的可靠性等关键技术问题,最后讨论可实现产业化规模量产的三维封装技术以及 TSV 技术的未来发展趋势。

本书适合从事电子、光电子、MEMS 等器件三维集成研究工作的工程师、技术研发人员、技术管理人员和科研人员阅读,也可以作为相关专业大学高年级本科生和研究生的教材。

John H. Lau. Through-Silicon Vias for 3D Integration, ISBN 978-0-07-178514-3.

Copyright © 2013 by McGraw-Hill Education. All Rights reserved. No part of this publication may be reproduced or transmitted in any form or by any means, electronic or mechanical, including without limitation photocopying, recording, taping, or any database, information or retrieval system, without the prior written permission of the publisher. This authorized Bilingual edition is jointly published by McGraw-Hill Education (Asia) and China Science Publishing & Media Ltd. (Science Press). This edition is authorized for sale in the People's Republic of China only, excluding Hong Kong, Macao SAR and Taiwan.

Copyright © 2013 by McGraw-Hill Education (Asia), a division of McGraw-Hill Education (Singapore) Pte. Ltd. and China Science Publishing & Media Ltd. (Science Press).

版权所有。未经出版人事先书面许可,对本出版物的任何部分不得以任何方式或途径复制或传播,包括但不限于复印、录制、录音,或通过任何数据库、信息或可检索的系统。本授权双语版由麦格劳·希尔(亚洲)教育出版公司和中国科技出版传媒股份有限公司(科学出版社)合作出版。此版本经授权仅限在中华人民共和国境内(不包括香港特别行政区、澳门特别行政区和台湾)销售。

版权© 2013 由麦格劳·希尔(亚洲)教育出版公司与中国科技出版传媒股份有限公司(科学出版社)所有。本书封面贴有 McGraw-Hill Education 公司防伪标签,无标签者不得销售。

图书在版编目(CIP)数据

硅通孔 3D 集成技术 = Through-Silicon Vias for 3D Integration; 导读版: 英文/(美)刘汉诚(Lau, J. H.)著; 曹立强, 秦飞, 王启东导读. —北京: 科学出版社, 2014

(信息科学技术学术著作丛书)

ISBN 978-7-03-039330-2

I. 硅… II. ①刘… ②曹… ③秦… ④王… III. 硅基材料—英文 IV. TN304.2

中国版本图书馆 CIP 数据核字(2013)第 303138 号

责任编辑: 魏英杰 杨向萍 / 责任校对: 郭

责任印制: 张 倩 / 封面设计: 陈 敬

科学出版社出版

北京东黄城根北街 16 号

邮政编码: 100717

http://www.sciencep.com

中国科学院印刷厂印刷

科学出版社发行 各地新华书店经销

2014 年 1 月第 一 版 开本: B5(720×1000)

2014 年 1 月第一次印刷 印张: 33 3/4

字数: 677 000

定价: 150.00 元

(如有印装质量问题, 我社负责调换)



作者简介

John H. Lau(刘汉诚)博士,台湾工业技术研究院院士。刘博士在半导体领域从业超过 30 年,他曾先后作为资深科学家在美国的 HPL 技术公司、安捷伦公司工作超过 25 年,作为微系统、模组与元器件(MMC)实验室主任在新加坡微电子研究所(IME)工作 2 年,作为访问教授在香港科技大学工作 1 年,随后于 2010 年 1 月当选台湾工业技术研究院院士,现供职于台湾工业技术研究院。

刘博士是电子器件、光电子器件、LED 和微机电系统(MEMS)等领域著名专家,多年从事器件、基板、封装和 PCB 板等的设计、分析、材料表征、工艺制造、品质与可靠性测试以及热管理等方面工作,尤其专注于表面贴装技术(SMT)、晶圆级倒装芯片封装技术、硅通孔(TSV)技术、三维集成电路(IC)集成技术以及系统级封装(SiP)技术。

在超过 36 年的研究、研发与制造业经历中,刘博士发表了 310 多篇技术论文,编写书籍内容 120 多章,申请和授权专利 30 多项,在世界范围内做了 270 多场学术报告。独自或与他人合作编写和出版了 17 部关于 TSV、三维 MEMS 封装、三维 IC 集成可靠性、先进封装技术、BGA 封装、芯片尺寸封装(CSP)、载带键合(TAB)、晶圆级倒装芯片封装(WLP)、高密度互连、板上芯片(COB)、SMT、无铅焊料、钎焊与可靠性等方面的教材。

刘博士在伊利诺伊大学香槟分校获得理论与应用力学博士学位,在不列颠哥伦比亚大学获得第一个硕士学位(结构工程),在威斯康星大学麦迪逊分校获得第二个硕士学位(工程物理),在费尔莱迪金森大学获得第三个硕士学位(管理科学),在台湾大学获得土木工程专业学士学位。

刘博士曾担任多家学术期刊编委。这些期刊包括美国机械工程师协会(ASME)会刊 *Journal of Electronic Packaging*;国际电气电子工程师协会(IEEE)会刊 *Components, Packaging*,

and Manufacturing Technology; Circuit World; Soldering and Surface Mount Technology 等。1990~1995年,担任 IEEE Electronic Components and Technology Conference (ECTC) 会议主席和技术委员会主席;1987~1992年,担任 International Electronic Manufacturing Technology Symposium 会议主席和技术委员会主席;1987~2002年,为 ASME 冬季年会 Solder Mechanics Symposium 会议组织者;为 ASME IMECE 2010 3D IC Integration Symposium 会议组织者;1995~2006年,担任 IEEE ECTC 会议论文集出版主席。刘博士曾服务于 IEEE/CPMT 理事会,并在过去的 11 年里每年都是理事会最杰出的讲师之一。

刘博士获得 ASME、IEEE、Society of Manufacturing Engineers (SME) 等协会颁发的多个奖项,现为 ASME 会士和 IEEE 会士(1994)。

序

三维(3D)集成技术特别是三维 IC 集成技术正席卷半导体工业,主要表现在:(1)三维集成技术影响芯片制造、集成电路设计(fabless)、晶圆代工(foundry)、器件集成制造、封装与测试、材料与设备制造等众多企业,同时也影响大学和研究机构;(2)三维集成技术吸引了来自全球的研发人员和工程师参加相关的会议、讲座、讨论会和论坛,分享他们的成果、交流信息、学习最新的技术和寻求解决方案,并规划他们的未来;(3)三维集成技术推动半导体产业建立新的标准、新的产业体系和基础设施。这样的事情是前所未有的。

这是一个完美风暴。业界认为摩尔定律正在谢幕,三维集成即将登场。为了在将来的竞争中处于优势,众多企业和机构在三维 IC 集成技术研发方面纷纷投入大量人力和物力。三维 IC 集成定义为:薄晶圆/转接板通过硅通孔(TSV)和微凸点实现堆叠互连。因此,TSV、薄晶圆或芯片的拿持、微凸点、键合以及热管理成为 3D IC 集成中的重要技术。

遗憾的是,大多数工程师、技术管理人员、研发人员以及科学家对于 TSV、薄晶圆的强度测量和拿持、微凸点、芯片到芯片(C2C)键合、芯片到晶圆(C2W)键合、晶圆到晶圆(W2W)键合以及电子/光电子封装与互联系统中的 3D 集成可靠性等问题并没有太深入的了解。因此,工业界和研究机构迫切需要一本能全面介绍这些关键技术领域现状的书籍。该书可以使读者尽快学习解决上述问题的基本方法,并理解系统级决策时用到的取舍方法。

为达到上述目标,来自电子与光电子研究实验室的刘汉诚博士搜集了大量最新的技术文献,并撰写了该书。对半导体工业界、研究机构以及大学来说,这是一本优秀专著。除此以外,对刚刚进入该领域的人来说,该书提供了 3D IC 集成、3D 硅集成以及 3D IC 封装的入门知识;对已涉足 3D 集成互连设计与工艺的人员来说,该书可作为了解最新发展的参考书。

全书共 11 章,涵盖三维集成技术从基础到最新发展的全部内容。第 1 章简要讨论半导体工业中的纳米技术和三维集成技术。第 2 章讲述 TSV 制程的 6 个关键工艺步:孔制作、介电层沉积、阻挡层和种子层沉积、孔填充、化学机械抛光和露铜处理。第 3 章讨论 TSV 的力学行为、热行为和电行为。第 4 章和第 5 章分别讨论薄晶圆的强度测量和封装组装中的拿持问题。第 6 章讨论微凸点制作、组装以及组装中微凸点的可靠性问题。第 7 章讨论微凸点的电迁移问题。第 8 章讨论 C2C、C2W 和 W2W 的瞬态液相键合技术。第 9 章讨论 3D IC SiP 集成技术中的热管理问题。最后,第 10 章讨论与 3D IC 集成和 3D 硅集成相比成本较低并已接近量产的竞争性技术,如 3D 封装技术。

该书提供了 3D 硅集成、3D IC 集成、3D IC 封装及其在高密度、高性能、低功耗、宽带宽、轻薄以及绿色产品中应用的最新信息,对希望掌握 TSV 技术、薄晶圆强度测量与拿持技术、微凸点技术、封装与组装技术、热管理技术、成本效益设计技术以及高良率制造工艺技术的专业人员来说,是不可或缺的。同时,该书涵盖了 3D 集成这一快速发展技术领域的所有方面。

3D 集成技术能不能像摩尔定律那样成为未来世界所能依赖的基础呢?该书也许不能回答这个问题,但可以帮助电子与光电子设计与制造人员更好地理解我们当前需要做什么、如何回答这个问题、如何规划未来以及如何促成其变为现实。

Ian Yi-Jen Chan

前 言

硅通孔(TSV)技术是 3D 硅集成与 3D IC 集成的最重要的核心技术。TSV 为芯片到芯片互联提供了最短的距离、最小的焊盘尺寸和中心距。与其他互连技术如引线键合技术相比,TSV 技术的优点包括:更好的电学性能、更低的功耗、更高的带宽、更高的密度、更小的尺寸、更轻的重量。

TSV 是一种颠覆性的技术。对于所有的颠覆性技术,我们的问题总是:“它将取代什么技术?”和“它的成本是多少?”目前而言,不幸的是,TSV 技术正试图取代目前高良率、低成本而且最成熟的引线键合技术。制作 TSV 需要 6 个关键工艺步:深反应离子刻蚀(DRIE)制作 TSV 孔,等离子增强化学气相沉积(PECVD)介电层,物理气相沉积(PVD)阻挡层和种子层,电镀铜填孔,化学机械抛光(CMP)去除多余铜,TSV 铜外露。可见,与引线键合相比,TSV 技术十分昂贵!然而,正如昂贵的倒装芯片技术一样,由于其独特优势,仍然在高性能、高密度、低功耗以及宽带宽产品中得到应用。

除了 TSV 技术,3D 硅集成与 3D IC 集成的另外一些关键技术还包括薄晶圆的强度测量和拿持,以及热管理等。3D IC 集成中的关键技术包括晶圆微凸点制作、组装以及电迁移问题的处理等核心技术。在这本书里,所有这些核心技术都会被涉及或讨论到。

本书内容主要有 7 个部分:(1)半导体工业中的纳米技术和 3D 集成技术(第 1 章);(2)TSV 技术与 TSV 的力学、热学与电学行为(第 2 章和第 3 章);(3)薄晶圆强度测量与拿持技术(第 4 章和第 5 章);(4)晶圆微凸点制作、组装与可靠性,电迁移问题(第 6 章和第 7 章);(5)瞬态液相键合技术(第 8 章);(6)热管理(第 9 章);(7)3D IC 封装技术(第 10 章)。本书最后在第 11 章给出对未来(到 2020 年)该领域发展趋势的几点想法。

第 1 章简要介绍半导体产业中的纳米技术及其展望,并给出 3D 硅集成与 3D IC 集成近期的进展、挑战和发展趋势。此外,还

介绍了一些嵌入式 3D IC 集成的例子。最后,该章列举了一些 TSV 专利。

第 2 章详细讨论 TSV 制程的 6 个关键工艺,简要讨论 3D 硅集成(前键合与后键合)与 3D IC 集成(先孔、中孔与后孔工艺)中的 TSV 工艺。

TSV 的力学、热学与电学行为在第 3 章中进行讨论。

第 4 章介绍用于薄晶圆强度测量的应力传感器的设计、制作和校准,讨论晶圆背面减薄(磨削)对 Cu-low-k 芯片力学行为的影响。

用于薄晶圆拿持的临时键合与去键合过程中遇到的问题及其解决方法在第 5 章讨论。对不采用载台的薄晶圆拿持技术也进行了介绍和讨论。

第 6 章讨论晶圆微凸点制作与组装工艺、细节距无铅焊锡接点的可靠性评估以及超细节距微焊点遇到的问题。

第 7 章讨论微焊点的电迁移问题及其失效机制。

第 8 章讨论芯片到芯片(C2C)、芯片到晶圆(C2W)以及晶圆到晶圆(W2W)的低温瞬态多相键合方法。还将讨论用于金属间化合物(IMC)观察的扫描电子显微镜(SEM)、离子束聚焦(FIB)、透射电子显微镜(TEM)、X 射线衍射(XDR)、差分扫描量热(DSC)以及 C 模态扫描超声显微镜(C-SAM)等仪器。

第 9 章讨论 TSV 芯片/转接板对 3D IC SiP 器件热性能的影响和 3D 堆叠存储芯片的热性能。此外,还讨论了 TSV 芯片的厚度对温度热点的影响。最后,介绍了用于 3D SiP 热管理的 TSV 和流体微通道技术。

第 10 章给出了阻碍 TSV 技术量产应用的 3D IC 封装技术的最新进展,如 Cu-low-k 芯片堆叠的引线键合技术、采用焊锡凸点的 C2C 技术以及采用焊锡凸点的扇出埋入 WLP 到芯片互连技术。还讨论了引线键合的可靠性问题。

本书的读者设定为:(1)正在或即将从事 TSV 技术、薄晶圆拿持技术、晶圆焊锡微凸点制作与组装技术、电迁移控制技术、热管理以及低温 C2C、C2W、W2W 键合技术研发人员;(2)在研发过程中已经遇到了 TSV 相关关键技术问题,急于深入了解和解决问题的技术人员;(3)在产品中不得不使用高性能、高密度、低功耗、宽带宽 3D 集成技术的人。本书还可以作为那些有志于成

为未来电子/光电子领域领导者、科学家和工程师的大学高年级本科生和研究生的教材。

应用于 3D 硅集成与 3D IC 集成的 TSV 技术出现了不断增长的挑战性问题,对于面临这些挑战的人来说,我希望本书能成为他们有价值的参考书。我同样希望本书有助于推动 TSV 及其相关技术的研发进程,有助于推动 TSV 技术在 3D 集成产品中的应用。

掌握了 3D 集成 TSV 技术的组织和机构有潜力在电子/光电子产业取得重要进展,并从所研发产品的性能、功能、集成密度、功耗、带宽、品质、尺寸和重量等方面获得利益。希望本书的内容有助于扫清 TSV 相关技术研发中的路障和避免走弯路,加速在设计、材料和工艺等方面的研发进程。

John H. Lau

致 谢

本书得以出版是许多具有奉献精神的人共同努力的结果,感谢他们! 特别感谢 McGraw-Hill 出版社的 Bridget Thoreson、Pamela Pelton 和 Stephen Smith, Cengage 出版社的 Sapna Rastogi 以及 Jame K. Madru,感谢他们坚定的支持和鼓励。特别感谢 Michael Penn 和 Steve Chapman, 他们帮我实现了出版此书梦想。他们不仅批准和资助了这个项目,而且耐心聆听我一再推迟计划的解释,帮助我解决书稿准备过程中出现的各种问题。与他们一起工作,最终把我混乱的手稿变成精美的印刷品,这在是令人愉悦和富有成就感的经历。

本书的素材有多种来源,包括个人、公司和组织。我尝试在书中适当的地方通过引用来体现我得到的这些协助,但显然不可能一一列出对本书出版提供帮助的每一个人。虽然如此,我内心充满对他们的真挚谢意。感谢美国机械工程师协会(ASME)允许本书使用其会议论文集和会刊中的部分内容;感谢国际电气电子工程师协会(IEEE)允许本书使用其会议论文集和会刊的部分内容;感谢国际微电子与封装协会(IMAPS)允许本书使用其会议论文集和会刊的部分内容。

感谢我的前雇主,香港科技大学、新加坡微电子研究所(IME)、安捷伦以及 HPL 技术公司。他们为我提供了优秀的人性化的工作环境,满足了我对工作的渴望,同时还提升了我的职业声誉。感谢 HPL 技术公司的 Don Rice 博士、安捷伦公司的 Steve Erasmus 博士、新加坡微电子研究所的 Dim-Lee Kwong 教授、香港科技大学的 Ricky Lee 教授。感谢电子与光电子研究实验室(EOL)主任兼副主席 Ian Yi-Jen 博士,感谢他对我信任、尊重以及对我工作的支持。最后,感谢我的同事,与他们富有灵感的讨论为本书增色颇多。他们是 Zhang Xiaowu 博士、C. S. Premachandran 先生、Vincent Lee 先生、V. N. Sekhar 博士、D. Pinjala 先生、Tang Gongyue 博士、Ricky Lee 博士、M. S. Zhang 博士、Y. S. Chan 博士、Sharon Lim Pei-Siang 女士、Vempati

Srinivasa Rao 先生、Vaidyanathan Kripesh 博士、Juan Milla 先生、Andy Fenner 先生、于大全博士、Aibin Yu 博士、Navas Khan 先生、Li Ling Yan 博士、Won Kyoung Chou 博士、Seung Wock Yoon 博士、Cheryl Selvanayagam 女士、Chai Tai Chong 先生、Shiguo Liu 先生、Charles Vath 先生、John Doricko 先生、Germaine Yen 女士、朱文辉博士、Jui-Chin Chen 博士、Ching-Kuan Lee 博士、Tao-Chih Chang 博士、Yu-Min Lin 博士、Chau-Jie Zhan 博士、Pei-Jer Tzeng 博士、Cha-Hsin Lin 博士、Shin-Yi Huang 博士、Chun-Hsien Chien 先生、Chien-Ying Wu 先生、Yu-Chen Hsin 女士、Shang-Chun Chen 先生、Chien-Chou Chen 先生、Hsiang-Hung Chang 先生、Jing-Ye Juang 先生、Wen-Li Tsai 先生、Chia-Wen Chiang 女士、Cheng-Ta Ko 先生、Ra-Min Tain 博士、Heng-Chieh Chien 博士、Sheng-Tsai Wu 先生、Ming-Ji Dai 先生、Yu-Lin Chao 先生、Shyh-Shyuan Sheu 先生、Zhe-Hui Lin 先生、Jui-Feng Hung 先生、Shih-Hsien Wu 先生、Shinn-Juh Lai 先生、Peng-Shu Chen 先生、Li Li 博士、Yu-Hua Chen 博士、Tai-Hung Chen 先生、Chih-Sheng Lin 先生、Tzu-Kun Ku 博士、Wei-Chung Lo 博士和 Ming-Jer Kao 博士。当然，还要感谢我在台湾工业技术研究院、香港科技大学、新加坡微电子研究所、安捷伦公司、EPS 公司、HPL 技术公司以及美国圣地亚国家实验室的杰出同事，感谢他们的帮助、坚强支持和富有灵感的讨论。与他们工作和交往是我一生的荣幸和奇遇。从他们那里我学到很多关于生活的智慧，也学到很多先进 IC 封装和三维 IC 集成的技术。

最后，感谢我的女儿 Judy 和我的妻子 Teresa，她们的爱、关心和耐心使我可以静心投入本书的编写工作。她们相信我可以为电子工业做出点贡献，她们的这种信心成为我强大的动力。一想到 Judy、Teresa 和我都很健康，我情不自禁地要感谢上帝的慷慨赐福。

导 读

第一章

本章简要介绍半导体工业中纳米技术的一些里程碑事件及展望,讨论 3D 集成技术的演变、挑战、研究进展和发展趋势。同时,列举了几种通用的、热增强型的、具有潜在低成本以及包含不同种类无源转接板的 3D IC 集成 SiP 架构,这些架构可用于设计小外形、高性能、高密度、低功耗以及宽带宽器件。本章重点如下:

(1) 关于纳米技术,科学家们已经听从了费曼的建议开始对原子进行排列,最显著的进展是通过排列碳原子,得到了零维的巴基球(1996 年诺贝尔化学奖)、一维的碳纳米管以及二维的石墨烯(2010 年诺贝尔物理学奖)。也许我们已经到了排列其他原子发现新应用的时代。

(2) 比钢更硬、比铜的导电性更好以及电信号传输速率惊人的二维石墨烯可能是制作更快、更强大电子器件的替代材料。

(3) 对于纳米技术器件,研发系统的、高性价比的以及可靠的封装技术对于量产是必不可少的;否则,不论在电镜下看起来有多漂亮,它仍然只是无益的炒作。

(4) 2004 年奔腾(Pentium)IV 处理器问世,自那时起摩尔定律开始驱动半导体工业纳米技术产品的量产进程,相信摩尔定律仍将驱动至少又一个 10 年。

(5) 1985 年费曼就告诉我们要朝三维方向发展,并且指明了如何将晶圆/芯片进行堆叠。他还指出了已知合格芯片(KGD)的重要性,并告诉我们可以借助内置自检测(BIST)和内置自修复(BISR)装置解决坏芯片带来的问题。

(6) TSV 是一项颠覆性技术。为了在工业界获得广泛应用,这种颠覆性应当越小越好,至少在最开始的阶段应当如此。因此,目前的无源转接板(2.5D 或者 3D)是最佳方案。等到相关的标准、基础设施以及商业模式都具备之后,我们就可以在有源芯

片上制作 TSV 来集成异种结构器件。

(7) 无源转接板是性价比最高的 3D IC 集成。它不仅可以作为中间基板、应力释放缓冲区以及载板,同时还可以用作热管理工具。无源转接板应当作为 3D IC 集成 SiP 器件的主力。

(8) 无源转接板提供了与摩尔芯片等器件的灵活集成方式,增强了集成器件的功能,还提供了灵活的组装工艺路线。

(9) 借助无源转接板,几乎所有 3D IC 集成 SiP 器件中的热管理问题都能得到解决。本章给出了采用散热器、散热块、热沉以及流体微通道等进行散热的几个例子。

(10) 埋入式 3D IC 集成可以减小产品的尺寸,并且特别适用于移动产品。本章提出了几种带有 TSV 的新设计。

(11) 给出了将低成本的硅穿孔(TSH)转接板用于 3D IC 集成的例子。

(12) 无微凸点的 3D 硅集成也是正确的发展方向,可以与摩尔定律匹敌,但仍有很长的路要走。

本章提出了需要研发的技术,为建立自动设计工具推荐了一些设计准则。工业界应该立即建立 TSV 产业合作标准以及基础设施,以便 EDA 开发商开发用于 3D 硅集成设计、仿真、分析、验证、制造准备以及测试的相关软件,并力促其实现。应当注意的是,虽然焊锡是上帝赐给电子产业的礼物,但是它太“脏”了,半导体厂不得不对其进行处理。

第二章

TSV(through-silicon via)技术或硅通孔技术是 3D 硅集成和 3D IC 集成的核心,也是最重要的支撑技术。TSV 可以提供芯片到芯片的最短互连、最小焊盘尺寸及间距。与其他互联技术相比,TSV 的优势包括:更好的电性能、更低的功耗、更宽的数据位宽(相应地可得到更宽的带宽)、更高的互连密度、更小的外形尺寸、更轻的重量、有望具有更低的成本。

本章将详细介绍制作 TSV 的六个关键工艺步:

(1) 采用深反应离子刻蚀技术(DRIE)或者激光打孔制作 TSV 孔。

(2) 采用热氧化工艺(对无源转接板)或者等离子增强化学

气相沉积(PECVD)制作介电层。

(3) 采用物理气相沉积(PVD)制作阻挡层和种子层。

(4) 采用电镀 Cu 填充 TSV 通孔,或者对于尺寸非常小的孔,采用溅射方法(CVD)填充 W。

(5) 采用化学机械抛光(CMP)去除多余的 Cu。

(6) TSV Cu 外露。一般而言,以上各工艺步按照成本从大到小的排序为:PVD>PECVD>CMP>电镀 Cu>DRIE。

第三章

本章主要讨论已填充 Cu TSV 的力学、热学与电学行为,给出一些有价值的仿真和测试结果,提出并探讨 TSV 的相关测试方法和设计建议。可以看到,TSV 技术涉及科学和工程的多个学科领域。

第四章

晶圆减薄以及薄晶圆的拿持是 3D IC 集成和 3D 硅集成需要解决的第二个关键技术。3D IC 集成和 3D Si 集成备受关注的的一个原因就是堆叠起来的薄晶圆/芯片的总厚度比一个普通的晶圆/芯片还要薄,而更小的体积是诸如智能手机和平板电脑等移动产品最受青睐的特性。薄晶圆的缺点在于其容易发生翘曲且强度极低。晶圆越薄,翘曲越大,强度越低。本章讨论采用压阻应力传感器测量薄晶圆的强度和翘曲的方法,同时还讨论晶圆背面磨削减薄工艺对多层堆叠 Cu-low-k 芯片纳观力学行为的影响。

第五章

为了获得小尺寸、轻质量、高性能、低功耗以及宽频带的 3D IC 集成和 3D Si 集成技术产品,芯片/转接板晶圆的厚度必须非常薄。对于存储芯片堆叠,其中每个芯片的厚度不超过 $50\mu\text{m}$,并且最终要减薄到 $20\mu\text{m}$ 。无论是有源还是无源转接板,其厚度通常都不超过 $200\mu\text{m}$ 。因此对于 3D IC/Si 集成而言,晶圆减薄和

薄晶圆拿持是十分关键的使能技术,仅次于 TSV 技术。本章将对晶圆减薄与薄晶圆拿持的关键问题,包括器件/转接板晶圆、载体晶圆、临时键合、减薄、背面制程以及组装等进行说明,并探讨这些问题潜在的解决方案。此外,也会对与薄晶圆拿持相关的先进材料和设备进行研究。支撑晶圆(载体晶圆)技术也是本章的重点之一,并对于无载体工艺作简单的介绍。

第六章

前面章节已经提到,3D IC 集成通常由带有硅通孔的堆叠薄芯片和焊锡微凸点组成。微凸点技术是 3D IC 集成第三项重要的支撑技术,仅次于 TSV 刻蚀技术与薄晶圆拿持技术。需要注意的是,3D Si 集成只采用 TSV 将晶圆/芯片进行互联,而非焊锡微凸点。

焊锡材料是用于组装的最主要连接材料,可以将电子芯片与光电子器件组装到基板上;将电子与光电子封装/组件/模块组装到印刷电路板上;集成 3D IC SiP(系统级封装)器件。焊锡材料为电子和光电子器件/组件/模块的互联提供了极大的灵活性及便利性。焊锡材料的特性促进了组装技术的多样化,加快了半导体组装技术发展的创造性进步,如 3D IC 封装以及 3D IC 集成。对于这些组装技术而言,焊锡材料起到了电气与机械的“黏接”作用,也因此焊点互连组装及其可靠性成为了这些技术发展的关键问题。

许多国家已经立法禁止使用有害物质(RoHS)或者提倡使用绿色环保材料,禁止在封装材料中使用铅元素(Pb)。为了遵从该法案,过去的 10 年中电子产业已经花费了数十亿美元,致力于减少铅的使用,例如研发新型无铅材料、研究高质量的无铅焊接工艺,实现无铅焊点的表征测量以及可靠性评估等。本章主要针对无铅焊锡(Sn)进行研究。

正如前面提到的,3D IC 集成定义为将摩尔芯片在垂直方向(z 向)借助 TSV、薄芯片/转接板和微凸点进行堆叠,以实现高性能、低功耗、宽带宽、小尺寸和低成本的目标。因此,焊锡微凸点成为 3D IC 集成的重要支撑技术之一。倒装芯片采用的普通焊球($\sim 100\mu\text{m}$)体积过大,无法用于 3D IC 集成 SiP,3D IC 集成

SiP 需要更小的焊球($\leq 25\mu\text{m}$),称之为微凸点。

制作晶圆上普通焊锡凸点最成熟、最常用的方法是电镀工艺。那么我们是否可以采用同样的电镀工艺,尤其是同样的工艺参数来制作晶圆微凸点呢?这是本章 A 部分所讨论的重点(6.2 节~6.7 节),其中包括制作 300mm 晶圆的无铅微凸点。而本章 B 部分(6.8 节~6.11 节)的重点是晶圆超细节距微凸点的制作、组装及可靠性。

第七章

前面章节中已经提到过,对于 3D IC 集成来说普通焊锡凸点(直径 $80\sim 100\mu\text{m}$)的体积过大,需采用体积更小的微凸点(直径 $\leq 25\mu\text{m}$)。相比大体积的焊点,微凸点会导致焊点中的电流密度大幅增加。例如,当直径为 $20\mu\text{m}$ 的微凸点中通入 0.05A 的电流时,电流密度高达约 $10^4\text{A}/\text{cm}^2$,该值远大于在直径为 $100\mu\text{m}$ 的焊点中通入相同电流所得到的电流密度值。其次,随着微凸点体积的减小,由电迁移引发的电流聚集效应更加明显。再次,相关文献中的实验数据表明,超细节距 Cu/Sn 微凸点在电迁移过程中其微结构会发生变化,并伴随大量的柯肯达尔孔洞产生。分析结果表明,电迁移会加剧微焊点中焊料的相变,导致其微结构显著退化。与大体积的焊点相比,这种情况在超细节距微焊点中更为明显。最后,由于焊料体积较小,金属间化合物(IMC)在微焊点的电迁移过程中具有关键作用。对于倒装芯片焊点,电流聚集引发的电迁移失效方面的问题已经得到了广泛研究,并且有不少文献发表。本章研究了电流加载引起的多相焊点失效,首先研究大节距、大体积焊点,然后研究细节距、小体积。

第八章

对于 3D IC 集成而非 3D 硅集成,一般采用芯片到芯片(C2C)或者芯片到晶圆(C2W)键合技术将器件芯片与芯片/晶圆进行键合。由于芯片良率与芯片尺寸的不同,除了应用于 MEMS 之外,很少采用晶圆到晶圆(W2W)键合技术。大多数现有的键合技术其温度都超过 300°C ,由于冷却工序导致产率较