

新编电气与电子信息类本科规划教材·电子电气基础课程

# 数字电子技术

曾令琴 主编 吕乐 副主编



电子工业出版社

PUBLISHING HOUSE OF ELECTRONICS INDUSTRY

<http://www.phei.com.cn>

新编电气与电子信息类本科规划教材·电子电气基础课程

# 数字电子技术

曾令琴 主 编  
吕 乐 副主编

电子工业出版社

Publishing House of Electronics Industry

北京·BEIJING

## 内 容 简 介

以培养学生分析问题、解决问题能力和实验动手能力为主导，将数字电子技术和工程实际应用前后呼应，并有机地融为一体。教材采用立体化配套，其中以纸质教材和高水平教学课件作为教学主导，以实践教学指导和EDA学习作为应用型人才培养辅助工具，用详细的习题解析和重点、难点十分清晰的教学指导教案给教师的“教”和学生的“学”带来很大的方便，为检测教与学的效果，还提供了试题库。

全书分7个单元，内容包含有：数字电子技术的基础知识；门电路和组合逻辑电路；触发器和时序逻辑电路；存储器和可编程逻辑器件；数/模和模/数转换器。

全书行文流畅，内容简洁，概念清楚；注重实际，目标明确，便于自学。本书是专为“应用型人才”培养精心编排和设计的，为电子信息与电气学科提供的实用性教材，也可供相关工程技术人员学习或作为电子技术爱好者的参考。



未经许可，不得以任何方式复制或抄袭本书之部分或全部内容。  
版权所有，侵权必究。

### 图书在版编目(CIP)数据

数字电子技术 / 曾令琴主编. —北京: 电子工业出版社, 2009.7  
新编电气与电子信息类本科规划教材. 电子电气基础课程  
ISBN 978-7-121-09166-7

I. 数… II. 曾… III. 数字电路—电子技术—高等学校—教材 IV. TN79

中国版本图书馆 CIP 数据核字 (2009) 第 107803 号

责任编辑: 陈晓莉 特约编辑: 杨晓红 李双庆

印 刷: 北京京师印务有限公司  
装 订:

出版发行: 电子工业出版社  
北京市海淀区万寿路 173 信箱 邮编 100036

开 本: 787×1 092 1/16 印张: 13.5 字数: 390 千字  
印 次: 2009 年 7 月第 1 次印刷  
印 数: 4 000 册 定价: 27.00 元

凡所购买电子工业出版社图书有缺损问题, 请向购买书店调换。若书店售缺, 请与本社发行部联系, 联系及邮购电话: (010) 88254888。

质量投诉请发邮件至 [zltz@phei.com.cn](mailto:zltz@phei.com.cn), 盗版侵权举报请发邮件至 [dbqq@phei.com.cn](mailto:dbqq@phei.com.cn)。

服务热线: (010) 88258888。

# 前 言

“数字电子技术”是高等学校电子与电气类各学科的重要专业基础课和平台课程。是电子应用、通信技术、计算机、电气自动化等专业的重要专业技术基础课程。近些年来，随着科学技术的迅猛发展，集成数字逻辑电路在高速、低功耗、低电压、带电插拔、小逻辑等诸多方面都取得了长足的发展，各种数字新技术、数字电子新器件层出不穷，这些不断涌现的新技术，无疑给“数字电子技术”课程增添了很多新的内容。

为使课程内容更加丰富、充实和不断更新，能够跟上日益发展的科学体系，根据教育部“高等学校教学质量与教学改革工程”的主要精神，结合目前“数字电子技术”教学实际情况及该课程在电子工程中的应用，作者编写了这本任务导入式的新型《数字电子技术》教材。

新编写的《数字电子技术》按7个单元划分：第1单元数字逻辑基础，主要介绍数制，码制，逻辑代数及其定理、定律，逻辑代数化简法；第2单元门电路和集成逻辑门，以二极管、三极管的开关特性为引线，先后介绍了三种基本逻辑门，复合逻辑门和两种类型不同的集成逻辑门，重点阐述了各种常用集成逻辑门电路的应用；第3单元是组合逻辑电路，以组合逻辑电路的分析法和小规模组合逻辑电路的设计展开问题的讨论和学习，进而引入各种常用的集成组合逻辑电路；第4单元触发器，以基本的RS触发器电路作为各种触发器的基本环节引入各类触发器，突出介绍了边沿触发的主从型JK触发器和维持阻塞D触发器；第5单元时序逻辑电路，仍是以时序逻辑电路的分析和设计为主导，结合课程实际应用的需求，详细介绍了常用的时序逻辑电路器件计数器和寄存器，充分强调了时序逻辑电路的记忆作用；第6单元存储器和可编程逻辑器件，阐述了半导体存储器在大规模集成电路中的应用和可编程逻辑器件的电路结构及其可编程性质，重点介绍了它们在电子工程实际中的应用；第7单元是数/模和模/数转换器，重点介绍了两种转换器的转换原理和集成DAC和ADC的引脚功能。全书内容除理论知识外，还特别强调了实践环节，并且引入了Multisim 8.0电路仿真的学习和应用，教材按照立体化配套，制作了高水平的教学课件，参考课时教案，章后习题解析，试题库等。

本教材由曾令琴担任主编，编写了教材的第1、第2单元；吕乐担任副主编，编写了第4、第5单元；何红军、蒲小莲参编，编写了第3、第6、第7单元。全书由曾令琴统稿。

作者期望本教材能对“应用型”人才培养和教学改革起到一定的推动作用，并且恳请使用本教材的教师和学生对我们提出宝贵的意见和建议，以便在今后的修改中做得更好。

编 者

2008年10月

# 目 录

第 1 单元 数字逻辑基础 .....	1
任务导入 .....	1
理论知识 .....	2
1.1 数制与码制 .....	2
1.1.1 数制 .....	3
1.1.2 码制 .....	6
思考与问题 .....	9
1.2 逻辑代数基本概念、常用公式和定理 .....	9
1.2.1 逻辑代数的基本概念 .....	9
1.2.2 三种基本的逻辑关系 .....	10
1.2.3 复合逻辑运算 .....	12
1.2.4 逻辑代数中的常用公式和定理 .....	13
思考与问题 .....	14
1.3 逻辑函数的化简 .....	14
1.3.1 逻辑函数的代数化简法 .....	14
1.3.2 最小项的概念 .....	15
1.3.3 卡诺图表示法 .....	16
1.3.4 逻辑函数的卡诺图化简法 .....	17
思考与问题 .....	19
实践环节 .....	19
1.1 Multisim 8.0 电路仿真软件学习 .....	19
1.1.1 Multisim 8.0 电路仿真软件简介 .....	19
1.1.2 电路的建立与仿真分析法 .....	25
1.1.3 电路仿真练习 .....	27
第 1 单元 能力训练检测题（共 100 分，120 分钟） .....	27
第 2 单元 门电路和集成逻辑门 .....	30
任务导入 .....	30
理论知识 .....	31
2.1 半导体二极管和三极管的开关特性 .....	31
2.1.1 半导体二极管的开关特性 .....	31
2.1.2 半导体三极管的开关特性 .....	33
思考与问题 .....	34
2.2 分立元件的基本逻辑门 .....	34
2.2.1 “与”门 .....	34
2.2.2 “或”门 .....	35

2.2.3	“非”门	35
	思考与问题	36
2.3	复合逻辑门	36
	思考与问题	37
2.4	TTL 集成逻辑门	38
2.4.1	典型 TTL 与非门	38
2.4.2	集电极开路的 TTL 与非门 (OC 门)	40
2.4.3	三态门	42
2.4.4	TTL 集成电路的改进系列	43
2.4.5	TTL 集成逻辑门的使用注意事项	44
	思考与问题	45
2.5	MOS 集成逻辑门	45
2.5.1	CMOS 反相器	46
2.5.2	CMOS 传输门和模拟开关	46
2.5.3	CMOS 与非门	47
2.5.4	CMOS 或非门	47
2.5.5	其他 CMOS 集成逻辑门	48
2.5.6	CMOS 集成逻辑门的特点及使用注意事项	49
	思考与问题	50
2.6	集成逻辑门使用中的实际问题	50
2.6.1	各种逻辑门之间的接口问题	50
2.6.2	门电路带负载时的接口电路	51
2.6.3	抗干扰措施	53
	思考与问题	53
	实践环节	54
2.1	集成逻辑门电路的功能测试	54
2.2	学习 Multisim 8.0 电路仿真	56
	第 2 单元 能力训练检测题 (共 100 分, 120 分钟)	60
<b>第 3 单元</b>	<b>组合逻辑电路</b>	<b>64</b>
	任务导入	64
	理论知识	65
3.1	组合逻辑电路的分析	65
3.1.1	组合逻辑电路的特点	65
3.1.2	组合逻辑电路功能的描述	65
3.1.3	组合逻辑电路的分析	66
	思考与问题	68
3.2	组合逻辑电路的设计	68
3.2.1	组合逻辑电路的设计步骤	68
3.2.2	组合逻辑电路的设计举例	68

思考与问题 .....	71
3.3 编码器 .....	71
3.3.1 编码、编码器 .....	71
3.3.2 普通编码器 .....	71
3.3.3 优先编码器 .....	72
思考与问题 .....	76
3.4 译码器 .....	76
3.4.1 译码、译码器 .....	76
3.4.2 变量译码器 .....	76
3.4.3 显示译码器 .....	78
3.4.4 译码器应用举例 .....	81
思考与问题 .....	82
3.5 数据选择器 .....	82
3.5.1 数据选择器概述 .....	82
3.5.2 集成数据选择器 .....	83
思考与问题 .....	83
3.6 数值比较器 .....	83
3.6.1 一位数值比较器 .....	83
3.6.2 集成数值比较器 .....	84
思考与问题 .....	84
实践环节 .....	85
3.1 编码器、译码器及数码显示电路实验 .....	85
3.2 学习 Multisim 8.0 电路仿真 .....	87
第3单元 能力训练检测题(共100分,120分钟) .....	91
<b>第4单元 触发器</b> .....	<b>94</b>
任务导入 .....	94
理论知识 .....	95
4.1 基本RS触发器 .....	95
4.1.1 基本RS触发器的结构组成 .....	95
4.1.2 基本RS触发器的工作原理 .....	95
4.1.3 基本RS触发器的动作特点 .....	96
4.1.4 基本RS触发器逻辑功能的描述 .....	96
思考与问题 .....	98
4.2 钟控RS触发器 .....	98
4.2.1 钟控RS触发器的结构组成 .....	98
4.2.2 钟控RS触发器的工作原理 .....	99
4.2.3 钟控RS触发器的功能描述 .....	100
思考与问题 .....	101
4.3 主从型JK触发器 .....	101
4.3.1 JK触发器的结构组成 .....	101

4.3.2	JK 触发器的工作原理 .....	101
4.3.3	JK 触发器的动作特点 .....	102
4.3.4	JK 触发器的功能描述 .....	102
4.3.5	集成 JK 触发器 .....	103
	思考与问题 .....	104
4.4	维持阻塞 D 触发器 .....	104
4.4.1	D 触发器的结构组成 .....	104
4.4.2	D 触发器的工作原理 .....	105
4.4.3	D 触发器的动作特点 .....	105
4.4.4	D 触发器的功能描述 .....	105
4.4.5	集成 D 触发器 .....	106
	思考与问题 .....	106
4.5	T 触发器和 T' 触发器 .....	106
4.5.1	T 触发器 .....	106
4.5.2	T' 触发器 .....	107
	思考与问题 .....	108
	实践环节 .....	108
4.1	集成触发器的功能测试 .....	108
4.2	学习 Multisim 8.0 电路仿真 .....	110
	第 4 单元 能力训练检测题 (共 100 分, 120 分钟) .....	112
<b>第 5 单元</b>	<b>时序逻辑电路 .....</b>	<b>115</b>
	任务导入 .....	115
	理论知识 .....	116
5.1	时序逻辑电路的分析和设计思路 .....	116
5.1.1	时序逻辑电路概述 .....	116
5.1.2	时序逻辑电路的功能描述 .....	116
5.1.3	时序逻辑电路的基本分析方法 .....	117
5.1.4	时序逻辑电路的设计思路 .....	120
	思考与问题 .....	121
5.2	集成计数器 .....	121
5.2.1	二进制计数器 .....	122
5.2.2	十进制计数器 .....	124
5.2.3	集成计数器及其应用 .....	126
	思考与问题 .....	130
5.3	寄存器 .....	130
5.3.1	数码寄存器 .....	131
5.3.2	移位寄存器 .....	131
5.3.3	集成双向移位寄存器 .....	132
5.3.4	移位寄存器的应用 .....	133



思考与问题 .....	135
5.4 555 定时电路 .....	136
5.4.1 555 定时器电路的组成 .....	136
5.4.2 555 定时器的工作原理 .....	137
5.4.3 555 定时器应用实例 .....	138
思考与问题 .....	139
实践环节 .....	139
5.1 计数器及其应用 .....	139
5.2 移位寄存器及其应用 .....	143
5.3 555 定时器及其应用 .....	146
5.4 应用 Multisim 8.0 电路仿真 .....	148
第 5 单元 能力训练检测题 (共 100 分, 120 分钟) .....	148
<b>第 6 单元 存储器和可编程逻辑器件 .....</b>	<b>152</b>
任务导入 .....	152
理论知识 .....	153
6.1 存储器概述 .....	153
6.1.1 存储器定义 .....	153
6.1.2 存储器的分类 .....	153
6.1.3 存储器的主要性能指标 .....	154
思考与问题 .....	154
6.2 只读存储器 (ROM) .....	155
6.2.1 ROM 的结构与功能 .....	155
6.2.2 ROM 的工作原理 .....	156
6.2.3 ROM 的分类 .....	158
6.2.4 ROM 的应用 .....	161
思考与问题 .....	163
6.3 随机存取存储器 (RAM) .....	163
6.3.1 RAM 的结构与功能 .....	163
6.3.2 RAM 的存储单元 .....	165
6.3.3 集成 RAM 芯片简介 .....	166
6.3.4 RAM 的容量扩展 .....	167
思考与问题 .....	169
6.4 可编程逻辑器件 .....	169
6.4.1 可编程逻辑器件概述 .....	169
6.4.2 现场可编程逻辑阵列 (FPLA) .....	170
6.4.3 可编程阵列逻辑 (PAL) .....	171
6.4.4 通用逻辑阵列 (GAL) 简介 .....	173
6.4.5 PLD 的编程 .....	174
思考与问题 .....	174
实践环节 .....	174

6.1 随机存取存储器 2114A 及其应用 .....	174
6.2 应用 Multisim 8.0 电路仿真 .....	182
第 6 单元 能力训练检测题 (共 100 分, 120 分钟) .....	182
<b>第 7 单元 数/模转换器和模/数转换器 .....</b>	<b>185</b>
任务导入 .....	185
理论知识 .....	186
7.1 数/模转换器 .....	186
7.1.1 数/模转换器基本概念及结构组成 .....	186
7.1.2 DAC 的功能 .....	186
7.1.3 DAC 的转换特性 .....	187
7.1.4 DAC 的主要技术指标 .....	187
7.1.5 DAC 的转换原理 .....	188
7.1.6 集成 DAC0832 .....	191
思考与问题 .....	192
7.2 模/数转换器 .....	192
7.2.1 ADC 的基本概念和转换原理 .....	192
7.2.2 ADC 的主要技术指标 .....	195
7.2.3 逐次比较型 ADC 的电路组成及转换原理 .....	195
7.2.4 双积分型 ADC 的电路组成及转换原理 .....	196
7.2.5 集成 ADC0809 .....	198
思考与问题 .....	199
实践环节 .....	199
7.1 A/D 与 D/A 转换电路的研究 .....	199
7.2 应用 Multisim 8.0 电路仿真 .....	202
第 7 单元 能力训练检测题 (共 100 分, 120 分钟) .....	202
<b>参考文献 .....</b>	<b>206</b>

# 第 1 单元 数字逻辑基础

## 任务导入

数字逻辑基础中的重点内容包括：数制和码制及其之间的转换；逻辑代数的基本公式、常用公式及其基本定理；逻辑函数的表示方法、代数化简法和卡诺图化简法；约束项和无关项的概念以及它们在逻辑函数化简中的作用等。

“数字逻辑基础”是数字电子技术的重点内容之一，也是分析和设计数字逻辑电路时使用的主要数学工具。例如，设计一个数字电路时，方案可能有多种，哪种方案最好？当然是在达到同样功能的基础上，选择电路结构最简单、元器件数最少的设计方案，因为它是最经济的。本单元中逻辑函数的化简，就是解决这类实用问题的基础储备知识。因为，设计任何一个数字电路，根据要求的逻辑功能，总要先设计出相应的逻辑关系式，再去根据逻辑关系式构建相应的逻辑电路框图。如果设计的逻辑关系式复杂化，相应的电路结构随之复杂；如果设计的逻辑关系式在达到同样功能的基础上最简，则电路结构一定也是最简的。即逻辑函数的化简直接关系到今后设计数字电路的复杂程度和性能指标。

比如，我们设计一个有三个裁判对某事件进行表决的数字电路，三个裁判中只要有两个或两个以上同意，该事件就通过，否则禁止。按照电路功能，我们可列出相应的逻辑函数式，并根据这个逻辑函数式画出如图 1.1 所示的多数表决器电路的设计方案一。

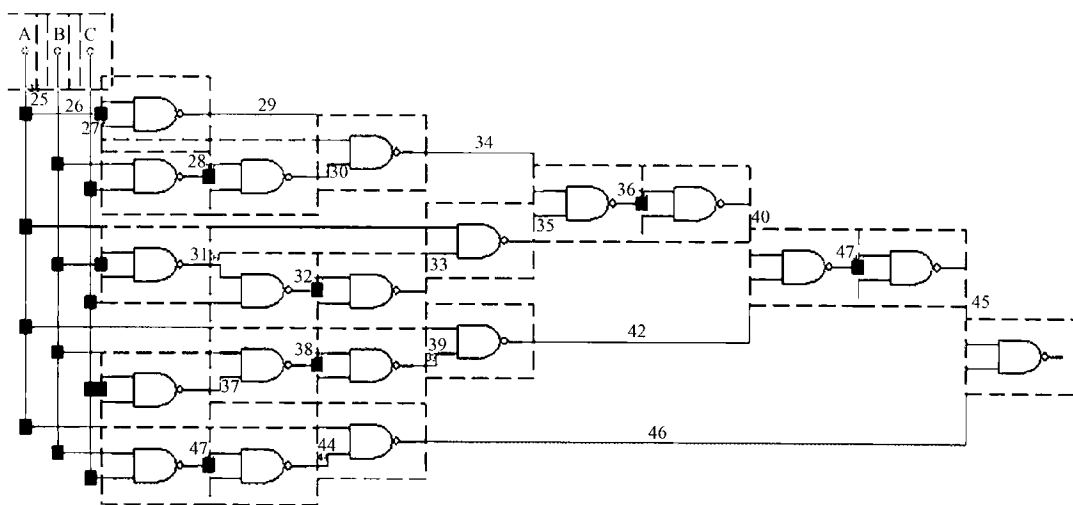


图 1.1 多数表决器电路设计方案一

显然这个多数表决器的电路设计方案一选用的逻辑门数较多，致使电路结构比较复杂。为了简化电路结构，对设计逻辑函数关系式进行化简，根据化简后的逻辑关系我们又可得到如图 1.2 所示的多数表决器电路设计方案二。

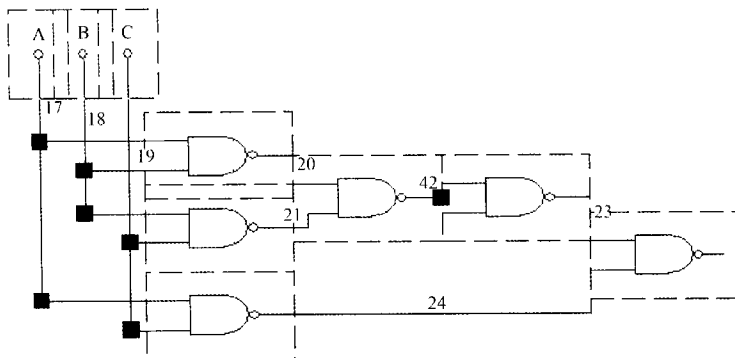


图 1.2 多数表决器电路设计方案二

不难看出，方案二比方案一从电路结构上简单多了，仅就逻辑门数而言，就从 20 个减少到 6 个，相应的连线自然也会少得多。在完成相同电路功能的基础上，工程实际中当然选取设计方案二。

本单元的学习任务如下：

- (1) 熟练完成二进制、八进制、十进制和十六进制之间的转换。
- (2) 实现码制之间、数制和码制之间的转换。
- (3) 应用所学逻辑电路基本定理、常用公式，对逻辑函数式进行化简。
- (4) 掌握逻辑代数化简法和卡诺图化简法的技能。
- (5) 学会电路设计工具 Multisim 8.0 的基本操作方法。

需要重视的是，本单元中“最小项”和“任意一个逻辑函数式都可以化简为最简与或式的形式”是两个非常重要的概念，在逻辑函数的化简和变换中经常用到。

## 理论知识

### 1.1 数制与码制

数字电子技术中被传递、加工和处理的信号称为数字信号。例如，用电子电路记录从自动生产线上输出的产品数量时，每输出一个产品便送给电子电路一个信号，记之为“1”信号；而没有产品输出时送给电子电路一个“0”信号，“0”信号不计数。显然，产品数量的“1”信号无论在时间上还是在数值上都是不连续的，我们把这种时间上和数值上都不连续的信号称之为数字信号。

图 1.3 所示为两种典型的数字脉冲信号。观察图示数字信号，其突出特点是：无论在时间上还是在幅值上，其变化总是发生在一系列离散的瞬间，且数值大小只有高电平“1”和低电平“0”两种取值，在数字信号中，信号电平的大小并不重要，只要大于某一阈值就是高电平，小于这一阈值就是低电平。从高电平变为低电平的跳变沿称为下降沿，从低电平变为高电平的跳变沿称为上升沿。

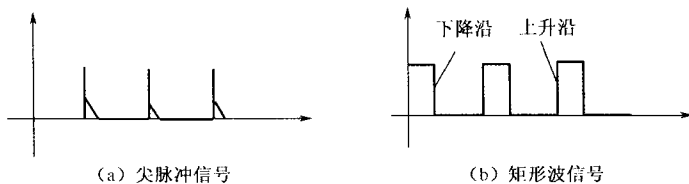


图 1.3 典型的数字脉冲信号

在数字电路中，由于被传递和处理的信号只有“0”和“1”两种逻辑状态，因此数字电路所研究的输入和输出关系，实质上就是二值变量之间的逻辑关系，描述这种逻辑关系的表达式称为逻辑函数式，数字电路因之常常被人们称为逻辑电路。

由于数字信号采用的是二值信息，因此在电路工作时只要能可靠地区分“1”和“0”两种状态就可以了，和模拟电子技术相比，数字电路的单元结构比较简单。数字电路的独到之处，不仅使它应用于电子计算机中对数字信号的处理，而且还在手机、DVD、摄像机、数码照相机等家电设备上的应用发展迅猛，在机械加工、生产过程自动化、现代通信、军事科学、航天领域、遥测、遥控技术、数字测量仪表等诸多领域上越来越得到了广泛地应用。

### 1.1.1 数制

日常生活中，人们最为熟悉的是十进制计数制，但除了十进制计数制外，还有许多非十进制的计数方法。例如，60分钟为1小时，使用的是六十进制计数法；1星期有7天，使用的是七进制计数法；1年有12个月，使用的是十二进制计数法；数字信息技术中则广泛采用了二进制，因为二进制的电路设计简单、运算可靠、逻辑性强，机器容易识别。除此之外，数字电路中还经常使用八进制和十六进制。

可见，在表示数时，仅用一位数码往往不够用，必须用进位计数的方法组成多位数码。多位数码每一位的构成以及从低位到高位进位的规则称为进位计数制，简称数制。

#### 1. 计数制中的两个重要概念

① 基数：各种进位计数制中，数码的集合称为基，计数制中用到的数码个数称为基数。

例如：二进制有0和1两个数码，因此二进制的基数是2；八进制有0~7共8个数码，八进制的基数是8；十进制有0~9共10个数码，所以十进制的基数是10；十六进制有0~15共16个数码，所以十六进制的基数是16。

② 位权：任一进位计数制中，每一位数的大小都对应该位上的数码乘上一个固定的数，这个固定的数称作各位的权，简称位权。位权是各种计数制中基数的幂。

例如：十进制数 $[2368]_{10} = 2 \times 10^3 + 3 \times 10^2 + 6 \times 10^1 + 8 \times 10^0$

其中各位上的数码与10的幂相乘表示该位数的实际代表值，如 $2 \times 10^3$ 代表2000， $3 \times 10^2$ 代表300， $6 \times 10^1$ 代表60， $8 \times 10^0$ 代表8。而各位上10的幂就是十进制数各位的权。

又如：二进制数 $[11011]_2 = 1 \times 2^4 + 1 \times 2^3 + 0 \times 2^2 + 1 \times 2^1 + 1 \times 2^0$

其中各位2的幂代表该位上二进制数码的位权。如 $2^4$ 代表十进制数16， $2^3$ 代表十进制数8， $2^2$ 代表十进制数4， $2^1$ 代表十进制数2， $2^0$ 代表十进制数1。

显然，各种计数制中的任意数，只要按照上述按位权展开求和的方法，即可得到它们所对

应的、人们最熟悉的十进制数。

## 2. 常用计数制的特点

### (1) 十进制

十进制是人们最熟悉的一种计数制。十进制计数的特点:

- ① 十进制计数的基数是 10;
- ② 十进制数的每一位必定是 0、1、2、3、4、5、6、7、8、9 这 10 个数码中的一个;
- ③ 低位数和相邻高位数之间的进位关系是“逢十进一”;
- ④ 同样的数字在不同的数位上代表的值各不相同, 各位的权是“10”的幂。

### (2) 二进制

尽管计算机能够处理各类数据和信息, 包括常用的十进制数, 但计算机内部使用的数字符号只有“0”和“1”两个数字符号, 即计算机内部使用的是二进制。计算机内部之所以采用二进制, 是由于组成计算机的电子器件本身具有可靠稳定的“开”和“关”两种状态, 恰好对应二进制的“0”和“1”两个数码, 因此技术上容易实现信息量的存放、传递和处理, 同时为计算机进行逻辑运算提供了有利的条件。二进制计数的特点:

- ① 二进制计数的基数是 2;
- ② 二进制数的每一位必定是“0”或“1”两个数码中的一个;
- ③ 低位数和相邻高位数之间的进位关系是“逢二进一”;
- ④ 同一个数字符号在不同的数位上代表的位权各不相同, 位权是“2”的幂。

### (3) 八进制和十六进制

二进制数的运算规则和电路的实现比较简单、方便, 但一个较大的十进制数用二进制数表示时其位数太多, 从而给数的读和写带来一定的麻烦, 而且容易出错。所以, 人们又常用八进制或十六进制数来读、写二进制数。

八进制数的特点:

- ① 八进制计数的基数是 8;
- ② 八进制数的每一位必定是 0、1、2、3、4、5、6、7 这 8 个数码中的一个;
- ③ 低位数和相邻高位数之间的进位关系是“逢八进一”;
- ④ 同一个数字符号在不同的数位上代表的位权各不相同, 位权是“8”的幂。

十六进制的特点:

- ① 十六进制计数的基数是 16;
- ② 十六进制数的每一位必定是 0、1、2、3、4、5、6、7、8、9、A、B、C、D、E、F 这 16 个数码中的一个;
- ③ 低位数和相邻高位数之间的进位关系是“逢十六进一”;
- ④ 同一个数字符号在不同的数位上代表的位权各不相同, 位权是“16”的幂。

## 3. 各种计数制之间的转换

当我们用计算机解决实际问题时, 由键盘敲入的通常是人们所熟悉的十进制数或某个特定信息, 但计算机识别的却是二进制数码, 这就有一个十进制或特定信息向二进制转换的过程。

各种计数制转换为十进制相对比较简单, 就是利用按位权展开求和的方法即可。而十进制数转换为二进制数或是其他进制的数则较为麻烦, 其中十进制数转换为二进制数是各种数制之

间转换的关键。

(1) 十进制转换为二进制时，整数部分的转换应用除 2 取余法。

【例 1.1】求十进制数 $[47]_{10}$ 转换的二进制数。

【解】

2	47	……………余 1………… $k_0$	最低位 $k_0$ ↑ 最高位 $k_5$
2	23	……………余 1………… $k_1$	
2	11	……………余 1………… $k_2$	
2	5	……………余 1………… $k_3$	
2	2	……………余 0………… $k_4$	
	1……………	$k_5$	

可得： $[47]_{10}=[k_5 k_4 k_3 k_2 k_1 k_0]_2=[101111]_2$

转换的过程首先是把待转换的十进制整数用 2 连除，直到无法再除为止，且每除一次记下余数 1 或 0，其次把每次所得的余数从后向前排列，就可得到所对应的二进制整数。

(2) 十进制转换为二进制时，小数部分的转换应用乘 2 取整法。

【例 1.2】求十进制小数 $[0.125]_{10}$ 转换的二进制小数。

【解】利用乘 2 取整法： $0.125 \times 2 = 0.25 \dots\dots\dots$  取整数部分 0，余数 0.25  
 $0.25 \times 2 = 0.5 \dots\dots\dots$  取整数部分 0，余数 0.5  
 $0.5 \times 2 = 1 \dots\dots\dots$  取整数部分 1，余数 0

可得： $[0.125]_{10}=[0.001]_2$

转换的过程就是首先让十进制数中的小数乘以 2，所得积的整数为小数点后第一位，保留积的小数部分继续乘 2，所得的积的整数为小数点后第二位，即取各次乘 2 之后的整数部分为二进制各位的小数，保留下来的小数部分再继续乘 2……依次类推，直到小数部分等于 0，或达到所需精度为止。

对上述结果用按位权展开求和方法进行验证： $[0.001]_2 = 1 \times 2^{-3} = [0.125]_{10}$

只要将十进制转换成相应的二进制，再转换成八进制和十六进制就容易多了。

【例 1.3】把二进制数 $[101111]_2$ 转换成八进制数和十六进制数。

【解】二进制数转换成八进制数的方法是：整数部分从小数点向左数，每 3 位二进制数码为一组，最后不足 3 位补 0，读出 3 位二进制数对应的十进制数值，就是整数部分转换的八进制数；小数部分从小数点向右数，也是每 3 位二进制数码为一组，最后不足 3 位补 0，读出 3 位二进制数对应的十进制数值，就是小数部分转换的八进制数值。即

$[101, 111]_2 = [57]_8$

验证： $[57]_8 = 5 \times 8^1 + 7 \times 8^0 = 40 + 7 = [47]_{10}$

二进制数转换成十六进制数的方法是：整数部分从小数点向左数，每 4 位二进制数码为一组，最后不足 4 位补 0，读出 4 位二进制数对应的十进制数值，就是整数部分转换的十六进制数；小数部分从小数点向右数，也是每 4 位二进制数码为一组，最后不足 4 位补 0，读出 4 位二进制数对应的十进制数值，就是小数部分转换的十六进制数值。即

$[0010, 1111]_2 = [2F]_{16}$

验证： $[2F]_{16} = 2 \times 16^1 + 15 \times 16^0 = 32 + 15 = [47]_{10}$

各种计数制之间的对比值如表 1-1 所示。

表 1-1 几种进位计数制对照表

十进制	二进制	八进制	十六进制
0	0000	0	0
1	0001	1	1
2	0010	2	2
3	0011	3	3
4	0100	4	4
5	0101	5	5
6	0110	6	6
7	0111	7	7
8	1000	10	8
9	1001	11	9
10	1010	12	A
11	1011	13	B
12	1100	14	C
13	1101	15	D
14	1110	16	E
15	1111	17	F

### 1.1.2 码制

当我们使用计算机进行某事件的处理时,首先必须把输入的特定信息转换成计算机所能接受的二进制数码,由此出现了编码、代码、码制等一系列需要学习的知识。

不同数码不仅可以表示不同数量的大小,而且还能用来表示不同的事物。用数码表示不同事物时,数码本身没有数量大小的含义,只是表示不同事物的代号而已,这时我们把这些数码称之为代码。例如,运动员在参加比赛时,身上往往带有一个表明身份的编码,这些编码显然没有数量的含义,仅仅表示不同的运动员。

数字信息技术中为了便于记忆和处理,在编制代码时总要遵循一定的规则,这些规则就称为码制。数字电路是一种处理离散信息的系统。这些离散的信息可能是十进制数、字符或其他特定信息,如电压、压力、温度及其他物理量。但是,数字系统只能识别和处理二进制数码,因此,各种数据要转换为二进制代码才能进行处理。

#### 1. 二-十进制代码 (BCD 码)

在数字系统的输入/输出中普遍采用十进制数,这样就产生了用 4 位二进制数表示 1 位十进制数的方法,这种用于表示十进制数的二进制代码称为二-十进制代码 (Binary Coded Decimal),简称为 BCD 码。

BCD 码具有二进制数的形式以满足数字信息处理技术的要求,又具有十进制的特点:只有 10 种有效状态。在某些情况下,计算机也可以对这种形式的数直接进行运算。用 4 位二进制数表示 1 位十进制数时,所编成的代码有  $2^4=16$  种组合状态,而 1 位十进制数只有 0~9 的 10 个数码,因此,从 16 种组合中任选出 10 个组成表示十进制的代码,方案显然有很多种。



实用中，我们按照使用的方便与否，选择出其中真正有价值的、为数不多的几种，表 1-2 所示即为常用的几种二-十进制 BCD 代码。

表 1-2 常用的几种二-十进制 BCD 码

代码种类 十进制数	8421 码	2421 码	5421 码	余 3 码
0	0000	0000	0000	0011
1	0001	0001	0001	0100
2	0010	0010	0010	0101
3	0011	0011	0011	0110
4	0100	0100	0100	0111
5	0101	1011	1000	1000
6	0110	1100	1001	1001
7	0111	1101	1010	1010
8	1000	1110	1011	1011
9	1001	1111	1100	1100
10	1010 非法	冗 余 码	冗 余 码	冗 余 码
11	1011 非法			
12	1100 非法			
13	1101 非法			
14	1110 非法			
15	1111 非法			
权	$2^3 2^2 2^1 2^0$	$2^1 2^2 2^1 2^0$	$2^3 2^2 2^1 2^0$	无权

从表 1-2 中可看出，8421 BCD 码的位权从高位到低位分别为 8、4、2、1 固定不变，故称为 8421 BCD 码，也称为恒权代码。是有权码中用得最多的一种。

2421 码和 5421 码也都是有权码中的两种恒权码。其中 2421 码的特点是码中的 0 和 9、1 和 8、2 和 7、3 和 6、4 和 5 的编码互为反码（即各位取反所得为反码）。

余 3 码是一种无权码，或者说属于一种变权码，余 3 码的每一位所表示的二进制数正好比对应的 8421 BCD 码所表示的二进制数多余 3，故而称为余 3 码。

以上 4 种 BCD 码的代码只对应十进制的 0~9 的数值，剩余编码为无效码，无效码也叫做冗余码。

## 2. 格雷码

格雷码 (Gray code) 又称循环二进制码或反射二进制码，与余 3 码一样属于无权码。格雷码采用绝对编码方式，典型格雷码是一种具有反射特性和循环特性的单步自补码，它的循环、单步特性消除了随机取数时出现重大误差的可能，它的反射、自补特性使得求反非常方便。格雷码属于可靠性编码，是一种错误最小化的编码方式，因为，自然二进制码可以直接由数/模转换器转换成模拟信号，但某些情况，例如从十进制的 3 转换成 4 时，二进制码的每一位都要变，使数字电路产生很大的尖峰电流脉冲。而格雷码则没有这一缺点，它是一种数字排序系统，其中的所有相邻整数在它们的数字表示中只有一位数字不同。它在任意两个相邻的数之间转换