

P N P 硅 平 面 晶 体 管  
N P N 硅 高 反 压 大 功 率 晶 体 管

(译 文 集)

上海无线电二十九厂技术情报资料室

一 九 七 四 年

P N P 硅 平 面 晶 体 管  
N P N 硅 高 反 压 大 功 率 晶 体 管

(译文集)



上海无线电二十九厂技术情报资料室

一九七四年

## 前 言

我们遵循毛主席“洋为中用”的教导，为批判地吸收国外先进技术，编译出版了本译文集，以供我厂广大职工和兄弟单位参考。

本译文集收集了国外近十年来，在研制和生产硅PNP平面晶体管和硅NPN高反压大功率晶体管方面所发表的理论、设计、工艺等十八篇文章和报道。

上海市电子专科学校和复旦大学物理系的同志译校了部分文章，在此，我们谨向他们表示感谢！

由于我们学习不够，业务水平有限，经验不足，在选题、编译和出版中一定存在不少缺点及谬误，诚请同志们批评指正。

上海无线电二十九厂技术情报资料室

# 目 录

## PNP硅平面晶体管

|  |    |
|--|----|
| 硅PNP平面外延晶体管 .....                        | 1  |
| BC160, BC161, BSV15和BSV16PNP硅外延晶体管 ..... | 6  |
| 平面扩散PNP晶体管的制造技术 .....                    | 11 |
| 平面PNP硅晶体管制造工艺 .....                      | 17 |
| 低频P-N-P硅平面晶体管 .....                      | 29 |
| PNP高频硅晶体管 .....                          | 34 |
| NPN和PNP硅外延功率晶体管 .....                    | 38 |
| 硅P-N-P(N-P-N)结构耗尽层形成空间电荷注入及电流电压特性 .....  | 42 |
| PNP晶体管的稳定性 .....                         | 49 |
| 硅NPN与PNP晶体管集电结的倍增 .....                  | 58 |
| 硅高压PN结和PNP结构击穿性能的红外观察 .....              | 64 |

## NPN硅高反压大功率晶体管

|                           |     |
|---------------------------|-----|
| 广泛应用的功率晶体管 .....          | 71  |
| 高耐压硅晶体管 .....             | 85  |
| 大屏幕黑白电视偏转输出用的高耐压晶体管 ..... | 96  |
| 耐高压三重扩散硅功率晶体管 .....       | 111 |
| 新的单扩散NPN硅功率晶体管 .....      | 117 |
| 中子辐射效应对高压功率晶体管设计的影响 ..... | 122 |
| 大电流单扩散晶体管 .....           | 132 |

# 硅PNP平面外延晶体管\*

Manfred Arlt 和 Helmut Gückel

半导体工艺近年来已发展到这一步，对任何实际应用，能够制造出同样高质量的NPN和PNP晶体管。由于PNP晶体管适用于音频已多年，可以认为它们的发展暂告一段落。

对于作音频应用的BC177-BCY78系列PNP晶体管(图1)，要求它提供高的击穿电压、低的截止电流及高的电流增益；若作驱动应用，则当电流大到100mA时，必须要有低的饱和电压；而在前置放大器输入应用中，要求在电流仅几个微安时提供高的电流增益、低频时低噪声及电学参数随时间具有高度稳定性。

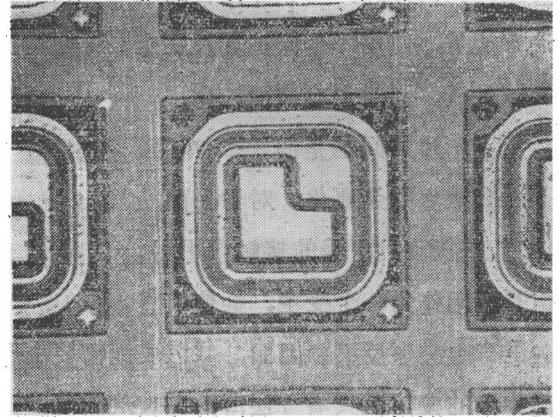


图1 BC177-BCY78系列晶体管结构

## 工 艺

硅平面晶体管的典型的二氧化硅膜在PNP结构中会产生困难，这是因为二氧化硅含有占优势的正电荷载流子，这些载流子的浓度会随氧化方式、温度处理和电干扰而变化。特别对弱P型掺杂集电区，会导致载流子在表面的耗尽。对一个电阻率很高的集电区，容易生成反型层。总之，将可以观察到基极-集电极截止电流(沟道电流)的明显增加。

在集电区制造一个高掺杂的保护环把基区围住，且和基区相隔一定距离，可以减轻氧化层电荷的作用(图2)。这一方法切断了沟道，从而减小了截止电流。离基区-集电区的最小距离由所需的击穿电压决定。截止电流较之NPN晶体管为大的另一个原因是，尽

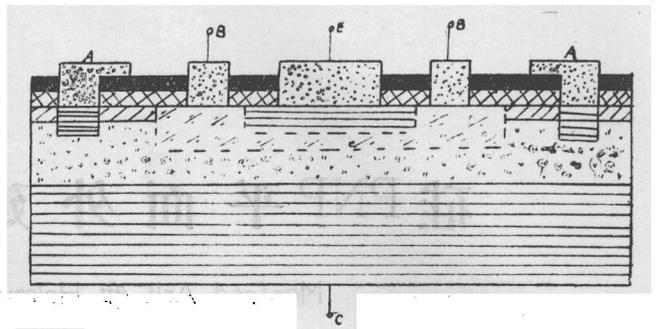
\* 《PNP Planar Epitaxial Silicon Transistors》，Siemens Review Vol. 38. (1971) PP. 139~142.

管有保护环，但还保留有残余耗尽层或反型层，它会导致由集电区-基区结产生的边缘电场在集电区上面的氧化层内广为散开。这样易于引起氧化层表面的离子迁移，从而增加了氧化层内正电荷的作用。在集电区氧化层上面设置一金属屏蔽电极（和集电区存在电接触），可以阻止离子迁移（见图2）。至此为止，实现稳定的PNP晶体管的唯一方法是，使用一个保护环及一个屏蔽电极，同时要有表面钝化层。

下一步的问题是弱N掺杂基区上面接触点的金属化。对于平面晶体管，基区和发射极的接触常用铝，但是，铝作为一个受主，会使N型

硅的导电类型反型。因而，基区表面需要金属化的区域必需重掺杂（接触扩散）。用硼高掺杂的发射区只有一层薄的硼玻璃膜复盖，对于进一步的强扩散它不能提供有效的掩蔽作用。其后的热氧化不可能增强玻璃膜，这是因为对掺硼的硅表面进行热氧化时，和NPN晶体管中的磷不同，氧化层中的硼会增多，且对某一恒定温度，硼量还会随着氧化速率增加而增加。结果，掺入发射区表面的硼减少，发射区-基区结扩展，导致小集电极电流时电流增益大为降低。然而，有两种方法可以确保虽然采用接触扩散而在发射区得到所需要的硼分布：其一是，可以在发射区上用低温热分解氧化沉积一层硼玻璃膜作为接触扩散的掩蔽，硼玻璃同时作为发射区扩散源；其二是，接触扩散可在发射区表面进行。

在发射区不继续氧化的情况下，两种方法的适用程度取决于硼玻璃膜是否全部腐蚀掉。氧化后才能对硼玻璃进行腐蚀，该氧化必须要精确地进行，这是为了要保存由两种方法所提供的优点，即在很小电流时还有高的电流增益（图3）。



-  P+型导电区(S保护环)
-  耗尽层或反型层
-  二氧化硅
-  n型导电区
-  钝化层
-  接触金属电极和保护环(A)
-  P型导电区

B, C, E 基极、集电极、发射极引线

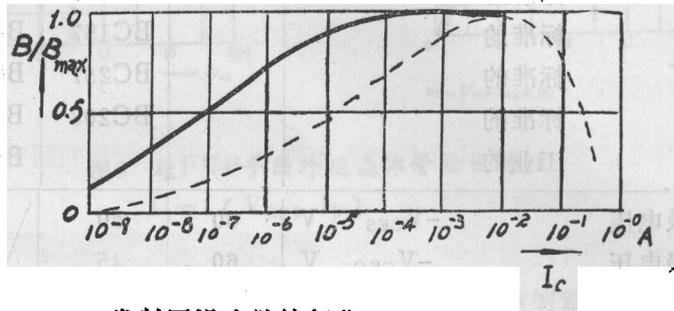
图2 硅平面外延晶体管结构

### 特 性

在设计PNP晶体管时，必须十分仔细以保证其基本电学参数与BC107—BCY58系列

NPN晶体管的参数互补。诚然，不可能制造特性全部互补的晶体管对<sup>(1)</sup>。

对于各种不同用途，表中列出了BC177—BCY78系列的各类管子的基本的典型参数（图4给出了不同管子的噪声指数）。其中一些数值已舍成整数。某些和制表值的实际偏离在注脚中作了说明。各类管子的完整数据可查阅相应的手册。图5表示了所列管子外形。TO—18是金属壳封装，余者均为硅塑封装。



——发射区没有继续氧化  
 - - - - -发射区继续氧化

图3 硅PNP平面外延晶体管的电流增益  $\beta$  和集电极电流  $I_C$  之间的关系

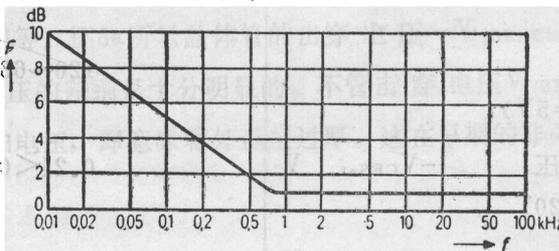


图4 BC179, BCY67, BC309, BC159, BC259小电流低噪声晶体管的噪声指数  $N_F$  ( $-I_C=0.2\text{mA}$ ;  $-V_{CE}=5\text{V}$ ;  $R_S=2\text{k}\Omega$ )

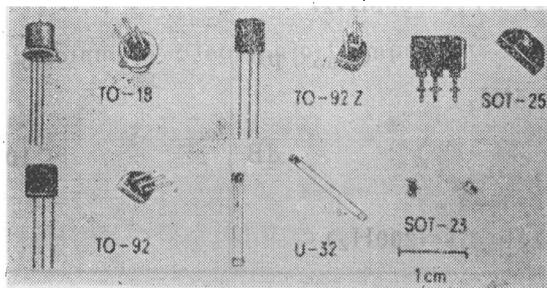


图5 硅PNP平面外延晶体管外形

硅PNP平面外延晶体管的典型参数

(环境温度 $\theta=25^{\circ}\text{C}$ 时)

| 封装   | 用途                 | 型号    |            |       |       |
|--|--------------------|-------|------------|-------|-------|
|  |                    | BCY77 | BC177      | BC178 | BC179 |
| TO-18  | 标准的                |       | BC177      | BC178 | BC179 |
| TO-18  | 工业的                |       | BCY67      | BCY78 |       |
|  |                    |       | BCY79      |       |       |
| TO-92Z   | 标准的                |       | BC307      | BC308 | BC309 |
| SOT-25   | 标准的                |       | BC157      | BC158 | BC159 |
| TO-92  | 标准的                |       | BC257      | BC258 | BC259 |
| U-32   | 标准的                |       | BC203      | BC202 | BC201 |
| SOT-23   | 工业的                |       |            | BCW61 |       |
| 集电极-发射极电压  | $-V_{CES}$ V       | 60    | 50         | 30    | 25    |
| 集电极-发射极电压  | $-V_{CEO}$ V       | 60    | 45         | 25    | 20    |
| 发射极-基极电压   | $-V_{EBO}$ V       |       | 5          |       |       |
| 集电极电流  | $-I_C$ mA          |       | 100        |       |       |
| 结温 $\theta_1$ (决定于封装)  | $^{\circ}\text{C}$ |       | 150~200    |       |       |
| 总功耗  | $P_{tot}^{**}$ mW  |       | 300        |       |       |
| 集电极-发射极截止电流<br>(为上述 $-V_{CES}$ 时)  | $-I_{CES}$ nA      |       | 2(<100)    |       |       |
| 电流增益 $\beta$<br>( $-I_C=2\text{mA}$ , $-V_{CE}=5\text{V}$ )  |                    |       | 120~650    |       |       |
| 集电极-发射极饱和电压<br>( $-I_C=100\text{mA}$ , $\beta=20$ )  | $-V_{CESat}$ V     |       | 0.2(<0.6)  |       |       |
| 基极-发射极饱和电压<br>( $-I_C=100\text{mA}$ , $\beta=20$ )   | $-V_{CESat}$ V     |       | 0.85(<1.2) |       |       |
| 增益-带宽乘积 $f_T$<br>( $-I_C=10\text{mA}$ , $-V_{CE}=5\text{V}$ , $f=50\text{MHz}$ )   | MHz                |       | 200        |       |       |
| 集电极-基极电容<br>( $-V_{CBO}=10\text{V}$ , $f=1\text{MHz}$ )  | $C_{CBO}$ pF       |       |            |       |       |
| 噪声指数 $F^{***}$<br>( $-I_C=0.2\text{mA}$ , $-V_{CE}=5\text{V}$ ,<br>$R_S=2\text{k}\Omega$ , $f=1\text{kHz}$ , $\Delta f=200\text{Hz}$ ) | dB                 |       | <10        |       |       |

\* BC201,  $-V_{CES}=5\text{V}$

\*\* BC201, BC202, BC203, BCW61, 总功耗 $P_{tot}$ 决定于衬底上的支架

\*\*\* 对于BC179, BCY67, BC309, BC159, BC259,  $N_F=f(f)$  (见图4)

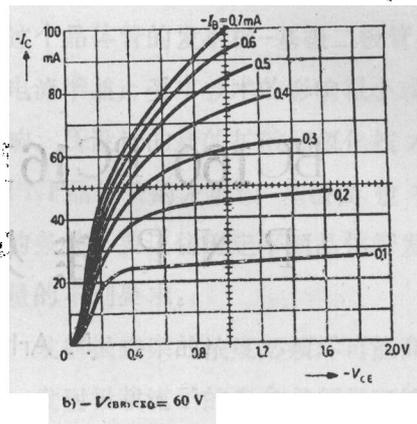
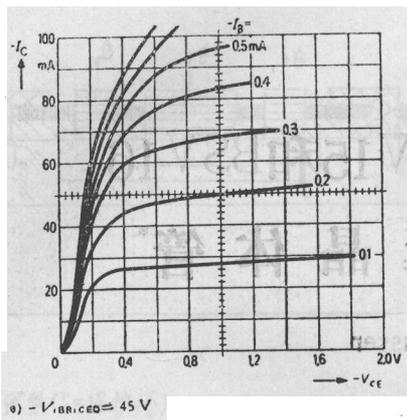


图6 硅PNP平面外延晶体管输出特性  
 $I_C = f(V_{CE}, I_B)$

图6是为了说明晶体管和真空管之间的一个很少被人充分注意的重要差别。假设晶体管有相同的几何图形，则电流增益 $\beta$ 、饱和电压 $V_{CESAT}$ （和 $V_{BESAT}$ ）和集电极-发射极击穿电压 $V_{(BR)CEO}$ 之间存在如下物理关系： $\beta$ 值愈高，则 $V_{(BR)CEO}$ 愈低。 $V_{(BR)CEO}$ 是指在基本材料不变情况下。如果要求 $\beta$ 和 $V_{(BR)CEO}$ 高，外延层就必须厚，电阻率要高。但是，这会引越高的饱和电压。图6表示了在大电流和低电压情况下的两个晶体管的输出特性。小电流时电流增益大致相等。图6a所示晶体管的击穿电压 $-V_{(BR)CEO}$ 为45V，图6b所示晶体管为60V。饱和电压的差别是十分明显的。不管击穿电压 $V_{(BR)CEO}$ 低和完美的结构，只要管子有高的饱和电压，即意味着外延层过厚。这在早期的非外延晶体管中是一目了然的。

### 参 考 文 献

[1] Arlt, M., Grasser, L., PNP Silicon Epitaxial Transistors BC160, BC161 BSV15 and BSV16 Siemens Electronic Components Bulletin IV (1969), pp. 158 to 160

(洪 垣、王年元 译)

# BC160, BC161, BSV15和BSV16

## P-N-P 硅外延晶体管

M. Arlt和L. Grasser

采用互补晶体管, 往往可使电路概念大大简化, 所以我们现在研究了BC160、BC161、BSV15和BSV16 PNP晶体管以作老的BC140、BC141、BSX45和BSX46 NPN晶体管的互补管。图1表出了这种新的PNP晶体管的系统结构。

本族器件一般晶体管的要求

小至中功率的晶体管主要希望有高的反向电压, 和在低饱和电压时有大电流。也希望有和集电极电流依赖关系很小的高电流增益。为保证工作的可靠性, 在存在热和电应力的时候, 电参数仍必须保持高度稳定。大功率晶体管则还要求有免受二次击穿的危险。

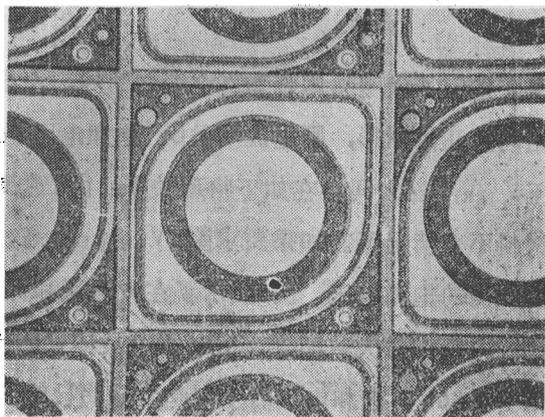


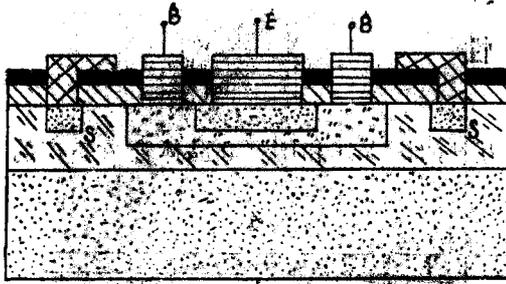
图1 BC160、BC161、BSV15和BSV16外延PNP硅平面晶体管系统的外形图

### 工 艺

BC160、BC161、BSV15和BSV16晶体管的集电区和发射区, 都是以专门技术制造的。从图2可以看出, 这些晶体管的集电区具有一个限制由氧化物造成的沟道的保护环, 在集电区还有一个作为等位面、阻断电场通路的局部金属化表面以及使离子徙动减至最小的钝化氧化物表面。

给以正确的尺寸, 这些工艺能使连续工作时集电极-基极反向参数具有高度的稳定性。

\* <PNP Silicon Epitaxial Transistors BC160, BC161, BSV15 and BSV16> Siemens Review XXXVI (1969) NO. 11, PP443~445,



■ P型(S=保护环)

□ 扩散层

■ 钝化层

▨ 接触金属

▧ 等电位电极

▩ SiO<sub>2</sub>层

▨ P型

B、C、E为基极、集电极、发射极。

图2 外延PNP硅平面晶体管的结构

制造PNP平面晶体管，在发射极扩散后，必须制备一个表面掩膜。例如，可以是二氧化硅掩膜，它能阻止很多杂质的扩散。但是，如果发射极是扩硼，而且然后用热方法氧化的，那末在扩散区表面的硼将经受再分布，因为硼在二氧化硅中比在硅中溶解得更多。在晶体管工作时，硼在发射极表面的耗尽特别容易发生，这扩大了发射极-基极空间电荷带，因而破坏了恒定的电流增益。设计了充分消除这个效应的技术。

图3(b)是归一化的电流增益 $\beta/\beta_{max}$ 与集电极电流 $I_c$ 的关系图，从图3可以看出，采用这种工艺，电流增益的稳定性得到了改进。已设计的实验晶体管的最大集电极电流约为200毫安，发射极边长约为650微米。在小集电极电流工作时曲线之间的较大差别说明了硼表面浓度和在发射极-基极PN结上面的氧化物性质的重要影响。在集电极电流为10微安时，具有耗尽的硼表面浓度的晶体管的电流增益已经下降到它的最大值的50%，而以新技术制得的实验晶体管只下降到约90%。在更小的集电极电流，两种晶体管也有很大的差别。虽然从使用晶体管来说，这时的电流增益已不再有意义了，但这也是晶体管的一个质量标准。本文所述的两种晶体管是以这种新技术制造的。

这个晶体管的发射极-基极二极管，从而电流增益，受本技术的影响很小或不受影响。所设计的新的扩散和氧化技术保证PNP晶体管的发射极-基极面也有良好的条件。要记住确定平面晶体管发射极质量的下列要求：

发射极掺杂的浓度必须尽可能高。

发射极载流子的寿命必须尽可能长。

发射极扩散之后必要的附加处理必须不在表面引起发射极PN结掺杂的耗尽。

在此PN结上应该有尽可能惰性的氧化物。

一旦满足了这些要求，以这种方法制得的发射极二极管的电性能将是良好的，晶体管将有令人满意的平坦的电流增益特性。现在，前两个要求很容易用工艺加以解决，而其余的则必须进行专门的研究和实验。

## 特 性

图3(a)的粗实线曲线和细实线曲线代表一对互补的BSV16和BSX46晶体管在广泛的集电极电流上的电流增益

特性。为达到这种互补，两种晶体管的最大电流增益和击穿电压应尽可能选得均匀。

(BSV16:  $V_{CE0} = 82V$ , BSX46:  $V_{CE0} = 85V$ )。

这种PNP晶体管在小集电极电流时的优越性是很明显的。

在大电流时电流增益的降低是由于晶体管的尺寸和初始材料的电阻率引起的。

还值得注意，就是假定这两种晶体管有相同的几何尺寸

和击穿电压的话，因为PNP管的初始材料电阻率大于NPN管的，所以PNP管的

电流增益下降较大。

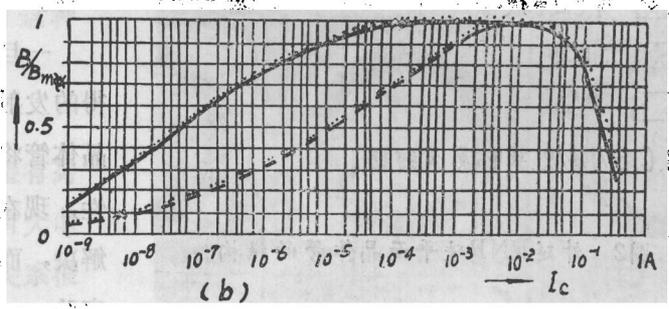
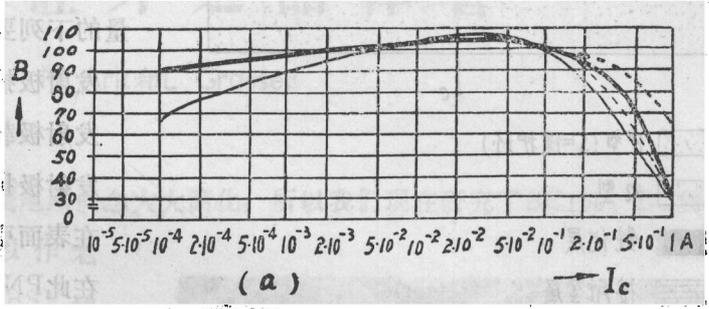
图3(a)和(b)以两个实验晶体管为例，表明了这种差别。

两种晶体管具有相同的几何形状，并且基极和发射极扩散的透入深度和表面浓

度是相等的，集电极击穿电压也几乎相同。但是，正如已经指出的，这就意味着用于PNP

晶体管的初始材料必须有较大的电阻率。图4(a)表示NPN晶体管的输出特性曲线，图4(b)

表示PNP晶体管的输出特性曲线。集电极电流为10毫安时，两种晶体管具有相同的电流

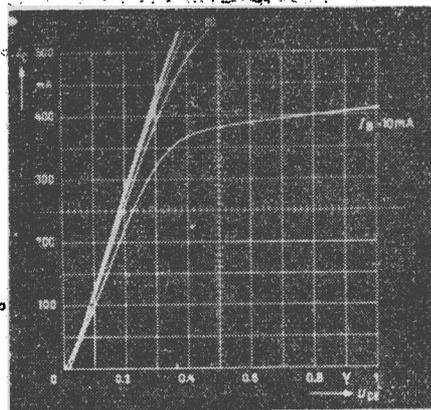


- $\beta = f(I_c)$  BSV16(PNP) }  $V_{CB} = 1V$
- $\beta = f(I_c)$  BSX46(NPN) }  $V_{CB} = 1V$
- $\beta = f(I_c)$  BSV16(PNP) }  $V_{CE} = 3V$
- $\beta = f(I_c)$  BSX46(NPN) }  $V_{CE} = 3V$
- .....  $\beta/\beta_{max} = f(I_c)$ , 新工艺
- $\beta/\beta_{max} = f(I_c)$ , 热氧化物的发射极

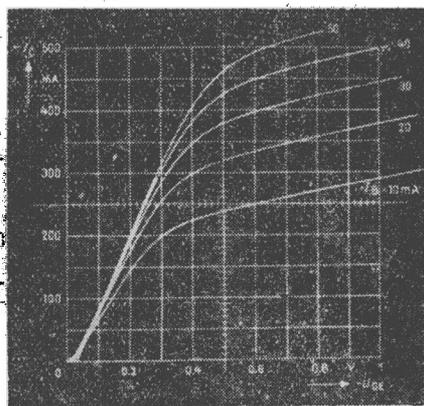
图3 外延PNP硅平面晶体管的电流增益与集电极电流的关系图

增益为100。当集电极电流为500毫安(以10、20、30、40和50毫安基极电流驱动)时，显然

PNP晶体管的基极-发射极饱和电压比较高，其电流增益的下降比较快。



(a)



(b)

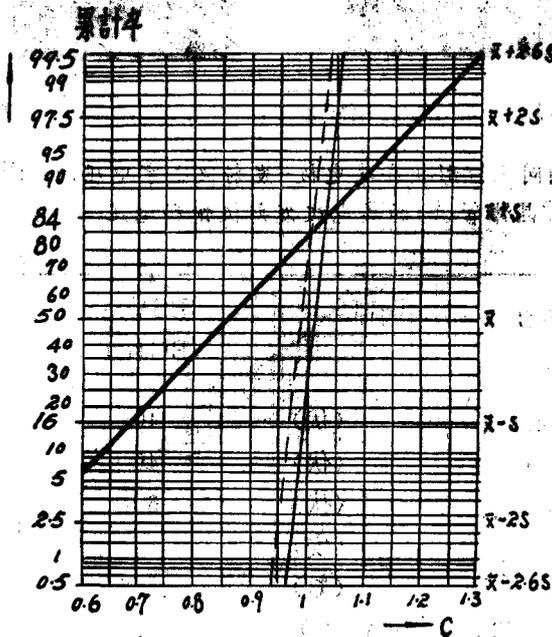
图4 具有相同几何形状和集电极-发射极击穿电压的NPN晶体管(a)和PNP晶体管(b)的集电极发射极饱和电压

| $\theta_{\text{环境}} = 25^{\circ}\text{C}$  | BSV15<br>BC160 | BSV16<br>BC161 |
|--|----------------|----------------|
| 集电极-发射极电压 $V_{\text{CES}}$ (伏)   | 40             | 60             |
| 集电极-发射极电压 $V_{\text{CEO}}$ (伏)   | 40             | 60             |
| 发射极-基极电压 $V_{\text{EBO}}$ (伏)  | 5              | 5              |
| 集电极电流 $I_{\text{C}}$ (安)   | 1              | 1              |
| 结温 $\theta_{\text{j}}$ ( $^{\circ}\text{C}$ )  | 175            | 175            |
| 总功率耗散 $P_{\text{tot}}$ ( $\theta_{\text{壳}} \leq 60^{\circ}\text{C}, V_{\text{CE}} \leq 6\text{V}$ ) (W) | 3.2            | 3.2            |
| 集电极-发射极截止电流  |                |                |
| $I_{\text{CES}} (V_{\text{CE}} = -40\text{v})$ (nA)  | <100           | <100           |
| $I_{\text{CES}} (V_{\text{EB}} = -60\text{v})$ (nA)  |                |                |
| 电流增益   |                |                |
| $\beta (I_{\text{C}} = 100\text{mA}, V_{\text{CE}} = 1\text{v})$   | 40-250         | 40-250         |
| 集电极-发射极饱和电压  |                |                |
| $V_{\text{CE(sat)}} (I_{\text{C}} = 500\text{mA}, \beta = 20)$ (V)                                       | 0.25 (<1)      | 0.25 (<1)      |
| 电流增益带宽乘积 $f_{\text{T}}$  |                |                |
| $(I_{\text{C}} = 50\text{mA}, V_{\text{CE}} = 10\text{V})$ (MHz)   | >50            | >50            |
| 集电极-基极电容 $C_{\text{CBO}}$  |                |                |
| $(V_{\text{CBO}} = 10\text{V}, f = 1\text{MHz})$ (pf)  | <30            | <30            |

这种新的晶体管的长时间工作性能示于图5。所要求的高度稳定性只有用专门研究的PNP技术才能实现。这种晶体管的抗二次击穿性能与它的互补NPN型晶体管的性能。表给出了这种新晶体管的主要电性能。

### 用 途

作为典型应用，图6表出了一个具有互补硅平面晶体管的简单音频放大器电路。



$C = \frac{\text{连续工作1000小时后的测量值}}{\text{初始值}}$

图5 外延PNP硅平面晶体管的反向电流 $I_{CBO}$  (——) 和对 $I_E = 1 \text{mA}$  (---) 以及 $I_C = 100 \text{mA}$  (.....) 的电流增益的变化

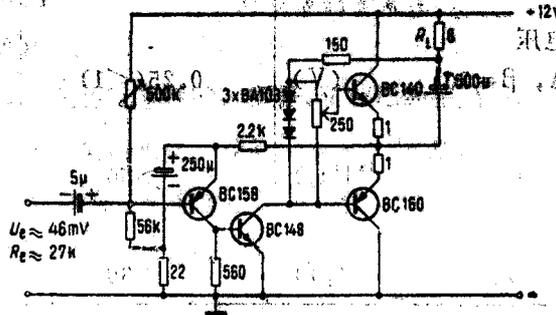


图6 以互补硅平面晶体管工作的1.6瓦音频放大器电路图

(高维善 译)

# 平面扩散PNP晶体管的制造技术\*

G. Bradshaw

## 摘 要

本文简述了制造平面PNP硅晶体管的必要的工艺和技术。关于这个专题，作者只知道曾发表过一篇文章<sup>(1)</sup>，而大量报道的是NPN型的。平面硅PNP晶体管不象NPN管那样普及，主要原因是由于基区少数载流子的迁移率低导致较差的电学特性，以及由于在氧化物硅界面形成反型层而附加的制造困难。但是它们在与NPN型管子形成互补对时有特殊用途，在很小的集电极电流下，还有有用的电流增益，它们还能用于一些集成电路中。

以所需电阻率和质量的硅单晶片制造平面PNP硅晶体管有六个主要工艺。一般而言，

这是制造任何硅平面器件或集成电路所共同的，它们是：(1)硅片制备，(2)氧化物生长，(3)光刻，(4)扩散，(5)接触区的蒸发和微合金，(6)管芯和引线键合。这些工艺将在后面分别叙述。

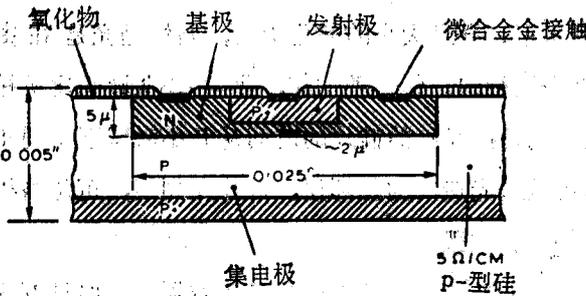


图1 一个PNP硅平面晶体管结构(无垂直标度)，表出了具有金属化接触的扩散基区和发射区。扩散进集电区的P<sup>+</sup>区保证了低电阻接触。应该指出，PN结是以硅表面的氧化物保护的。

本文描述的晶体管的图形是直径为0.025吋的梨子形。所以采取这个特殊图形，是为了进行研究时的方便。对于特殊要求，改变图形的形状和尺寸是相当简单的事情。

图1表出一个典型的平面晶体管结

\* <Fabrication Techniques for a Diffused Planar PNP Transistor> British Communication and Electronics, 1964, vol.11, No.4, PP248-251

内。图1是平面图的照片。对高频小功率晶体管的情况，梨子形图形的外径可小至0.005吋。但是，现在更常采用矩形图形，特别是硅集成电路中的晶体管。

**制造工艺** 研磨抛光过的硅片，在其一面生长一层氧化层。

采用光刻技术，在氧化层上腐蚀出图形，通过此图形在硅中选择扩散硼和磷，从而形成PNP晶体管结构。然后接触区金属化，并把硅片切割成含有单个晶体管的小片。这些小片安装在管座上，以热压的方法将细丝键合到管脚。以上这些工艺是按照一般的进行程序描述的。为简单起见，常常省略了对以去离子水清洗，以三氯乙烯或异丙醇脱脂这一中间步骤的叙述。

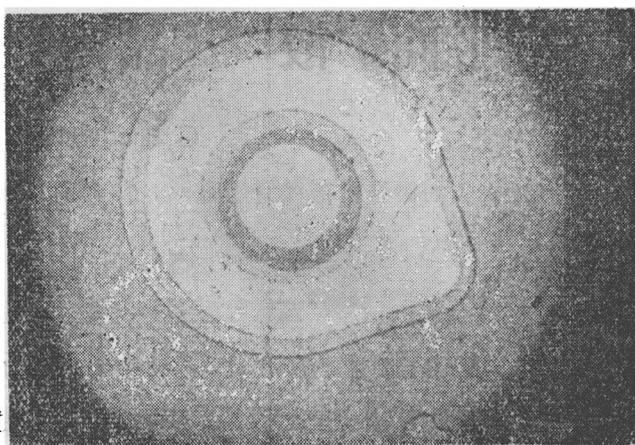


图2 硅平面PNP晶体管的照片(直径0.025吋)。有色的亮点和亮环是发射极和基极的金属化区。集电极连接作在反面。这个晶体管是同时作在一块片子上的121个晶体管中的1个。

**硅片制备** 将一直径约为0.875吋、厚度为0.013吋的所需电阻率(通常为1—5 $\Omega$ /cm)的P型硅片研磨和腐蚀抛光。这使硅片厚度减至约为0.005吋，并形成具有峰谷平整度为300埃左右的象镜面一样的表面。研磨采用11微米大小的氧化铝粉，腐蚀抛光是在由95%硝酸5%氢氟酸组成的搅动着的腐蚀剂中进行的。作这种工作，化学腐蚀抛光比机械抛光有一些优点，现在较多采用化学抛光。制备抛光好的硅片的时间从几小时减至不到1小时。这种工艺不需附加的腐蚀来去掉因机械抛光造成的损坏层，硅片无划痕，可忽略机械应变。最后一个优点是在随后的工序中较不会损毁。

研磨好的硅片，放置在具有保持恒温(约30 $^{\circ}$ C)的腐蚀剂的聚乙烯容器中。腐蚀剂通以氮气鼓泡进行搅动，从而使硅片在腐蚀剂中无规则地“滚动”，这样就避免了任何方向有优势的腐蚀流动。25分钟后，很快地以去离子水冲掉腐蚀剂，取出硅片。在这段时间内硅片的每一边约除去0.004吋材料。

**氧化层生长** 在抛光好的硅片上热生长一层5000埃厚的氧化层，作为第一次扩散的高温氧化是在石英管炉内大气气氛中1100 $^{\circ}$ C温度下，生长36分钟而成。

**第一次光刻** 光刻技术是用来在硅片的一个氧化物面上腐蚀出第一次扩散的图形。将腐蚀出的图形照相缩小成单个图形，然后分步重复，以制成每一片有121个晶体管

图形的光刻掩模。第一次扩散的掩模图形示于图 3 (a)。为在复盖在硅片上面的氧化物上作出这个图形, 将一薄层柯达光致抗蚀剂 (KPR) 放在上面旋转烘干。然后将硅片放在光刻对准夹具上, 将第一次扩散图形的掩模放在它的上面, 使之紧紧接触。接着以紫外光通过掩模对硅片进行曝光。KPR 膜以三氯乙烯蒸汽显影, 并焙烘坚膜。这样就在氧化物上面相应于掩模的透明区的形成为一个抗腐蚀图形。

然后利用 5:1 氟化铵/氢氟酸腐蚀剂腐蚀掉 KPR 掩膜窗口下面的氧化物。最后以二氯甲烷除去 KPR, 而在硅片上留下相应于图 3 (a) 的氧化物图形。即图 3 (a) 的黑暗部分相应于窗口, 通过这些窗口向硅片内部进行扩散。

**第一次扩散** 扩散工艺是在开管炉中进行的。第一次扩散用磷作扩散剂, 它在原始硅片材料中形成 N 型基区。它有二个步骤。第一步, 即淀积步骤, 持续 12 分钟, 硅片保持  $800^{\circ}\text{C}$ , 红磷源保持  $400^{\circ}\text{C}$ 。这在硅片表面造成一个磷层。第二步, 即〈推进〉步骤, 只将硅片保持  $1250^{\circ}\text{C}$  77 分钟。在此二步骤其间, 炉中通以由 99% 氯和 1% 氧组成的携带气体, 这使在扩散区上面重新复盖上一层氧化物, 以供下一步光刻之用。

第一次扩散生成的集电极-基极结约深 5 微米, 表面杂质浓度为  $10^{18}$  原子/厘米<sup>3</sup>。由于发生横向扩散, 在硅片表面形成的 PN 结受原始氧化物的保护。第二次扩散要改变第一次扩散的分布, 上面的数据已经考虑了这个改变。

**第二次光刻** 这次光刻是供硅片进行第二次扩散用的。程序与上述第一次的相同, 但这次使用图 3 (b) 的掩模, 在重新生长的氧化物上腐蚀出的圆形窗口与第一次扩散的图 3 (a) 的图形同心。这需要二个图形仔细套准。

**第二次扩散** 用硼作扩散剂的第二次扩散在硅片中造成 P 型区, 并在上次扩散的 N 型层上形成发射极-基极结。硼也同时扩散进硅片的反面, 形成作集电极接触的低电阻率 P<sup>+</sup> 层。

硅片和三氧化硼源保持  $1200^{\circ}\text{C}$ , 20 分钟, 在炉管中还是通以 99% 氯气和 1% 氧气, 因此在扩散区又重新生长了氧化层。发射极结深为 3 微米, 表面杂质浓度为  $10^{20}$  原子/厘米<sup>3</sup>。

图 4 为晶体管在第二次扩散后的照片, 图 5 表出 PNP 结构的染色的斜剖面——中心剖条是 2 微米宽的基区。

**第三次光刻** 将图 3 (c) 的发射极-基极接触图形与已在片子上的氧化物图形仔细地对准, 然后在发射区和基区腐蚀掉这个图形的氧化物。图 6 表出在这一步的四个晶体管阵列的光刻图形。

**接触区的蒸发和微合金** 硅片放在压力为  $10^{-5}$  mmHg 的蒸发台中, 加热到  $400^{\circ}\text{C}$ 。然后将纯金蒸发到硅片上, 这时合金进入暴露的硅片接触区约 0.25 微米深。接着以二氯甲烷