



电子信息与电气学科规划教材·电子电气基础课程

数字电子技术

基础教程

夏路易 主编 高文华 田建艳 副主编



电子工业出版社

PUBLISHING HOUSE OF ELECTRONICS INDUSTRY

<http://www.phei.com.cn>

电子信息与电气学科规划教材·电子电气基础课程

数字电子技术基础教程

夏路易 主编

高文华 田建艳 副主编

董增寿 石栋华 任青莲 参编

电子工业出版社

Publishing House of Electronics Industry

北京·BEIJING

内 容 简 介

学习数字电子技术主要是学习数字电路基本工作原理,学会阅读数字元器件数据手册,读懂数字电路图。本书正是围绕这三方面编写的,目的是使读者具有分析、设计与实践数字电路的能力。本书内容包括数制与编码、逻辑代数、逻辑门电路、组合电路、触发器、时序电路、存储器、可编程逻辑器件、Verilog 语言、脉冲整形与产生、数模与模数转换器。与其他教材相比,增加了“数字输入与驱动电路”一章。附录中举例介绍了 Max+Plus II 软件的使用,并给出了 30 个数字电路大型作业。书中还介绍了大量数字器件的技术参数,给出了大量数字电路例题。

本书可作为电气、信息、仪器仪表类各专业的教材,也可供其他相关工科专业使用,还可作为电子工程师、电子技术爱好者的参考书。

未经许可,不得以任何方式复制或抄袭本书之部分或全部内容。

版权所有,侵权必究。

图书在版编目(CIP)数据

数字电子技术基础教程 / 夏路易主编. — 北京: 电子工业出版社, 2009.8

(电子信息与电气学科规划教材·电子电气基础课程)

ISBN 978-7-121-09152-0

I. 数… II. 夏… III. 数字电路—电子技术—高等学校—教材 IV. TN79

中国版本图书馆 CIP 数据核字(2009)第 106111 号

策划编辑: 韩同平

责任编辑: 史鹏举

印 刷: 北京东光印刷厂

装 订: 三河市鹏成印业有限公司

出版发行: 电子工业出版社

北京市海淀区万寿路 173 信箱 邮编: 100036

开 本: 787×1092 印张: 26 字数: 733 千字

印 次: 2009 年 8 月第 1 次印刷

印 数: 4000 册 定价: 38.00 元

凡所购买电子工业出版社图书有缺损问题,请向购买书店调换。若书店售缺,请与本社发行部联系,联系及邮购电话: (010) 88254888。

质量投诉请发邮件至 zltz@phei.com.cn, 盗版侵权举报请发邮件至 dbqq@phei.com.cn。

服务热线: (010) 88258888。

前 言

得益于集成电路制造技术与计算机技术,数字电子技术得到迅速发展,现在不仅是支持嵌入式系统设计的基本技术,而且是单片系统(SoC)设计的基础。电类专业开设数字电子技术课程,就是为电类专业学生学习嵌入式系统开发与单片系统设计提供必要的硬件基础知识。

数字电子技术是电类专业的技术基础课程,从提高学生专业素质的角度,该课程的教学目的有三个,其一是学习数字电路基本工作原理,其二是学会阅读数字元器件数据手册,其三是读懂数字电路图。本书正是围绕着这三个方面编写,除像其他教材一样介绍数字电路基本原理外,还给出了很多数字元器件技术参数以及大量的数字电路实例,其目的是有意识地引导读者学习元器件技术参数,而给出大量数字电路实例的目的是使读者练习读懂数字电路图。

本书具有如下特点:

(1) 在保留现有数字电路基本内容的基础上,介绍新器件、新电路。

(2) 淡化元器件内部电路,突出元器件功能与技术参数,使读者具有读元器件技术参数的能力。

(3) 引入了组合电路与时序电路的直接设计内容,给出了设计步骤。

(4) 增加了“数字输入与驱动电路”一章,目的是使读者能够学习与数字电路相关的输入与输出驱动电路,有能力设计完整的数字系统。

(5) 通过例题介绍了基于状态机的数字系统设计。

(6) 介绍了 Verilog HDL 中的可综合语句与硬件描述方法,使读者能够用可编程逻辑器件设计组合、时序电路与数字系统。

(7) 各章有大量的实际例题,目的是使读者练习读懂数字电路。特别是有很多数字电路与单片机接口的例子,为读者后续学习嵌入式系统设计做技术准备。

(8) 通过例题介绍 Max+Plus II 软件的使用,使读者具有使用 EDA 软件学习、设计组合与时序电路的能力。

(9) 附录中给出了 30 个各种实际控制器设计的大型题目,目的是使初学者练习使用 Verilog HDL 语言设计基于状态机的小型数字系统。

全书分为 12 章,内容编排如下:

第 1、2 章介绍数制转换与编码、逻辑门与逻辑代数基础。

第 3 章介绍基本 CMOS 与 TTL 逻辑门电路工作原理与技术参数。

第 4 章介绍组合电路分析、组合逻辑部件、组合电路逻辑设计与直接设计。

第 5 章介绍锁存器与触发器工作原理与技术参数。

第 6 章介绍时序电路分析、寄存器与计数器、时序电路逻辑设计与直接设计,并举例介绍数字系统设计。

第 7 章介绍只读、随机存储器,引入了非易失随机存储器与铁电存储器的内容。

第 8 章介绍现场可编程逻辑器件与复杂可编程逻辑器件的工作原理。

第 9 章介绍 Verilog HDL 语言,主要介绍了该语言的可综合语句与描述。

第 10 章介绍脉冲的整形与产生电路,包括施密特电路、单稳态触发器、多谐振荡器与定时器

第 11 章介绍数模与模数转换器工作原理，引入了流水线型与 Δ - Σ 模数转换器的内容。

第 12 章介绍数字输入与驱动电路，三态总线接口与数字实验电路。

附录 A 中举例介绍 Max+Plus II 软件的使用，附录 B 中给出了 30 个数字电路大型作业题。

本书适合作为电类各专业的数字电子技术教材，先修课程为电路基础，后续课程为微机原理、嵌入式系统（单片机）等课程。

在使用本教材时，建议在讲第 4 章组合电路时，介绍 Max+Plus II 软件的使用，以使學生可以随时通过软件仿真学习所讲授内容。若是有课程设计课，则可以把第 8 章（可编程逻辑器件工作原理）与第 9 章（Verilog HDL 语言）放在课程设计课中讲授。由于书中例题很多，因此在教学中不一定全都讲，可以安排课下阅读。书中标有星号的内容，可以根据课时数选用。由于增加了 MOS 管、三极管与运放基础知识，本书可以先于模拟电子技术课程讲授。

参加本书编写工作的有太原理工大学田建艳（第 4 章、第 7 章）、石栋华（第 2 章），太原科技大学高文华（第 6 章）、董增寿（第 12 章）、任青莲（第 1 章、第 10 章），其余章节与附录由夏路易编写。夏路易任主编，负责全书的组织、修改与定稿；高文华、田建艳任副主编，协助主编工作。

中北大学毕满清教授不辞辛劳，认真地审阅了书稿，并提出许多宝贵意见，在此表示感谢。

本书在成书过程中，参考了许多专家的教材、著作与论文，在此表示感谢。

由于作者能力有限，书中难免有错漏之处，敬请同行、师生与读者批评指正，在此表示感谢。

本书配有电子课件，请到华信教育资源网（www.huaxin.edu.cn）下载。

主编电子邮箱：yiluxia@yahoo.com.cn。

副主编电子邮箱：gwenhua168@yahoo.com.cn

tut_tianiy@163.com

编 者
于太原理工大学

目 录

第 1 章 数制转换与编码	(1)
1.1 二进制数	(1)
1.1.1 为什么使用二进制数	(1)
1.1.2 二进制数的组成、转换与算术运算	(2)
1.2 常用的编码	(6)
小结	(8)
思考题	(8)
习题	(8)
第 2 章 逻辑门与逻辑代数基础	(10)
2.1 逻辑描述	(10)
2.2 基本逻辑门功能概述	(11)
2.3 逻辑代数基本定律与公式	(17)
2.3.1 基本定律	(17)
2.3.2 基本公式	(18)
2.3.3 基本定理	(19)
2.4 标准逻辑函数式	(22)
2.5 代数法化简函数式	(24)
2.6 卡诺图	(26)
2.6.1 画卡诺图	(26)
2.6.2 用卡诺图化简与-或函数式	(28)
2.6.3 具有无关项的逻辑函数化简	(30)
2.7 逻辑电路图、函数式与真值表之间的转换	(31)
2.8 与非门和或非门	(34)
小结	(35)
思考题	(35)
习题	(35)
第 3 章 门电路	(38)
3.1 数字逻辑信号	(38)
3.2 CMOS 门电路	(38)
3.2.1 MOS 晶体管	(38)
3.2.2 基本 CMOS 非门	(39)
3.2.3 CMOS 与非门和或非门	(40)
3.3 74HC 系列门电路的电特性	(41)
3.3.1 74HC 系列门电路的极限电参数	(41)
3.3.2 74HC 系列门电路的推荐工作条件	(42)

3.3.3	74HC 系列门电路的静态电特性	(43)
3.3.4	74HC 系列门电路的动态特性	(48)
3.4	其他类型的 CMOS 电路	(50)
3.5	常用 CMOS 门电路系列	(55)
3.6	低电压 CMOS 器件	(58)
3.7	分立元件门电路	(60)
3.7.1	二极管与二极管逻辑门	(60)
3.7.2	双极性三极管	(61)
3.7.3	三极管非门	(62)
3.8	标准 TTL 门电路	(63)
3.9	74LS 系列门电路	(66)
3.9.1	74LS 系列门电路基本工作原理	(66)
3.9.2	74LS 系列门电路电特性	(69)
3.10	常用 74TTL 系列门电路	(73)
3.11	在数字电路设计中使用不同系列的芯片	(74)
3.12	正确使用门电路	(76)
3.13	数字电路的封装	(79)
小结		(79)
思考题		(80)
习题		(80)
第 4 章	组合逻辑电路	(84)
4.1	组合逻辑电路的一般问题	(84)
4.2	组合电路分析	(84)
4.2.1	组合电路的逻辑功能分析	(85)
4.2.2	组合电路的波形分析	(86)
4.2.3	组合电路的延迟时间分析	(86)
4.2.4	组合电路的电特性分析	(88)
4.3	组合电路部件	(90)
4.3.1	编码器	(90)
4.3.2	译码器	(93)
4.3.3	数据选择器	(100)
4.3.4	数值比较器	(103)
4.3.5	加法器	(105)
*4.3.6	奇偶校验电路	(108)
4.4	组合电路设计	(109)
4.4.1	组合电路的逻辑设计法	(109)
4.4.2	组合电路的直接设计法	(113)
4.5	组合电路的竞争与冒险	(118)
4.5.1	竞争-冒险现象	(118)
4.5.2	竞争-冒险现象的消除	(119)
小结		(119)

思考题	(120)
习题	(120)
第 5 章 锁存器与触发器	(125)
5.1 概述	(125)
5.2 锁存器	(125)
5.2.1 三极管组成的 SR 双稳态电路	(125)
5.2.2 或非门组成的 SR 锁存器	(127)
5.2.3 与非门组成的 SR 锁存器	(128)
5.3 SR 触发器	(129)
5.4 D 触发器	(131)
5.4.1 电平触发 D 触发器	(131)
5.4.2 边沿触发的维阻结构 D 触发器	(132)
*5.4.3 基于 CMOS 传输门的 D 触发器	(134)
5.4.4 D 触发器的特性方程与状态图	(135)
5.5 JK 触发器	(135)
5.5.1 脉冲触发的 JK 触发器	(135)
5.5.2 边沿触发的 JK 触发器	(137)
5.5.3 JK 触发器的特性方程与状态图	(140)
5.6 T 触发器	(140)
5.7 触发器的电特性	(141)
5.7.1 74LS74 的电特性	(141)
5.7.2 74HC74 的电特性	(143)
5.8 锁存器与触发器电路分析	(146)
5.9 锁存器与触发器的应用	(149)
小结	(153)
思考题	(153)
习题	(154)
第 6 章 时序电路分析与设计	(159)
6.1 概述	(159)
6.1.1 时序电路的组成	(159)
6.1.2 时序电路中的基本概念	(159)
6.1.3 描述时序电路的逻辑工具	(161)
6.2 同步时序电路的逻辑分析步骤与举例	(161)
6.3 寄存器	(164)
6.3.1 寄存器	(164)
6.3.2 移位寄存器	(166)
6.4 计数器	(173)
6.4.1 异步计数器	(174)
6.4.2 同步计数器	(179)
6.4.3 使用集成计数器构成任意进制计数器	(184)
6.4.4 移位寄存器型计数器	(188)

6.4.5	计数器应用	(190)
6.5	同步时序电路逻辑设计	(195)
6.5.1	设计步骤	(195)
6.5.2	设计举例	(196)
6.6	时序电路直接设计	(204)
*6.7	数字系统设计	(207)
6.7.1	数字系统的概念	(207)
6.7.2	数字系统的组成	(208)
6.7.3	数字系统设计实例	(208)
小结		(218)
思考题		(218)
习题		(218)
第7章	存储器	(226)
7.1	只读存储器	(226)
7.1.1	只读存储器概述	(226)
7.1.2	不可写入数据的 ROM	(227)
7.1.3	可写入数据的 ROM	(229)
7.1.4	并行接口 EPROM 存储器 27256	(234)
*7.1.5	并行接口 E ² PROM 存储器 AT28C64B	(235)
7.1.6	二极管 ROM 实现数字电路	(240)
7.2	随机存储器	(242)
7.2.1	静态随机存储器	(243)
*7.2.2	动态随机存储器	(246)
*7.2.3	非易失 RAM 介绍	(251)
*7.3	铁电随机存取存储器	(252)
7.4	存储器扩展	(254)
7.4.1	位扩展	(255)
7.4.2	字容量扩展	(255)
7.5	存储器使用举例	(255)
小结		(257)
思考题		(257)
习题		(258)
第8章	可编程逻辑器件工作原理	(259)
8.1	现场可编程门阵列	(259)
8.1.1	现场可编程门阵列的工作原理	(259)
8.1.2	实际的可编程门阵列器件	(260)
8.2	复杂可编程逻辑器件	(267)
8.2.1	复杂可编程逻辑器件工作原理	(267)
8.2.2	实际的复杂可编程逻辑器件	(269)
*8.3	其他可编程逻辑器件介绍	(272)
8.4	可编程逻辑器件的配置与编程	(273)

小结	(276)
思考题	(276)
习题	(276)
第 9 章 Verilog HDL 语言	(277)
9.1 Verilog HDL 语言基础	(277)
9.1.1 Verilog HDL 中的基本约定	(277)
9.1.2 数据类型	(278)
9.1.3 运算符	(280)
9.2 Verilog HDL 语言中的描述	(282)
9.3 Verilog HDL 语言中的分支语句	(285)
9.4 Verilog HDL 语言中的结构描述	(286)
9.5 Verilog HDL 语言描述组合逻辑电路	(287)
9.6 Verilog HDL 语言描述时序电路	(288)
9.7 Verilog HDL 语言描述状态机	(290)
9.8 一些 Verilog HDL 描述数字电路的例子	(298)
小结	(303)
思考题	(303)
习题	(303)
第 10 章 脉冲整形与产生电路	(305)
10.1 施密特触发器	(305)
10.1.1 由门电路组成的施密特触发器	(305)
10.1.2 施密特触发器的应用	(307)
10.2 单稳态触发器	(308)
10.2.1 门电路组成的单稳态触发器	(308)
*10.2.2 集成单稳态触发器 74121	(312)
10.3 多谐振荡器	(314)
10.3.1 门电路组成的多谐振荡器	(314)
10.3.2 施密特型多谐振荡器	(316)
10.3.3 石英晶体振荡器	(317)
10.4 定时器 555 及其应用	(319)
10.4.1 定时器 555 的基本工作原理	(319)
10.4.2 定时器 555 组成施密特触发器	(320)
10.4.3 定时器 555 组成单稳态触发器	(321)
10.4.4 定时器 555 组成多谐振荡器	(321)
10.5 一些应用电路	(322)
小结	(326)
思考题	(326)
习题	(326)
第 11 章 数模与模数转换器	(328)
11.1 数模转换	(328)
11.1.1 权电阻 D/A 转换器	(329)

*11.1.2	输出电压型 R/2R 电阻网络 D/A 转换器	(330)
11.1.3	输出电流型 R/2R 电阻网络 D/A 转换器	(332)
*11.1.4	电阻串型 D/A 转换器	(334)
11.1.5	D/A 转换器的技术指标	(334)
11.1.6	D/A 转换器 0832	(337)
11.2	模数转换器	(340)
11.2.1	并行 A/D 转换器	(341)
*11.2.2	流水线型 A/D 转换器	(342)
11.2.3	双斜率 A/D 转换器	(343)
*11.2.4	Δ - Σ 型 A/D 转换器	(345)
11.2.5	逐次比较式 A/D 转换器	(347)
11.2.6	A/D 转换器的技术指标	(348)
11.2.7	A/D 转换器 0804	(350)
*11.2.8	A/D 转换器组成的数据采集系统	(351)
小结		(359)
思考题		(359)
习题		(359)
第 12 章	数字输入与驱动电路	(362)
12.1	常用开关量输入电路	(362)
12.1.1	按键电路	(362)
12.1.2	光耦隔离输入电路	(365)
12.2	LED 显示电路	(368)
12.3	数字驱动电路	(374)
12.3.1	采用三极管或场效应管驱动继电器	(374)
*12.3.2	其他数字输出接口电路	(376)
*12.3.3	驱动交流负载	(381)
*12.4	总线驱动器	(382)
12.5	常用数字实验电路	(384)
小结		(385)
思考题		(386)
习题		(386)
附录 A	通过例题学习 Max+Plus II 软件	(387)
FA.1	图形输入法设计数字电路	(387)
FA.2	Verilog HDL 语言输入法	(393)
FA.3	Verilog HDL 语言设计数字系统	(394)
附录 B	数字电路课程大型作业	(399)
参考文献		(405)

第 1 章 数制转换与编码

本章介绍二进制数的基本概念、不同数制之间的转换、二进制数运算与补码，以及常用编码。

1.1 二进制数

1.1.1 为什么使用二进制数

我们日常使用的十进制数中任何一位数，需要 10 个状态才能表示，因此用电的方法表示非常困难。例如，用电压表示十进制数，需要 10 个电压值，常用如图 1-1 所示的简单分压电路实现。可以看出，若获得表示任何数字的电压值，都需要单刀开关动作多次。

同样实现 1 位二进制信号要简单得多，若用两个分离的电压值（又称为逻辑电平）表示二进制数，例如，实现 1 位二进制信号，可以用图 1-2 所示的开关电路实现，开关闭合时，输出电压 0 V 表示二进制数字 0；开关断开时，输出电压 5 V 表示二进制数字 1，可见实现二进制数的开关动作要简单得多，因此二进制数很容易用开关电路实现。

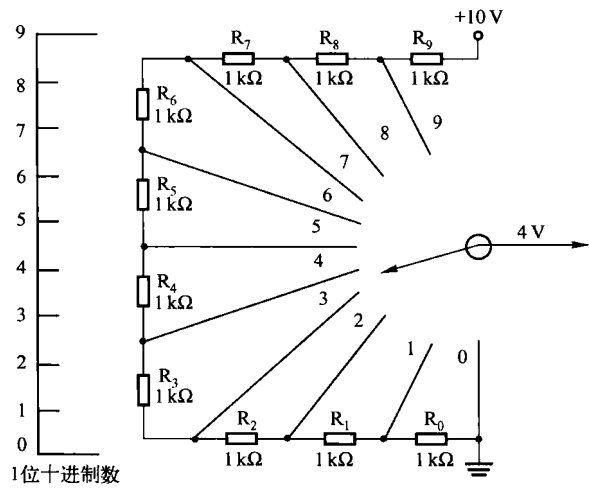


图 1-1 电阻分压电路实现 1 位十进制数

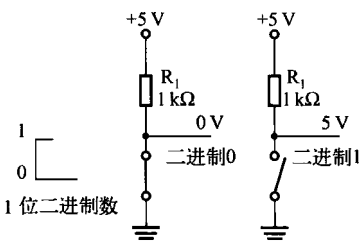


图 1-2 开关实现 1 位二进制数

在实际中具有开关功能的电子器件很多，如图 1-3 所示，继电器可以实现二进制数，二极管、晶体管等都可作为开关组成电路实现二进制数。图 1-3（a）所示的继电器，在线圈输入端无电压时，线圈 b 无电，触点 a 在弹簧 c 的作用下断开；当线圈输入端有电压时，使继电器线圈 b 通电，在线圈 b 电磁吸力的作用下，触点 a 闭合。因此继电器是一个电压控制的开关。

图 1-3（b）是二极管作为开关的电路，当二极管输入电压为 0 V 时，输出被钳位在 0.7 V；当二极管输入电压为 3 V 时，输出被钳位在 3.7 V，因此输入信号可以控制输出电平的高低。

图 1-3（c）是三极管开关电路，当输入电压使三极管饱和时，输出电压近似为 0 V；当输入电压使三极管截止时，输出电压近似为 5 V，输入电压信号可以控制三极管开关的通断，控制输出电压的变化。

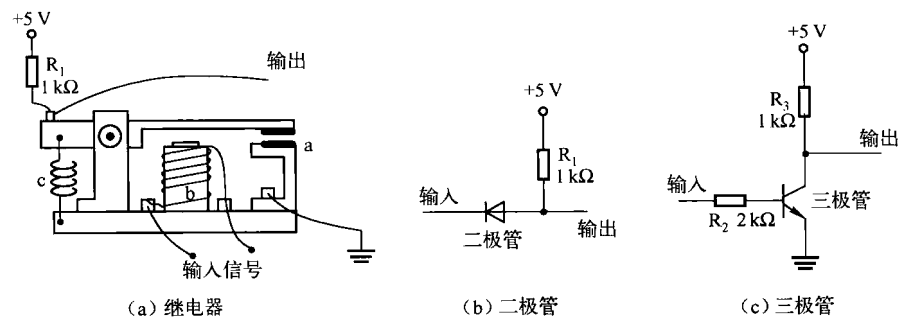


图 1-3 用于表示二进制的开关元器件

二进制数可以容易地用电子元件实现，这是使用二进制数的主要原因。

1.1.2 二进制数的组成、转换与算术运算

1. 有权数

十进制数是有权数，数的位置不同，数具有的权不同，例如，十进制数 33，虽然两个数都是 3，但由于位置不同，所以右边的 3 代表 3，左边的 3 代表 30，所以 $33=3\times10^1+3$ 。对于有小数的十进制数，例如，123.4，可以表示为 $1\times10^2+2\times10^1+3\times10^0+4\times10^{-1}=123.4$ 。

十进制数的权结构可以表示为： $\dots10^5\ 10^4\ 10^3\ 10^2\ 10^1\ 10^0\ 10^{-1}\ 10^{-2}\ 10^{-3}\dots$

二进制数与十进制数一样也是有权数，其权结构可以表示为：

$$2^{n-1}\dots2^5\ 2^4\ 2^3\ 2^2\ 2^1\ 2^0\ 2^{-1}\ 2^{-2}\ 2^{-3}\dots2^{-n}$$

二进制权重如表 1-1 所示。

表 1-1 二进制权重

2^8	2^7	2^6	2^5	2^4	2^3	2^2	2^1	2^0	2^{-1}	2^{-2}	2^{-3}	2^{-4}	2^{-5}
256	128	64	32	16	8	4	2	1	0.5	0.25	0.125	0.0625	0.03125
									1/2	1/4	1/8	1/16	1/32

2. 二进制数转十进制数

将各位二进制数乘以相应的权后相加就可以转成十进制数。

例如，将 1101101 转成十进制数的过程如下：

$$\begin{aligned} &1\times2^6+1\times2^5+0\times2^4+1\times2^3+1\times2^2+0\times2^1+1\times2^0 \\ &=1\times64+1\times32+0\times16+1\times8+1\times4+0\times2+1\times1 \\ &=64+32+8+4+1=109 \end{aligned}$$

3. 十进制整数转二进制数

常用的十进制整数转二进制数方法是重复除 2 法。就是将十进制数除以 2，余数则为二进制数低位，得到的商继续除以 2；得到的余数为次低位，得到的商再次除以 2；不断重复该过程，直到商为 0 为止。最后得到的余数 1 为最高位。

如下的例子中， $45_{(10)}=101101_{(2)}$ ， $173_{(10)}=10101101_{(2)}$ ，例中，MSB 表示高位，LSB 表示低位。

余数			余数		
2	45	=1 LSB	2	173	=1 LSB
2	22	=0	2	86	=0
2	11	=1	2	43	=1
2	5	=1	2	21	=1
2	2	=0	2	10	=0
2	1	=1 MSB	2	5	=1
	0		2	2	=0
			2	1	=1 MSB
				0	

4. 十进制小数转二进制数

常用的十进制小数转二进制数方法是重复乘 2 法。就是将小数部分乘以 2，积的整数部分就是最高位；积的小数部分继续乘以 2，积的整数部分是次高位；积的小数部分继续乘以 2，直到积的小数部分全为 0 为止，最后得到的积的整数部分 1 是最低位。

如下的例子中， $0.3125_{(10)} = .0101_{(2)}$ 。

积的整数部分		
$0.3125 \times 2 = 0.625$	0	MSB
$0.625 \times 2 = 1.25$	1	
$0.25 \times 2 = 0.50$	0	
$0.5 \times 2 = 1.00$	1	LSB

5. 二进制数算术运算

二进制数可以表示数值，也可以表示逻辑值。所以两个二进制数既可以实现算术运算，也可以实现逻辑运算。二进制数的算术运算与十进制数运算规则相似，只是逢 2 进 1，借 1 相当于 2。

(1) 加、减法运算

例如， $1100_{(2)} + 1010_{(2)} = 10110_{(2)}$ ， $1100_{(2)} - 1010_{(2)} = 0010_{(2)}$

0+0=0	1 1 0 0	0-0=0	1 1 0 0
0+1=1	+ 1 0 1 0	10-1=1	- 1 0 1 0
1+0=1	1 0 1 1 0	1-0=1	0 0 1 0
1+1=10		1-1=0	
加法		减法	

实际中，使用数字电路可以实现二进制数的加、减法运算。

(2) 乘法运算

二进制数乘法运算过程：先将被乘数与乘数最低位形成部分积，随后将被乘数与乘数次低位形成部分积，直到所有乘数各位都与被乘数相乘形成部分积后，再将所有部分积相加。

例如， $1100_{(2)} \times 1001_{(2)} = 1101100_{(2)}$ ，其运算式如下：

$$\begin{array}{r}
 1100 \\
 \times 1001 \\
 \hline
 1100 \\
 0000 \\
 0000 \\
 +1100 \\
 \hline
 1101100
 \end{array}$$

乘法运算实际上是被乘数按照乘数中 1 的位置左移形成部分积后相加实现的，乘数的最低位的位置为 0。例中，由于乘数位置 0 为数 1，则被乘数 1100 先左移 0 位，形成第一个部分积

1100; 然后由于乘数位置 3 为 1, 则被乘数左移三位形成部分积 1100000, 两个部分积相加形成积为 1101100。

由上述规律可知, 如果一个二进制数乘以一个 2 的整数幂, 则可以由左移幂次实现, 移出的空位补 0, 例如, 110×2^1 , 可以直接将 110 左移 1 位实现, 结果为 1100。

(3) 除法运算

除法运算是被除数或余数减去右移的除数。若是余数大于等于 0, 则商为 1, 否则商为 0。

例如, $110_{(2)} \div 10_{(2)} = 11_{(2)}$

$$\begin{array}{r} 11 \\ 10 \overline{) 110} \\ \underline{10} \\ 10 \\ \underline{10} \\ 0 \end{array}$$

首先是被除数 110 减去右移 0 位的除数, 余数大于 0, 所以商为 1; 然后是余数减去右移 1 位的除数, 余数等于 0, 则商为 1。

由上述规律可知, 如果一个二进制数除以一个 2 的整数幂, 则可以由右移幂次实现, 移出的空位补 0, 例如, $110 \div 2^1$, 可以直接将 110 右移 1 位实现, 结果为 11。

6. 反码与补码

(1) 反码

反码就是将一个二进制数中的 1 变为 0, 0 变为 1。

例如, 二进制数 1010 的反码是 0101。

反码有时又称为 1 的补码, 就是与该二进制数位数相等的全 1 二进制数 ($2^n - 1$, n 为二进制数的位数) 的补码, 或者说一个二进制数与该二进制数 1 的补码相加, 是与该二进制数相等位数的全 1 二进制数。

例如, 1010 与 0101 相加等于 1111 ($2^4 - 1$), 所以 0101 是 1010 的 1 的补码 (反码)。

(2) 2 的补码

反码加 1 称为 2 的补码, 相当与二进制数位数相等的全 1 二进制数加 1 (2^n) 的补码, 或者称为模为 2^n 的补码。

例如, 1010 的反码是 0101, $0101 + 1 = 0110$ 是 2 的补码, 因为 $1010 + 0110 = 10000$ (2^4)。

一个二进制数的补码就是用模 2^n 减去这个二进制数。一个数与该数的补码之间是互补关系, 而两个数互补, 则说明是相同的数 (只是表示方法不同), 或者说是符号相反的另外一个数。因此在减法运算中, 减一个数常用加一个数的补码代替。

7. 有符号数

有符号数可以表示为: 符号+数值。一个二进制数的最高位, 在有符号数中是符号位, 通常用 0 表示正数, 1 表示负数, 例如, +25 的 8 位有符号二进制数为 00011001, 而 -25 的有符号的二进制数为 10011001。

有符号数也可以表示为: 权重之和, 就是最高位等效为具有符号权重的十进制数。

若是将负数的符号位按照权重考虑为负数, 其他权重为正数, 则二进制数的权重之和就是该数。取补运算可以改变该数的符号, 例如, 8 位有符号数中 00000100 (+4) 的补码为 11111100, 由于最高位为 1, 因此有: $-128 + 64 + 32 + 16 + 8 + 4 = -4$; 而 11101101 (-19) 的补码为 00010011, 其权重之和为 $16 + 2 + 1 = 19$ 。

在有符号数系统中，正数的补码就是该数本身，而负数的补码为该数取反码加1。

(1) 两个有符号数相加

两个有符号数相加分为4种情况，如下举例说明。

两数都是正数，例如 $7+4=11$ 的情况：

$$\begin{array}{r} 00000111 \\ + 00000100 \\ \hline 00001011 \end{array} \quad \begin{array}{r} 7 \\ + 4 \\ \hline 11 \end{array}$$

这时和是正二进制数。

正数大于负数，例如 $15+(-6)=9$ 的情况：

$$\begin{array}{r} 00001111 \\ + 11111010 \\ \hline 1\ 00001001 \end{array} \quad \begin{array}{r} 15 \\ + -6 \\ \hline 9 \end{array}$$

在丢掉进位后，和是正二进制数。

负数大于正数，例如 $16+(-24)=-8$ 的情况：

$$\begin{array}{r} 00010000 \\ + 11101000 \\ \hline 11111000 \end{array} \quad \begin{array}{r} 16 \\ + -24 \\ \hline -8 \end{array}$$

和是负数，因此是2的补码。

两数都是负数，例如 $-5+(-9)=-14$ 的情况：

$$\begin{array}{r} 11111011 \\ + 11110111 \\ \hline 1\ 11110010 \end{array} \quad \begin{array}{r} -5 \\ + -9 \\ \hline -14 \end{array}$$

丢掉进位后，和是2的补码。

(2) 两个有符号数相减

两个有符号数减法运算步骤为：将减数取补码，然后被减数与减数相加，再丢掉进位，下面分4种情况举例说明。

$8-3=8+(-3)=5$

$$\begin{array}{r} 00001000 \\ + 11111101 \\ \hline 1\ 00000101 \end{array} \quad \begin{array}{l} \text{被减数} 8 \\ -3 \text{的补码} \\ \hline \text{差为} 5 \end{array}$$

$-25-(+19)=-25+(-19)=-44$

$$\begin{array}{r} 11100111 \\ + 11101101 \\ \hline 1\ 11010100 \end{array} \quad \begin{array}{l} \text{被减数} (-25) \\ -19 \text{的补码} \\ \hline \text{差为} -44 \quad (-128+64+16+4=-44) \end{array}$$

$-120-(-30)=-120+30=-90$

$$\begin{array}{r} 10001000 \\ + 00011110 \\ \hline 10100110 \end{array} \quad \begin{array}{l} \text{被减数} (-120) \\ +30 \text{的补码} \\ \hline \text{差为} -90 \quad (-128+32+4+2=-90) \end{array}$$

$12-(-9)=12+9=21$

$$\begin{array}{r} 00001100 \\ + 00001001 \\ \hline 00010101 \end{array} \quad \begin{array}{l} \text{被减数} (+12) \\ +9 \text{的补码} \\ \hline \text{差为} +21 \quad (16+4+1=21) \end{array}$$

8. 十六进制数与二进制数之间的转换

1位十六进制数与十进制数、二进制数之间的关系如表1-2所示。

表 1-2 十六进制数与十进制、二进制数之间的关系

十进制数	二进制数	十六进制数	十进制数	二进制数	十六进制数
0	0000	0	8	1000	8
1	0001	1	9	1001	9
2	0010	2	10	1010	A
3	0011	3	11	1011	B
4	0100	4	12	1100	C
5	0101	5	13	1101	D
6	0110	6	14	1110	E
7	0111	7	15	1111	F

将二进制数转换成十六进制数，只需要将二进制数 4 位 1 组，按组转换成十六进制数。而将十六进制数转换成二进制数，只需要将每位十六进制数转换成对应的二进制数。

例如， $10101110_{(2)} = AE_{(16)}$

有时为区别十六进制数与十进制数，常在十六进制数前加 0x。

例如： $10011100_{(2)} = 0x9C$

1.2 常用的编码

1. 8421 码

8421 码又称为 BCD (Binary Coded Decimal) 码，用 4 位二进制数表示十进制数，如表 1-3 所示。

表 1-3 BCD 码

十进制	0	1	2	3	4	5	6	7	8	9
BCD	0000	0001	0010	0011	0100	0101	0110	0111	1000	1001

由于 4 位二进制数有 16 种组合，而 BCD 码只用了其中的 10 种组合，因此还有 6 种组合没有使用。

2. 余 3 码

余 3 码也是一种用 4 位二进制数表示十进制的编码，是由 8421 码加 3 形成的一种编码，如表 1-4 所示。

表 1-4 余 3 码

十进制	0	1	2	3	4	5	6	7	8	9
余 3 码	0011	0100	0101	0110	0111	1000	1001	1010	1011	1100

3. 格雷码

格雷码 (Gray Code) 又称为循环码，该编码如表 1-5 所示。