

绳广基 编译 王豪行 校

实用数字逻辑电路100例

上海交通大学出版社

实用数字逻辑电路100例

绳广基 编译

王豪行 校

上海交通大学出版社

内 容 简 介

本书选译自国外电子期刊，对100种集成电路的基本工作原理、电路的特点和应用方法作了较为详细的介绍。

全书共分为检测器、信号产生、信号处理、频率变换、定时器、报警器、控制和转换、开关、音响设备及其他电路等十一大类，为了便于读者应用时查阅，书末附有部分国外公司的TTL和CMOS集成电路产品与国标、部标产品型号对照表。

本书可作为高等院校电子类各专业的教学参考书，亦可供有关工程技术人员在科研、技改及开发电子新产品时参考。

实用数字逻辑电路100例

出 版：上海交通大学出版社

(淮海中路1984弄19号)

发 行：新华书店上海发行所

印 刷：立信常熟印刷联营厂

开 本：787×1092(毫米) 1/16

印 张：7.75

字 数：187,000

版 次：1991年5月 第一版

印 次：1991年6月 第一次

印 数：1—4,350

科 目：251—281

ISBN7-313-00881-3/TN·4

定 价：3.70元

译序

本书从国外多种电子期刊中，选译了100个有实用价值的数字逻辑电路设计实例，故定名为《实用数字逻辑电路100例》。

当今世界，集成电路技术的发展日新月异，新型电路的设计不断涌现，所以从事集成电路设计和应用的技术人员，非常需要实用性较强的参考书。另外，大力推广集成电路的应用，对提高产品的质量、增加新品种都具有现实的意义。基于上述原因，译者选译了这本书。

本书对集成电路的工作原理、设计方法及应用时应注意事项都作了较为详细的介绍。其中，相当数量的电路具有独特的设计技巧。书中的内容都可应用到教学、科研和生产实践中去。

本书内容丰富，取材新颖，专业面广，实用性强，不仅适用于自动控制、计算机、通信、雷达、电视、仪器、仪表和测量等领域，而且有些电路还可直接应用到家庭生活中去。

采用不同的组合和设计方式，可以使数字集成电路完成各种不同的逻辑功能。只要选择和设计正确，不仅可以提高设备的技术性能，而且还可以进一步简化整机电路的结构。因此，译者衷心期望读者在充分理解译文的基础上，善于思考，取其精华，灵活运用，不断创新，以求设计出更多更好的实用电路。

在翻译的过程中，译者发现原文中有错漏的地方都作了更正。

本书译文由上海交通大学电子工程系王豪行副教授校对，在此谨致以诚挚的谢意。

限于译者的水平，书中错误和不妥之处在所难免，恳切希望读者予以批评指正。

译者

目 录

检测器

1.1 瞬变信号检测器	1
1.2 由 1 个异或门构成的脉冲边沿检测器	2
1.3 能捕捉和显示脉冲第一个边沿方向的检测器	2
1.4 简单的脉冲宽度检测电路	3
1.5 脉冲宽度鉴别器	4
1.6 脉冲宽度的筛选并累计正确和错误输入脉冲的电路	5
1.7 仅用 2 块集成电路构成的数字式频率检测器	6
1.8 用触发器判断频率差别的电路	7
1.9 用 3 块集成电路检测频率窗内的脉冲	7
1.10 毛刺检测器	8
1.11 毛刺检测器和扩展器	9
信号产生	10

2.1 用异或门控制振荡器的频率	10
2.2 用电位器控制的数字式振荡器	11
2.3 用触发器控制振荡器启动的电路	11
2.4 按照规定的状态启动振荡器的电路	12
2.5 具有 50% 占空比的 CMOS 振荡器	13
2.6 所有定时周期都相等的振荡器	14
2.7 由异或门构成的门控振荡器	15
2.8 输出信号周期恒定的门控振荡器	16
2.9 使最后一个振荡周期能够完整的门控振荡器	17
2.10 用 CMOS 反相器和施密特触发器构成 6 个压控振荡器	18
2.11 由 1 块 TTL 反相器集成电路构成的压控振荡器	19
2.12 由双单稳态电路构成的 TTL 压控振荡器	20
2.13 不用电阻器和电容器而只用 1 块集成电路构成的单稳态电路	21
2.14 用同步四位二进计数器构成单稳态电路	22
2.15 用 1 块 RS 锁存触发器构成 4 个单稳态电路	24
2.16 由运算放大器构成的单稳态电路	25
2.17 用 CMOS 型 RS 锁存触发器构成单稳态电路	26
2.18 用数字式单稳态电路产生精确的宽脉冲	27
2.19 回差电压可调的施密特触发器	28
2.20 由 1 块 7400 门电路构成的施密特触发器	29
2.21 用 CMOS 器件构成脉冲单元电路	30
2.22 用 1 块集成电路构成 8 个单脉冲发生器	31

2.23 脉冲宽度和间隔时间可调的双脉冲发生器	32
2.24 用电位器控制的三角波发生器	33
2.25 用时钟脉冲触发的三角波发生器	35
2.26 可以改善工作性能的三相定时信号发生器	35
2.27 提供宽频率范围的 TTL 时钟脉冲发生器	36
2.28 简单的延迟脉冲发生器	37
2.29 宽度精确的脉冲发生器	38
2.30 用 2 块集成电路构成工作范围较宽的脉冲发生器	39
2.31 触发型时基信号发生器	40
2.32 仅用 1 块 CMOS 集成电路构成移频键控发生器	41
2.33 ADSR 波形发生器	42
2.34 用 555 定时器产生超低频信号	43
2.35 用 TTL 门电路产生组合式视频信号	44
3 信号处理	45
3.1 可清除逻辑信号在传递过程中产生随机脉冲的电路	45
3.2 用双单稳态电路和输入脉冲的两个边沿产生宽度相同的输出脉冲	47
3.3 用 4 块集成电路构成两个信号频率可以相减的电路	49
3.4 用对称的时钟脉冲除以奇数获得对称的输出脉冲	50
3.5 一接通电源就产生一个无噪声的转换脉冲	51
3.6 用 TTL 反相器产生数字系统的低电平复位脉冲	52
3.7 用 1 块 74LS132 器件构成双相时钟脉冲发生器	53
3.8 用 1 块集成电路构成两种脉冲宽度的单触发电路	55
3.9 用 1 块集成电路构成简单的脉冲展宽器	56
3.10 用除以 $1\frac{1}{2}$ 的电路产生特殊的时钟周期	56
3.11 自动校正脉冲极性的电路	57
3.12 用双极性信号触发逻辑电路	58
3.13 用可逆计数器调节信号的占空比	60
4 频率变换	60
4.1 用 14 块集成电路构成三分频器	60
4.2 用移位寄存器构成 N 分频器	60
4.3 输出方波占空比为 50% 的倍频器	61
4.4 工作频率范围从 1 Hz~12 MHz 的倍频器	63
4.5 工作频率为 100 kHz 的数字式倍频器	63
4.6 用 6 个反相器和 1 个异或门构成倍频器	64
4.7 用单稳态电路构成倍频器	64
4.8 方波倍频器	65
4.9 高速数字倍频器	66
4.10 可消除干扰的数字式倍频器	66
5 定时器	67

5.1	用途广泛的袖珍式电子定时器	67
5.2	放大机的定时器	68
5.3	用两个延迟时间不等的电路构成延迟时间相等的电路	69
5.4	用一个 <i>RC</i> 网络对脉冲产生可变延迟时间	69
5.5	长时间的延迟电路	71
6	报警器	71
6.1	用 1 块 CMOS 六施密特触发器构成报警器	71
6.2	报警器	72
7	控制、转换	74
7.1	利用计数器和时钟脉冲控制相移的电路	74
7.2	使用 1 个按钮开关能承担多种功能的电路	75
7.3	打印机的控制电路	76
7.4	脉冲信号频率限制器	77
7.5	用一个含有 10 个键的键盘和 CMOS 电路构成具有 151000 个代码的电子锁	78
7.6	用 1 块 TTL 集成电路构成电压/频率变换器	79
7.7	可以反映输入电压极性的电压/频率变换器	80
7.8	由 1 个运算放大器和 1 块 555 定时器构成的电压/频率变换器	81
7.9	由 2 块集成电路构成的频率/电压变换器	83
7.10	静态 BCD 码-二进制码变换器	84
7.11	单斜率数字转换器和极性指示器	85
8	开关	86
8.1	用反相器或逻辑门构成无抖动电子开关	86
8.2	可以锁存数据的无抖动开关	87
8.3	CMOS 触摸式开关	89
8.4	受触摸控制的开关电路	90
8.5	用触发器构成的接口电路改善电容开关的抗噪声度	91
9	音响设备	91
9.1	舒适柔和的音响电路	91
9.2	电子门铃	92
9.3	用 2 块集成电路构成振铃电路	93
10	其他电路	94
10.1	从 90° 相移导出双向计数法的电路	94
10.2	用 JK 触发器构成 DPSK 调制器	95
10.3	用 1 块集成电路构成适用于低频情况下工作的斜率-增量调制解调器	96
10.4	使用 <i>RC</i> 延迟网络调节输出脉冲宽度的数字式混频器	98
10.5	用 1 块集成电路构成同步分离器	99
附录 I	TTL 集成电路国内外型号对照表	100
附录 II	CMOS 集成电路国内外型号对照表	109
附录 III	国外 TTL-CMOS 集成电路同类产品型号对照表	114

1 检测器

1.1 瞬变信号检测器

用1个最多2个CMOS门电路与一对RC网络连接在一起，可以构成瞬变信号检测器，它对于正向和负向的输入瞬变信号产生一个输出脉冲。根据这种工作情况，本电路也可以把输入信号的频率加倍。

最简单的电路形式如图1a所示，这个电路采用1个异或门，通过电阻器 R_1 对于异或门的高电平输入加偏置电压（电源电压 V_{DD} ），通过电阻器 R_2 对于异或门的低电平输入加零偏置电压。输入一个瞬变信号（取决于它的方向），可改变异或门两个输入网络中的一个逻辑状态，因为异或门的两个输入端具有相同的逻辑电平，所以，此时输出端变为低电平。

在下一个输入的瞬变信号到来之前，以及在时间常数 RC 所确定的延时之后，门电路的输入网络将改变状态，并回到它的原始状态。一旦这个输入具有定时的输出，本电路的输出便返回到高电平。下一个输入的瞬变信号，又引起另一个门电路的输入网络状态暂时改变，于是就重复了上述的循环过程。

因为输出项 \overline{AB} 一直不能出现，所以用普通的与门或者用或非门与一个反相器相连，就可以实现这个简单的表达式 $Y = \overline{AB}$ ，可见，正好和一个异或门所起的作用相同。对于这些电路的输出，在休止期处于高电平；如果用一个与非门代替一个与门，或者用一个或门代替一个或非门，则所产生的输出在休止期处于低电平。

在所有的这些电路中，电阻器和电容器的值可以有比较宽的选择范围，这是由于CMOS器件具有输入阻抗高的原因。按照前一级驱动电路的驱动和导流能力，可确定电阻器的下限值。另一方面，为了确保门电路的输入网络能可靠地把电平升高或降低，可根据这个要求来确定电阻器的上限值。

时间常数 RC 决定了电容器的值，这个时间常数应足够小，以使得在下一个输入的瞬变信

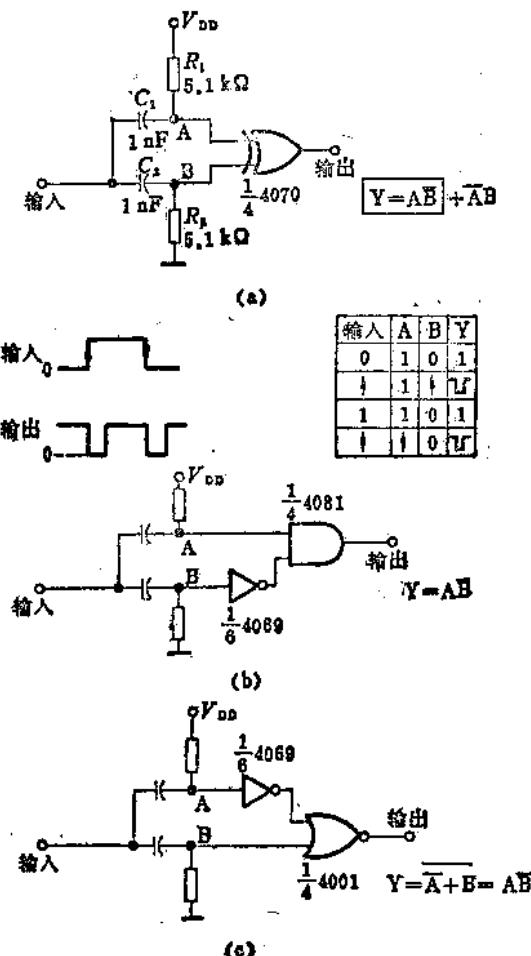


图1：这些简单的瞬变信号检测器，只需要1个或者2个CMOS门电路，即可响应正向和负向的脉冲边沿。每一个电路中的两个RC网络，决定了在每一个门电路输入端上的延迟时间。

号到来之前，允许电路的输出能恢复到原状态。另外，根据使用时的需要，这两个时间常数 RC 可以不同。采用异或门并按照图中所示的值，在输入方波的频率为 100kHz 的情况下，这个电路能正常工作。顺便指出，如果驱动电路的驱动和导流电流大于 10mA 时，则在 CMOS 电路的输入端应串接一个限流电阻器。这样就保证了在输入信号瞬变的瞬间，通过电容器的电流不会损坏门电路内部的输入保护网络。

1.2 由 1 个异或门构成的脉冲边沿检测器

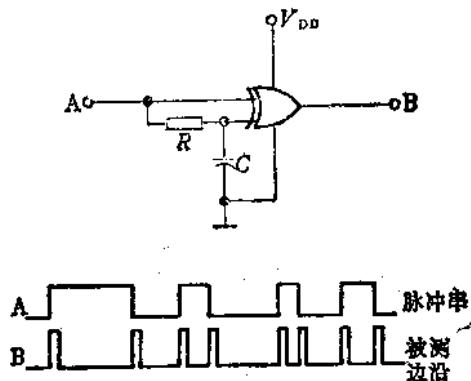


图 2 采用异或门检测脉冲串的边沿

为了进行译码，必须经常地检测脉冲串的边沿。只要用 1 个异或门和 2 个分立元件就可以实现这一要求，电路如图 2 所示。它所产生的脉冲宽度由下面的公式求得(单位为 s)：

$$P_w \approx RC \ln\left(\frac{V_{DD}}{V_{TH}}\right).$$

式中 V_{DD} 是电源电压， V_{TH} 是门电路的转移电平。因为 V_{TH} 的变化取决于异或门的工作状态，所以，在上升沿检测和在下降沿检测的脉冲宽度存在着一些差异。由于 CMOS 器件具有很高的输入阻抗，因此采用 CMOS 逻辑电路对于选择脉冲宽度有很大的余地。表 1 所列举的数据是以 MC14070B (四异或门) 作为一个代表性的例子。应当注意到随着电源电压 V_{DD} 的增加，在上升沿和下降沿所形成的脉冲宽度具有较大的变化。

表1 典型的脉冲宽度测量值

R/Ω	C/pF	脉宽计算值/ μs	V_{DD}/V 直流	典型的脉宽测量值/ μs	
				上升沿检测	下降沿检测
100k	47	3.7	5	4	4
100k	1000	78	5	75	75
100k	47	4.3	15	3	5
100k	1000	92	15	75	95

1.3 能捕捉和显示脉冲第一个边沿方向的检测器

下面介绍的是一个简单而又价廉的电路(如图 3 所示)，它可以识别脉冲的第一个跳变沿究竟是上升沿还是下降沿，并能显示出相应的信息。它不需要昂贵的带有外触发的存储式长余辉显示器，定时触发器所能检测的 TTL 脉冲信号最小宽度可达 50 ns。由于本电路只用了 2 块集成电路，为了校验和检修数字电路，可以很方便地把它安装在一个逻辑探头里。

当按下开关 K_1 和没有信号加入到时钟输入端时，2个发光二极管均处于截止状态。松开开关 K_1 之后，如果第一个输入的脉冲电平转换为下降沿时，则触发器 A_{1-1} 翻转。反之，如果第一个输入的脉冲电平转换为上升沿时，则触发器 A_{1-2} 翻转。

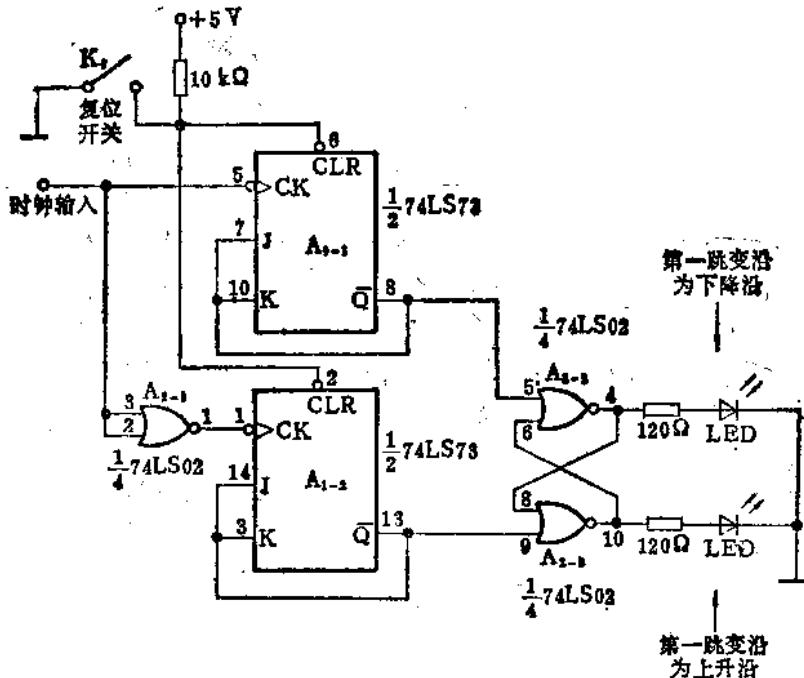


图3 按下开关 K_1 使其对地短接之后，本电路将鉴别第一个脉冲的起始边沿，本电路时钟输入的脉冲宽度大于 50ns。如果检测的第一个边沿是上升沿，或者是下降沿时，则相应的LED指示器一直亮着，直到电路被复位时为止。

在输入端上，当输入信号的起始沿为下降沿时，触发器 A_{1-1} 的 \bar{Q} 端为低电平，结果导致或非门 A_{1-2} 的输出端为高电平，即当输入信号的第一个跳变沿为下降沿时，则图3中的上面一个发光二极管导通。不管下一次输入脉冲如何转换，发光二极管仍然导通，直到开关 K_1 再次被合上时为止。如果第一个输入的脉冲电平转换为上升沿时，则图3中的下面一个发光二极管就按照上述相似的工作过程导通。或非门 A_{1-1} 和 A_{1-2} 为交叉耦合的电路，因此2个发光二极管不可能同时导通。在许多微处理机的应用中，为了容易地鉴别或检测某一程序，很想捕获一串脉冲第一个边沿的电平转换。此外，在同步系统中，这个电路也是有用的，它将指出该系统是被时钟的上升沿触发，还是被时钟的下降沿触发。

1.4 简单的脉冲宽度检测电路

简单的脉冲宽度检测电路如图4所示，它仅用2块集成电路就可实现同步脉冲宽度的检测。如果输入的脉冲宽度在所要求的脉冲宽度基础上，加上或减去 $2\mu s$ ，则在输入脉冲的下降沿之后，本电路可提供脉冲宽度为 $3\mu s$ 的输出脉冲。

所输入的脉冲是由异或门按照单稳态电路($\frac{1}{2}4528$)的定时元件设置所要求的脉冲宽度来检测的。电容器 C_1 减少了由于在单稳态电路中的传输延迟经异或门而形成的窄脉冲的幅度，使得这个脉冲在反相器($\frac{1}{4}4030$)的输出端不会出现。反相器的输出用作第二级单稳态

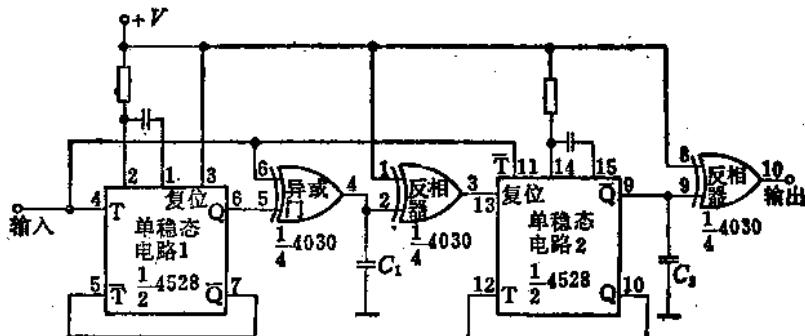


图 4 脉冲宽度检测电路

电路($\frac{1}{2} 4528$)的复位信号。第二级单稳态电路是由输入信号触发的。电容器 C_1 的作用是减小窄脉冲的幅度，这个脉冲在检测电路中是由于传输延迟而产生的。第二级单稳态电路的输出端 \bar{Q} 被缓冲和反相($\frac{1}{4} 4030$)后，在输出端提供了正向脉冲，其宽度是由第二级单稳态电路的定时元件决定的。波形图如图 5 所示。

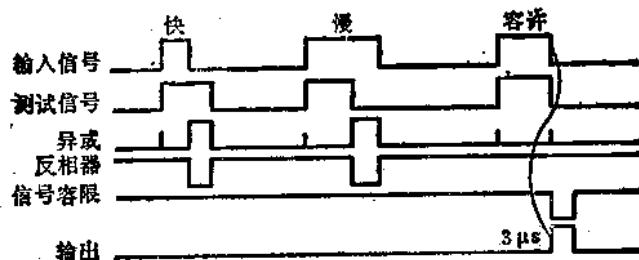


图 5 脉冲宽度检测电路的波形图

本电路已成功地应用于检测宽度为 $50 \mu s$ 和 $128 \mu s$ 的脉冲。

1.5 脉冲宽度鉴别器

有很多仪器在工作时往往需要一个脉冲宽度鉴别器(PWD)，正如施密特触发器是根据幅度来鉴别信号的，而它则是根据脉冲的宽度来鉴别信号的。图 6 所示的电路，在其输出端之一可提供一个脉冲(由输入脉冲宽度 t_p 是大于还是小于参考脉冲宽度 t_1 所决定)。SN74121 单稳态电路的输出脉冲宽度

$$t_1 = R_1 C_1 \ln 2$$

最初，在无输入脉冲时，SN74121 的输出端 Q 为低电平，晶体三极管 T_1 和 T_2 均处于截止状态，因此电路的两个输出端呈现低电平。如果用宽度为 t_p 的触发脉冲加在输入端 B 上，并用脉冲的上升沿触发单稳态电路，则在输出端 Q 上产生一个驱动晶体三极管 T_1 的正脉冲，它的作用时间为 t_1 ，该时间是由 R_1 和 C_1 的值所决定的。

在 t_1 结束时， T_1 截止。如果输入脉冲仍处于高电平(即 $t_p > t_1$)，则一个宽度为 $t_{o1} = t_p - t_1 = t_p - R_1 C_1 \ln 2$ 的脉冲就出现在输出端 1 上。输入脉冲驱动晶体三极管 T_2 ，使其导通，在触发脉冲的宽度 t_p 结束时， T_1 截止；如果单稳态电路的输出端 Q 仍为高电平(即 $t_p < t_1$)，则一个宽度

为 $t_{\text{on}} = R_1 C_1 \ln 2 - t_p$ 的脉冲就出现在输出端 2 上。输出端的波形如图 7 所示。

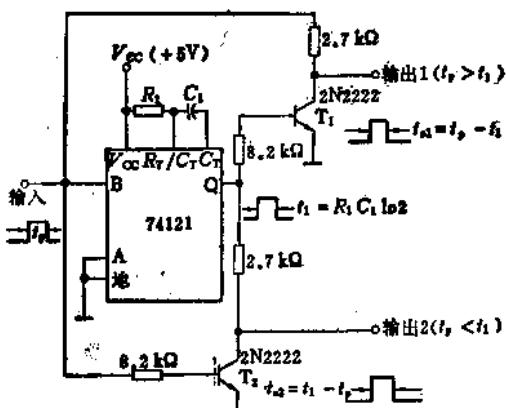


图 6 脉冲宽度鉴别器使用 1 块 SN 74121 单稳态电路，根据输入脉冲的宽度是大于还是小于参考脉冲的宽度，则在输出端 1 或 2 上输出一个脉冲。

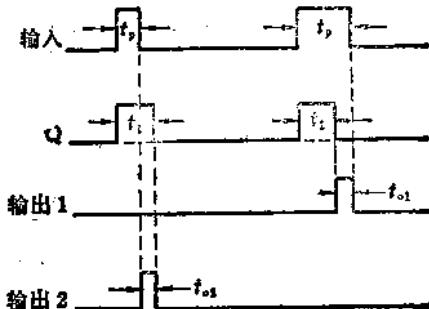


图 7 根据参考脉冲宽度 t_1 以及电路的两个输出端哪一个有脉冲输出，即可知道输入脉冲的宽度大小，从而达到鉴别输入脉冲宽度的目的。

1.6 脉冲宽度的筛选并累计正确和错误输入脉冲的电路

误差检测器往往要求在数据串中，累计输入脉冲宽度正确和错误的脉冲数。先确定输入的各脉冲宽度正确与否，然后再把脉冲送往相应的计数器，就可以满足这种设计要求，其电路如图 8 所示。

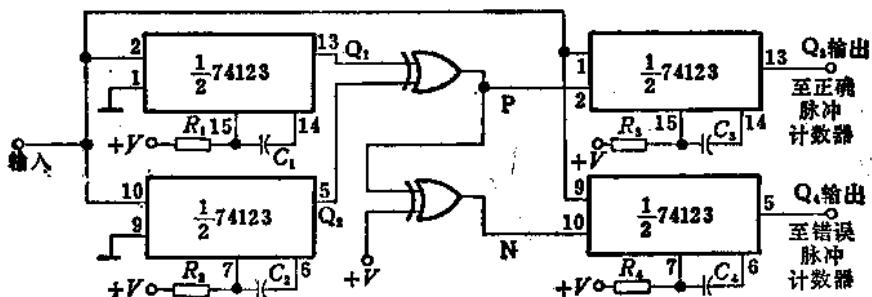


图 8 在本电路中，仅用 3 块集成电路即可满足对脉冲宽度筛选的要求，并累计输入脉冲宽度正确和错误的脉冲个数，通过输入端的单稳态电路，建立 Q_1 和 Q_2 的最小和最大脉冲宽度的极限，这就使得输出级从输入脉冲中分离出正确和错误的脉冲，并将输出脉冲送入相应的计数器以便于计数。

作为输入端的两个单稳态电路设置了最小和最大的脉冲宽度极限。在图 9 中，输出端 Q_1 和 Q_2 的脉冲持续时间分别为

$$T_1 \approx 0.69 R_1 C_1,$$

$$T_2 \approx 0.69 R_2 C_2.$$

这两个信号通过异或门相异或后，从而获得一个差值输出信号 $(T_1 - T_2)$ ，该信号依次作为输出端单稳态电路的触发信号。

值得注意的是，在本电路所采用的触发方式中，这个差值信号只用于输出端的单稳态电路上，而输入端单稳态电路是在输入信号的上升沿触发的，它的作用是启动宽度鉴别“窗”。

另一方面，输出级的输入端相对于输入级而言，其接法也不相同。在 P 端或 N 端控制电压的作用下，采用输入信号的下降沿触发，并在 Q_3 和 Q_4 端输出适当宽度的脉冲，其持续时间通常是相等的，并且要足够的宽度以便能可靠地触发下一级计数器。

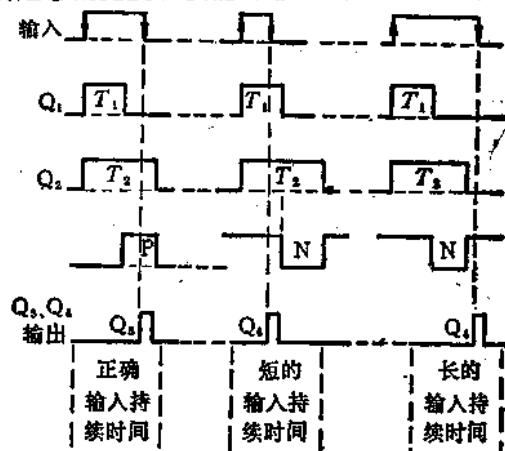


图 9 Q_1 和 Q_2 端的波形决定了输入脉冲宽度正确或错误的范围，并采用输入脉冲的下降沿触发输出端的单稳态电路。脉冲在 P 端 T_2-T_1 的时间内结束时，则 Q_3 端输出一个正确的脉冲，并使正确脉冲计数器加 1；当输入脉冲宽度处在最小或最大极限范围以外时，就在 Q_4 端输出一个错误的脉冲，并使错误脉冲计数器加 1。

1.7 仅用 2 块集成电路构成的数字式频率检测器

用 2 块集成电路，1 块是 SN7406 六反相器，另 1 块是 SN5400 四与非门，经连接后可以构成一个很小的和可靠的数字式频率检测器，如图 10 所示。本电路能够检测占空比为 50%，频率高达 3 MHz 的信号。

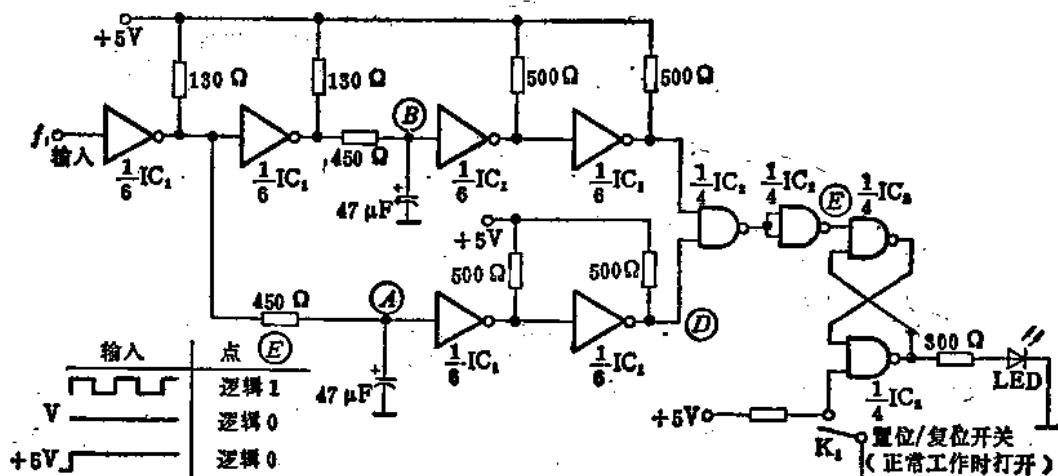


图 10 频率检测器可以用作数字逻辑装置的探头，或者用作测试装置的频率检测器。图中， IC_1 为 SN7406 六反相器。 IC_2 为 SN5400 四 2 输入与非门。

当频率为 f_1 的信号出现在输入端时，则在 A 点和 B 点检测出一个逻辑 1 的直流电平，于是 E 点变为高电平，锁存器置位并使发光二极管点亮。

如果没有输入信号，输入端或者处于高电平，或者处于低电平，则 A 点和 B 点的电平是互补的，于是 E 点将变为低电平，使锁存器复位，发光二极管熄灭。

1.8 用触发器判断频率差别的电路

根据触发器的逻辑功能并借助于示波器，就能很容易地观察两种信号的频率差异。

在图 11 中，SN7473 是主从 JK 触发器，输入端 J 接电源电压 V_{cc} ，输入端 K 接地，用脉冲重复频率 f_1 和 f_2 表示的两个输入信号分别加到触发器的时钟和复位输入端。在任何时候，当信号 f_1 的高电平和信号 f_2 的下降沿之间发生重合时（即共同存在时），则触发器的输出端 Q 上升为高电平。然而，一旦信号 f_2 返回到低电平时，触发器的输出端 Q 就被钳制在低电平。

根据微动原理，在 1s 内，信号 f_1 和 f_2 将要重合 $(f_1 - f_2)$ 次。但是，在信号 f_1 的下降沿和信号 f_2 的高电平之间，一旦发生重合时，则这种重合现象将继续进行下去。因此，当 $f_1 > f_2$ 时，则

$$T = \tau \frac{f_1}{f_1 - f_2},$$

式中 τ 是在每一个周期内，信号 f_1 保持在高电平的时间，单位为 s，通常在时间 T 内，信号 f_1 和 f_2 在 0 和 1 之间发生多次转换。由于上述原因，触发器每隔 $1/(f_1 - f_2)$ 秒就产生一束脉冲，它的持续时间为 T 秒（见图 11）。若在示波器上显示 Q 端的波形，就能表示出两个频率的差别。

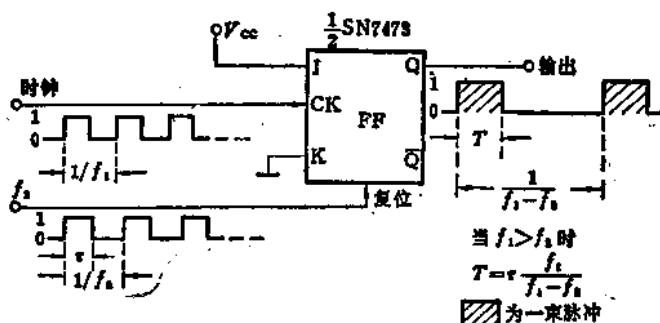


图 11 用触发器判断频率差别的电路

当两个信号频率的范围差不多都是从 100 Hz 到 1 MHz 之间时，0.05 Hz 的微小频差也能够测量出来。如果输入信号频率 $f_1 > f_2$ ，则本电路也能显示出 f_1 的 25% 那样大的频差。至于测量精度，主要取决于所使用的示波器。

1.9 用 3 块集成电路检测频率窗内的脉冲

要检测属于指定的频率窗内的一串窄脉冲信号，只需要 3 块集成电路。2 块 CD4047 单稳态电路（即图 12 中的 IC₁ 和 IC₂）形成一个滤波器，它可以确定脉冲串的频率窗；第 3 块集成电路是 CD4013 双 D 触发器，对输出闭锁和复位。

如图 12 所示，一串脉冲信号馈送到单稳态电路 IC₁ 的正向触发输入端，同时也馈送到 IC₂ 的两个时钟输入端。如果脉冲串适合于 $R_1 C_1$ 和 $R_2 C_2$ 所确定的时间常数，则 IC₂ 的第一个触发器被置位，Q₁ 端变成高电平，因此能检测出脉冲串的存在。

脉冲串的上限频率 f_U 由 $R_1 C_1$ 确定， $t_1 = 1/f_U = 2.48 R_1 C_1$ 。下限频率 f_L 由 $R_2 C_2$ 确定， $t_2 =$

$2.48R_sC_2 = 1/f_L$, f_U 与 f_L 决定了通频带, 即 $f_U - f_L$ 是滤波器的通频带。

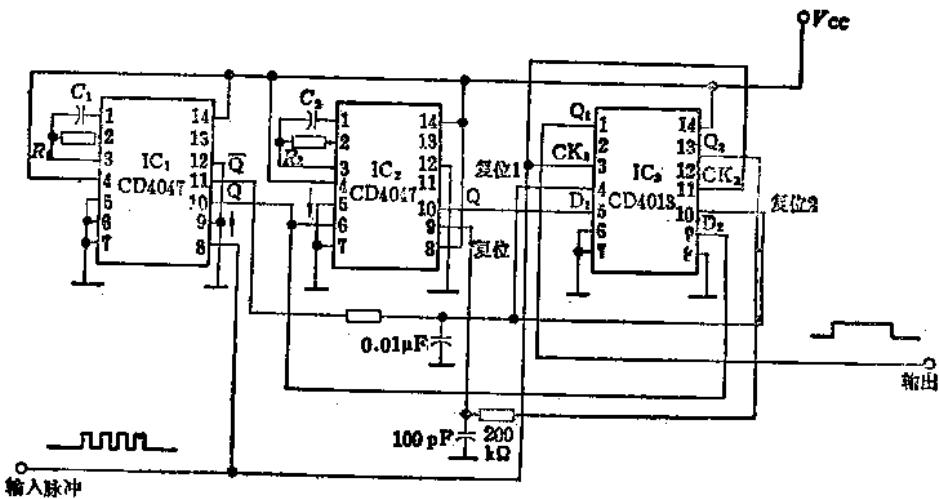


图 12 本电路接收到一串最低和最高频率均符合规定的窄脉冲时, 可显示出它是一个脉冲重复频率滤波器。该滤波器能够检测脉冲重复频率为 50~500 Hz、宽度为 0.5~50 μs 的脉冲串。

在电路工作时, IC_1 的输出驱动 IC_2 的负向输入端, 当 IC_1 的定时时间结束时 IC_2 导通。在 IC_2 导通的时间内, 即在由 IC_1 和 IC_2 的时间常数所确定的频率窗这一段时间内, 如果连续不断的有脉冲输入, 则一个逻辑 1 的时标信号进入到第一个触发器的输出端, 这个触发器的 D_1 输入端的信号是由 IC_2 送来的。

麻烦的是被选脉冲频率的谐波也引起输出端变为逻辑 1。为了防止这种现象的发生, IC_1 的输出驱动 IC_3 的 D_1 输入端, 而 IC_3 依次驱动 IC_1 的外设复位端。因此在 IC_1 导通的时间内, 不论何时出现输入脉冲, IC_1 总被复位, 这种情况是由输入信号频率的谐波产生的。

当谐波脉冲串消失时, IC_1 的输出端 \bar{Q} 使第二个触发器复位, 并且第一个触发器的输入信号也没有了。此外, 在电路认为输入有效之前, \bar{Q} 线上时间常数较大时(大约 100 ms), 会使电路接受几个输入脉冲, 因此, 两个有适当时间间隔的随机脉冲受到了阻止, 以致于不能产生有效的输出响应。

本滤波器已成功地使用在脉冲串的重复频率为 50~500 Hz 而宽度为 0.5~50 μs 的场合。该电路能被脉冲接收机的视频输出所驱动, 并用于驱动一个计数器、显示器或者其他器件。为了满足实际的要求, 输入脉冲的电平必须超过 $V_{cc}/2$, 而 IC_1 的输出端 Q_1 应具有足够的驱动能力。

1.10 毛刺检测器

在逻辑电路中往往需要研究由竞争出现的尖峰脉冲, 又称为毛刺(Glitch)。当毛刺的脉冲宽度小于双单稳态电路的预置定时时间时, 则毛刺检测器(图 13)能检测这种宽度仅为时差的窄脉冲。

在检测时, 被检测电路所要检测的一端, 直接连接到图 13 所示的 74LS00 管脚 1。其中, 门 A 充当缓冲器的作用, 在检测过程中能降低电路上的负荷。门 B 和门 C 分别驱动 74123 双单稳态电路的正输入端和负输入端。因此, 它能检测正向或负向的转换电平。

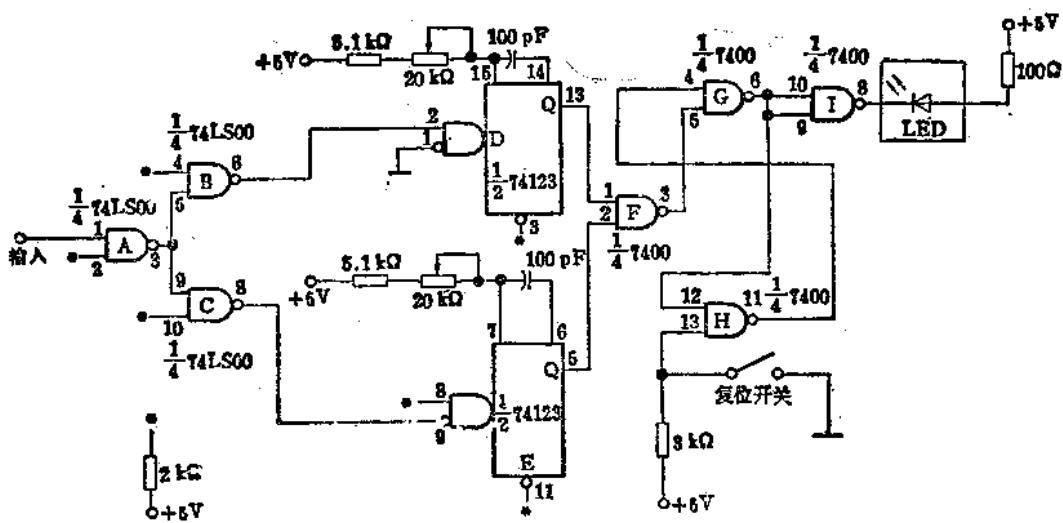


图13 在74123双单稳态电路中，调节定时网络，预置定时脉冲的宽度。在检测的过程中，即使在正常的逻辑电平发生转换时，毛刺的出现仍能使发光二极管点亮。

两个外接的RC网络和74123器件一起构成两个单稳态电路，并应分别调节到一定的定时时间，调节的范围是100 ns~400 ns。在试图用毛刺检测器检测逻辑电路之前，应按照上述要求把双单稳态电路的输出脉冲宽度调节到所需要的定时时间。

在检测的过程中，单稳态电路输出的定时脉冲周期由被检测电路的脉冲周期所决定。毛刺检测器的输入端连接到被检测电路所要检测的端点上，当被检测的脉冲信号逻辑电平发生转换时，只触发双单稳态电路中的一个单稳态电路。如果另外一个逻辑电平的转换时间发生在预置的定时时间内，并触发另外一个单稳态电路，在门F检测两个单稳态电路的输出端同时为高电平时，则对门G和门H组成的基本触发器置位，使门I的输出端变为低电平，此时发光二极管点亮。复位按钮开关的作用是使基本触发器复位。

如果不采用发光二极管作为显示器，由于在测试的过程中，基本触发器可锁存电路的状态，因此可选用其他指示器。

1.11 毛刺检测器和扩展器

在复杂的定时信号和重复频率低的信号中，由于竞争条件而产生了易出故障的毛刺或尖峰信号，检测这种信号有时是非常困难的，图14所示的电路解决了这个问题。本电路能检测正向或负向的毛刺，并能把它们展宽，而对于正常的定时脉冲没有影响。这些毛刺能展宽到所需要的高度，因此，很容易被显示在二踪示波器上，并与原来的波形相比较，而显示出毛刺的位置。图14a表示有毛刺的典型定时信号，在一般情况下，这些毛刺在示波器上是观察不到的。电路的输出波形表示在图14b中，毛刺发生在被展宽的输出脉冲的上升沿。

本电路是通过脉冲的每一个上升沿触发一个单稳态电路，每一个下降沿触发另一个单稳态电路而工作的。单稳态电路的输出脉冲宽度，在正常工作的情况下，不应大于70 ns。而小于70 ns的窄脉冲允许单稳态电路的输出脉冲通过组合逻辑网络，触发由第三个单稳态电路所构成的扩展器。为了适应示波器的时基范围，毛刺扩展器的输出脉冲宽度可以调节到所需要

的值。 R_1 和 C_1 的值控制了两个单稳态电路的输出脉冲宽度，所显示的脉冲宽度是由 R_2 和 C_2 的值所决定的。

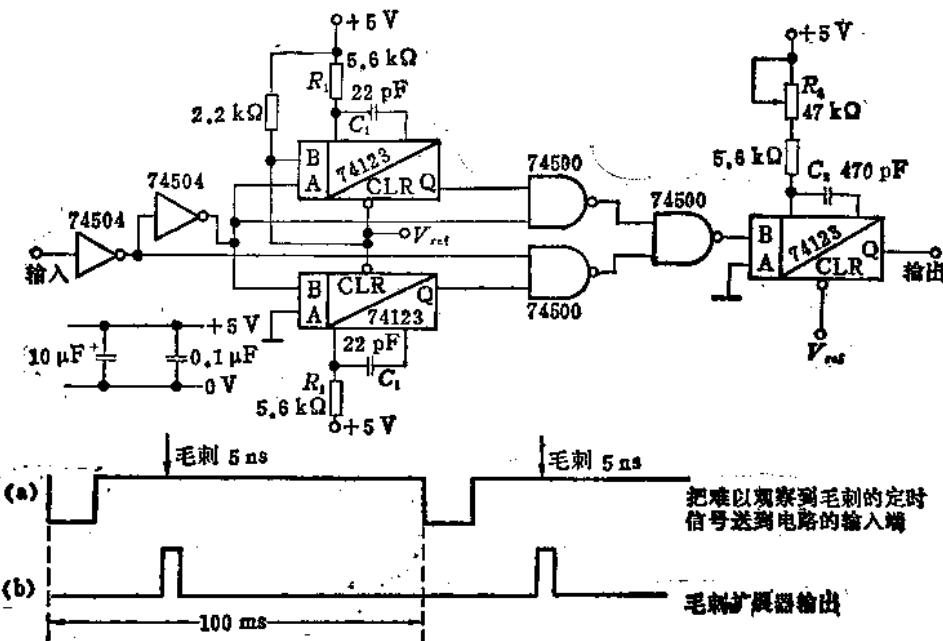


图 14 毛刺检测器和扩展器

2 信号产生

2.1 用异或门控制振荡器的频率

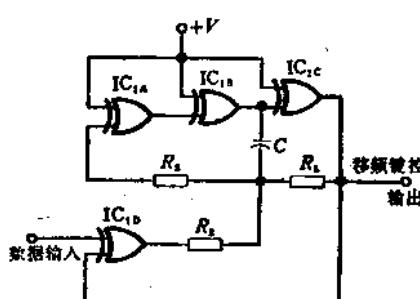


图 15 1 个异或门 (IC_{1D}) 把简单的 CMOS 振荡器变成了移频键控(FSK)发生器。当数据输入为高电平时, IC_{1D} 为反相器并通过 R_1 的负反馈降低电路的输出信号频率。当数据输入为低电平时, 导致了正反馈, 电路的输出信号频率就较高。图中 IC_1 为 CD4070B, $f_o \approx \frac{1}{2R_1C}$, $R_1 \geq 15\text{k}\Omega$, $R_2, R_3 \geq 3R_1$, $+V = 5\sim 15\text{V}$ 。

附加 1 个异或门到标准的 CMOS 振荡器中, 就可构成一个简单而又稳定的移频键控(FSK—frequency shift keying)发生器。在图 15 所示的电路中, 数据输入控制了门 IC_{1D} , 通过 IC_{1A} , IC_{1B} 和 IC_{1C} 所组成的振荡器建立正反馈和负反馈的网络。

当数据输入变为低电平时, IC_{1D} 处于非倒相状态, R_1 增加了电容器 C 的充电速率。当输入变回到高电平时, IC_{1D} 充当反相器的作用, R_1 减少电容器 C 上的充电电流, 因此降低了振荡器的频率。

R_1 和 C 确定振荡器的频率范围, 而 R_1 决定电路的频率偏移。为了保证频率的稳定性, 应使 R_1 远大于 R_2 并采用高质量的反馈电容器。值得注意的是, 3 个门电路构成的振荡器