

EDA and Integrated Circuit Engineering Design

EDA与集成电路 工程设计

韩 威 徐火生 方湘艳 编著

Low Power

SI

SDF

HDL

STA

ESL

ABV

LVS

DFT

GDSII

DRC



科学出版社

www.sciencep.com

Sign-off

EDA 与集成电路工程设计

韩 威 徐火生 方湘艳 编著

科学出版社

北京

版权所有,侵权必究

举报电话:010-64030229;010-64034315;13501151303

内 容 简 介

本书内容包含 EDA(电子设计自动化)技术,芯片电路基础,集成电路设计、验证、实现与测试,SOC 平台,集成电路的工程开发经验与成功案例分析等,并自始至终以工程设计为主线,突出地叙述了集成电路工程开发中的遵循原则、基本方法、实用技术、经验技巧等,极具工程设计特色与技术风格。

本书既可作为电子科学与技术、电子信息工程等专业的本科生和研究生的教材或参考资料,也可作为青年电子设计师的专业技术培训指南。

图书在版编目(CIP)数据

EDA 与集成电路工程设计/韩威,徐火生,方湘艳编著. —北京:科学出版社,2009
ISBN 978-7-03-025714-7

I. E… II. ①韩…②徐…③方… III. 电子电路-电路设计:计算机辅助设计
IV. TN702

中国版本图书馆 CIP 数据核字(2009)第 175945 号

责任编辑:高 嵘/责任校对:王望容

责任印制:彭 超/封面设计:张 琳

科 学 出 版 社 出 版

北京东黄城根北街 16 号

邮政编码:100717

<http://www.sciencep.com>

武汉市新华印刷有限责任公司印刷

科学出版社发行 各地新华书店经销

*

2009 年 10 月第 一 版 开本:787×1092 1/16

2009 年 10 月第一次印刷 印张:20

印数:1—2150 字数:490 000

定价:58.00 元

(如有印装质量问题,我社负责调换)

序 一

集成电路设计是产业链的龙头,牵引着整个产业链的发展方向。

本书介绍了集成电路设计方法与技术方面的内容,自始至终以工程化设计为主线,突出地叙述了集成电路工程设计开发中的遵循原则、基本方法、实用技术、技巧经验等,是一本具有工程设计特色和技术风格的集成电路开发技术教材。目前,市场上本行业的硬件描述语言(VHDL, Verilog)书籍以及专门论述集成电路专项技术的书籍已有不少,但有针对性的、以实例解说为特色的、能快速了解集成电路的工程设计要点并掌握 IC 设计方法的教科书却不多,为此,更显本书出版的积极意义。

武汉数字工程研究所前身是中国科学院数学计算技术研究所,也是我国船舶行业电子系统与设备研制的骨干单位。该单位多年来在电子工程、基础预研项目中,承担了大量的电子设备和产品的研制开发工作,完成了数百项研究成果,并积累了众多特有的工程研制经验,这些都是本书的写作基础,同时也为书中 SOC 的 C(chip)应用提供了众多 S(system)实例经验与环境。

本书作者韩威研究员、徐火生研究员、方湘艳博士都是长期以来一直从事电子、集成电路工程研制的设计人员,在 EDA 技术、电子电路设计、嵌入式系统开发、集成电路产品研制、芯片电路的测试与验证技术等方面都具有丰富的工程开发经验。可以断定,本书的出版将会对从事集成电路研制设计的朋友提供十分有益的帮助。

中国科学院院士

沈珠江

2009 年 5 月

序 二

书是人类进步的阶梯——高尔基

信息技术是当今世界经济社会发展的重要驱动力,实现集成电路等关键技术的突破是近几年国家电子信息产业调整和振兴规划的重要内容。

一本好书可以影响一代人。随着集成电路从业人员的增加,读者迫切需要能够有更多的专业书籍以指导工作实践。本书作者集二十多年的工程与技术实践经验,为读者奉献了一本具有工程设计特色与技术风格的书。本书试图通过集成电路工程开发的要求与特点、集成电路工程设计需掌握的工具,以及 SOC 与 FPGA 系统芯片工程开发流程的主线,来诠释集成电路工程设计的核心要点。

“工欲善其事,必先利其器”。集成电路的设计和验证离不开专用的 EDA 工具。拥有和掌握必要的设计工具,可以达到事半功倍的效果。本书中关于 EDA 技术的产生与发展、EDA 工具所具有的能力与特点、如何在 EDA 工程中进行集成电路及电子产品开发等知识的介绍,为初学者做了良好的技术铺垫。

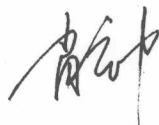
三分设计,七分验证。验证是对设计的验收。本书作者根据长期实践经验的积累,通过具体实例,详细介绍了芯片设计的验证策略与方法、验证平台与技术、应用在验证平台中的高级验证方法学与 SOC 验证工具、SOC 工程设计验证流程等内容。

“学车容易上路难”。令初学者感到困惑的普遍问题是如何把理论知识应用于具体的设计实践中去。作者通过实际的工程开发案例,揭示了针对这一类问题,设计者应采用什么样的策略和技术,应该怎样去做,重点阐述了应该如何将系统需求转换为设计思路从而最终形成设计产品,应该如何进行设计规划、设计构思、设计实现和设计验证。

“书是人类进步的阶梯”。有人著书,有人读书,就有了科学的发展,文明的传承,社会的进步。愿本书能给更多的集成电路从业人员以帮助。

中国半导体行业协会理事

中国通信学会通信专用集成电路委员会副主任委员



2009 年 5 月于武汉东湖之滨

前 言

本书内容包括 EDA(电子设计自动化)技术,集成电路基础构成,集成电路(ASIC、FPGA 等)的设计、验证、实现与测试,SOC 平台,芯片电路的工程化开发与成功案例等。作者非常想借此机会,将多年来的工程经验与技术实践,写作成一本具有工程设计特色与技术风格方面的书,并通过工程开发的要求与特点、集成电路工程设计需掌握的工具/技术与方法,以及 SOC 与 FPGA 系统芯片工程开发流程的主线来诠释集成电路工程设计的核心要点。书中采用的设计验证技术均与目前业界正在使用的 EDA 工具密切相关,其所谓的工程特性可以通过以下的四个方面来体现。

(1) 工程化设计的要求与特点描述。

(2) 设计工具、设计方法、设计流程的具体化、经典化,建模语言、技术的要素化。

(3) 工程设计中的技巧、经验与总结。

(4) 系列工程化设计案例的介绍与分析,包括设计团队如何进行协作的多模块网表组合设计案例;大型算法中的多节拍流水线设计实现技术;将矢量坐标转换成平面直角坐标的解决方案;仅对更改部分进行重新综合的增量综合技术;FPGA 的可测性设计实例;测试/验证现场的再现技术;以及多种设计、实现技巧等。

本书适用于电子科学与技术、电子信息工程等专业的高年级本科生及研究生在集成电路设计方面的教学与参考,并希望通过本书能扩展他们及青年电子设计师在集成电路设计中的工程认知与实际经验。书中在介绍各种设计、验证方法的同时,还穿插了许多应用这些方法的工程实例以及采用软件工具解决设计、验证中具体问题的结果图例,这些例子全部都经过了验证或是工程设计的结果。全书共分 7 章,由多个资深的工程设计人员共同完成。

第 1 章为综述。主要阐述了微电子产业的技术特点与发展趋势以及集成电路芯片设计从创意到产品实现的三个阶段。

第 2 章为 EDA 技术与电子工程产品开发。主要介绍了 EDA 技术的产生与发展过程、EDA 工具所具有的能力与特点,以及如何在 EDA 工程中进行集成电路及电子产品开发等。该章是电子设计的背景知识介绍。

第 3 章为工程建模与硬件描述语言。主要介绍了集成电路设计的建模方法与手段、工程建模的要点与注意事项、硬件描述语言(Verilog)的工程特性。其中,对 Verilog 语言的介绍与一些学者所著的针对语言语法结构描述、解析的书籍有点不同,主要还是想在 Verilog 语言的特性与要点、建模技术、工程模型设计的要素等方面进行重点叙述。文中也附有一些模型风格与逻辑综合后对应电路网表的分析例子。

第 4 章为集成电路与 SOC 设计。该章是本书的一个核心章节,主要描述了 ASIC 专用集成电路、模拟电路、数模混合电路、FPGA 可编程阵列芯片的设计过程,工程 SOC 的设计方法与特点、SOC 平台技术、IP 核组合设计技术等,以及各种层次化设计方法、工程设计开发中的实用技巧与注意事项,并给出了大量的工程设计实例、图示与说明。

第 5 章为设计验证与测试。该章也是本书的一个主要重点章节,分为两个部分:第一部分为芯片开发中的验证技术,主要介绍了芯片设计的验证策略与方法、验证平台技术、应用在验

证平台中的高级验证方法学与 SOC 验证工具、SOC 工程设计验证流程等,并采用了一些实例来演示、证明,通过这些技术验证后,设计质量、验证成效得到了显著提高;第二部分为芯片开发中的测试技术,主要描述了芯片设计的测试技术与方法、测试激励的生成、具有主动测试特性的可测性设计(DFT)技术(包括内部逻辑扫描链测试技术、存储器内建自测试——BIST 技术、边界扫描技术、测试向量自动生成——ATPG 技术)、FPGA 的可测性设计与调试工具以及基于 PCI 总线的测试现场重现技术等。

第 6 章与第 7 章都是案例介绍章节。作者想通过实际的工程开发案例来告诉设计者应采用什么样的策略和技术,要怎样做,即针对网络通信控制类的芯片研制和以大型算法为基础的加解密安全类芯片研制应如何进行设计规划、设计构思与设计实现。第 6 章为双通道以太网 MAC 控制器的设计。主要叙述了一个双冗余的网络控制器芯片及内部模块的主要功能,并详细说明了该芯片的设计、实现过程。第 7 章为密码安全芯片的设计。主要描述了以 AES 密码算法为基础的密码安全芯片的快速设计过程,针对这一类工程 IC 设计的特点,应如何开展设计和验证。此外,通过本章的算法设计实现过程也充分展示了大数乘法、编解码技术、高速数据流处理与转换、多时钟域同步控制的快速解决方案,为专业设计人员提供了工程设计借鉴与经验参考。

本书的出版得到了业内设计企业、EDA 厂家、本单位同仁以及作者学生们的大力支持。书中的实例均来自工程开发的研制过程,并由本人、单位同仁以及作者的学生完成了这些实例的验证。特别值得提出的是,其中许多有关测试与 FPGA 设计的实例均来源于 Mentor Graphic 公司。在此,作者对他们一并表示衷心的感谢!

韩 威

2009 年 3 月 28 日于武汉

目 录

第 1 章 综述	(1)
1.1 集成电路的发展趋势	(1)
1.2 集成电路产品创新的三个阶段	(3)
第 2 章 EDA 与电子工程产品的开发	(4)
2.1 EDA 技术的产生与发展	(4)
2.2 EDA 工程与集成电路设计	(5)
2.3 EDA 工程中的可靠性设计方法与策略	(8)
2.3.1 仿真技术	(8)
2.3.2 面向工程目标的可靠性设计方法	(8)
2.3.3 电路模型的逻辑综合与优化	(10)
2.3.4 设计分析与验证	(10)
2.4 电子产品开发中的 EDA 技术	(11)
第 3 章 工程建模与硬件描述语言	(13)
3.1 硬件描述语言基础	(13)
3.1.1 硬件描述语言	(13)
3.1.2 HDL 模型及特点	(13)
3.1.3 HDL 模型的层次化设计	(14)
3.1.4 HDL 模型仿真	(16)
3.2 Verilog HDL 与工程建模	(17)
3.2.1 Verilog 模型与功能验证	(17)
3.2.2 Verilog HDL 的基本要素与定义	(21)
3.2.3 Verilog 的数据类型与逻辑描述	(27)
3.2.4 Verilog 操作符	(33)
3.2.5 结构化建模	(39)
3.2.6 模型的延时	(48)
3.2.7 行为建模	(59)
3.2.8 存储器模型	(70)
3.2.9 Verilog 中的高级层次化结构	(74)
3.2.10 可综合的 Verilog 模型风格	(81)
3.3 模型的验证	(93)
3.3.1 Verilog 对模型验证的支持	(93)
3.3.2 test bench(测试验证程序)	(98)
第 4 章 集成电路与 SOC 设计	(107)
4.1 集成电路的分类	(107)
4.1.1 全定制与半定制集成电路	(108)

4.1.2 可编程集成电路及 FPGA	(108)
4.2 集成电路的设计技术与方法	(113)
4.2.1 集成电路设计技术的发展历程	(113)
4.2.2 集成电路的设计方法与策略	(114)
4.3 集成电路设计流程与开发工具	(116)
4.3.1 ASIC 的设计	(116)
4.3.2 SOC 的设计	(130)
4.3.3 FPGA 的设计	(137)
4.4 集成电路设计的基本原则、策略与技巧	(180)
4.4.1 集成电路设计的关键要点及基本原则	(180)
4.4.2 提高设计运行速度、加快数据流处理的策略与技巧	(182)
4.4.3 电路运行稳定的策略与技巧	(183)
4.5 工程设计中的典型案例解析	(186)
4.5.1 大型算法的流水线设计解决方案	(186)
4.5.2 团队间远程协作的多模块网表组合设计案例	(193)
4.5.3 将矢量坐标转换成平面直角坐标的解决方案	(209)
4.5.4 仅对更改部分进行逻辑综合的增量综合技术	(219)
4.5.5 LFSR 的设计	(222)
第 5 章 设计验证与测试	(228)
5.1 芯片开发中的验证技术	(228)
5.1.1 验证的方法与策略	(228)
5.1.2 平台技术与验证环境	(231)
5.1.3 EDA 的高级验证方法学与实用工具	(233)
5.1.4 SOC 的一体化验证流程	(248)
5.2 芯片开发中的测试技术	(249)
5.2.1 SOC 的测试技术与方法	(249)
5.2.2 测试激励生成技术	(250)
5.2.3 SOC 芯片的可测性设计(DFT)技术	(251)
5.2.4 SOPC 的可测性设计与调试	(258)
5.2.5 IP 核的联机验证与测试评估	(262)
第 6 章 双通道以太网 MAC 控制器的设计	(266)
6.1 以太网的帧格式	(266)
6.2 网络控制器芯片切换的原理	(268)
6.3 网络发送模块设计	(269)
6.4 接收模块设计	(275)
6.5 CRC 校验设计	(286)
6.6 网络切换模块设计	(288)
6.7 时序仿真波形	(289)
6.8 设计经验总结	(290)

第7章 密码安全芯片的设计	(292)
7.1 密码安全芯片的实现方法	(292)
7.2 AES 算法原理	(293)
7.3 AES 算法的设计实现	(294)
7.3.1 算法的整体设计	(294)
7.3.2 总体结构设计	(295)
7.3.3 各个子模块设计	(298)
7.4 设计经验总结	(303)
参考文献	(304)
附录 集成电路设计、验证、实现过程中的关键词	(305)

第 1 章

综 述

随着电子技术的飞速发展,ASIC(application special integrated circuit,专用集成电路)技术已广泛地应用到现代科技、工业、军事以及人们生活的各个领域。具备 SOC(system on a chip,单芯片系统)技术的集成电路芯片也越来越多地出现在各种电子系统和产品中。这种在单块芯片上集成了 CPU 运算器、DSP(digital signal processor,数字信号处理器)、存储器、IO 接口以及各种专用控制电路的 SOC 技术,不仅极大地提高了电子产品的处理能力和智能化水平,而且正以微型化的“隐形”特征、稳定可靠的质量特性以及快速实时的现场问题解决能力,成为现代电子产品发展的方向和技术核心。

另一方面,集成电路专业技术伴随着设计、制造、封装、测试等专项技术的快速发展,其产品也更加趋于微型化。生产、制作工艺的超精细能力,已使得芯片可以做到非常的微小,甚至可隐藏到昆虫中;设计工具的快速开发能力,已使得人们的闪光创意即刻就能在芯片中实现;单块芯片的智能化也越来越高,它不仅具备了各种复杂的操作、控制功能,而且还会逐步替代人脑完成综合信息的分析、判断与自动制作。目前市场已出现的精灵式的仿生机器人、掌上电脑、胸针式手机、首饰型可视电话、电子飘雷以及昆虫型侦察武器产品等都是依托 SOC 集成电路技术成功开发的典型范例。这些新兴产品的成功走向市场不仅充分地展示了电子设计空间的博大、精深,人的思维与自然世界的无限可塑性,同时也证明微电子技术是电子产业能持续发展的基础,它不仅代表着现代电子科技的发展方向,同时也是电子产业能否继续生存的必要条件。

1.1 集成电路的发展趋势

1. 计算机功能软件的硬核化处理趋势

计算机功能软件是计算机进行事务性处理、实现信息管理和控制的主要手段。然而,采用功能软件来完成处理和控制在以下缺点:软件处理的速度慢,不能进行实时的计算和处理;功能软件也只能出现在有计算机的工作环境中,无法单独运行。因此,目前许多现代化的电子产品无一例外地采用了将成熟的软件功能模块转换成硬件电路。这种功能软件模块的硬件化转换技术能够满足电子产品高速运转的实时计算、转换、处理、传输等特性要求,能以硬件电路的运转速度高速实现各种专用算法的运算,如图形图像处理、安全编解码、通信滤波等,保证了现代电子产品的高速、复杂、智能化的实时响应需求。

2. 集成电路芯片的广泛应用使得 SOC 已成为信息产业赖以生存和快速发展的技术核心

随着现代化信息科学技术的飞速发展,目前,ASIC 专用集成电路的应用已越来越普及,以专项应用目标为基础的电子产品已大大超过了通用的计算机产品;手机、MP3、MP4、数

字电视、电动玩具、汽车电子等含有智能控制芯片的电子产品已越来越多,功能也越来越强大。各种电子产品(消费电子、家电电器、银行 IC 卡、电子保健器材、军用电子装备等)中内含新技术的集成电路不断出现、“百花盛开”;微电子技术研制的重心已逐步向内嵌式方向发展,开发出的芯片产品除了能高速运转以满足实时计算和控制流的要求之外,还可实现无障碍的互联互通,具有高度智能化的特点,能分布“隐藏”在各种工作场合现场发现、处理问题,以解决、满足人们在工作生活中对现代信息的各种需要,这是现代科技与人们生活发展的结果,也是电子信息产业向前发展的基础和方向。

3. 推动 SOC 快速发展的技术因素

(1) 深亚微米工艺技术的成熟化。从世界上第一块集成电路研制成功(1959 年美国 TI 公司)以来,集成电路的工艺技术得到了突飞猛进的发展,一是芯片制作工艺从微米、亚微米(如 0.5 μm)、深亚微米(如 0.35 μm , 0.13 μm),甚至突破了超深亚微米(如 90 nm, 60 nm, 45 nm),并可以形成各种结构,生产技术与工艺已日趋成熟和完善;二是匀场范围和晶圆生产能力的扩大,使得芯片面积从 100 mm^2 增加到 200 mm^2 甚至 300 mm^2 及以上。这使得集成电路芯片已具备了集成 SOC 电路的能力和条件。

(2) IP(intellectual property)核技术的普及与广泛应用。SOC 芯片是一个复杂的系统,它包括微处理器、控制器、存储器、DSP、各种功能模块、各种通信接口等数字与模拟电路,将这样的一个复杂系统进行集成化的设计,无疑将是一个非常困难的过程。IP 复用技术将是解决这种复杂设计中的一个最有效手段。IP 核是一种预先设计好、经过验证且具有特定功能的电路模块,这种模块可以用硬件描述语言模块(IP 软核)的形式表征,也可以用网表模块(IP 固核)或电路模块(IP 硬核)的形式来表征。一个 IP 核可以是一个微处理器,也可以是一个通信协议,或是一个专用功能的门极电路,无论何种 IP 核都可以进行设计重用。采用 IP 核技术能方便地搭建系统,快速实现复杂 SOC 的设计过程。

(3) 嵌入式系统芯片需求的不断加大。随着科技社会的飞速前进,要求单台电子产品或部件的功能不断翻新和增加,智能化水平不断提升的需求和压力将会持续上升。这种需求和压力就是嵌入式系统和 SOC 的研制动力。

(4) EDA 工具与技术的不断完善。SOC 的设计开发必须采用先进的设计方法、工具、技术来完成。随着 EDA(electronic design automation, 电子设计自动化)技术的不断完善,针对大型复杂 SOC、基于事务级的系统分层验证方法、高级 C 综合技术、软硬件协同验证技术、平台技术等专用功能设计工具已出现,这些工具为 SOC 的开发建立了快速、便捷的通道和平台环境。

(5) HDL(hardware description language, 硬件描述语言)的逐渐改进与拓展。HDL 为集成电路的自顶向下(top to down)正向设计过程奠定了基础。随着电子系统设计技术的不断延伸,目前由针对 SOC 的系统设计出现了 SystemVerilog、System C 等高级硬件描述语言,这种采用更抽象的高层语言来描述复杂芯片系统的方法,将会对现代 SOC 的快速开发起到推进作用。

4. 信息安全技术已成为集成电路产业快速向前发展的息息相关伙伴

在信息技术发展起来后,信息的安全问题则是必须要面对,同时也是必须要解决的重大课题,没有保护、无个性空间的信息技术是无法进一步向前发展的。面对现代信息的重彩纷呈,

在铺天盖地的信息中如何保护专有的数据和信息,有效地阻止恶意攻击,同时又能保持超高速的传输能力,在这一方面 ASIC 则具有得天独厚的优越性。

信息的公共性与专有空间的数据保护是事物的一对矛盾体。在这个矛盾体中,信息的公共性是一个前提,必须要在这个前提下来完成专有区域中的数据保护。因此,信息安全技术在现行产品中实现起来是非常困难的。前期出现的信息安全技术主要是靠软件加解密技术来实现信息数据的安全保护,这种技术由于软件编制的灵活性而得到了一定程度上的发展,但是软件安全技术也存在着以下问题。

(1) 运行速度慢。仅靠软件代码在 CPU 上编解码的运行,处理的速度非常慢,不能满足高速通信中的信息流实时处理与传输的要求。

(2) 安全程度低。专有区域内的数据和信息容易遭到攻击,加密数据在计算、通信、存储的过程中容易被拦截、破译,并且无法建立硬件、软件、操作系统为一体的安全体系。

(3) 只能在具有运算器或处理器的条件下运行,运行环境受限。

为此,软件安全技术的这些缺点制约了电子安全信息的发展,阻碍了电子产品的快速发展。

以 ASIC 技术为基础的硬件安全技术是一个在底层电路之上建立起来的安全保障机制,它可以采用硬件电路或固件来完成编解码的功能,ASIC 硬件的固有特性和高速运作的特点比软件安全技术更加快捷、更加安全,不容易遭到外界的了解和破译,并且能够在底层电路的基础上建立起硬件、软件、系统一体化的安全体系,能在各种电路环境下以及嵌入式模块中运行。为此,但凡具备 ASIC 开发能力的企业都纷纷采用这种硬件安全技术来发展自己的具有自主产权的电子芯片产品,保护自己的专项技术和私有机密,以此成为市场占有率的杀手锏。

1.2 集成电路产品创新的三个阶段

作为一个设计经验不足的新手,在集成电路设计的伊始,往往会产生许多疑问:怎样在工程项目中进行 SOC 的研制?什么是物理芯片电路的测试?怎样构建一个成熟的工程设计环境和设计系统?如何面对和处理 ASIC 芯片设计、功能验证、故障测试中出现的问题?采用什么技术和方法能完成大型算法及专用模型结构的芯片设计与实现?专用集成电路芯片、FPGA(field programmable gate array,现场可编程门阵列)的设计中是否有设计准则、实用技巧?等等这些都是本书想要突出说明的问题。

从一般意义上说,一个电子芯片产品从创意构思到转换成成熟电路,最终到芯片研制成功一般都要经过三个阶段,即从创意到芯片实现的三步曲。第一步是软件实现阶段,即创意验证阶段,该阶段会在计算机上用软件编制与创意相应的功能模块,通过软件的运行,实现创意的功能;第二步是固件实现阶段,即用微代码实现成熟创意的阶段,在软件运作成熟的基础上,对该软件模块进行固化(将软件模块烧制到固件 PROM 中),以提高功能运行的实时性;第三步是芯片实施阶段,即创意功能的电路实现阶段,这个阶段将已工作稳定的固件最终制作成 ASIC 芯片,以进一步提高设计运作的实时性、安全性,形成自主设计的保护,实现了该创意的最终产品化,同时也大大提升了创意成果的安全性、可靠性以及产业化能力,最终形成具有自主知识产权的专有电子产品。

第2章

EDA与电子工程产品的开发

EDA 工具是集成电路设计、验证、实现过程中所必须要掌握的一项关键技术。对这项技术的了解、掌握是否深入和全面,对 EDA 工具中基本方法、功能特性、工程实际应用的了解、掌握是否充分,都直接关系到集成电路芯片的成功研制和质量。因此,学好、用好 EDA 工具是集成电路成功研制的先决条件。本章将介绍 EDA 基础技术以及 EDA 工具在集成电路开发中的相关技术。

2.1 EDA 技术的产生与发展

EDA 技术是国外 20 世纪 70~90 年代发展起来的一项现代电子设计技术。它是一个借助于计算机的平台与智能环境,快速、高效、可靠地完成电子系统、超大规模集成电路芯片、电子线路以及高速 PCB(printed circuit board,印制电路板)设计和分析的现代化设计工具,同时也是一门采用先进设计思想、方法论和手段,解决大型电子系统中复杂问题的新型综合性学科。如今,EDA 技术已广泛地应用到信息系统、通信、计算机、家用电器、军事等各个领域。

综观 EDA 技术的发展历史,从 70 年代至今,EDA 技术经历了不断发展的三个阶段,即 CAD(计算机辅助设计)阶段、EDA(电子设计自动化)阶段以及 ESDA(电子系统设计自动化)阶段。

早在 20 世纪 70 年代,伴随着基础工业的发展,电子工业率先进入蓬勃崛起时期。在这段时期,电子产品的中小规模 IC(integrated circuit,集成电路)应用与开发越来越普及,越来越多的元件被用到电路板上,每块芯片上所包含的元件也从几十、几百增加到几千甚至上万。因此,传统的人工设计 PCB 和 IC 版图的方法已无法满足产品的精度与效率的要求。工程设计师们已开始利用计算机来辅助完成二维的图形设计工作,以便能从繁杂、机械且重复率高的劳动中解脱出来。这便产生了第一代的 EDA 工具——CAD 技术。此时的“CAD”是一个真正含义上的计算机“辅助”系统,它只不过是在产品设计过程的末端用来替代重复性劳动、进行 PCB 辅助连线、完成几何图形的编辑、保存设计结果且修改方便和易于进行标准化管理的帮助工具。由于受硬件环境及条件的制约,它所支持的设计能力十分有限,智能性也较差,因此就更谈不上进行主导设计了。

20 世纪 80 年代,随着电子产品的规模越来越大,系统越来越复杂以及半导体工艺制作、生产技术的不断提高,原有的 CAD 技术已不再适应密集大容量芯片和高频、大型电路的设计要求,人们希望能有一种借助成熟技术和成功经验来完成电子产品开发的方法。与此同时,产品开发中“设计工具”的概念也已逐渐被提出。这些设计工具被要求:必须能够完成电路的功能模拟和性能定量分析、完成复杂电路的故障测试和可靠性验证以及具备智能主导设计的内容。所以,软

件厂商顺应时机,推出了以仿真(逻辑模拟、定时分析和故障仿真)、自动布局、布线为核心的设计工具产品。这就是我们所说的第二代 EDA 技术,其主要特点是能在 UNIX 及 Windows 操作系统的网络平台下进行数字及数/模混合电路的仿真设计;能完成芯片及电路的多种性能分析,包括时序分析、信噪分析、热分析等;支持定制单元的 PIC(可编程 IC 芯片)与 ASIC 的综合设计与验证;能完成 PCB 及 IC 芯片内的自动布局/布线等。EDA 这些技术的运用使电子设计师在产品制作前就能预知产品的功能与性能,了解其中的故障和问题,控制制造过程、生成后续生产制造所必备的文件。80 年代后期,EDA 的上述技术以及综合与优化、设计验证技术等又得到了补充和完善。所有这些在 70 年代不可能涉及技术的出现大大地提升了工程师们的设计能力,刺激了相关产业的飞速发展,同时也极大地提高了电子产品的可靠性。

然而,EDA 技术的发展虽然使得电子产品的研制方法和手段跨上了新台阶,但面对 20 世纪 90 年代信息世界的“设计要一次性完成;电子系统集成度更高、更精巧;电子产品的功能更强、速度更高、电路更复杂;开发周期必须缩短以增加市场竞争力”的强烈需求,第二代 EDA 系统已逐渐地显现出以下几个方面的不足。

第一,第二代 EDA 系统的电子产品开发是原理图输入、功能仿真、PCB 设计(或芯片的布局/布线)、性能分析、测试验证等这样一个串行的设计过程,在这个过程中,后级的设计完全依赖前级的输出数据,任何一个环节出现了问题都必须从头再来。此外,在这种设计方式下电路中隐藏的故障不能实时显现出来,EDA 系统也缺乏统一的协调管理工具和界面以完成故障的实时修补等。

第二,设计工具对于复杂的大型电子系统必须具备从顶层开始规范化、按层分解、由上至下逐级地进行设计的方法和手段,并且设计工具应具备系统级的仿真与综合、优化技术和系统级的测试、分析技术,对外有着良好的标准化接口,这些却都是第二代 EDA 所缺少的。

第三,随着芯片技术的发展,速度更高、容量更大的芯片已逐渐问世,这必然会使得芯片设计的专业性要求会更强;而另一方面将大系统微缩到芯片中必然会使得电路更加复杂,因此,对多功能芯片和单芯片系统的设计任务肯定会落在电路工程师身上而不是由熟悉半导体技术但对系统和周边电路不太了解的厂商和工艺设计师来完成。所以,EDA 系统必须具备完全与工艺方法脱离、支持逻辑语言环境的芯片设计技术。

正是由于上述三点需求,90 年代出现了以高级语言描述电路、系统级仿真、行为级综合、支持自上而下分层设计思想并建立在并行设计环境框架之上的第三代 EDA 工具,即 ESDA 工具。

回首 EDA 技术的发展历程,可以看出:EDA 技术是在人们不断认知、不断求新的基础上发展和完善起来的,它的三阶段发展特征实际上也充分展现了人类社会与现代科技向更精、更高、更快的需求目标竞相发展与前进的缩影。

2.2 EDA 工程与集成电路设计

从方法论的角度看,EDA 是一项专门解决电子产品开发中复杂问题的方法学,其涉及的学科包括电子、计算数学、仿真、设计方法学、人工智能、专家知识库、电磁学、微电子工艺、体系结构、计算机应用技术等。

EDA 技术同时也是一项系统工程,它代表着现行电子的一种先进设计理念、方法和手段。其内容既涵盖了电子设计中的设计工具、设计资源、设计项目、设计团队的协同与管理、设计方案

的规划与运作、电子系统的构架与分析、集成电路芯片的设计与验证、PCB 的设计与实现中的各个方法,同时也包含了针对设计中的具体疑难杂症的专用解决方案和专家经验。这些方案和专家经验始终贯穿在 EDA 工具的应用与操作步骤中,并随着设计技术、工艺水平、用户需求和产品质量的扩展和延伸,在不断地更新、完善、增加,成为指导工程师快速完成最终设计的经典指南。

EDA 技术同时也是除了具体的生产过程之外,将设计转换成最终电子产品的自动化管理与控制过程。

为此,基础的 EDA 工具具有电子产品规划与设计、专用技术与验证、设计管理、解决方案与专家库 4 个功能部分,如图 2-1 所示。

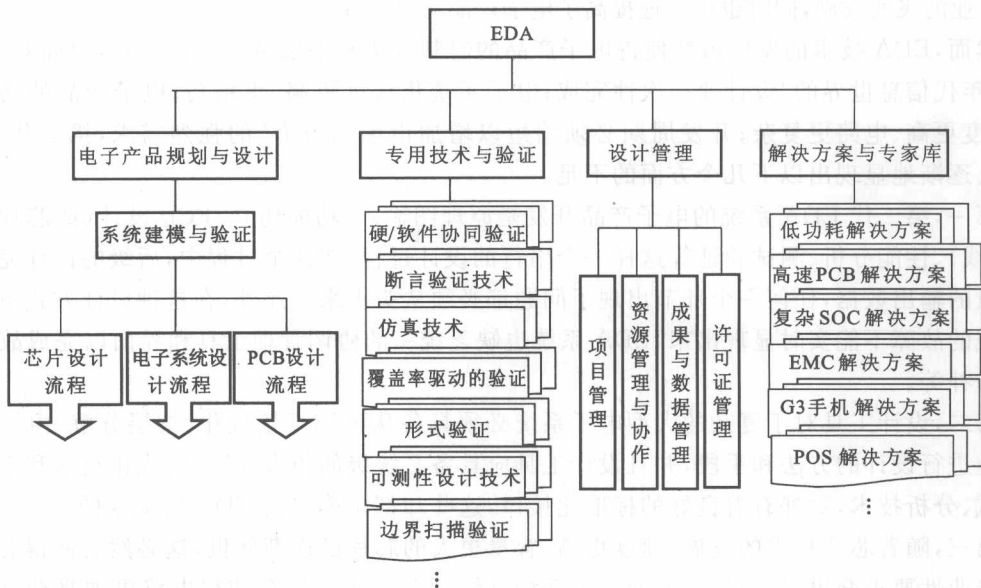


图 2-1 EDA 的组成与各部分功能

其中,“电子产品规划与设计”部分是电子产品开发的主要流程,主要完成电子产品的设计、验证、分析与实现;“专用技术与验证”部分是 EDA 工具在芯片设计、电子线路设计、PCB 设计中为保证设计产品能达到一定的质量要求和结果,提高验证质量和效率,解决其他专用问题而采用的特殊专业方法、技术手段与专业工具;“解决方案与专家库”部分是 EDA 工具针对具体的设计目标与特定产品而采取的专用解决方案和经典设计流程;“设计管理”部分是通过设计资源、设计环境、设计团队、设计项目、文档数据、技术成果的统一管理、调配与运作,建立可知、可溯、可控的开发成果与数据文档,以缩短研发周期,提升产品设计质量。

在“电子产品规划与设计”部分下,“芯片设计流程”包含 ASIC 与 SOC 设计与实现、FPGA 芯片设计与实现、半导体工艺版图设计等过程;“电子系统设计流程”包含电子原理的仿真分析与规划,电子系统的构架与自动化设计,电子线路的设计分析、功能仿真、时序验证等;“PCB 设计流程”包含各种刚性、柔性 PCB 的设计,验证与高速电路专用分析等。芯片、电子系统、PCB 三个设计流程间的相互关系如图 2-2 所示。

在电子产品的开发研制中,利用这些 EDA 工具可以完成以下方面的工作。

(1) 电子产品及项目的规划、设计、验证、分析与管理;产品运作环境的组织、配接、方案设计与评估分析。

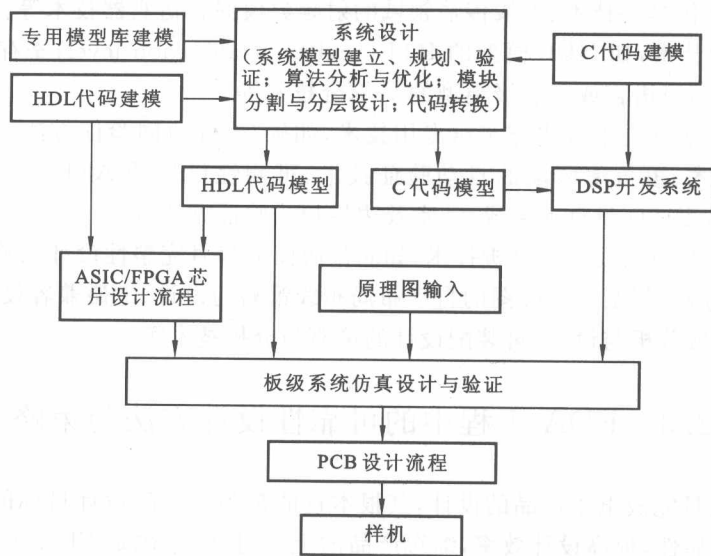


图 2-2 芯片、系统、PCB 设计流程的相互关系

(2) 电子系统的构建,其内容包括系统构架的规划与设计,电原理仿真分析与设计,系统与模块的互联仿真设计,机箱、机架内部结构的电磁兼容与电热能分析与设计,机电一体化的任务分配与设计,通信接口及互联的设计与评估分析等。

(3) 电子线路的仿真设计,其内容包括数字电路仿真设计,数、模混合电路的仿真设计,射频电路的仿真设计,功率电路的仿真设计与分析,电子线路的功能仿真、时序验证,故障测试与分析等。

(4) PCB 的设计与分析,其内容包括各种功能模块电路板、机箱大底板、计算机主板、数模混合电路板、柔性印制板的设计与验证;高速 PCB 的信号完整性设计、电源完整性设计、EMC (electric magnetic capability,电磁兼容)设计、三维热耗散设计、可靠性设计、可安装性设计、接插件设计、线束线缆设计等。

(5) 芯片电路的设计与实现,其内容包括各种芯片(ASIC、SOC 芯片、全定制电路、模拟电路、嵌入式系统芯片、IP 核、FPGA 芯片、CPLD(complex programable logic device,并行可编程逻辑器件)等)的设计,仿真验证、网表生成、版图设计、时序分析与设计实现,MCM(multi-chip module,多芯片模块)、SIP(system in a package,单片系统封装)等的设计、验证、实现与样品分析和测试。

此外,目前的 EDA 系统除了已被广泛地用于电子系统、电原理、电子线路设计,PCB 设计,IC 设计之外,根据现代电子产品的应用与产品质量需求,它已逐步将设计能力拓展到电磁兼容、高速信号的分析与评估、低功耗、线束线缆设计、高级验证方法学技术、专用测试方法学技术等专业领域。

EDA 工具与 IC 设计相关的技术有以下几方面。

(1) 图文一体化的模型建模技术,如语言文本建模、流程图建模、状态机建模、框图结构建模、真值表建模、UDP-用户参数建模、IP 核复用建模技术等。

(2) 专用模型仿真技术,如 C 语言模型仿真与验证技术、HDL 模型仿真与验证技术、模拟器件模型的 SPICE(simulation program with integrated circuits emphasis)仿真技术、用于实