

全国普通高等院校
电子信息与通信类精品教材

QUANGUO PUTONG GAOJING YUAXIAO DIANZI XINXI YU TONGXINLEI JINGPIN JIAOCAI



数字电子技术

主 编 周开利

Electron



华中科技大学出版社

<http://www.hustp.com>

全国普通高等院校
电子信息与通信类精品教材

数字电子技术

主 编 周开利
副主编 李继凯
参 编 龙 翔 冯文龙 杨润玲
刘美玲 杨延宁 王 旭

华中科技大学出版社
中国·武汉

图书在版编目(CIP)数据

数字电子技术/周开利 主编. —武汉:华中科技大学出版社,2009年8月
ISBN 978-7-5609-5484-4

I. 数… II. 周… III. 数字电路-电子技术-高等学校-教材 IV. TN79

中国版本图书馆 CIP 数据核字(2009)第 104556 号

数字电子技术

周开利 主 编

责任编辑:姚同梅

封面设计:潘 群

责任校对:周 娟

责任监印:周治超

出版发行:华中科技大学出版社(中国·武汉)

武昌喻家山 邮编:430074 电话:(027)87557437

录 排:华中科技大学惠友文印中心

印 刷:武汉市新华印刷有限责任公司

开本:787mm×1 092mm 1/16

印张:17.25

字数:423 000

版次:2009年8月第1版

印次:2009年8月第1次印刷

定价:28.00元

ISBN 978-7-5609-5484-4/TN·147

(本书若有印装质量问题,请向出版社发行部调换)

内 容 简 介

本书以教育部高等学校电子信息科学与工程电气信息类基础课程教学指导分委员会 2004 年修订的数字电子技术基础课程教学基本要求为依据编著而成,针对电气信息类高级应用型人才培养目标,突出“应用性”和“精、简、易”的特点。全书共分 8 章,主要内容有:逻辑代数基础、逻辑门电路、组合逻辑电路、触发器、时序逻辑电路、半导体存储器和可编程逻辑器件、脉冲产生与整形、模-数和数-模转换等。为配合教学,各章编写了内容提要、小结、复习思考题和习题。

本书既可作为高等学校电气信息类专业的教材,也可作为其他理工科相关专业和广大科技工作者的参考用书。

前 言

在高等教育已由精英教育过渡到大众化教育的形势下,各类院校生源质量差异更加明显,人才培养目标定位也不尽相同。本教材针对应用型人才的培养目标,由多所高等院校长期从事数字电子技术课程教学的老师联合编写而成,在编写过程中,注意把握“应用性”和“精、简、易”的特点,力求使之成为电子信息和通信类精品教材。

数字电子技术基础课程是电气、电子信息类和部分非电类专业本科生在电子技术方面入门性质的技术基础课。通过对本课程的学习,学生可获得数字电子技术方面的基本知识、基本理论和基本技能,为深入学习数字电子技术及其在专业中的应用打好基础。根据本课程的性质和任务,本教材在内容编排上,尽量精简非必要的部分,淡化理论推导,强化实际应用;淡化内部原理,强化外部特性;淡化文字叙述,强化实例讲解,力求使本教材具有明显特色。

本书是凝结了集体智慧的结晶,参与本书编写工作的有周开利、李继凯、龙翔、冯文龙、杨润玲、刘美玲、杨延宁、王旭老师,他们分别来自五邑大学、茂名学院、海南大学、西安建筑科技大学、内蒙古师范大学、延安大学等多所高等院校。在编写过程中,周开利和李继凯完成了对各章节的修改,王旭对文字进行了校对,最后由周开利统编、定稿。限于作者水平,不当之处在所难免,恳请读者批评指正,有关意见可以发至主编电子邮箱:kaili@wyu.cn。

编 者

2009年4月

目 录

第 1 章 逻辑代数基础	(1)
1.1 模拟信号与数字信号	(1)
1.1.1 模拟信号与数字信号的定义	(1)
1.1.2 模拟信号与数字信号的比较	(1)
1.1.3 模拟信号的数字表示	(2)
1.2 数制与码制	(2)
1.2.1 进位计数制	(2)
1.2.2 常用数制间的转换	(3)
1.2.3 常用编码	(5)
1.3 基本逻辑运算	(8)
1.3.1 三种基本逻辑运算	(8)
1.3.2 复合逻辑运算	(10)
1.4 逻辑代数的基本公式与定理	(11)
1.4.1 逻辑代数的基本公式	(11)
1.4.2 逻辑代数的基本定理	(12)
1.5 逻辑函数及其化简	(13)
1.5.1 逻辑函数	(13)
1.5.2 逻辑函数的两种标准形式	(15)
1.5.3 逻辑函数形式的变换	(17)
1.5.4 逻辑函数的化简	(17)
本章小结	(22)
复习思考题	(22)
习题	(23)
第 2 章 逻辑门电路	(26)
2.1 逻辑门电路简介	(26)
2.2 分立元件门电路	(26)
2.2.1 二极管的开关特性	(27)
2.2.2 双极型晶体管的开关特性	(27)
2.2.3 二极管与门	(28)
2.2.4 二极管或门	(29)
2.2.5 三极管反相器(非门)	(30)
2.3 TTL 集成逻辑门电路	(30)
2.3.1 TTL 反相器(非门)	(30)
2.3.2 其他类型的 TTL 门电路	(32)
2.3.3 ECL 逻辑门电路	(36)

2.4 CMOS 集成逻辑门电路	(38)
2.4.1 CMOS 反相器	(38)
2.4.2 其他类型的 CMOS 逻辑门电路	(39)
2.4.3 Bi-CMOS 逻辑门电路	(41)
2.5 常用集成逻辑门系列	(42)
2.5.1 TTL 集成逻辑门系列	(42)
2.5.2 CMOS 集成逻辑门系列	(43)
2.6 逻辑门电路的主要电气参数	(44)
2.7 逻辑门电路使用中的实际问题	(49)
2.7.1 CMOS 集成电路的主要特点及其使用注意事项	(49)
2.7.2 TTL 电路与 CMOS 电路的接口	(50)
2.7.3 门电路带负载时的接口电路	(52)
2.7.4 抗干扰措施	(53)
本章小结	(54)
复习思考题	(55)
习题	(56)
第 3 章 组合逻辑电路	(60)
3.1 组合逻辑电路的基本知识	(60)
3.2 组合逻辑电路的分析和设计方法	(61)
3.2.1 组合逻辑电路的基本分析方法	(61)
3.2.2 组合逻辑电路的设计方法	(62)
3.3 加法器和数值比较器	(64)
3.3.1 加法器	(64)
3.3.2 数值比较器	(68)
3.4 编码器和译码器	(71)
3.4.1 编码器	(71)
3.4.2 译码器	(77)
3.5 数据选择器和分配器	(83)
3.5.1 数据选择器的基本概念及其工作原理	(83)
3.5.2 集成数据选择器	(85)
3.5.3 数据选择器的扩展	(86)
3.6 用中规模集成电路实现组合逻辑函数	(86)
3.6.1 用数据选择器实现组合逻辑函数	(86)
3.6.2 用译码器实现组合逻辑函数	(88)
3.7 组合逻辑电路中的竞争冒险	(89)
本章小结	(91)
复习思考题	(91)
习题	(91)
第 4 章 触发器	(94)
4.1 触发器的特点与分类	(94)

4.1.1 触发器的基本特点	(94)
4.1.2 触发器的分类	(94)
4.2 触发器的电路结构与触发方式	(95)
4.2.1 基本 RS 触发器	(95)
4.2.2 同步 RS 触发器	(96)
4.2.3 主从触发器	(98)
4.2.4 边沿触发器	(101)
4.3 触发器的逻辑功能及其描述方法	(102)
4.3.1 RS 触发器	(102)
4.3.2 JK 触发器	(104)
4.3.3 T 与 T' 触发器	(106)
4.3.4 D 触发器	(107)
4.4 集成触发器	(109)
4.4.1 集成 JK 触发器	(109)
4.4.2 集成 D 触发器	(110)
4.5 触发器逻辑功能的转换	(110)
4.6 触发器的电路结构与逻辑功能的关系	(111)
4.7 触发器的动态特性	(112)
本章小结	(112)
复习思考题	(113)
习题	(113)
第 5 章 时序逻辑电路	(120)
5.1 时序逻辑电路的基本知识	(120)
5.2 时序逻辑电路的分析方法	(121)
5.2.1 同步时序逻辑电路的分析方法	(121)
5.2.2 时序逻辑电路的状态转换表、状态转换图和时序图	(122)
5.2.3 异步时序逻辑电路的分析方法*	(126)
5.3 时序逻辑电路的设计方法	(128)
5.3.1 同步时序逻辑电路的设计方法	(128)
5.3.2 异步时序逻辑电路的设计方法	(134)
5.4 常用时序逻辑电路	(138)
5.4.1 寄存器	(138)
5.4.2 计数器	(142)
5.4.3 顺序脉冲发生器	(163)
5.4.4 序列信号发生器	(166)
本章小结	(168)
复习思考题	(168)
习题	(169)
第 6 章 半导体存储器和可编程逻辑器件	(174)
6.1 半导体存储器和可编程逻辑器件简介	(174)

6.2 只读存储器	(174)
6.2.1 掩模只读存储器	(175)
6.2.2 可编程只读存储器	(177)
6.2.3 可擦除的可编程存储器	(178)
6.2.4 用存储器实现组合逻辑函数	(181)
6.3 随机存储器	(183)
6.3.1 静态随机存储器	(184)
6.3.2 动态随机存储器	(186)
6.4 存储器容量的扩展	(187)
6.4.1 位扩展方式	(188)
6.4.2 字扩展方式	(188)
6.5 可编程逻辑器件	(190)
6.5.1 PLD 的电路表示法	(190)
6.5.2 可编程阵列逻辑器件	(191)
6.5.3 通用阵列逻辑器件	(194)
6.5.4 复杂可编程逻辑器件	(200)
6.5.5 现场可编程门阵列	(206)
本章小结	(214)
复习思考题	(215)
习题	(216)
第7章 脉冲产生与整形	(219)
7.1 脉冲信号及其参数	(219)
7.2 施密特触发器	(220)
7.2.1 集成 TTL 施密特触发器	(220)
7.2.2 CMOS 施密特触发器	(222)
7.3 单稳态触发器	(223)
7.3.1 CMOS 单稳态电路	(223)
7.3.2 集成单稳态触发器	(226)
7.3.3 单稳态触发器的应用	(226)
7.4 多谐振荡器	(227)
7.4.1 TTL 与非门对称多谐振荡器	(227)
7.4.2 其他多谐振荡器	(229)
7.5 555 定时器及其应用	(229)
7.5.1 555 定时器的电路结构与功能	(229)
7.5.2 555 集成定时器应用举例	(231)
本章小结	(233)
复习思考题	(234)
习题	(234)
第8章 模/数和数/模转换器	(237)
8.1 模/数与数/模转换器的概念与分类	(237)

8.2 D/A 转换器	(238)
8.2.1 D/A 转换器原理	(238)
8.2.2 权电阻网络 D/A 转换器	(239)
8.2.3 倒 T 型电阻网络 D/A 转换器	(241)
8.2.4 权电流型 D/A 转换器	(242)
8.2.5 D/A 转换器的主要技术指标	(243)
8.2.6 集成 D/A 转换器及其应用	(244)
8.3 A/D 转换器	(249)
8.3.1 A/D 转换器原理	(249)
8.3.2 并联比较型 A/D 转换器	(251)
8.3.3 逐次渐近型 A/D 转换器	(253)
8.3.4 双积分型 A/D 转换器	(254)
8.3.5 A/D 转换器的主要技术指标	(257)
8.3.6 集成 A/D 转换器 MC14433 及其应用	(257)
本章小结	(262)
复习思考题	(262)
习题	(262)
附录 A 基本逻辑门电路图形符号对照表	(264)
参考文献	(265)

第1章 逻辑代数基础

内容提要:数字电路以二进制信号作为其基本工作信号,与逻辑代数以0、1表示真假刚好一致,从而使逻辑代数成为数字电路分析和设计的重要工具。本章从数字电路的基本概念出发,讲述数制及其相互转换、常用编码;逻辑代数的基本公式和定理、基本逻辑运算、逻辑关系的描述方法及其相互转换的方法;逻辑函数的公式化简和卡诺图化简方法等。

1.1 模拟信号与数字信号

1.1.1 模拟信号与数字信号的定义

顾名思义,数字电路和数字系统是用于处理数字信号的。那么,什么是数字信号呢?自然界中的物理量可以分为两大类:模拟量和数字量。模拟量是指在一定范围内取值连续的物理量,如温度、压力、距离和时间等,表示模拟量的电信号称为模拟信号,它在时间或数值上是连续的,如图1.1(a)所示。数字量是指在时间上和数量上都离散的物理量,如自动生产线上的零件记录量、台阶的阶数等。表示数字量的电信号称为数字信号,它在时间和数值上都是离散的,如图1.1(b)所示。

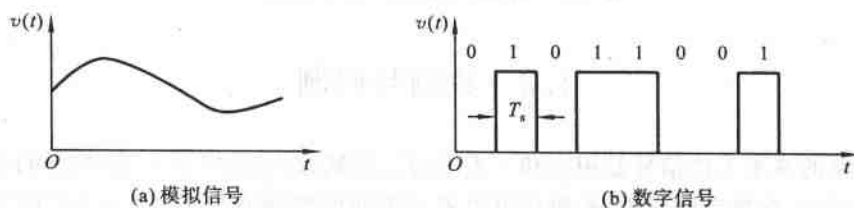


图 1.1 模拟信号与数字信号

1.1.2 模拟信号与数字信号的比较

自20世纪70年代开始,数字电路的应用日益广泛,目前已经渗透到人们生活的各个方面,如数字电视、数码相机、DV、程控电话、自动洗衣机、空调等均应用到了数字电路。类似图像、语音、视频、温度等模拟信号可以通过模/数(A/D)转换器转换成数字信号,然后通过数字电路进行信号处理。

与模拟电路相比,数字电路具有以下显著的优点:

- (1) 其基本工作信号是用1和0表示的二进制数字信号,反映在电路上就是高电平和低电平,运算简单;
- (2) 结构简单、设计技术成熟、容易制造,便于集成及系列化生产,通用性强,价格便宜;
- (3) 能对输入的数字信号进行各种算术运算和逻辑运算、逻辑判断,具有“逻辑思维”能

力,故又称为数字逻辑电路;

(4) 为可编程数字系统,使用更灵活;

(5) 速度快,抗干扰性强,可靠性高;

(6) 易于存储、加密、压缩、传输和再现,便于与计算机连接。

但数字信号不能像模拟信号那样精确地表示物理量和逼近真实世界,所以实际的电子电路系统往往是数模混合系统。

1.1.3 模拟信号的数字表示

图 1.2 给出了模拟信号转换成数字信号的示意图。模拟信号经过采样,在时间上离散化;然后进行量化,在数值(幅度)上离散化,就转换成了数字信号。由于在数字电路中,往往以高、低电平表示 1 和 0 两个数字,所以还要将数值以二进制代码的形式表示,即编码。

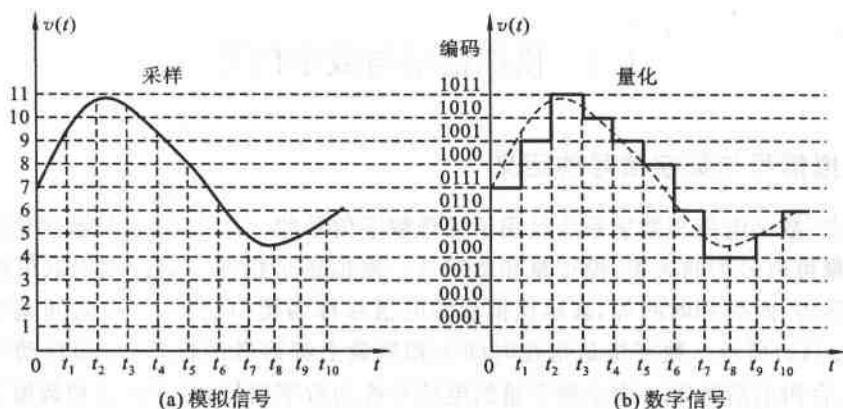


图 1.2 模拟信号到数字信号的转换

1.2 数制与码制

数字电路的基本工作信号是用 1 和 0 表示的二进制数码,但日常生活中,人们习惯使用的是十进制。另外,在数字电路中,数码还可以表示不同的事物或状态,这些数码即为代码。如何进行不同进制数间的相互转换,以及如何编制代表不同的事物或状态的代码是本节讨论的主要内容。

1.2.1 进位计数制

进位计数制是多位数码中每一位的构成方法及从低位到高位进位的规则。数字信号往往是以二进制数码给出的,常见的数制还有十进制、八进制、十六进制等。当数码表示数值时,可以进行算术运算(加、减、乘、除)。

进位计数制的普遍形式为

$$S = \sum_{i=-n}^{n-1} c_i r^i \quad (1.1)$$

式中, S 为加权值, c_i 为第 i 位数码的系数, r^i 为第 i 位数码的权重, r 为计数的基数(进制数)。

1. 十进制(decimal)数

十进制数由 0, 1, ..., 9 十个数码组成, 进位规则是逢十进一, 计数基数为 10, 其权展开式为

$$D = \sum_{i=-n}^{p-1} c_i \times 10^i \quad (1.2)$$

例如, $542.6 = 5 \times 10^2 + 4 \times 10^1 + 2 \times 10^0 + 6 \times 10^{-1}$ 。

2. 二进制(binary)数

二进制数由 0, 1 两个数码组成, 进位规则是逢二进一, 计数基数为 2, 其权展开式为

$$B = \sum_{i=-n}^{p-1} c_i \times 2^i \quad (1.3)$$

例如, $(101.01)_2 = 1 \times 2^2 + 0 \times 2^1 + 1 \times 2^0 + 0 \times 2^{-1} + 1 \times 2^{-2}$ 。

3. 八进制(octal)数

八进制数由 0, 1, ..., 7 八个数码组成, 进位规则是逢八进一, 计数基数为 8, 其权展开式为

$$O = \sum_{i=-n}^{p-1} c_i \times 8^i \quad (1.4)$$

例如, $(17.05)_8 = 1 \times 8^1 + 7 \times 8^0 + 0 \times 8^{-1} + 5 \times 8^{-2}$ 。

4. 十六进制(hexadecimal)数

十六进制数由 0, 1, ..., 9, A, B, C, D, E, F 十六个数码组成, 进位规则是逢十六进一, 计数基数为 16, 其权展开式为

$$H = \sum_{i=-n}^{p-1} c_i \times 16^i \quad (1.5)$$

例如, $(1B.2)_{16} = 1 \times 16^1 + B \times 16^0 + 2 \times 16^{-1}$ 。

1.2.2 常用数制间的转换

1. 二、八、十六进制数到十进制数的转换

将二、八、十六进制数转换为十进制数, 只需按相应的权展开式展开即可:

$$D = \sum_{i=-n}^{p-1} c_i r^i = c_{p-1} r^{p-1} + c_{p-2} r^{p-2} + \cdots + c_0 r^0 + \cdots + c_{-n} r^{-n} \quad (1.6)$$

例如, $(10011)_2 = 1 \times 2^4 + 0 \times 2^3 + 0 \times 2^2 + 1 \times 2^1 + 1 \times 2^0 = 19$;

$(101.001)_2 = 1 \times 2^2 + 0 \times 2^1 + 1 \times 2^0 + 0 \times 2^{-1} + 0 \times 2^{-2} + 1 \times 2^{-3} = 5.125$;

$(1CE8)_{16} = 1 \times 16^3 + 12 \times 16^2 + 14 \times 16^1 + 8 \times 16^0 = 7400$;

$(436.5)_8 = 4 \times 8^2 + 3 \times 8^1 + 6 \times 8^0 + 5 \times 8^{-1} = 286.625$ 。

2. 十进制数到二、八、十六进制数的转换

1) 整数部分

十进制数的整数部分可表示为

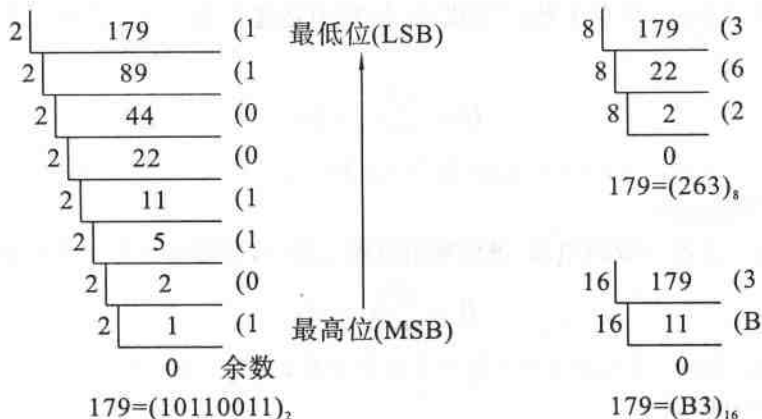
$$D = \sum_{i=0}^{p-1} c_i r^i = c_{p-1} r^{p-1} + c_{p-2} r^{p-2} + \cdots + c_0 r^0 \quad (1.7)$$

以十进制数 D 除以 r :

$$D/r = \sum_{i=0}^{p-1} c_i r^i / r = c_{p-1} r^{p-2} + c_{p-2} r^{p-3} + \cdots + c_1 r^0 + c_0 / r = Q + c_0 / r$$

则其商整数部分为 Q , 而其余数为第 1 位系数 c_0 ; 按照同样的方法, 以其商 Q 除以 r , 得到第 2 位系数 c_1 ; 如此重复进行, 直至其商小于基数 r 为止, 就得到所转换进制数的所有系数。

例如,将 179 转换成二、八、十六进制数,可分别按以下方式进行:



2) 小数部分

十进制数的整数部分可表示为

$$D = \sum_{i=-n}^{-1} c_i r^i = c_{-1} r^{-1} + c_{-2} r^{-2} + \cdots + c_{-n} r^{-n} \quad (1.8)$$

以十进制数 D 乘以 r :

$$D \cdot r = \left(\sum_{i=-n}^{-1} c_i r^i \right) r = c_{-1} + c_{-2} r^{-1} + \cdots + c_{-n} r^{-n+1} = c_{-1} + P$$

则其整数部分为小数的第 1 位系数 c_{-1} ;按照同样的方法,以乘积的小数部分 P 乘以 r ,得到小数的第 2 位系数 c_{-2} ;如此重复进行,直至其小数部分为 0 或达到规定的转换精度为止,就得到所转换进制数的各位系数。

例如,将 0.72610 转换成二、八进制数(保留 6 位有效数字),可分别按以下方式进行:

	0.726 × 2	0.726 × 8
最高位(MSB)	1) 0.452 × 2	5) 0.808 × 8
↓	0) 0.904 × 2	6) 0.464 × 8
	1) 0.808 × 2	3) 0.712 × 8
	1) 0.616 × 2	5) 0.696 × 8
	1) 0.232 × 2	5) 0.568 × 8
最低位(LSB)	0) 0.464	4) 0.544
	整数	
	$0.726 \approx (0.101110)_2$	$0.726 \approx (0.563554)_8$

当被转换的十进制数既有整数部分,又有小数部分时,将整数和小数部分分别转换后合并在一起即可。

3. 二进制数到八、十六进制数的转换

将二进制数转换为八、十六进制数,只需将二进制数从小数点开始,左、右每 3 位(八进制)或 4 位(十六进制)分为一组(不够时补“0”),然后每一组对应转换成八进制数或十六进制数即可。

例如, $(10.1011001)_2 = (010.101\ 100\ 100)_2 = (2.544)_8$;

$(10.1011001)_2 = (0010.1011\ 0010)_2 = (2.B2)_{16}$ 。

4. 八、十六进制数到二进制数的转换

将八、十六进制数转换为二进制数,只需将每1位八、十六进制数转换成3位(八进制)或4位(十六进制)二进制数即可。

例如, $(5.67)_8 = (101.110\ 111)_2$; $(3.A5)_{16} = (11.1010\ 0101)_2$ 。

1.2.3 常用编码

当数码表示不同的事物或状态时,称为编码;编制代码所遵循的规则称为码制。常用的编码有BCD码、格雷码、ASCII码等。

1. 十进制数的二进制编码(binary coded decimal, BCD)

常用的BCD码如表1.1所示。

表 1.1 常用的BCD码

十进制数	8421 码	2421 码	余 3 码	2-5 混合码	独 1 码
0	0000	0000	0011	0100001	1000000000
1	0001	0001	0100	0100010	0100000000
2	0010	0010	0101	0100100	0010000000
3	0011	0011	0110	0101000	0001000000
4	0100	0100	0111	0110000	0000100000
5	0101	1011	1000	1000001	0000010000
6	0110	1100	1001	1000010	0000001000
7	0111	1101	1010	1000100	0000000100
8	1000	1110	1011	1001000	0000000010
9	1001	1111	1100	1010000	0000000001

8421码和2421码每一位代表十进制数在这一位上的权,是固定不变的,称为恒权码。例如, $(1001)_{8421\text{BCD}} = 1 \times 8 + 0 \times 4 + 0 \times 2 + 1 \times 1 = 9$; $(1011)_{2421\text{BCD}} = 1 \times 2 + 0 \times 4 + 1 \times 2 + 1 \times 1 = 5$ 。

在2421码和余3码中,0和9、1和8、2和7、3和6、4和5互为反码,称为自补码。余3码的数值刚好比它表示的十进制数多3,所以称为余3码。

独1码中每个码字中的1的个数为1;2-5混合码是将2位独1码和5位独1码混合编制而成的,其编码的位数不是最少的,但其有一个优点,即可以进行检错。例如 $(1011000)_{2-5\text{混合码}}$,可以看出1011000不是2-5混合码的码字;再如 $(1010000000)_{\text{独1码}}$,出现了2个1,可以发现编码中有错误。

2. 格雷码(gray code)

格雷码的特点如下:

(1) 任意两个相邻数所对应的格雷码之间只有一位不同,其余位都相同,所以,在从一个码字到另一个相邻码字的变化过程中不会产生过渡“噪声”;

(2) 格雷码为镜像码, n 位格雷码的前、后 2^{n-1} 位码字除首位不同(前 2^{n-1} 位码字首位为0,后 2^{n-1} 位码字首位为1)外,后面各位互为镜像。

格雷码构成方法如图1.3所示。

4位格雷码如表1.2所示。

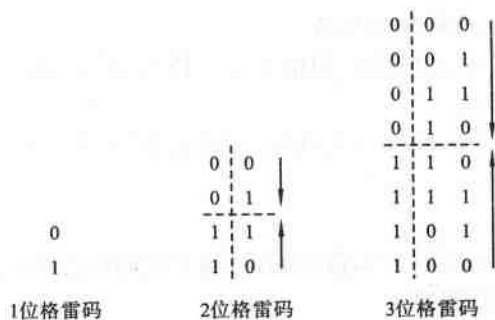


图 1.3 格雷码构成示意图

表 1.2 4 位格雷码

十进制数	格雷码	十进制数	格雷码
0	0000	8	1100
1	0001	9	1101
2	0011	10	1111
3	0010	11	1110
4	0110	12	1010
5	0111	13	1011
6	0101	14	1001
7	0100	15	1000

3. 美国信息交换标准码

美国信息交换标准码(American standard code for information interchange, ASCII)是由美国国家标准化协会(ANSI)制定的一种信息编码,其广泛地应用于计算机和通信领域中。ASCII码是由7位二进制代码($b_7b_6b_5b_4b_3b_2b_1$)组成的,共128个,包括0,1,...,9十个数字,52个大、小写英文字母,32个符号代码和34个控制代码,其编码如表1.3所示,控制码的含义如表1.4所示。

表 1.3 美国信息交换标准码(ASCII码)

十进制数	$b_7b_6b_5b_4b_3b_2b_1$	字符	十进制数	$b_7b_6b_5b_4b_3b_2b_1$	字符	十进制数	$b_7b_6b_5b_4b_3b_2b_1$	字符
000	0000000	NUL	043	0101011	+	086	1010110	V
001	0000001	SOH	044	0101100	,	087	1010111	W
002	0000010	STX	045	0101101	-	088	1011000	X
003	0000011	ETX	046	0101110	.	089	1011001	Y
004	0000100	EOT	047	0101111	/	090	1011010	Z
005	0000101	ENQ	048	0110000	0	091	1011011	[
006	0000110	ACK	049	0110001	1	092	1011100	\
007	0000111	BEL	050	0110010	2	093	1011101	]
008	0001000	BS	051	0110011	3	094	1011110	~

续表

十进制数	$b_7 b_6 b_5 b_4 b_3 b_2 b_1$	字符	十进制数	$b_7 b_6 b_5 b_4 b_3 b_2 b_1$	字符	十进制数	$b_7 b_6 b_5 b_4 b_3 b_2 b_1$	字符
009	0001001	HT	052	0110100	4	095	1011111	-
010	0001010	LF	053	0110101	5	096	1100000	`
011	0001011	VT	054	0110110	6	097	1100001	a
012	0001100	FF	055	0110111	7	098	1100010	b
013	0001101	CR	056	0111000	8	099	1100011	c
014	0001110	SO	057	0111001	9	100	1100100	d
015	0001111	SI	058	0111010	:	101	1100101	e
016	0010000	DLE	059	0111011	;	102	1100110	f
017	0010001	DC1	060	0111100	<	103	1100111	g
018	0010010	DC2	061	0111101	=	104	1101000	h
019	0010011	DC3	062	0111110	>	105	1101001	i
020	0010100	DC4	063	0111111	?	106	1101010	j
021	0010101	NAK	064	1000000	@	107	1101011	k
022	0010110	SYN	065	1000001	A	108	1101100	l
023	0010111	ETB	066	1000010	B	109	1101101	m
024	0011000	CAN	067	1000011	C	110	1101110	n
025	0011001	EM	068	1000100	D	111	1101111	o
026	0011010	SUB	069	1000101	E	112	1110000	p
027	0011011	ESC	070	1000110	F	113	1110001	q
028	0011100	FS	071	1000111	G	114	1110010	r
029	0011101	GS	072	1001000	H	115	1110011	s
030	0011110	RS	073	1001001	I	116	1110100	t
031	0011111	US	074	1001010	J	117	1110101	u
032	0100000	SP	075	1001011	K	118	1110110	v
033	0100001	!	076	1001100	L	119	1110111	w
034	0100010	"	077	1001101	M	120	1111000	x
035	0100011	#	078	1001110	N	121	1111001	y
036	0100100	\$	079	1001111	O	122	1111010	z
037	0100101	%	080	1010000	P	123	1111011	{
038	0100110	&	081	1010001	Q	124	1111100	
039	0100111	'	082	1010010	R	125	1111101	}
040	0101000	(	083	1010011	S	126	1111110	~