

单片机应用开发实例丛书

51系列单片机开发 实例精解

田立 马鸣鹤 编著



包含所有实例的程序代码和电路图

中国电力出版社
www.cepp.com.cn

单片机应用开发实例丛书

51系列单片机开发 实例

田立 马鸣鹤 编著

精解



中国电力出版社

www.cepp.com.cn

内 容 提 要

本书以实例讲解为主线，详细介绍了 51 系列单片机系统的设计思路和方法。全书共分为 9 章，主要内容包括基于 51 内核的单片机，单片机高效软件开发，SoC 常用模块及协议，OLED 显示系统、云台解码器系统、电动机控制系统、无线数据传输系统、车灯控制系统以及 IC 卡读卡器系统的详细设计过程。读者可以通过上述实例的介绍，加深对单片机技术的理解，提高实际工作能力。

本书实例丰富，代码与图并存，可作为单片机系统开发工程师的工作参考书，也可供高等院校计算机相关专业的师生和电子爱好者参考使用。

图书在版编目 (CIP) 数据

51 系列单片机开发实例精解 / 田立，马鸣鹤编著. —北京：
中国电力出版社，2009
(单片机应用开发实例丛书)
ISBN 978-7-5083-8803-8

I. 5… II. ①田… ②马… III. 单片微型计算机—程序设计 IV.
TP368.1

中国版本图书馆 CIP 数据核字 (2009) 第 071136 号

中国电力出版社出版、发行
(北京三里河路 6 号 100044 <http://www.cepp.com.cn>)
北京市同江印刷厂印刷
各地新华书店经售

*

2009 年 8 月第一版 2009 年 8 月北京第一次印刷
787 毫米 × 1092 毫米 16 开本 15.25 印张 371 千字
印数 0001—3000 册 定价 28.00 元 (含 1CD)

敬 告 读 者

本书封面贴有防伪标签，加热后中心图案消失
本书如有印装质量问题，我社发行部负责退换

版 权 专 有 翻 印 必 究



随着半导体技术的进步，单片机成为功能越来越强的片上系统 SoC (System on Chip)，正向小型化、低功耗及模数混合的方向发展，使其在通用小型化系统中成为处理器的首选。同样单片机也有为特定应用打造的发展趋势，如 USB 型单片机、音频处理单片机、智能卡单片机以及 CAN 网络应用单片机等。

本书以单片机应用系统讲解为主线，帮助读者了解单片机系统设计的主要思路和方法，并结合笔者多年在单片机领域的设计经验，以实例的方式介绍了单片机在多种场合下的应用。书中介绍了 OLED 显示系统、云台解码器系统、电动机控制系统、无线数据传输系统、车灯控制系统以及 IC 卡读卡器系统的详细设计。读者可以从这些应用中感受到单片机的强大功能，并能够加深对单片机技术的理解。

书中首先介绍基于 51 内核的系列单片机，如 Atmel、Silicon Laboratories 以及 Philips 等厂家的增强型单片机的特点及其选型。当构成不同的应用系统时可以根据一系列因素来选择，如主频、ROM、RAM 大小以及有无需要使用到的协议模块等。

设计一个单片机系统时大部分时间和精力将用于软件开发，故在第 2 章中介绍了系统软件高效设计的方法，包括 C 语言的一些标准应用、软件的层次结构、高效的代码检查及软件版本控制等概念。

单片机片上集成了更多的外设以及协议模块，使用单片机很容易构成应用系统，这些模块在系统设计中很有效。本书介绍了在单片机设计时经常使用到的模块和协议，如 I²C、SPI、CAN 及 SMBus 协议等，详细分析了其在系统设计时的注意事项。

本书详细讲解了几个常见的单片机系统设计的原理，并分析了其软硬件设计的方法和技巧，这些系统中使用到了一些通用的技术。

在 OLED 系统设计中分析了串行和并行、LED 和 OLED 以及程序设计上的差别和各自的技巧。

在云台解码器系统中分析了云台控制部分的设计，更重要的是加入了云台状态检测电路，构成闭环反馈系统，使控制更加有效。

在电动机控制系统中讲解了舵机结构，以及 PWM 波形控制电动机的方法，并简单介绍了三相电动机的控制及反馈检测方法。

在无线数据传输系统中介绍了 nRF401 无线通信模块与单片机的接口，分析单片机控制无线数据传输的方法。

在车灯控制系统中详细分析了 CAN 总线的应用设计，并实现了多路开关检测及控制，同时还介绍了时钟模块 PCF8563 以及 I²C 总线协议在时间设计和读取显示时的应用。

本书最后还介绍了目前较为流行的 IC 卡读卡器系统设计，简要介绍了 Philips 公司的 MIFARE 读卡器 IC，详细分析了 51 单片机在系统中的控制作用。

本书由田立拟订大纲和目录。第 1~7 章的内容由田立编写。第 8~9 章的内容由辽宁

装备制造职业技术学院的马鸣鹤老师编写。在编写过程中，笔者还参考了大量的书籍以及技术资料，很多人给予了作者相当大的帮助和支持。胡平平老师提供了某些章节的设计思路和相关资料，胥杰、田清在资料收集以及章节实例安排等环节提供了相当大的帮助，同时王帅、王平、陈延伟、朱诸、邱涛扬、李勤、张龙、李震、涂正军、薛兆井、李亚斌、武小玲、张红梅、齐志宏、付小红、朱建华等同学为本书做了很多工作，在此一并表示感谢。

限于作者水平，书中错误和不妥之处在所难免，欢迎读者批评指正。

编 者



前 言

第1章 基于51内核的单片机	1
1.1 8051单片机	1
1.1.1 MCS-51单片机资源特性	1
1.1.2 8051单片机内部结构	2
1.1.3 MCS-51工作方式	9
1.2 基于51内核的增强型单片机	10
1.2.1 Silicon Laboratories C8051F系列	10
1.2.2 Atmel	16
1.2.3 Philips	23
第2章 单片机高效软件开发	27
2.1 C语言基础	27
2.1.1 C语言中的数据	27
2.1.2 C语言中的函数	28
2.1.3 C语言中的运算操作	29
2.1.4 基本的程序设计结构	30
2.1.5 C语言关键字	32
2.2 C语言高级应用	34
2.2.1 类型定义 typedef	34
2.2.2 结构	36
2.2.3 联合	39
2.2.4 枚举	40
2.2.5 位段	40
2.2.6 预处理命令	41
2.3 PC-lint代码检查	43
2.3.1 PC-lint使用介绍	43
2.3.2 PC-lint的代码检查功能	44
2.3.3 PC-lint与环境集成	46
2.4 C软件开发及版本控制	49
2.4.1 软件开发思想	49
2.4.2 版本控制	50
第3章 SoC常用模块及协议	53
3.1 模/数及数/模转换	53
3.1.1 A/D转换器	53
3.1.2 D/A转换器	56
3.1.3 比较器	57

3.2	定时器、PCA 及 PWM 波形产生模块	59
3.2.1	定时器	59
3.2.2	可编程计数器阵列 PCA	63
3.2.3	PWM 波形发生器	65
3.3	串行通信接口 UART	65
3.3.1	串行通信	66
3.3.2	串口结构介绍	67
3.3.3	MCS-51 串口工作方式	69
3.3.4	串行通信接口标准	72
3.4	SPI	74
3.4.1	SPI 总线	74
3.4.2	SPI 传输方式	74
3.4.3	多设备连接	75
3.5	I ² C	75
3.6	CAN	76
3.7	SMBus	77
3.8	TWI	78
3.8.1	ATMEL TWI 总线特点	78
3.8.2	协议	78
3.9	LIN	79
第 4 章 OLED 显示系统设计		81
4.1	显示设备	81
4.1.1	LED 显示	81
4.1.2	LCD	82
4.1.3	OLED	83
4.2	串行 LED 显示	83
4.2.1	需求分析	83
4.2.2	原理图设计	85
4.2.3	软件设计	88
4.3	串行 OLED 显示	92
4.3.1	SSD1303 OLED 显示模块	92
4.3.2	原理图设计	93
4.3.3	软件系统设计	96
4.4	并行 OLED 显示	101
4.4.1	并行显示原理	101
4.4.2	原理图设计	102
4.4.3	软件系统开发	103
第 5 章 云台解码器系统设计		107
5.1	摄像机云台系统	107
5.1.1	云台系统	107
5.1.2	云台总体设计	107
5.2	云台解码器硬件系统	108
5.2.1	驱动电路的设计思路	108
5.2.2	驱动电路设计	109
5.2.3	状况检测电路	111

5.2.4 原理图的设计	112
5.3 云台软件控制	115
5.3.1 云台转动控制	115
5.3.2 云台状态检测	117
第 6 章 电动机控制系统设计	125
6.1 电动机种类	125
6.1.1 步进电动机	125
6.1.2 舵机	125
6.2 单片机 PWM 模块	127
6.3 机器人电动机控制	128
6.3.1 系统性能需求	128
6.3.2 原理图设计	129
6.3.3 软件系统设计	132
6.4 三相电动机控制系统	139
6.4.1 三相伺服电动机	139
6.4.2 自适应控制器硬件	139
6.4.3 自适应软件实现	144
第 7 章 无线数据传输系统设计	149
7.1 无线数传模块	149
7.1.1 无线收发芯片 nRF401	149
7.1.2 TR100S 数传模块	152
7.2 数传系统硬件设计	154
7.2.1 单片机最小系统	154
7.2.2 无线数传模块的接口	156
7.2.3 GAL16V8 电子开关	157
7.2.4 CPLD 高速数据传输模块	160
7.3 数传系统软件设计	161
7.3.1 软件流程图	161
7.3.2 调试程序	161
7.4 无线系统抗干扰技术	165
7.4.1 无线干扰	165
7.4.2 无线数据传输模块的发送和接收	165
7.4.3 多点采样抗干扰方案	166
7.4.4 系统性能测试	170
第 8 章 车灯控制系统设计	171
8.1 车灯控制方案	172
8.1.1 汽车车灯控制系统	172
8.1.2 项目需求	173
8.1.3 设计方案	173
8.2 单片机及 CAN 模块介绍	175
8.2.1 CAN 介绍	175
8.2.2 C8051F040 CAN 模块	176
8.2.3 CAN 模块程序控制	178
8.3 主模块	179

8.3.1 功能需求	179
8.3.2 系统设计	179
8.3.3 软件实现	182
8.4 从模块	197
8.4.1 硬件差异	197
8.4.2 软件实现	198
8.5 时钟部分	199
8.5.1 时钟芯片 PCF8563	199
8.5.2 系统连接	200
8.5.3 程序控制	200
8.6 显示部分	204
8.6.1 128×64 LCD 显示	204
8.6.2 连接方式	206
8.6.3 显示的编程控制	206
8.6.4 3 个按键设置系统时间	208
第 9 章 IC 卡读卡器系统设计	213
9.1 IC 卡系统	213
9.1.1 MIFARE 技术	213
9.1.2 IC 卡介绍	214
9.1.3 MF RC500 读卡器 IC	215
9.2 读卡器系统硬件设计	219
9.2.1 系统总体架构	219
9.2.2 系统硬件设计	219
9.3 软件系统	223
9.3.1 系统的工作方式	223
9.3.2 MF RC500 编程方法	224
9.3.3 程序讲解	229
参考文献	236

随着半导体技术和集成电路制造工艺的发展，单片机功能越来越强，技术越来越成熟，基于 51 内核的单片机在控制、计算及嵌入式等更多领域得到广泛地应用。

单片机性能不断增强，主要有以下几个发展方向。

1. 片上系统 SoC (System on Chip)

在一个芯片上集成各种不同功能的外设模块，使之构成系统更加方便简单，这些外设包括模/数转换器、数/模转换器、串行口 UART (Universal Asynchronous Receiver and Transmitter) 控制器、I²C (Inter-Integrated Connection) 控制器、CAN (Controller Area Network) 总线控制器以及 SPI 等。

2. 混合信号（模/数混合）

混合信号 MS (Mixed-Signal) 微控制器系列将高精度模拟数字转换器与 8051 CPU 结合在一起，是模拟和计算密集型应用的较好选择。

ADC 精度范围介于 10~24 位之间，CPU 吞吐量介于 20~100 MIPS 之间。其他模拟外设包括 DAC (分辨率可达 12 位)、电压基准电路、比较器、温度传感器和振荡器等。

数字外设包括外部存储器接口、定时器、可编程计数器阵列 PCA (Programmable Counter Array) 模块和 UART、SPI (Serial Peripheral Interface)、CAN 及 SMBus 串行端口。

精确模拟、超快计算及高集成度使精确模/数混合信号系列单片机成为高混合信号系统的最佳选择。

3. 小型化

小型化 SFF (Small Form Factor) 系列微处理器将高速 8051 CPU、闪存及高性能模拟电路集成到一个超小微型导线框封装 MLP (Micro Line Package) 中，可以让系统设计者在提高系统性能的同时，减少系统元器件的数量和整体尺寸。

由于 8051 内核的单片机使用极其广泛，在教学科研以及实际应用中有着得天独厚的优势。本章主要介绍 8051 单片机、基于 8051 内核增强型高速单片机以及片上系统中的常用模块及协议。

1.1 8051 单片机

MCS-51 是由美国 Intel 公司生产的一系列单片机的总称，包括 8031、8051 等，MCS-51 系列的 8051 使用极其广泛，很多半导体公司都有基于 8051 内核的增强型单片机，本节将介绍 8051 单片机的结构。

1.1.1 MCS-51 单片机资源特性

8051 是 MCS-51 系列单片机中的主要产品，本节和以下几节中将详细介绍其内核结构和各种内外部资源。

有多个厂家生产不同型号的 8051 单片机，它们各有特点，但内核相同，指令系统也完全兼容，8051 单片机基本内核结构图如图 1.1 所示。

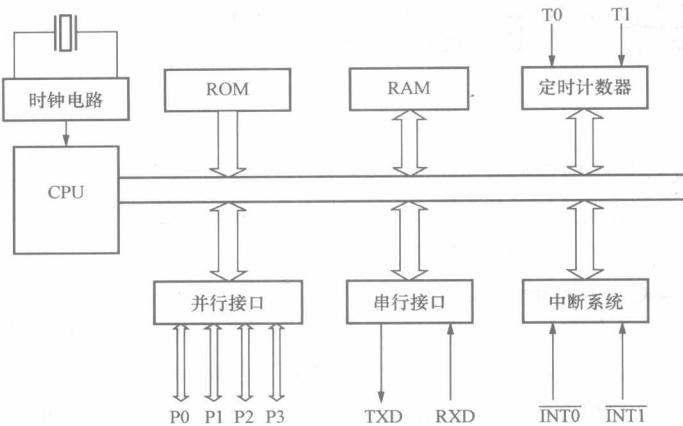


图 1.1 8051 基本内核结构图

2
8051 单片机硬件特性如下。

- (1) 8 位 CPU。
- (2) 4KB 程序存储器 (ROM)。
- (3) 128B 的数据存储器 (RAM)。
- (4) 32 个通用输入输出引脚。
- (5) CPU 可执行 111 条指令。
- (6) 21 个专用寄存器。
- (7) 2 个可编程定时/计数器。
- (8) 5 个中断源，2 个中断优先级。
- (9) 一个全双工串行通信口。
- (10) 外部数据存储器寻址空间为 64 KB。
- (11) 外部程序存储器寻址空间为 64 KB。
- (12) 逻辑操作位寻址功能。
- (13) 双列直插 DIP (Dual Inline Package) 40 引脚封装。
- (14) 单一+5V 电源供电。

注意

由于 8051 单片机的资源有限，在高性能系统中一般选择基于 51 内核的增强型单片机。

1.1.2 8051 单片机内部结构

一、8051 单片机的 CPU 结构

8051 单片机内部结构图如图 1.2 所示。

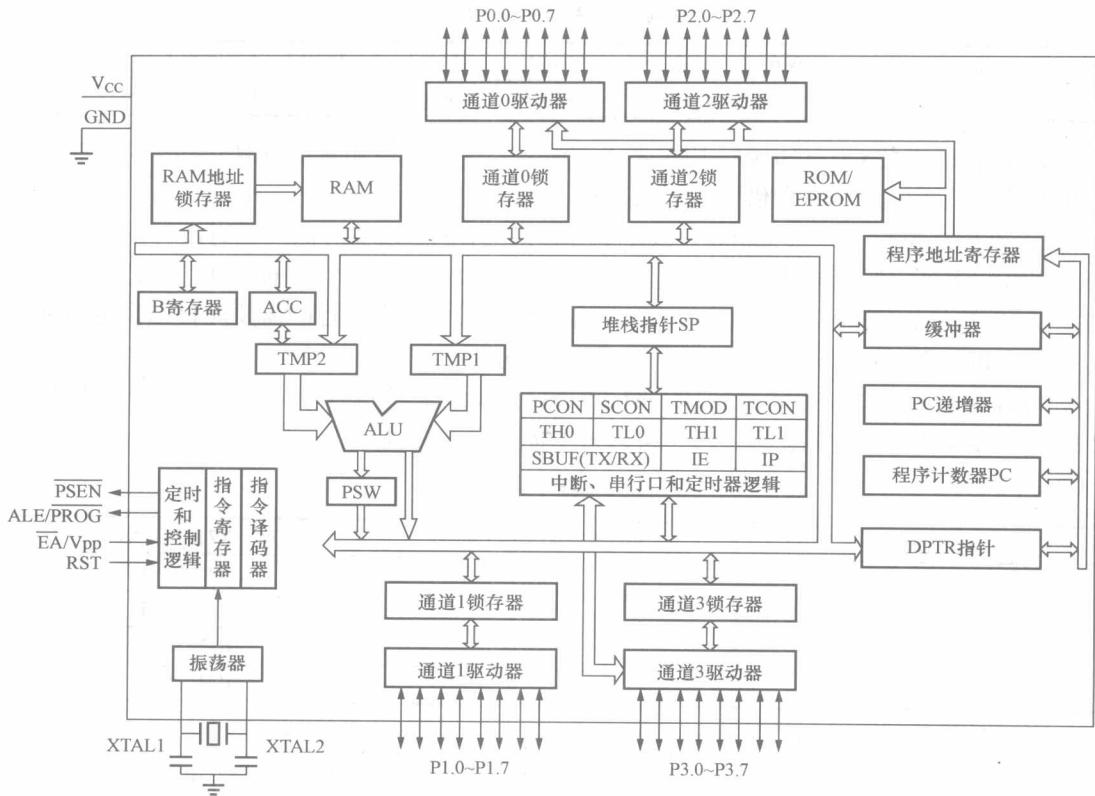


图 1.2 8051 单片机内部结构图

1. 算术逻辑单元

8051 的算术逻辑单元 ALU (Arithmetic Logical Unit) 由一个加法器、两个 8 位暂存器 TMP1 与 TMP2、布尔处理器组成，算术逻辑单元 ALU 是 8051 的处理核心，程序通过累加器 A、寄存器 B 和寄存器组 R0~R7 等控制 ALU，以完成各种算术和逻辑运算。

2. 定时控制部件

定时控制部件起到控制器的作用，由定时控制逻辑、指令寄存器和振荡器等电路组成。

3. 专用寄存器组

专用寄存器组主要用来指示当前要执行的指令的内存地址、存放操作数和指示指令执行状态等。专用寄存器组包括程序计数器 PC (Program Counter)、累加器 A (Accumulator)、程序状态字 PSW (Program Status Word)、堆栈指示器 SP (Stack Pointer)、数据指针 DPTR (Data Pointer) 和通用寄存器 B。

(1) 程序计数器 PC。程序计数器 PC 是一个 16 位二进制程序地址寄存器，用来存放下一条要执行指令的地址，指令执行完后可以自动加 1，以便指向下一条要执行的指令。

(2) 累加器 A。累加器 A 是一个 8 位二进制寄存器、用来存放操作数和运算结果。在 CPU 执行某种运算前，两个操作数中的一个通常存放在累加器 A 中，运算完成后便把结果存放在累加器中。

(3) 程序状态字 PSW。PSW 是一个 8 位二进制寄存器，用来存放指令执行后的 CPU 状态。它的各标志位定义见表 1.1。

表 1.1

PSW 标志位定义

位序	PSW.7	PSW.6	PSW.5	PSW.4	PSW.3	PSW.2	PSW.1	PSW.0
位标志	CY	AC	F0	RS1	RS0	OV	—	P

1) 进位标志位 Cy (Carry)。用于表示加法运算中的进位和减法运算中的借位，加法运算中有进位或减法运算中有借位则 Cy 位置 1，否则为 0。

2) 辅助进位位 AC (Auxiliary Carry)。用于表示加法运算时低 4 位有没有向高 4 位进位，和减法运算中低 4 位是否向高 4 位借位。若有进位或借位则 AC 位置 1，否则该位为 0。

3) 用户标志位 F0 (Flag Zero)。该位是由用户根据程序执行的需要而自己设定的标志位，用户可以通过设置该位来决定程序的流向和分支。

4) 寄存器选择位 RS1 和 RS0 (Register Select)。8051 单片机有 8 个 8 位工作寄存器 R0~R7，它在 RAM 中的实际物理地址是可以根据需要来选择确定的。

表 1.2

RS1、RS0 选择工作寄存器组

RS1、RS0 位值	R0~R7 寄存器组号	R0~R7 的物理地址
00	0	00H~07H
01	1	08H~0FH
10	2	10H~17H
11	3	18H~1FH

5) 溢出标志位 OV (Overflow)。表示运算过程中是否发生了溢出。

6) PSW.1 位。PSW.1 位没有定义，系统没有使用，用户可以根据自己的需要来决定是否使用该标志位。

7) 奇偶标志位 P (Polarity)。奇偶标志位用于指示运算结果中 1 的个数的奇偶性，若 P 为 1，则累加器 A 中 1 的个数为奇数；若 P 为 0，则累加器 A 中 1 的个数为偶数。

(4) 堆栈指针 SP (Stack Pointer)。堆栈是一种数据结构，它是一个 8 位寄存器，堆栈指针指示了栈顶在内部存储器中的位置。数据写入堆栈称为入栈 (PUSH)，从堆栈中取出数据称为出栈 (POP)。

(5) 数据指针 DPTR (Data Pointer)。数据指针 DPTR 是一个 16 位寄存器，由两个 8 位寄存器 DPH 和 DPL 组成，其中 DPH 为高 8 位，DPL 为低 8 位。数据指针 DPTR 可以用来存放片内 ROM、片外 RAM、片外 ROM 的存储区地址，用户可以通过该指针访问不同的存储区域。

(6) 通用寄存器 B。通用寄存器 B 是专门为乘法和除法而设置的寄存器，是一个 8 位寄存器，在乘法或除法运算之前用来存放乘数或除数，在运算结束后用来存放乘积结果的高 8 位或除法结果的余数。

注意

用汇编语言设计程序时，用户需要设计指令使用的寄存器和存储器等，但用 C 语言编程时，用户不需要手动设计使用的资源，该过程由 C 编译器完成。

二、存储器结构

MCS-51 单片机的存储器特色之一就是将程序存储器和数据存储器分开，并有各自的寻址单元和寻址空间，这种结构叫做哈佛结构。它与通用微机的存储器结构不同，微型计算



机只有一个地址空间，可同时存储程序和数据，访问数据段和代码段时采用同样的指令，这种传统的存储器结构称之为普林斯顿结构。

存储器在物理上分为4个空间，即片内ROM、片外ROM、片内RAM、片外RAM，其结构示意图如图1.3所示。

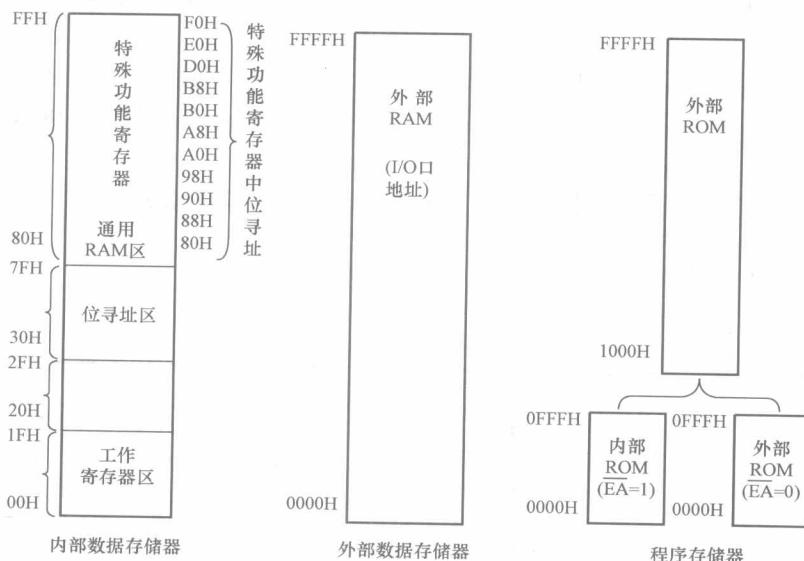


图1.3 8051的存储器结构

其中，ROM存储器地址空间范围为0000H~FFFFH；片外RAM地址空间范围为00H~FFH；片外RAM地址空间范围为0000H~FFFFH。

1. 程序存储器 ROM

8051片内有4KB的程序存储单元，其地址为0000H~0FFFH，单片机复位启动后，程序计数器为0000H，系统从0000H单元开始执行程序。但是用户程序一般不从0000H处开始存放，因为接下来的一段空间用来存放中断向量表，用户不能占用。其地址分配如下：

- 0000H 上电复位或手动复位。
- 0003H 外部中断0中断向量地址。
- 000BH 定时/计数器0中断向量地址。
- 0013H 外部中断1中断向量地址。
- 001BH 定时/计数器1中断向量地址。
- 0023H 串行中断向量地址。

用户程序一般从0030H处开始，但单片机复位后默认从0000H地址执行，故通常在0000H处放置一条跳转指令，使系统复位后能从0000H地址跳转到用户程序。

对于内部无ROM的8031单片机，它的程序存储器必须外接，空间地址为64KB，此时单片机的EA端必须接地，以强制CPU从外部程序存储器读取程序。对于内部有ROM的8051单片机，正常运行时，EA需接高电平，使CPU先从内部的程序存储中读取程序，当PC值超过内部ROM的容量时，才会转向外部的程序存储器读取程序。

2. 片内RAM

MCS-51的RAM虽空间不大，但却起着十分重要的作用，8051内部RAM共128B，可



图 1.4 内部 RAM 空间分配

分为 3 个区域，即工作寄存器区、位寻址区和用户区，如图 1.4 所示。

(1) 工作寄存器区。从 00H~1FH 为四组工作寄存器区，每组有 8 个寄存器 R0~R7。工作寄存器组的选择由程序状态字 PSW 中的 RS1~RS0 位确定。

(2) 位寻址区。从 20H~2FH 为位寻址区，16B 的 128 位可以进行位单独操作，可对每一位进行读写。每一位都有自身位地址，位地址 00H~7FH 与之对应。

位单元与其地址对应关系见表 1.3。

表 1.3

位 寻 址 区

单元地址	位地址							
	BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0
2FH	7FH	7EH	7DH	7CH	7BH	7AH	79H	78H
2EH	77H	76H	75H	74H	73H	72H	71H	70H
2DH	6FH	6EH	6DH	6CH	6BH	6AH	69H	68H
2CH	67H	66H	65H	64H	63H	62H	61H	60H
2BH	5FH	5EH	5DH	5CH	5BH	5AH	59H	58H
2AH	57H	56H	55H	54H	53H	52H	51H	50H
29H	4FH	4EH	4DH	4CH	4BH	4AH	49H	48H
28H	47H	46H	45H	44H	43H	42H	41H	40H
27H	3FH	3EH	3DH	3CH	3BH	3AH	39H	38H
26H	37H	36H	35H	34H	33H	32H	31H	30H
25H	2FH	2EH	2DH	2CH	2BH	2AH	29H	28H
24H	27H	26H	25H	24H	23H	22H	21H	20H
23H	1FH	1EH	1DH	1CH	1BH	1AH	19H	18H
22H	17H	16H	15H	14H	13H	12H	11H	10H
21H	0FH	0EH	0DH	0CH	0BH	0AH	09H	08H
20H	07H	06H	05H	04H	03H	02H	01H	00H

注意

通常用 sbit 关键字声明一个位变量，通过赋值运算实现寄存器位的读写。

(3) 便笺区。便笺区共 80 个 RAM 单元，用于存放用户数据或作堆栈使用，便笺区中的存储单元按字节进行存取。

3. 特殊功能寄存器

MCS-51 有 21 个特殊功能寄存器 SFR (Special Function Register)，每个 RAM 地址占用一个 RAM 单元，它们被离散地分布在 80H~FFH 地址中，这些寄存器都有特定功能。特殊功能寄存器分布一览表见表 1.4。



表 1.4

特殊功能寄存器一览表

地址	8个字节								地址
F8	—	—	—	—	—	—	—	—	FF
F0	B	—	—	—	—	—	—	—	F7
E8	—	—	—	—	—	—	—	—	EF
E0	ACC	—	—	—	—	—	—	—	E7
D8	—	—	—	—	—	—	—	—	DF
D0	PSW	—	—	—	—	—	—	—	D7
C8	—	—	—	—	—	—	—	—	CF
C0	—	—	—	—	—	—	—	—	C7
B8	IP	—	—	—	—	—	—	—	BF
B0	P3	—	—	—	—	—	—	—	B7
A8	IE	—	—	—	—	—	—	—	AF
A0	P2	—	—	—	—	—	—	—	A7
98	SCON	SBUF	—	—	—	—	—	—	9F
90	P1	—	—	—	—	—	—	—	97
88	TCON	TMOD	TL0	TL1	TH0	TH1	—	—	8F
80	P0	SP	DPL	DPH	—	—	—	PCON	87

(1) ALU 相关 SFR。

1) 累加器 ACC(Accumulator)。累加器 A 是一个最常用的寄存器，专门用来存放操作数或运算结果，大部分的数据操作都要通过累加器 A 进行。

2) 通用寄存器 B。通用寄存器 B 是专门为乘法和除法设置的寄存器，为 8 位二进制寄存器。

3) 程序状态字 PSW。该寄存器中保存了程序的运行状态。

(2) 指针相关 SFR。

1) SP (Stack Pointer)。SP 为程序的堆栈指针，指向栈顶元素，在操作堆栈时极其需要。

2) 数据指针 DPTR。数据指针 DPTR 是一个 16 位的寄存器，由两个 8 位寄存器 DPH 和 DPL 组成，其中 DPH 为高 8 位，DPL 为低 8 位。

(3) 中断相关 SFR。

1) IE。IE (Interrupt Enable) 为中断允许位，用来设置全局以及定时器、串行口外部中断的使能或禁止。

2) IP。IP (Interrupt Priority) 中断优先级寄存器，用来设置各种中断的优先级，可以设为高优先级或低优先级。

(4) 端口相关 SFR。

1) P0、P1、P2、P3。可以通过端口寄存器对端口进行读写操作。

2) PCON 电源控制及波特率选择寄存器。用来设置电源工作方式，以及串行通信的波特率。

3) SCON 串口控制寄存器。用来设置串口工作模式，数据格式、发送及接收中断标志等。

4) SBUF。串行数据缓冲寄存器是为接收或发送数据而设置的，为 8 位二进制数据，通过移位操作进行串行数据的接收或发送。

(5) 定时器/计数器相关 SFR。

- 1) TCON。定时器/计数器控制寄存器用来设置中断请求方式、定时模式、启动停止等。
- 2) TMOD。定时器/计数器工作方式寄存器，定时器/计数器有 4 种工作模式，通过设置 TMOD 来决定其工作方式。
- 3) TL0、TH0、TL1、TH1。在设置定时器初值的时候要用到 TL 和 TH，TL 为数据低 8 位，TH 为数据高 8 位，也可以直接访问 16 位寄存器 T0 或 T1 来实现。

注意

CPU 通过寄存器控制自身以及外设的运行状态，读取和配置寄存器是程序设计中的一个重要部分。

三、片外 RAM

如果片内 RAM 容量不能满足系统需要时可以外接 RAM，但外部 RAM 大小不能超过 64KB，因为 8051 的寻址空间最大为 64KB。

四、I/O 端口结构

I/O 端口是单片机与外设连接的重要接口，是与外设进行信息交换的主要通道。I/O 端口有串行口和并行口之分。并行口一次可以传送一组二进制数据（如 8 位、16 位、32 位或更高），而串行口一次只能传送一位二进制数，传送多比特数据时要按比特连续传送。

1. 并行 I/O 端口

8051 有 4 个并行 I/O 端口，为 P0、P1、P2 和 P3，每个端口都有双向 I/O 功能，可以通过端口输出信号，外设也可以通过此端口向单片机输入信号。

4 个端口在结构上各不相同，功能也不一样，P0、P2 口除了作为通用 I/O 口外，P0 还作为外接存储器的低 8 位地址和数据端口，P2 口用来输出外接存储器的高 8 位地址；P1 口通常只作为输入输出使用；P3 口除了作为通用 I/O 口外，每个引脚都具有第二功能，见表 1.5。

表 1.5

P3 口引脚的第二功能

位 线	引脚号	第二功能
P3.0	10	RXD（串行输入口）
P3.1	11	TXD（串行输出口）
P3.2	12	INT0（外部中断 0）
P3.3	13	INT1（外部中断 1）
P3.4	14	T0（定时器 0 的计数输入）
P3.5	15	T1（定时器 1 的计数输入）
P3.6	16	WR（外部数据存储器写脉冲）
P3.7	17	RD（外部数据存储器读脉冲）

注意

复用的管脚有两种或多种用途，比如 P3.0 可以读写输入输出信号，当信号线上有串行数据时，并已经使能串口接收，则数据会通过 P3.0 引脚被串口读入。

2. 串行 I/O 端口

8051 具有一个全双工的可编程串行口，可以实现 8 比特并行数据的发送和接收。它有