

EDA工程实践入门丛书

# FPGA/CPLD

## 系统设计与应用案例

朱恭生 胡冬琴 王琳娜 编著



中国电力出版社  
[www.cepp.com.cn](http://www.cepp.com.cn)

EDA工程实践入门丛书

# FPGA/CPLD

## 系统设计与应用案例

朱恭生 胡冬琴 王琳娜 编著



中国电力出版社

[www.cepp.com.cn](http://www.cepp.com.cn)

## 内 容 提 要

本书从数字电子技术入手,系统讲解了组合逻辑电路及时序逻辑电路的基本知识以及常用逻辑电路运用和设计。在此基础上以 Altera 公司的可编程逻辑器件、MAX+plus II 开发工具为平台讲解了可编程逻辑器件的应用设计方法,最后通过 EDA 工程实例将数字电子技术与 EDA 有机结合,讲解了常用逻辑电路在可编程逻辑器件上的实现。

本书共分为四大部分:数字电子技术(逻辑代数、组合逻辑电路、时序逻辑电路)、可编程逻辑器件及开发工具(可编程逻辑器件、MAX+plus II 概述、原理图输入法设计、设计项目编译、电路仿真与时序分析、其他输入设计法和器件编程)、硬件描述语言 VHDL 和 EDA 工程实例。

本书可供计算机、电子信息、自动化等专业的高校师生学习、参考,对电子工程技术人员也有实用价值。

## 图书在版编目(CIP)数据

FPGA/CPLD 系统设计与应用案例/朱恭生,胡冬琴编著.

北京:中国电力出版社,2009

(EDA 工程实践入门丛书)

ISBN 978-7-5083-7820-6

I. F… II. ①朱…②胡… III. 可编程序逻辑器件—系统设计 IV. TP332.1

中国版本图书馆 CIP 数据核字(2008)第 135364 号

中国电力出版社出版、发行

(北京三里河路 6 号 100044 <http://www.cepp.com.cn>)

北京丰源印刷厂印刷

各地新华书店经售

\*

2009 年 7 月第一版 2009 年 7 月北京第一次印刷

850 毫米×1168 毫米 32 开本 11.375 印张 296 千字

印数 0001—3000 册 定价 20.00 元

## 敬告读者

本书封面贴有防伪标签,加热后中心图案消失  
本书如有印装质量问题,我社发行部负责退换

版 权 专 有 翻 印 必 究

# 前 言



FPGA/CPLD 可编程逻辑器件已广泛应用于电子工程的各个领域，FPGA/CPLD 可编程逻辑器件的应用设计已成为电子专业技术人员必须掌握的技能。

Altera 公司作为世界上最大的可编程逻辑器件供应商之一，提供了 MAX + plus II 软件开发环境，极大方便了 FPGA/CPLD 的设计开发人员。MAX + plus II 软件界面友好、使用便捷、内容丰富、功能强大，是一种与结构无关的集成开发环境，在电子设计中得到了广泛应用。Altera 可编程逻辑器件是应用较为广泛的可编程逻辑器件，MAX + plus II 开发工具是初学者较易掌握的可编程逻辑器件开发工具。本书系统讲解了 Altera 公司的可编程逻辑器件、MAX + plus II 开发工具、VHDL 硬件描述语言和丰富的数字电路及数字电子系统 EDA 设计实例。

本书介绍了利用 MAX + plus II 进行数字电路设计的设计流程，从设计输入到设计编译再到模拟仿真，最后是编程下载，每一部分都做了详尽的介绍，其中融入了作者的使用心得，使读者阅读起来方便、实用。设计输入方法介绍了文本输入法、波形输入法等多种输入方法，以便于读者灵活运用。书中尽量采用方法与实例相结合的方式，避免了枯燥乏味的讲解，使读者能够掌握软件的使用。书中的大多数电路图和源程序已经过实例验证，读者可以直接应用于自己的设计。本书的特点是强调实用性和先进性，力求通俗易懂。

实用 MAX + plus II 软件设计者不需要精通器件内部的复杂结构，只需要应用自己熟悉的输入工具进行设计。但是对可编程逻辑器件性能的了解可以使设计者更好地利用器件资源，减少设计中潜在的竞争冒险。设计项目的仿真也是一个非常重要的环节，通过软件仿真能够使设计者早期发现设计中存在的错

误，提高设计的准确性。仿真包括功能仿真和时序仿真，书中都有详细介绍。

本书最后通过一个大型的工程实例将数字电子技术与可编程逻辑器件应用、设计有机地结合在一起。

本书作为电子技术初学者的入门读物，具有以下主要特点：

(1) 内容系统。包括数字电子技术、可编程逻辑器件及开发工具、硬件描述语言和 EDA 工程实例四大部分。

(2) 以大量的应用图例为主，简单易学。

(3) 将电子技术与可编程逻辑器件的应用设计进行了有机结合。

(4) 工程实例讲解详细，读者入手较快。

由于编者水平有限，错误之处在所难免，希望读者给以指正。

**编者**

# 目 录



## 前言

|                             |    |
|-----------------------------|----|
| 第一章 逻辑代数基础 .....            | 1  |
| 第一节 数制与编码 .....             | 1  |
| 一、数制 .....                  | 2  |
| 二、数制转换 .....                | 5  |
| 三、二进制的算术运算 .....            | 8  |
| 四、常用编码 .....                | 9  |
| 第二节 逻辑运算 .....              | 12 |
| 一、逻辑代数的基本运算 .....           | 12 |
| 二、逻辑代数的复合运算 .....           | 14 |
| 第三节 逻辑函数 .....              | 16 |
| 一、逻辑函数的表示方法 .....           | 16 |
| 二、逻辑函数表示方法的相互转换 .....       | 19 |
| 第四节 逻辑代数的公理、基本定律、运算规则 ..... | 19 |
| 一、逻辑代数的公理 .....             | 19 |
| 二、逻辑代数的基本定律 .....           | 19 |
| 三、逻辑代数的运算规则 .....           | 20 |
| 第五节 逻辑函数的化简 .....           | 21 |
| 一、公式化简法 .....               | 22 |
| 二、卡诺图化简法 .....              | 24 |
| 第二章 组合逻辑电路 .....            | 35 |
| 第一节 逻辑门电路 .....             | 35 |
| 一、逻辑门电路概述 .....             | 35 |
| 二、分立元器件门电路 .....            | 37 |

|                            |    |
|----------------------------|----|
| 三、数字集成电路 .....             | 40 |
| 第二节 组合逻辑电路分析 .....         | 45 |
| 一、组合逻辑电路的分析步骤 .....        | 46 |
| 二、组合逻辑电路的分析举例 .....        | 46 |
| 第三节 组合逻辑电路设计 .....         | 47 |
| 一、组合逻辑电路设计步骤 .....         | 47 |
| 二、组合逻辑电路设计举例 .....         | 47 |
| 第四节 加法器 .....              | 50 |
| 一、半加器设计 .....              | 50 |
| 二、全加器设计 .....              | 51 |
| 三、集成加法器 .....              | 52 |
| 四、全加器应用 .....              | 52 |
| 第五节 编码器 .....              | 54 |
| 一、普通编码器 .....              | 54 |
| 二、二-十进制编码器 .....           | 56 |
| 三、优先编码器 .....              | 58 |
| 第六节 译码器 .....              | 62 |
| 一、译码器设计 .....              | 62 |
| 二、集成译码器 .....              | 64 |
| 三、数字显示译码驱动电路 .....         | 69 |
| 第七节 数据选择器和数值比较器 .....      | 73 |
| 一、数据选择器 .....              | 73 |
| 二、数值比较器 (Comparator) ..... | 78 |
| 第三章 时序逻辑电路 .....           | 83 |
| 第一节 触发器 .....              | 83 |
| 一、触发器的分类、特点及描述方法 .....     | 84 |
| 二、基本 RS 触发器 .....          | 85 |
| 三、同步 RS 触发器 .....          | 89 |
| 四、边沿触发器 .....              | 91 |

|                                       |     |
|---------------------------------------|-----|
| 五、触发器的相互转换 .....                      | 97  |
| 第二节 时序逻辑电路的分析方法 .....                 | 100 |
| 一、同步时序逻辑电路的分析方法 .....                 | 100 |
| 二、异步时序逻辑电路的分析方法 .....                 | 104 |
| 第三节 计数器 .....                         | 106 |
| 一、计数器的分类 .....                        | 106 |
| 二、二进制计数器的设计 .....                     | 107 |
| 三、集成计数器 .....                         | 110 |
| 第四节 寄存器 .....                         | 120 |
| 一、数据寄存器 .....                         | 120 |
| 二、移位寄存器 .....                         | 122 |
| 三、移位寄存器的应用 .....                      | 127 |
| 第四章 可编程逻辑器件 .....                     | 135 |
| 第一节 专用集成电路 ASIC .....                 | 136 |
| 第二节 FPGA/CPLD 概述 .....                | 140 |
| 第三节 PLD/FPGA 结构与原理 .....              | 142 |
| 一、基于乘积项 (Product-Term) 的 PLD 结构 ..... | 142 |
| 二、查找表 (Look-Up-Table) 的原理与结构 .....    | 145 |
| 第四节 Altera 公司的可编程逻辑器件 .....           | 148 |
| 一、Altera 公司的 CPLD .....               | 148 |
| 二、Altera 公司的 FPGA .....               | 152 |
| 三、CPLD 与 FPGA 的选用 .....               | 157 |
| 第五章 MAX + plus II 概述 .....            | 159 |
| 第一节 MAX + plus II 的系统配置和安装 .....      | 160 |
| 一、推荐的系统配置 .....                       | 160 |
| 二、MAX + plus II 的安装 .....             | 160 |
| 第二节 MAX + plus II 的授权 .....           | 164 |



|                                 |     |
|---------------------------------|-----|
| 第三节 初识 MAX + plus II .....      | 167 |
| 一、管理器窗口 .....                   | 167 |
| 二、图形编辑器 .....                   | 169 |
| 三、符号编辑器 .....                   | 169 |
| 四、文本编辑器 .....                   | 169 |
| 五、波形编辑器 .....                   | 170 |
| 六、编译器窗口 .....                   | 170 |
| 七、仿真窗口 .....                    | 171 |
| 八、时间分析器 .....                   | 171 |
| 九、器件编程窗口 .....                  | 172 |
| 十、底层图编辑器 .....                  | 172 |
| 第四节 MAX + plus II 设计过程 .....    | 172 |
| 一、设计流程 .....                    | 172 |
| 二、设计步骤 .....                    | 174 |
| 三、常用菜单简介 .....                  | 174 |
| 第五节 用 MAX + plus II 的设计实例 ..... | 176 |
| 一、实例设计输入 .....                  | 177 |
| 二、设计编译 .....                    | 179 |
| 三、模拟仿真 .....                    | 181 |
| 四、定时分析 .....                    | 181 |
| 第六章 原理图输入法设计 .....              | 183 |
| 第一节 原理图输入法设计 .....              | 183 |
| 一、原理图编辑器 .....                  | 183 |
| 二、原理图设计流程 .....                 | 184 |
| 三、图形符号编辑流程 .....                | 190 |
| 第二节 器件选择和管脚锁定 .....             | 192 |
| 一、器件选择 .....                    | 192 |
| 二、管脚锁定 .....                    | 195 |

|                                                  |     |
|--------------------------------------------------|-----|
| 第七章 设计项目编译 .....                                 | 197 |
| 第一节 设计医生 .....                                   | 197 |
| 第二节 生成仿真网表 .....                                 | 201 |
| 第三节 设定适配规则和报告文件 .....                            | 202 |
| 一、设定适配规则 .....                                   | 202 |
| 二、设定报告文件 .....                                   | 203 |
| 第四节 逻辑综合选项设定 .....                               | 203 |
| 一、全局逻辑综合选项 .....                                 | 203 |
| 二、局部逻辑综合选项 .....                                 | 206 |
| 第五节 全局器件属性设定 .....                               | 208 |
| 第六节 时间需求设定 .....                                 | 209 |
| 第七节 其他设定 .....                                   | 210 |
| 一、全局参数设定 .....                                   | 210 |
| 二、相关管脚设定 .....                                   | 211 |
| 三、忽略和清除工程设置 .....                                | 212 |
| 第八节 编译结果 .....                                   | 213 |
| 第八章 电路仿真与时序分析 .....                              | 214 |
| 第一节 添加仿真激励波形 .....                               | 214 |
| 第二节 电路仿真 .....                                   | 219 |
| 第九章 其他输入设计法 .....                                | 222 |
| 第一节 文本输入设计 .....                                 | 222 |
| 第二节 波形输入法设计 .....                                | 225 |
| 第十章 器件编程 .....                                   | 229 |
| 第一节 编程下载 .....                                   | 229 |
| 第二节 利用 Altera 编程器对 MAX 和 EPROM<br>系列器件进行编程 ..... | 230 |

|             |                                   |            |
|-------------|-----------------------------------|------------|
| 第三节         | 通过 JTAG 实现在系统编程 .....             | 230        |
| 第四节         | 利用 ByteBlaster 配置 FLEX 系列器件 ..... | 232        |
| <b>第十一章</b> | <b>硬件描述语言 VHDL 语言 .....</b>       | <b>233</b> |
| 第一节         | VHDL 语言介绍 .....                   | 233        |
| 一、          | VHDL 语言历史 .....                   | 233        |
| 二、          | VHDL 设计单元 .....                   | 234        |
| 第二节         | 基本的 VHDL 术语 .....                 | 238        |
| 第三节         | VHDL 行为建模 .....                   | 244        |
| 一、          | 信号赋值语句 .....                      | 244        |
| 二、          | 进程语句 .....                        | 256        |
| 第四节         | VHDL 的数据对象和数据类型 .....             | 273        |
| 一、          | 数据对象 .....                        | 274        |
| 二、          | 数据类型 .....                        | 276        |
| 第五节         | VHDL 的子程序 .....                   | 293        |
| 一、          | 转换函数 .....                        | 296        |
| 二、          | 决断函数 .....                        | 299        |
| 三、          | 程序包 .....                         | 304        |
| 第六节         | VHDL 预定义属性 .....                  | 308        |
| 一、          | 值类属性 .....                        | 308        |
| 二、          | 函数类属性 .....                       | 313        |
| 三、          | 信号类属性 .....                       | 320        |
| <b>第十二章</b> | <b>FPGA/CPLD 综合设计实例 .....</b>     | <b>324</b> |
| 第一节         | 运用 VHDL 语言设计数字钟 .....             | 324        |
| 一、          | 秒计数器设计 .....                      | 324        |
| 二、          | 分计数器设计 .....                      | 329        |
| 三、          | 时计数器设计 .....                      | 331        |
| 四、          | 动态扫描显示电路设计 .....                  | 333        |
| 五、          | 报时电路设计 .....                      | 335        |

|                         |     |
|-------------------------|-----|
| 六、七段显示译码电路的设计 .....     | 337 |
| 七、数字钟总体设计 .....         | 338 |
| 第二节 运用原理图输入法设计数字钟 ..... | 345 |
| 一、六十进制计数器设计 .....       | 345 |
| 二、二十四进制计数器设计 .....      | 345 |
| 三、动态显示扫描电路设计 .....      | 347 |
| 四、整体设计 .....            | 350 |

# 第一章 逻辑代数基础

日常生活中人们使用各种符号的组合来表达信息。例如可以用 61236785 表示距离，也可以用来表示时间，还可以用来表示电话号码等。常用的符号有：十进制数字 0~9，大小写英文字母 (A~Z, a~z)，通用的算术运算符 (+, -) 及各种标点符号 (\*, /, ?) 等符号。

数字电路中的电子器件一般都工作在开和关两种状态，电路中电平也只有高电平和低电平两种取值。在数字系统中，为研究方便，用“1”和“0”来表示开和关、通和断、真和假、高和高等。

逻辑代数是研究逻辑电路的数学工具，它不同于普通代数，它表示的不是数的大小之间的关系，而是真和假、高和低、开和关等逻辑关系。逻辑代数的运算对象只有 0 和 1，运算规则也不同于普通的运算规则，它有三个基本的运算——与、或、非。

## 第一节 数制与编码

数制是指计数的方法，它是进位计数制的简称。日常生活中常使用十进制来表示数值，十进制系统由 0~9 十个阿拉伯数字所组成。在数字电路中通常采用二进制表示数值，二进制系统由 0、1 两个数字所组成，可以通过具有两个状态的器件或电路来实现。为书写记忆方便，又采用八进制、十六进制来表示数值。

码制是指利用二进制代码表示符号的编码方法。常用的码制有 BCD 码、余三码和格雷码等。

## 一、数制

在日常生活中使用最广的计数制是十进制。但在数字电路中通常采用二进制，为了书写记忆方便，又常使用八进制、十六进制。

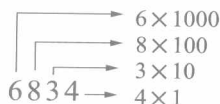
### 1. 十进制数 (Decimal Number)

十进制数码为：组成十进制数的符号有 0、1、2、3、4、5、6、7、8、9 十个符号，我们称这些符号为数码。

十进制计数规则为：十进制是以“10”为计数基数，超过 9 就必须用多位数来表示。十进制数的加法运算遵循：“逢十进一”；减法运算遵循：“借一当十”。

十进制数表示为：例如 6、56、456、213789。为与其他进制区别，可在数值之后加下标数字 10 或 D，例如  $(56)_{10}$ 、 $(456)_D$ 、 $571_{10}$ 。在无歧义时，可不加括号。

十进制数的位权为：不同位置的数码所代表的数值不相同。如：



式中：每位都有一个系数 1000、100、10、1 与之相对应，这个系数就叫做权或位权。十进制数中，小数点左侧数字由右至左，其权值依次为  $10^0$ 、 $10^1$ 、 $10^2$ 、 $10^3$  等，而在小数点右侧数字由左至右，其权值依次为  $10^{-1}$ 、 $10^{-2}$ 、 $10^{-3}$  等，换言之，越靠左的数字其权值越大。因此最左的数字称为最高有效数字，而最右的数字称为最低有效数字。

十进制数的位权展开式表示为

$$(N)_{10} = \alpha_i \times 10^i + \cdots + \alpha_1 \times 10^1 + \alpha_0 \times 10^0 + \alpha_{-1} \times 10^{-1} + \cdots + \alpha_{-m} \times 10^{-m}$$

式中： $(N)_{10}$  表示十进制数  $N$ ； $\alpha_i$  为第  $i$  位的数码； $10^i$  表示第  $i$  位的权； $i+1$  为整数部分的位数； $m$  为小数部分的位数。

## 2. 二进制数 (Binary Number)

二进制数码为：只有 0、1 两个。

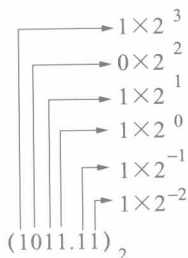
二进制计数规则为：逢二进一，借一当二。

例： $0+0=0$   $0+1=1$   $0+1=1$   $1+1=10$

$0-0=0$   $1-0=1$   $1-1=0$   $10-01=01$

二进制数表示为：为与其他进制区别，在数值之后加下标数字 2 或字母 B。如  $(101)_2$ 、 $(1101.0101)_2$ 、 $110101_2$ 。

二进制数的位权：小数点左侧数字由右至左，其权值依次为  $2^0$ 、 $2^1$ 、 $2^2$ 、 $2^3$  等，而在小数点右侧数字由左至右，其权值依次为  $2^{-1}$ 、 $2^{-2}$ 、 $2^{-3}$  等。因此左侧为高位，右侧为低位，如：



二进制数的位权展开式表示为

$$(N)_2 = b_i \times 2^i + \cdots + b_1 \times 2^1 + b_0 \times 2^0 + b_{-1} \times 2^{-1} + \cdots + b_{-m} \times 2^{-m}$$

## 3. 八进制 (Octal Notation)

二进制数在数字系统中处理很方便，但当位数较多时，比较难记忆及书写，为了减小位数，通常将二进制数用八进制和十六进制表示。

八进制数码为：有 0、1、2、3、4、5、6、7 八个。

八进制计数规则为：逢八进一，借一当八。

例： $0+5=5$   $3+7=12$

八进制数表示为：为与其他进制区别，在数值之后加下标 8 或 O，如  $(156)_8$ ， $(17.06)_O$ ， $72.9_8$ 。

八进制数的位权为：左侧为高位，右侧为低位。小数点左侧数字由右至左，其权值依次为  $8^0$ 、 $8^1$ 、 $8^2$ 、 $8^3$  等，而在小数点

右侧数字由左至右，其权值依次为  $8^{-1}$ 、 $8^{-2}$ 、 $8^{-3}$  等。

#### 4. 十六进制 (Hexadecimal Number)

十六进制数码为：有 0、1、2、3、4、5、6、7、8、9、A、B、C、D、E、F 共十六个数码，其分别对应于十进制数的 0~15。

十六进制数计数规则为：逢十六进一，借一当十六。

例：2 + 4 = 6    3 + 7 = A    7 + 8 = F    8 + 9 = 11

十六进制数表示为：为与其他进制区别，在数值之后加下标数字 16 或字母 H，如  $(95)_{16}$ 、 $(1AB)_H$ 、 $1A.B_{16}$ 。

表 1-1 列出了十进制 0~16 对应的二进制数、八进制数和十六进制数。

表 1-1                      十进制数、二进制数、八进制数、  
十六进制数对照表

| 十进制数 | 二进制数 | 八进制数 | 十六进制数 |
|------|------|------|-------|
| 0    | 0000 | 0    | 0     |
| 1    | 0001 | 1    | 1     |
| 2    | 0010 | 2    | 2     |
| 3    | 0011 | 3    | 3     |
| 4    | 0100 | 4    | 4     |
| 5    | 0101 | 5    | 5     |
| 6    | 0110 | 6    | 6     |
| 7    | 0111 | 7    | 7     |
| 8    | 1000 | 10   | 8     |
| 9    | 1001 | 11   | 9     |
| 10   | 1010 | 12   | A     |
| 11   | 1011 | 13   | B     |
| 12   | 1100 | 14   | C     |
| 13   | 1101 | 15   | D     |



续表

| 十进制数 | 二进制数  | 八进制数 | 十六进制数 |
|------|-------|------|-------|
| 14   | 1110  | 16   | E     |
| 15   | 1111  | 17   | F     |
| 16   | 10000 | 20   | 10    |

## 二、数制转换

### 1. 其他进制转换为十进制

方法是：将其他进制按位权展开，然后各项相加，就得到相应的十进制数。

【例 1-1】将二进制数 10110.101 转换成十进制数。

$$\begin{aligned}
 \text{解：} (10110.101)_2 &= 1 \times 2^4 + 0 \times 2^3 + 1 \times 2^2 + 1 \times 2^1 + 0 \times 2^0 \\
 &\quad + 1 \times 2^{-1} + 0 \times 2^{-2} + 1 \times 2^{-3} \\
 &= 16 + 4 + 2 + 0.5 + 0.125 = (22.625)_{10}
 \end{aligned}$$

【例 1-2】将十六进制数 3A.8 转换成十进制数。

$$\begin{aligned}
 \text{解：} (3A.8)_{16} &= 3 \times 16^1 + A \times 16^0 + 8 \times 16^{-1} \\
 &= 48 + 10 + 0.5 = (58.5)_{10}
 \end{aligned}$$

### 2. 十进制转换成其他进制

方法是：分整数和小数两部分进行。

(1) 整数部分（除基数取余法）。把要转换的数除以新进制的基数，把余数作为新进制的最低位；把上一次得的商再除以新的进制基数，把余数作为新进制的次低位；……继续上一步，直到最后的商为零，这时的余数就是新进制的最高位。

(2) 小数部分（乘基数取整法）。把要转换数的小数部分乘以新进制的基数，把得到的整数部分作为新进制小数部分的最高位；把上一步得的小数部分再乘以新进制的基数，把整数部分作为新进制小数部分的次高位；继续上一步，直到小数部分变成零为止，或者达到预定的要求也可以。

【例 1-3】将十进制数 23 转换成二进制数。

解：“除基取余法”：