



高职高专电子信息类专业项目课程规划教材

数字逻辑电路 测试与设计

李玲 主编



免费下载电子教案

<http://www.cmpedu.com>

理念的先进性

充分体现任务引领、实践导向的课程思想

项目的代表性

5个项目覆盖组合逻辑电路、时序逻辑电路、可编程逻辑器件(CPLD)应用、AD/DA基本原理及应用等知识

任务的操作性

40个任务由浅入深讲解小规模、中规模及大规模器件构成的数字集成电路的分析与设计方法

体例的科学性

用“读一读”、“做一做”和“想一想”把理论、实践和提高融于一体



机械工业出版社
CHINA MACHINE PRESS



高职高专电子信息类专业项目课程规划教材

数字逻辑电路测试与设计

李 玲 主编

徐小平 马永兵 顾凯鸣 参编

华永平 主审



机械工业出版社

本书根据教育部关于高职高专人才培养目标的要求,以工作任务引领的方式将相关知识点融入在完成工作任务所必备的工作项目中,使学生掌握必要的基本理论知识,并使学生的实践能力、职业技能、分析问题和解决问题的能力不断提高。

本书共有5个项目:加法计算器的设计与测试,阐述了逻辑代数的基本知识及组合逻辑电路分析与设计的基本方法;抢答器的设计与制作,介绍了常用中规模集成电路的逻辑功能和使用方法;计数器的设计与测试,介绍了触发器的基本知识、简单时序电路的分析和设计方法、集成计数器的基本知识;数字钟的设计与制作,介绍了CPLD基本知识及如何用CPLD器件设计简单数字电路的基本方法;简易数字电压表的设计与制作,融入了A/D、D/A转换器件的基本知识介绍。

本书适合于高职高专电子技术、电子与信息技术、通信技术、自动控制 and 机电等专业学生使用,也可供从事电子、信息技术的有关人员参考。

图书在版编目(CIP)数据

数字逻辑电路测试与设计/李玲主编. —北京:机械工业出版社, 2009.6
高职高专电子信息类专业项目课程规划教材
ISBN 978-7-111-27024-9

I. 数… II. 李… III. ①数字电路:逻辑电路-测试技术-高等学校:技术学校-教材②数字电路:逻辑电路-电路设计-高等学校:技术学校-教材 IV. TN79

中国版本图书馆CIP数据核字(2009)第066720号

机械工业出版社(北京市百万庄大街22号 邮政编码100037)
责任编辑:鹿征 版式设计:张世琴 责任校对:李秋荣
责任印制:邓博
北京机工印刷厂印刷(三河市南杨庄国丰装订厂装订)
2009年7月第1版第1次印刷
184mm×260mm·15.75印张·390千字
0 001—3 000册
标准书号:ISBN 978-7-111-27024-9
定价:27.00元

凡购本书,如有缺页、倒页、脱页,由本社发行部调换
销售服务热线电话:(010) 68326294
购书热线电话:(010) 88379639 88379641 88379643
编辑热线电话:(010) 88379739
封面无防伪标均为盗版

序 言

“数字逻辑电路测试与设计”是高职高专电子信息类专业一门重要的基础课程。本书贯彻了以职业过程为导向的职业教育思想，以工作任务为职业知识的载体，以工作任务为中心，以完成工作任务必备的工作项目引领，将相关知识点分解在各项目中，强调了工作任务和知识的联系，使学生在职业实践活动的基础上掌握知识，从而增强了课程内容与职业岗位能力要求的相关性，培养了学生的职业素质。

“数字逻辑电路测试与设计”也是高职高专电子信息类专业的主干项目课程，具有很强的实践性。通过本课程的学习，学生能够具备本专业高等技术应用型人才所必需的逻辑代数、门电路、组合逻辑电路、触发器、时序逻辑电路、脉冲波形的产生与整形、CPLD 及其应用、A/D 转换与 D/A 转换等有关知识和常用仪器仪表使用、数字集成电路与功能电路测试、电路设计、电路制作与调试等技能。

本书内容包含 5 个主项目，按照初学者循序渐进地学习项目的过程编排，主要有：加法计算器的设计与测试、抢答器的设计与制作、计数器的设计与测试、数字钟的设计与制作、简易数字电压表电路的设计与制作。并在书后附有项目报告测试格式、项目设计报告格式、数字电路常用器件引脚图、目标板原理图等内容，突出了项目式教学工程性和技术性的特征。本书的特色有：①先测试，再归纳总结；先理论知识，后由理论知识指导电路分析和设计。②理论、实践、仿真融为一体。③融入了可编程逻辑器件（CPLD）新技术。④贯穿了职业素质的教育思想。

本书电子资源中包含各章“能力扩展”内容、数字电路常用器件详细资料、MAX + plus II 图形编辑器的菜单命令，以及配套的电子教案，读者可在机械工业出版社网站 www.cmpedu.com 下载。

本书由南京信息职业学院李玲主编，徐小平、马永兵、顾凯鸣参编。在本书的编写过程中中华永平和陈松给予了很多指导和帮助，在此对各位专家和老师表示衷心感谢！

编 者

目 录

序言

项目 1 加法计算器的设计与测试	1
模块 1.1 逻辑门电路功能的测试	2
任务 1.1.1 非门逻辑功能测试	2
任务 1.1.2 与门逻辑功能仿真测试	5
任务 1.1.3 或门逻辑功能仿真测试	6
任务 1.1.4 与非门逻辑功能测试	7
任务 1.1.5 或非门逻辑功能测试	8
任务 1.1.6 与或非门逻辑功能仿真测试	9
任务 1.1.7 异或门逻辑功能测试	10
任务 1.1.8 同或门逻辑功能仿真测试	12
任务 1.1.9 TTL 集电极开路门有关特性测试	13
任务 1.1.10 三态门相关特性测试	21
任务 1.1.11 CMOS 门电路、TTL 门电路外部应用特性测试	23
模块 1.2 由门电路构成的组合逻辑电路功能测试	28
任务 组合逻辑电路逻辑功能测试	28
模块 1.3 加法计数器的设计	40
任务 1.3.1 3 人表决电路的设计	40
任务 1.3.2 简单加法计算器电路的设计	43
知识小结	51
思考与练习	51
项目 2 抢答器的设计与制作	54
模块 2.1 译码器功能的测试	54
任务 2.1.1 显示译码器及 LED 数码管功能测试	55
任务 2.1.2 变量译码器功能测试	59
任务 2.1.3 变量译码器功能扩展测试	63
模块 2.2 编码器功能的测试	67
任务 2.2.1 二进制优先编码器功能测试	67
任务 2.2.2 二—十进制优先编码器功能测试	71
任务 2.2.3 二进制优先编码器功能扩展测试	73
模块 2.3 锁存器功能的测试	74
任务 8 路锁存器电路功能测试	74
模块 2.4 抢答器电路设计	75
任务 8 人抢答器的设计与制作	76

知识小结	80
思考与练习	80
项目 3 计数器的设计与测试	81
模块 3.1 触发器逻辑功能测试	82
任务 3.1.1 基本 RS 触发逻辑功能测试	82
任务 3.1.2 边沿 D 触发器逻辑功能测试	87
任务 3.1.3 边沿 JK 触发器逻辑功能测试	93
模块 3.2 简单计数器逻辑功能测试	96
任务 3.2.1 计数器逻辑功能测试 (一)	97
任务 3.2.2 计数器逻辑功能测试 (二)	99
任务 3.2.3 计数器逻辑功能测试 (三)	101
任务 3.2.4 同步时序电路设计	102
模块 3.3 集成计数器的功能测试	109
任务 3.3.1 集成计数器 74LS161 逻辑功能测试	110
任务 3.3.2 集成计数器 74LS390 逻辑功能测试	114
模块 3.4 计数器的设计与调试	117
任务 3.4.1 用 74LS160 及简单门电路构成八进制计数器	118
任务 3.4.2 数字钟中分钟指示电路设计与调试	121
知识小结	127
思考与练习	127
项目 4 数字钟的设计与制作	131
模块 4.1 MAX + plus II 软件操作训练	132
任务 4.1.1 加法器模块的设计仿真	132
任务 4.1.2 八进制计数器的设计	148
模块 4.2 用 VHDL 语言设计功能模块	161
任务 二十四进制计数器的设计	161
模块 4.3 用可编程器件设计数字钟	189
任务 数字钟的设计	190
知识小结	205
思考与练习	206
项目 5 简易数字电压表的设计与制作	212
模块 5.1 DAC 逻辑功能测试	212
任务 DAC0832 逻辑功能测试	213
模块 5.2 ADC 逻辑功能测试	221
任务 5.2.1 ADC0804 逻辑功能测试	221
任务 5.2.2 简易数字电压表的设计与制作	230
知识小结	234
思考与练习	234
附录	236

附录 A	项目测试报告格式	236
附录 B	项目设计报告格式	237
附录 C	标准电路图纸格式	238
附录 D	数字电路器件型号命名方法	238
附录 E	数字电路常用器件引脚图	240
附录 F	目标板电原理图	242
附录 G	常见的编译错误信息及原因	244
参考文献		246

项目1 加法计算器的设计与测试

本项目通过一个二进制简单加法计算器电路的设计和测试，使学生学会应用逻辑代数基本知识分析组合逻辑电路的逻辑功能，并根据实际要求合理选择基本门电路设计组合逻辑电路，实现组合逻辑函数功能。

项目1 任务书

项目 1 任务			
模块	任 务	相关知识点	课时
1.1	1.1.1 非门逻辑功能测试	数字集成电路简介	1
		逻辑与逻辑电平	
		基本逻辑运算——非运算	
	1.1.2 与门逻辑功能仿真测试	基本逻辑运算——与运算	2
	1.1.3 或门逻辑功能仿真测试	基本逻辑运算——或运算	
	1.1.4 与非门逻辑功能测试	复合逻辑运算——与非运算	
	1.1.5 或非门逻辑功能测试	复合逻辑运算——或非运算	
	1.1.6 与或非门逻辑功能仿真测试	复合逻辑运算——与或非运算	
	1.1.7 异或门逻辑功能测试	复合逻辑运算——异或运算	
	1.1.8 同或门逻辑功能仿真测试	复合逻辑运算——同或运算	
	1.1.9 TTL 集电极开路门有关特性测试	TTL 集成门电路	1
		特殊 TTL 门电路——集电极开路门(OC 门)简介	
	1.1.10 三态门相关特性测试	特殊 TTL 门电路——三态输出门电路简介	1
1.1.11 CMOS 门电路、TTL 门电路外部应用特性测试	TTL 门电路、CMOS 门电路的分类及其比较	2	
	TTL 与 CMOS 数字集成电路的使用规则		
1.2	组合逻辑电路逻辑功能的测试	逻辑代数的基本定律和规则	1
		逻辑函数表达式	1
		代数法化简	1
		卡诺图化简	1
		组合逻辑电路的分析方法	1
			组合逻辑电路设计方法
1.3.1 3 人表决电路的设计	密码锁的设计【设计案例 1】	1	
	全加器电路的设计【设计案例 2】		
	1.3.2 简单加法计算器电路的设计	简单加法计算器的设计（一） 【设计案例 3】	3
数字信号与模拟信号【知识拓展】 组合逻辑电路中的竞争-冒险现象 【知识拓展】		1	
合 计			18

注：1. 【设计案例】：教师可以边讲解边演示，之后的设计让学生参照【设计案例】自行完成。
2. 【知识拓展】：供学生课后自学。
3. 上表中的课时供参考，教学过程中可根据具体情况进行调整。

模块 1.1 逻辑门电路功能的测试



学习目标

- ◇ 能正确使用数字电路综合测试系统及常用仪表。
- ◇ 能正确测试常用门电路的逻辑功能。
- ◇ 能准确描述常用门电路的逻辑功能。
- ◇ 了解 TTL 门电路、CMOS 门电路工作特性。
- ◇ 会查阅各种数字集成门电路数据手册。



工作任务

- ◇ TTL 门电路逻辑功能的测试及结果记录。
- ◇ CMOS 门电路逻辑功能及相关特性的测试。
- ◇ 撰写测试报告。

任务 1.1.1 非门逻辑功能测试



看一看

数字集成电路简介

目前,在数字系统中使用的集成电路主要分为两大类:一类是用双极型半导体器件作为元件的双极型集成逻辑电路;一类是用金属—氧化物—半导体场效应管 (Metal-Oxide-Semiconductor Field Effect Transistor, MOSFET) 作为元件的 MOS 集成逻辑电路。图 1-1 为常用数字集成门电路实物图。

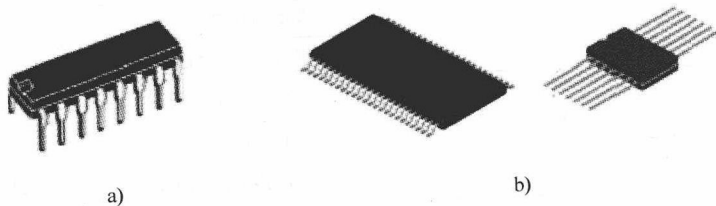


图 1-1 数字集成门电路实物图

a) 双列直插式 b) 贴片式

无论是上述哪种集成门电路,其引脚的分布规律都是一样的,即将集成块的缺口朝左,从左下角起逆时针旋转,依次为 1 脚、2 脚、3 脚、……,如图 1-2 所示。图 1-3 是本任务中所用集成电路的引脚分布图。

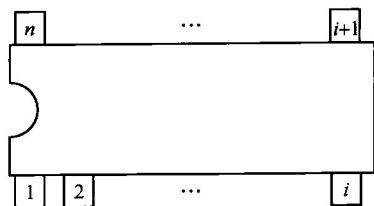


图 1-2 数字集成电路引脚号排布规律

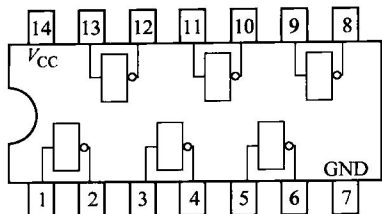


图 1-3 74LS (HC) 04 引脚分布图



做一做

任务名称	非门逻辑功能测试	任务编号	SZC1-1 ^①
任务要求	按测试程序要求完成所有测试内容，并撰写测试报告（格式要求见附录 A）		
测试设备	数字电路综合测试系统 数字万用表	(1 套) (1 只)	
元器件	集成电路 74LS04	(1 只)	
测试电路			
测试程序	① 将 74LS04 插入数字电路综合测试系统中 14 脚插座，其中 74LS04 的缺口与插座的缺口要一致，74LS04 的引脚分布见图 1-3。 ② 将 74LS04 的第 14 脚 (V_{CC}) 接电源电压 5V^②，第 7 脚 (GND) 接电源的地。按照测试电路图接好电路，其中输入端①脚接数字电路综合测试系统的电源 5V 或地，输出端②脚接数字电路综合测试系统输出指示电路。 ③ 当 $A=5V$ 时，用数字万用表测得输出端对地的电压为_____；当 $A=0V$ 时，用数字万用表测得输出端对地的电压为_____。 ④ 如果将 5V 用“1”表示，低于 0.4V 用“0”表示，则步骤③可以变为：当输入为 1 时，输出为_____（0 或者 1）；当输入为 0 时，输出为_____（0 或者 1）		

① 本书任务编号中，前缀标识“SZC”的为给定测试程序或设计步骤的任务；前缀标识“SZSA”的为设计案例；前缀标识“SZS”的为未给定测试程序或设计步骤的任务，需要读者自行设计。

② 本书中 V_{CC} 管脚的电压表示为 U_{CC} ，如此处即 $U_{CC}=5V$ 。



读一读

1. 逻辑与逻辑电平

图 1-4 所示为某一开关，只有闭合和断开两种状态。我们将此开关的状态记为 A 。需要指出这里 A 并非开关本身，而表示开关状态的变量，称为逻辑变量（logical variable）。逻辑变量的取值为真或假。而对逻辑变量的两个取值——真和假，分别常用数码 1 和 0 来表示，因此又称逻辑变量为布尔变量。并且把 A 称为原变量， $\bar{A}$ 称为反变量。因此常常将 1 和 0 称为逻辑 1 和逻辑 0。在任务 1.1.1 的非门电路测试中，输出和输入的逻辑状态总是相反的。

同时，数字电路中可以利用开关的特性来产生两种离散的电压状态，如图 1-5 所示。一

般将这两种电压状态称为逻辑电平, 如表 1-1 所示。在数字电路中逻辑电平是指一定范围内的电平值, 在 TTL 电路中通常将 2~5V 称为逻辑高电平, 将 0~0.8V 称为逻辑低电平。

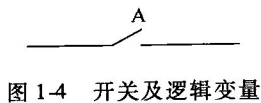


图 1-4 开关及逻辑变量

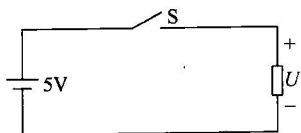


图 1-5 逻辑电平电路

表 1-1 逻辑与电平的关系

电压/V	逻辑	逻辑电平
5	1	H (高电平)
0	0	L (低电平)

注: 表中所表示的逻辑体系为正逻辑体系, 即 1 表示高电平, 0 表示低电平; 负逻辑体系则相反。

2. 基本逻辑运算——非运算

数字电路中, 用逻辑代数表示输出变量和输入变量之间的关系。在任务 1.1.1 中, A 称为输入变量, F 称为输出变量。输出变量 F 和输入变量 A 总是为相反的逻辑状态, 输出和输入之间的关系为非的关系, 用逻辑表达式表示为 $F = \bar{A}$ 。逻辑代数中, 3 种基本运算为“与”、“或”、“非”。非是 3 种基本逻辑运算之一, 以变量上面的“-”(非号)表示非运算。

逻辑学上将“非”定义为: 当条件具备时结果不会发生, 而当条件不具备时结果发生。这种因果关系称为逻辑非, 也叫逻辑取反。如图 1-6 所示, 当开关闭合时灯泡不亮, 当开关断开时灯泡亮。因此灯泡的状态与开关的状态之间满足逻辑非的关系。我们把实现非逻辑功能的单元电路称为非门, 图 1-7 为非门图形符号。

在分析和设计数字电路时, 所使用的数学工具是逻辑代数。而逻辑代数是按一定的逻辑规律进行运算的代数, 虽然它和普通代数一样也是用字母表示变量, 但是逻辑代数中的变量只有 0 和 1 两个值。需要说明的是这里的 0 和 1 并不表示数量的大小, 而是前面所述它是两种对立的逻辑状态。

常用的逻辑函数表示方法有逻辑状态真值表(简称真值表)、逻辑函数式、逻辑图和卡诺图等。从任务 1.1.1 可以看出, 当输入变量的取值确定后, 输出的取值也随之确定。因此, 输出与输入之间是一种函数关系, 这种函数称为逻辑函数, 写作

$$F = (A, B, \dots)$$

规定式中 A 为最高位, 依次是 B, ……。由于变量和输出(函数)的取值只有 0 和 1 两种状态, 所以称逻辑函数为二值逻辑函数。例如非逻辑的逻辑函数表达式 $F = \bar{A}$ 。

真值表是一种描述输入、输出变量之间逻辑关系的表格。如果用 A 表示开关的状态, 用 1 表示开关闭合, 用 0 表示开关断开; 用 F 表示指示灯的状态, 用 1 表示灯亮, 用 0 表示灯不亮, 则可以列出以 0、1 表示的非逻辑关系的真值表, 见表 1-2 所示。

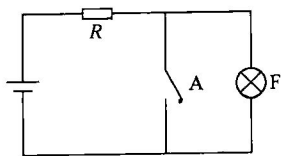


图 1-6 逻辑非定义电路

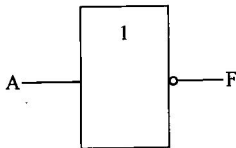


图 1-7 非门图形符号

表 1-2 非逻辑真值表

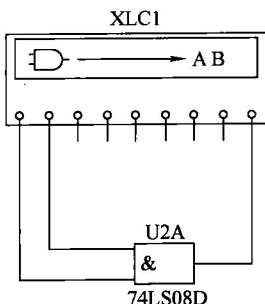
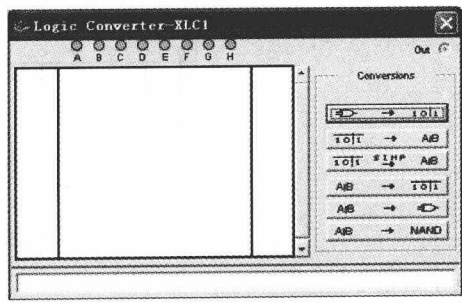
A	F
0	1
1	0

根据表 1-2, 不难得到 $\bar{0}=1$, $\bar{1}=0$ 。因此常常称 0 的反码为 1, 1 的反码为 0。同时又能得到 $\bar{\bar{0}}=0$, $\bar{\bar{1}}=1$ 。通常将这一规则称为非非律。

任务 1.1.2 与门逻辑功能仿真测试



做一做

任务名称	与门逻辑功能仿真测试	任务编号	SZC1-2
任务要求	按测试程序要求完成所有测试内容, 并撰写测试报告 (格式要求见附录 A)		
测试设备	① 计算机 (1 台) ② Multisim 9.0 或其他同类软件 (1 套)		
测试电路			
测试程序	① 按测试电路图接好电路。 ② 双击逻辑转换仪, 如下图所示。  ③ 单击逻辑转换仪中按钮  , 得到 74LS08 的真值表。 结论: 根据步骤②, 可以得到 74LS08 的逻辑功能为 _____。 ④ 单击逻辑转换仪中按钮  , 得到相应的逻辑函数表达式 _____		



读一读

基本逻辑运算——与运算

逻辑学上将“与”定义为: 只有决定事物结果的所有条件同时具备时, 结果才会发生。这种因果关系称为逻辑与, 也叫逻辑相乘。如图 1-8 所示, 当两个开关都闭合时灯泡才亮, 否则灯泡不亮, 因此灯泡的状态与两个开关的状态之间满足逻辑与的关系。我们把实现逻辑

与功能的单元电路称为与门，图 1-9 为与门图形符号。同样可以列出逻辑与功能的真值表，如表 1-3 所示，一般可以把逻辑与功能简记为：有 0 出 0，全 1 出 1。

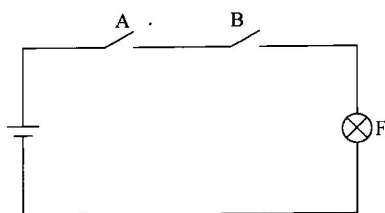


图 1-8 逻辑与定义电路

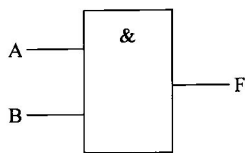


图 1-9 与门图形符号

表 1-3 与运算真值表

A	B	F
0	0	0
0	1	0
1	0	0
1	1	1

$F = A \cdot B = AB$ ，表示 A 与 B。同时不难得到 $A \cdot 1 = A$ ， $A \cdot 0 = 0$ ，称此为 0—1 律。同时有 $1 \times 1 = 1$ ， $A \cdot A = A$ ，称此为重叠律。

任务 1.1.3 或门逻辑功能仿真测试



做一做

任务名称	或门逻辑功能仿真测试	任务编号	SZC1-3
任务要求	按测试程序要求完成所有测试内容，并撰写测试报告（格式要求见附录 A）		
测试设备	① 计算机 (1 台) ② Multisim 9.0 或其他同类软件 (1 套)		
测试电路			
测试程序	同任务 SZC1-2		



读一读

基本逻辑运算——或运算

在逻辑代数中，或运算是 3 种基本逻辑运算之一，并以 “+” 表示或运算。

逻辑学上将“或”定义为：决定事物结果发生的诸多条件中只要有一个条件具备时，结果便会发生。这种因果关系称为逻辑或，也称为逻辑相加。如图 1-10 所示，两个开关只要有一个闭合时灯泡就亮，否则灯泡不亮，因此灯泡的状态与两个开关的状态之间满足逻辑或的关系。我们把实现逻辑或功能的单元电路称为或门，图 1-11 为或门图形符号。同样可以列出逻辑或功能的真值表，如表 1-4 所示。逻辑或功能可以简记为：有 1 出 1，全 0 出 0。

逻辑或功能可以用 $F = A + B$ 表示, 读作 F 等于 A 或 B 。同时不难得到 $A + 1 = 1$, $A + 0 = A$, 称为 0—1 律。同时有 $1 + 1 = 1$, $A + A = A$, 称为重叠律。

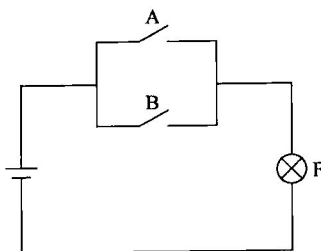


图 1-10 逻辑或定义电路

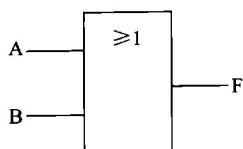


图 1-11 或门图形符号

表 1-4 或运算真值表

A	B	F
0	0	0
0	1	1
1	0	1
1	1	1

任务 1.1.4 与非门逻辑功能测试



做一做

任务名称	与非门逻辑功能测试	任务编号	SZC1-4																												
任务要求	按测试程序要求完成所有测试内容, 并撰写测试报告 (格式要求见附录 A)																														
测试设备	① 数字电路综合测试系统 (1 套) ② 数字万用表 (1 只)																														
元器件	集成电路 74LS00 (1 只)																														
测试电路																															
测试程序	① 将 74LS00 正确插入数字电路综合测试系统中 14 脚插座。 ② 保持步骤①, 给数字集成门电路加电源, 即数字集成门电路的 V_{CC} 接综合测试系统中标有 5V 的插口, 数字集成门电路的 GND 接综合测试系统中标有 GND 的插口。 ③ 按照测试电路图接好电路。其中输入端分别接综合测试系统的逻辑电平输入电路, 负载为综合测试系统中逻辑电平指示电路。 ④ 接通电源, 改变输入电平, 观察输出逻辑状态, 用数字万用表测量输出电压的大小, 并将结果记入下列相应的测试表中。 其中用数字万用表测量该悬空的输入端电压为 _____ V。 ⑤ 根据步骤④列出 74LS00 的真值表, 并写出逻辑函数表达式。 <table border="1"> <thead> <tr> <th>A</th><th>B</th><th>F</th><th>U_F/V</th></tr> </thead> <tbody> <tr> <td>0</td><td>0</td><td></td><td></td></tr> <tr> <td>0</td><td>1</td><td></td><td></td></tr> <tr> <td>1</td><td>0</td><td></td><td></td></tr> <tr> <td>1</td><td>1</td><td></td><td></td></tr> <tr> <td>x</td><td>0</td><td></td><td></td></tr> <tr> <td>x</td><td>1</td><td></td><td></td></tr> </tbody> </table> 测试结果表明: 74LS00 的逻辑功能为 _____, 同时 TTL 集成门电路输入端悬空意味着输入为 _____ (高/低) 电平			A	B	F	U_F/V	0	0			0	1			1	0			1	1			x	0			x	1		
A	B	F	U_F/V																												
0	0																														
0	1																														
1	0																														
1	1																														
x	0																														
x	1																														



读一读

复合逻辑运算——与非运算

与非逻辑运算是将基本逻辑运算“与”运算和“非”运算复合而成，是在与逻辑运算的基础上再取非，因此不难得到与非逻辑运算的功能为：有 0 出 1，全 1 出 0。

两个变量的与非表达式为

$$F = \overline{AB}$$

一般把能实现与非逻辑功能的单元电路称为与非门（NAND Gate），其图形符号如图 1-12 所示。其真值表如表 1-5 所示。

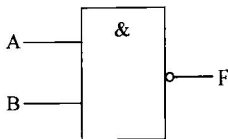


图 1-12 与非门图形符号

表 1-5 与非逻辑真值表

A	B	F
0	0	1
0	1	1
1	0	1
1	1	0

任务 1.1.5 或非门逻辑功能测试



做一做

任务名称	或非门逻辑功能测试	任务编号	SZC1-5
任务要求	按测试程序要求完成所有测试内容，并撰写测试报告（格式要求见附录 A）		
测试设备	① 数字电路综合测试系统 ② 数字万用表	(1 套) (1 只)	
元器件	集成电路 74LS02	(1 只)	
测试电路			
测试程序	① 将 74LS02 正确插入数字电路综合测试系统中 14 脚插座。 ② 保持步骤①，给数字集成门电路加电源，即数字集成门电路的 V_{CC} 接综合测试系统中标有 5V 的插口，数字集成门电路的 GND 接综合测试系统中标有 GND 的插口。 ③ 按照测试电路图接好电路。其中输入端分别接综合测试系统的逻辑电平输入电路，负载为综合测试系统中逻辑电平指示电路。 ④ 接通电源（闭合综合测试系统中的电源开关），改变输入电平，观察输出逻辑状态，用数字万用表测量输出电压的大小，并将结果记入下列相应的测试表中。 其中用数字万用表测量该悬空的输入端电压为 _____ V		

(续)

任务名称	或非门逻辑功能测试	任务编号	SZC1-5																													
测试程序	<table><tr><th>A</th><th>B</th><th>F</th><th>U_F/V</th></tr><tr><td>0</td><td>0</td><td></td><td></td></tr><tr><td>0</td><td>1</td><td></td><td></td></tr><tr><td>1</td><td>0</td><td></td><td></td></tr><tr><td>1</td><td>1</td><td></td><td></td></tr><tr><td>×</td><td>0</td><td></td><td></td></tr><tr><td>×</td><td>1</td><td></td><td></td></tr></table>				A	B	F	U_F/V	0	0			0	1			1	0			1	1			×	0			×	1		
	A	B	F	U_F/V																												
	0	0																														
	0	1																														
	1	0																														
	1	1																														
	×	0																														
	×	1																														
	⑤ 根据步骤④列出 74LS02 的真值表，并写出逻辑函数表达式。																															
	测试结果表明：74LS02 的逻辑功能为_____，同时输入端悬空意味着输入_____																															
(高/低) 电平																																



读一读

复合逻辑运算——或非运算

或非逻辑运算是指在或逻辑运算的基础上再取非，因此不难得到或非逻辑运算的功能为：有 1 出 0，全 0 出 1。

2 个变量的或非表达式为

$$F = \overline{A + B}$$

一般把能实现或非逻辑功能的单元电路称为或非门（NOR Gate），其图形符号如图 1-13 所示。其真值表如表 1-6 所示。

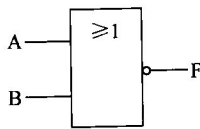


图 1-13 或非门图形符号

表 1-6 或非逻辑真值表

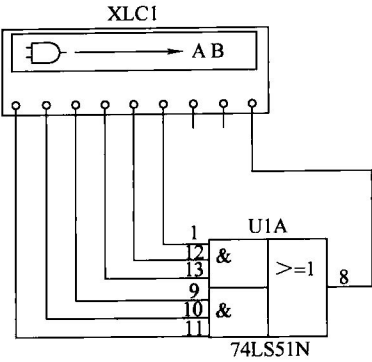
A	B	F
0	0	1
0	1	0
1	0	0
1	1	0

任务 1.1.6 与或非门逻辑功能仿真测试



做一做

任务名称	与或非门逻辑功能仿真测试	任务编号	SZC1-6
任务要求	按测试程序要求完成所有测试内容，并撰写测试报告（格式要求见附录 A）		
测试设备	① 计算机	(1 台)	
	② Multisim 9.0 或其他同类软件	(1 套)	

任务名称	与或非门逻辑功能仿真测试	任务编号	SZC1-6
测试电路			
测试程序	同任务 SZC1-2		



读一读

复合逻辑运算——与或非运算

与或非逻辑运算是指先与后或再非所构成的逻辑运算，其逻辑表达式为 $F = AB + CD$ 。并把实现“与或非”逻辑功能的单元电路称为与或非门，其电路图形符号如图 1-14 所示。表 1-7 所示为 $F = AB + CD$ 的真值表。

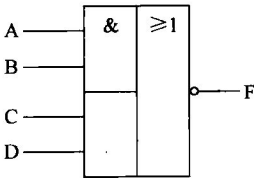


图 1-14 与或非门图形符号

表 1-7 与或非逻辑真值表

A	B	C	D	F	A	B	C	D	F
0	0	0	0	1	1	0	0	0	1
0	0	0	1	1	1	0	0	1	1
0	0	1	0	1	1	0	1	0	1
0	0	1	1	0	1	0	1	1	0
0	1	0	0	1	1	1	0	0	0
0	1	0	1	1	1	1	0	1	0
0	1	1	0	1	1	1	1	0	0
0	1	1	1	0	1	1	1	1	0

任务 1.1.7 异或门逻辑功能测试



做一做

任务名称	异或门逻辑功能测试	任务编号	SZC1-7
任务要求	按测试程序要求完成所有测试内容，并撰写测试报告（格式要求见附录 A）		