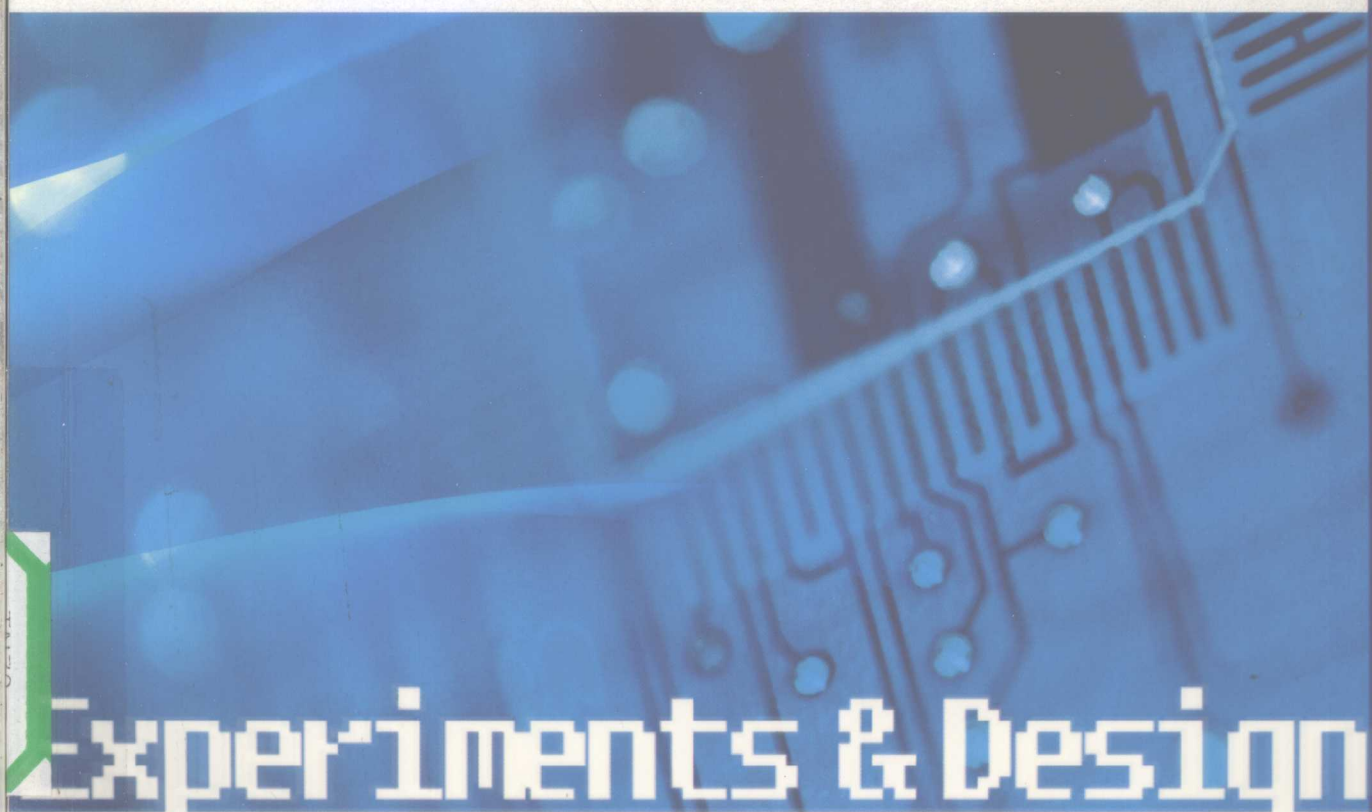


陈金西 / 主 编
陈伯阳 张泽旺 / 副主编

数字电路实验 与综合设计

Experiments & Integrated Design in Digital Circuit



Experiments & Design



厦门大学出版社
XIAMEN UNIVERSITY PRESS

数字电路实验与综合设计

主 编 陈金西

副主编 陈伯阳 张泽旺

厦 门 大 学 出 版 社

图书在版编目(CIP)数据

数字电路实验与综合设计/陈金西主编. —厦门:厦门大学出版社, 2009. 6
ISBN 978-7-5615-3280-5

I. 数… II. 陈… III. 数字电路-实验-高等学校-教学参考资料 IV. TN79-33

中国版本图书馆 CIP 数据核字(2009)第 088052 号

厦门大学出版社出版发行

(地址:厦门市软件园二期望海路 39 号 邮编:361008)

<http://www.xmupress.com>

xmup@public.xm.fj.cn

厦门市明亮彩印有限公司印刷

2009 年 6 月第 1 版 2009 年 6 月第 1 次印刷

开本:787×1092 1/16 印张:11.5

字数:276 千字 印数:1~3000 册

定价:18.00 元

本书如有印装质量问题请直接寄承印厂调换

前 言

“数字电子技术”课程是一门实践性很强的基础课。实验教学在该课程中占有极其重要的地位。通过实验可使学生掌握器件的性能、参数及电子电路的内在规律、各功能电路间的相互影响,从而验证电路基础理论。通过实践教学,可使学生进一步掌握基础知识、基本实验方法及基本实验技能,培养学生独立解决问题的能力、实事求是的科学态度和踏实细致的工作作风,培养学生的独立工程设计能力,为学生走入社会从事各项工作打下良好的基础。

为了深化教学改革、加强实验环节,适应基本实验、集成电路应用和课程综合设计的需要,我们编写了本书。作者参考了大量书籍、资料、网站和实验设备使用手册,融入作者多年的教学经验、实验经验和科研成果。本书由15个基础实验和8个课程综合设计组成,适合工科院校电子信息类本科专业使用,也可供高职高专相关专业选择使用。

全书由陈金西编写,由陈伯阳和张泽旺组织每个实验及综合设计的实验验证。我们尽量做到由基础实验到综合设计,实验难度循序渐进,实验任务明确清晰,实验结果合理可行,实验内容覆盖数字电路所有知识点。尽管我们力求做到尽善尽美,但因水平有限,书中难免存在不当之处,恳请读者批评指正。

本书的顺利出版,要感谢厦门理工学院电子系、厦门大学出版社的领导和老师给予的大力支持和帮助。

编者

2009年3月

目 录

前言

实验一 基本门电路	1
实验二 TTL 集成逻辑门的逻辑功能与参数测试	6
实验三 集电极开路门与三态门的应用	12
实验四 组合逻辑电路设计	17
实验五 半加器、全加器及其应用	20
实验六 触发器及其应用	24
实验七 时序逻辑电路实验	31
实验八 计数器及其应用	35
实验九 计数、译码和显示	43
实验十 移位寄存器及其应用	47
实验十一 脉冲的产生与整形	54
实验十二 555 时基电路及其应用	63
实验十三 D/A、A/D 转换器	72
实验十四 随机存取存储器 2114A 及其应用	78
实验十五 可编程器件 GAL 的一般设计过程及编程技术	88
综合设计一 串行加法器的设计	104
综合设计二 电子秒表设计	106
综合设计三 简易彩灯循环控制器设计	111
综合设计四 交通灯控制器设计	113
综合设计五 采用 ASM 方法设计交通灯控制系统	115
综合设计六 4 位乘法器的设计	117
综合设计七 简易电话计时器设计	120
综合设计八 自动限时邮票出售机系统设计	122
附录一 函数信号发生器	127
附录二 VC9801A 系列数字万用表	130
附录三 模拟示波器	134
附录四 RIGOL DS1000 系列数字示波器	147
附录五 GPD-3303 系列直流电源供应器	160
附录六 常用集成电路管脚功能图	165
附录七 TH-SZ-A 型数字电路实验箱结构	174

实验一 基本门电路

一、实验目的

1. 熟悉数字电路实验台的基本功能和使用方法。
2. 熟悉集成芯片引脚的识别方法,验证常用集成 TTL 逻辑门逻辑功能。
3. 掌握与非门实现其他逻辑门电路的方法。

二、实验器材

1. 数字电路实验台
2. 双踪示波器
3. 数字万用表
4. 逻辑笔
5. 74LS00、74LS02、74LS04、74LS08、74LS20、74LS54 各一片

三、实验原理

1. 数字电路实验台功能简介

数字电路实验台面板布置示意图如附录七中的图所示。实验台功能如下:

(1)提供 $\pm 5\text{V}$ 、 $\pm 15\text{V}$ 的直流稳压电源(面板上方装有“电源”、“地”端的插孔,应用导线互相连通)。

(2)提供电路输出状态的显示器(发光二极管、数码显示器),发光二极管用来测电路输出逻辑值(左面板上方装有并列 18 个发光二极管及控制发光二极管工作的 18 个插孔),右面板上方的数码显示器可将 8421BCD 码分别显示“0,1, $\dots$,9”字型,数码显示器还分有动态显示部分和静态显示部分。

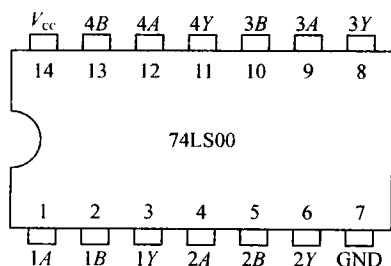
(3)方波脉冲输出插孔,实验台右面板上分别提供 1 MHz、1 kHz、1 Hz 三种独立的频率方波脉冲,另外提供一个 1~10 kHz 可调频率方波脉冲。在实验台左边面板边上通过逻辑开关提供 4 种独立的单次脉冲(由面板上的按钮开关和输出插孔组成)。

(4)电平输出器,在实验箱右面板下方由 18 个拨动开关和输出插孔以及指示发光二极管组成,可输出高电平或低电平。高电平输出(拨动开关向上),发光二极管显示红色;反之,发光二极管显示为绿色。

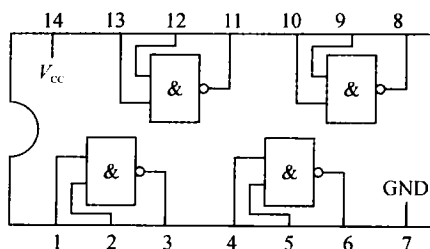
2. 集成电路芯片简介

目前常用的数字集成电路芯片多为双列直插式封装,其引脚数有 14、16、20、24 等多种。引脚号码识别方法是:正对集成电路型号(即能正视芯片名称字迹的标示,且芯片的缺口或小圆点在左侧),从左下角开始按逆时针方向顺序递增。在标准型 TTL 集成电路中,电源

端 V_{CC} 一般排在左上端, 接地端 GND 一般排在右下端。图 1-1 所示为集成 TTL7400(四 2 输入与非门) 芯片的引脚图。



(a) 74LS00 引脚图



(b) 74LS00 内部电路图

图 1-1 74LS00 引脚图与内部逻辑电路

芯片引脚图中字母 A、B、C、D、I 为电路的输入端, E、G 为电路的使能端, N 为空脚。Y、Q 为电路的输出端, V+ 为电源, GND 为地, 字母上的非号表示低电平为有效电平。

3. 实验电路的连接

(1) 连接线路或插接元器件前, 应先切断电源。

(2) 插接元器件前, 应先检查元器件的管脚。如果发现管脚弯曲, 应用工具将管脚校直后, 再将集成芯片正确、轻轻地插入对应的插孔中。拔起元器件前, 应先切断电源, 并应借助起拔器或工具将元器件从两侧小心拔起。

(3) 连接线原则: 红色——电源接线, 黑色——用于地线连接线。其余连接线可采用其他颜色线。开始连线时, 先将固定电平的端点边线接好, 如电源的正极线、地线、集成器件输入输出端的连线。这些连线尽可能使用短线, 线路应简洁, 尽可能减少交叉。

(4) 实验线路连接完毕, 应再仔细检查一遍有否误接或漏接。线路连接经检查无误后, 方可通电进行实验。

四、实验内容与步骤

1. 熟悉数字电路的实验系统及相关器件

仔细观察实验系统面板结构, 熟悉并分别测试实验台各项功能。

(1) 直流稳压电源测试: 用万用表检测 5 V 直流电源, 用示波器测出电压值。

(2) 连续脉冲输出功能测试: 用导线一端插入“1~10 kHz”方波输出插孔, 另一端接至双踪示波器的 CH 探头, 顺时针旋转电位器到底, 调节示波器相关旋钮, 使屏幕出现稳定波形, 读出此时方波输出的上限频率 $f_H = \underline{\hspace{2cm}}$; 逆时针旋转电位器到底, 用同样的方法读出此时方波输出的下限频率 $f_L = \underline{\hspace{2cm}}$ 。

(3) “电平输出器”功能测试: 将导线一端插入“电平输出器”的输出插孔, 另一端插入发光二极管显示器的插孔。拨动开关, 当输出高电平时, 发光二极管亮, 输出低电平时, 发光二极管不亮。

(4) “拨动盘”与“数码显示器”功能测试: 在实验箱左边有四组 BCD 码, 分别由拨盘开关的按键输出。随意取一组 A、B、C、D 分别用导线接至“数码显示器”的对应插孔 D、C、B、A 中, 然后拨动盘上的增减键, 观察拨码盘上的数值与数码显示器上的数值是否一致。

(5) 扬声器测试: 将数字电路实验箱中的 1~10 kHz 方波输出端口引出一条导线, 插至

扬声器的“—”端,用导线引至电源“GND”端,此时扬声器发声。调节信号频率,注意音调的变化。若将 1Hz 的信号引入扬声器,能听到声音吗?为什么? 100 kHz 呢?

2. 常用逻辑门芯片认识——TTL 集成逻辑门功能测试

(1) 四 2 输入与非门(74LS00)的逻辑功能测试

①静态测试:74LS00 芯片引脚图见附录六。选其中任意一组逻辑门进行功能测试。要求将集成门电路 74LS00 的第 14 脚(V_{CC})接电源(+5 V),第 7 脚(GND)接地。在与非门的两个输入端 A、B 上分别加入相应的逻辑电平,测试并观察与非门对应输出端 Y 的状态(将输出端 Y 插入发光二极管的输入端,发光二极管的亮灭表示输出端的逻辑状态。灯亮为 1,灯灭为 0),并把结果填入表 1-1 中。此实验验证了与非门的逻辑功能,同时也可以用来测试芯片的好坏。分析表 1-1 中的数据,总结与非门输入端 A、B 与输出端 Y 之间的逻辑关系, $Y=$ _____。

表 1-1 74LS00 与非门的逻辑功能测试

输入		输出		输入		输出	
A	B	电压/V	F(逻辑值)	A	B	电压/V	F(逻辑值)
0	0			1	0		
0	1			1	1		

②动态测试:观察与非门对脉冲控制作用:在四 2 输入与非门 74LS00 中任选一组与非门,分别按图 1-2 的(a)、(b)连线,并用示波器观察输入、输出端波形,绘出波形图,分析与非门如何完成对脉冲的控制。

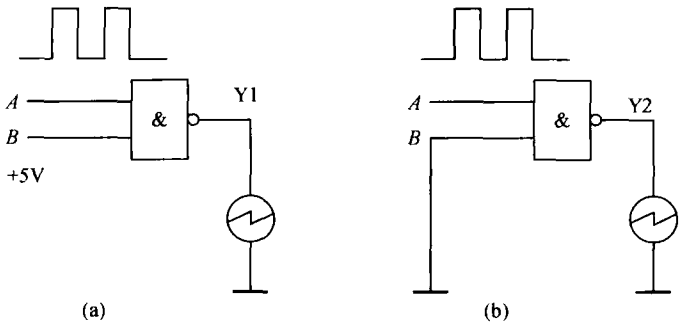


图 1-2 与非门的动态测试

(2) 四 2 输入或非门(CD4001)逻辑功能测试

①CD4001 芯片引脚图见附录六。画出 CD4001 的任一门的逻辑功能图。

②根据表 1-2 的要求在或非门输入端 A、B 上分别加上相应的逻辑电平,测试并观察或非门对应输出端 Y 的状态,把结果填入表 1-2 中。此实验验证了或非门的逻辑功能,同时也可以用来测试芯片功能的好坏。从表 1-2 中总结输入端 A、B 与输出端 Y 之间的逻辑关系 $Y=$ _____。

表 1-2 CD4001 或非门逻辑功能测试

输入		输出		输入		输出	
A	B	电压/V	F(逻辑值)	A	B	电压/V	F(逻辑值)
0	0			1	0		
0	1			1	1		

(3) 六反相器 74LS04 逻辑功能测试

① 74LS04 芯片引脚图见附录六。画出 74LS04 任一门的逻辑图。

② 根据表 1-3 的要求,在 74LS04 反相器的任意一个输入端 A 加上相应的逻辑电平,测试并观察反相器对应输出端 Y 的状态,并把逻辑值填入表 1-3 中。由此验证反相器的逻辑功能,总结输入端 A 与输出端 Y 之间的逻辑关系 $Y = \underline{\hspace{2cm}}$ 。

表 1-3 74LS04 反相器的逻辑功能

输入	A	0	1
输出	Y		

3. 用与非门实现其他逻辑门电路

数字电路中常需要用与非—与非门实现与逻辑、或逻辑、与或逻辑等电路。如与或的逻辑表达式 $Y = AB + AC$, 根据摩根定理:

$$Y = AB + AC = \overline{\overline{AB + AC}} = \overline{\overline{AB} \cdot \overline{AC}}$$

因此,可以用与非—与非门实现与或门的逻辑功能。

(1) 画出用与非门组成的 $Y = AB + AC$ 与或逻辑的逻辑电路图。

(2) 用 74LS00(四 2 输入与非门)实现上述电路。要求在输入端 A、B 和 C 分别加上相应的逻辑电平,确定输出端 Y 的状态,并将结果填入表 1-4 中,验证电路的等效关系。

表 1-4 $Y = AB + AC$ 与或逻辑功能测试表

A	B	C	输出 Y	A	B	C	输出 Y
0	0	0		1	0	0	
0	0	1		1	0	1	
0	1	0		1	1	0	
0	1	1		1	1	1	

五、注意事项

1. TTL 电路对电源电压要求较严,电源电压 V_{CC} 只允许在 $(5 \pm 10\%)V$ 的范围内工作,超过 5.5 V 将损坏器件,低于 4.5 V 器件的逻辑功能将不正常。
2. TTL 电路的输出端切忌对地端(或电源端)短接,短接极易烧毁电路。
3. 方波脉冲输出功能测试时,频率为 10 Hz 以下,可用发光二极管监测;高于 10 Hz,需要用示波器来观察。

六、思考题

1. 总结实验中几种常用集成逻辑门——与非门、或非门、反相器的逻辑功能及其芯片的使用。
2. 根据图 1-2 的测试结果,说明与非门如何作脉冲控制门。若将图中与非门改为或非门,输入—输出关系有否改变? 或非门如何控制门?(如果输入信号是锯齿波,观察分析输出波形。)

3. TTL 集成与非 74LS00 如何作反相器使用?

4. 若与或非门电路要实现:

$$Y = \overline{AB + CD}$$

多余输入端应如何处理? 用 74LS54 芯片验证, 引脚见附录六。

实验二 TTL 集成逻辑门的逻辑功能与参数测试

一、实验目的

1. 掌握 TTL 集成与非门的逻辑功能和主要参数的测试方法。
2. 掌握 TTL 器件的使用规则。
3. 进一步熟悉数字电路实验装置的结构、基本功能和使用方法。

二、实验原理

本实验采用四输入双与非门 74LS20, 即在一块集成块内含有两个互相独立的与非门, 每个与非门有四个输入端。其逻辑框图、符号及引脚排列如图 2-1(a)、(b)、(c) 所示。

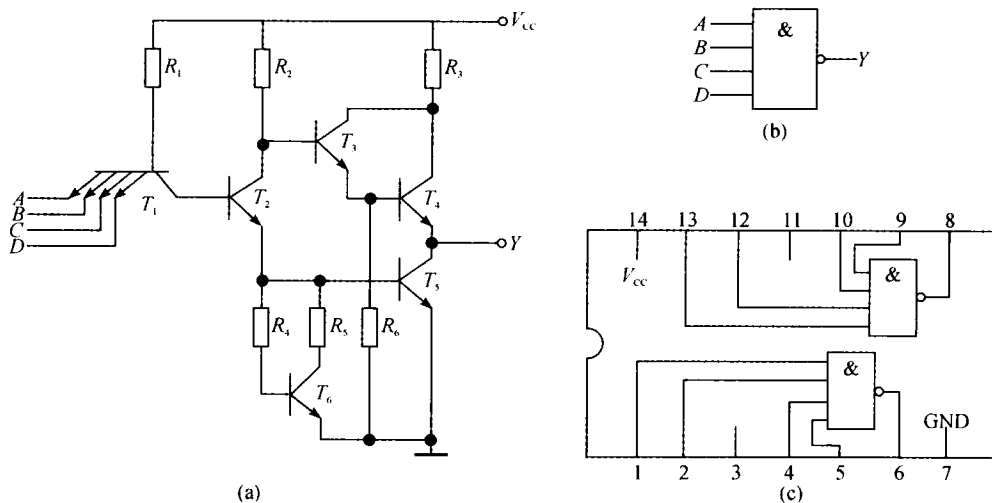


图 2-1 74LS20 逻辑框图、逻辑符号及引脚排列

1. 与非门的逻辑功能

与非门的逻辑功能是: 当输入端中有一个或一个以上是低电平时, 输出端为高电平; 只有当输入端全部为高电平时, 输出端才是低电平 (即有“0”得“1”, 全“1”得“0”。)

其逻辑表达式为 $Y = \overline{AB\cdots}$ 。

2. TTL 与非门的主要参数

(1) 低电平输出电源电流 I_{CCL} 和高电平输出电源电流 I_{CCH}

与非门处于不同的工作状态, 电源提供的电流是不同的。 I_{CCL} 是指所有输入端悬空, 输出端空载时, 电源提供器件的电流。 I_{CCH} 是指输出端空载, 每个门各有一个以上的输入端接

地,其余输入端悬空,电源提供给器件的电流。通常 $I_{CCL} > I_{CCH}$, 它们的大小标志着器件静态功耗的大小。器件的最大功耗为 $P_{CCL} = V_{CC} I_{CCL}$ 。手册中提供的电源电流和功耗值是指整个器件总的电源电流和总的功耗。 I_{CCL} 和 I_{CCH} 测试电路如图 2-2(a)、(b)所示。

注意:TTL 电路对电源电压要求较严,电源电压 V_{CC} 只允许在 $+(5 \pm 10\%)V$ 的范围内工作,超过 5.5 V 将损坏器件,低于 4.5 V 器件的逻辑功能将不正常。

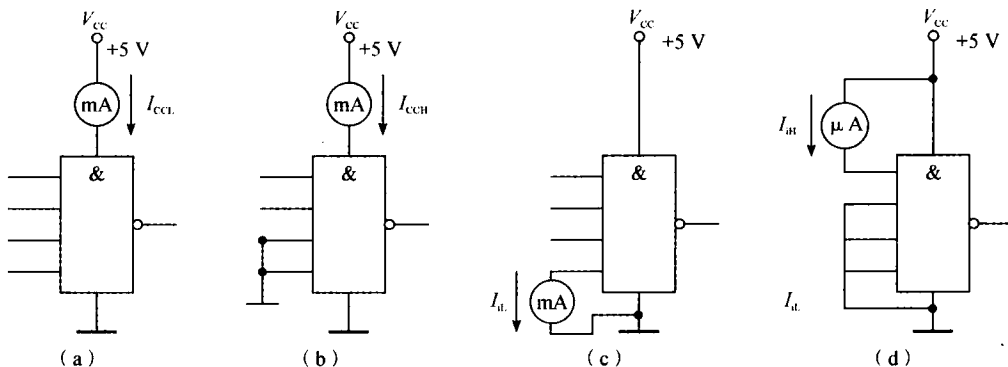


图 2-2 TTL 与非门静态参数测试电路图

(2) 低电平输入电流 I_{IL} 和高电平输入电流 I_{IH}

I_{IL} 是指被测输入端接地,其余输入端悬空,输出端空载时,由被测输入端流出的电流值。在多级门电路中, I_{IL} 相当于前级门输出低电平时,后级向前级门灌入的电流,因此它关系到前级门的灌电流负载能力,即直接影响前级门电路带负载的个数,因此希望 I_{IL} 小些。

I_{IH} 是指被测输入端接高电平,其余输入端接地,输出端空载时,流入被测输入端的电流值。在多级门电路中,它相当于前级门输出高电平时,前级门的拉电流负载,其大小关系到前级门的拉电流负载能力,希望 I_{IH} 小些。由于 I_{IH} 较小,难以测量,一般免于测试。

I_{IL} 与 I_{IH} 的测试电路如图 2-2(c)、(d)所示。

(3) 扇出系数 N_O

扇出系数 N_O 是指门电路能驱动同类门的个数,是衡量门电路负载能力的一个参数。TTL 与非门有两种不同性质的负载,即灌电流负载和拉电流负载,因此有两种扇出系数,即低电平扇出系数 N_{OL} 和高电平扇出系数 N_{OH} 。通常 $I_{IH} < I_{IL}$, 则 $N_{OH} > N_{OL}$, 故常以 N_{OL} 作为门的扇出系数。

N_{OL} 的测试电路如图 2-3 所示,门的输入端全部悬空,输出端接灌电流负载 R_L ,调节 R_L 使 I_{OL} 增大, V_{OL} 随之增高,当 V_{OL} 达到 V_{OLm} (手册中规定低电平规范值 0.4 V) 时的 I_{OL} 就是允许灌入的最大负载电流,则

$$N_{OL} = \frac{I_{OL}}{I_{IL}}$$

通常 $N_{OL} \geq 8$ 。

(4) 电压传输特性

门的输出电压 V_O 随输入电压 V_i 而变化的曲线 $V_O = f(V_i)$ 称为门的电压传输特性,通过它可读得门电路的一些重要参数,如输出高电平 V_{OH} 、输出低电平 V_{OL} 、关门电平 V_{Off} 、开门电平 V_{ON} 、阈值电平 V_T 及抗干扰容限 V_{NL} 、 V_{NH} 等值。测试电路如图 2-4 所示,采用逐点

测试法,即调节 R_w ,逐点测得 V_i 及 V_o ,然后绘成曲线。

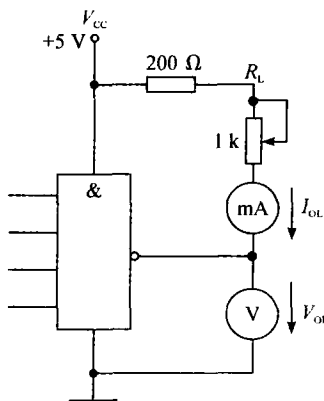


图 2-3 扇出系数测试电路

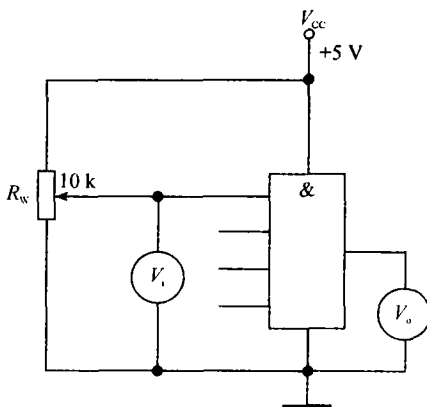
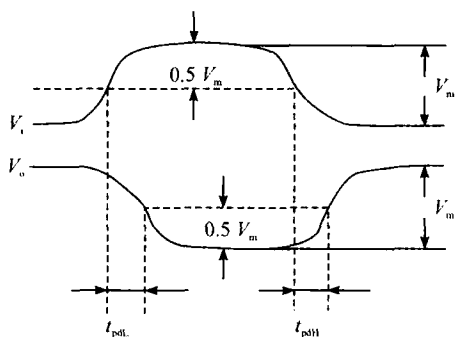


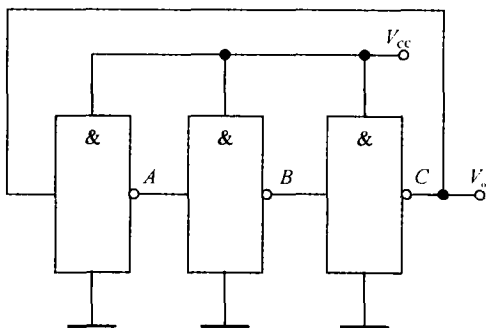
图 2-4 传输特性测试电路

(5) 平均传输延迟时间 t_{pd}

t_{pd} 是衡量门电路开关速度的参数,是指输出波形边沿的 $0.5 V_m$ 至输入波形对应边沿 $0.5 V_m$ 点的时间间隔,如图 2-5 所示。



(a) 传输延迟特性



(b) t_{pd} 的测试电路

图 2-5 传输延迟及测试电路

图 2-5(a) 中的 t_{pdl} 为导通延迟时间, t_{pdH} 为截止延迟时间, 平均传输延迟时间为

$$t_{pd} = \frac{1}{2}(t_{pdl} + t_{pdH})$$

t_{pd} 的测试电路如图 2-5(b) 所示, 由于 TTL 门电路的延迟时间较小, 直接测量时对信号发生器和示波器的性能要求较高, 故实验采用测量由奇数个与非门组成的环形振荡器的振荡周期 T 来求得。其工作原理是: 假设电路在接通电源后某一瞬间, 电路中的 A 点为逻辑“1”, 经过三级门的延迟后, 使 A 点由原来的逻辑“1”变为逻辑“0”; 再经过三级门的延迟后, A 点电平又重新回到逻辑“1”。电路中其他各点电平也跟随变化。说明使 A 点发生一个周期的振荡, 必须经过 6 级门的延迟时间。因此平均传输延迟时间为

$$t_{pd} = \frac{T}{6}$$

TTL 电路的 t_{pd} 一般在 $10 \sim 40$ ns 之间。

74LS20 主要电参数规范如表 2-1 所示：

表 2-1 74LS20 主要电参数表

参数名称和符号			规范值	单位	测试条件
直流参数	通导电源电流	I_{CC1}	<14	mA	$V_{CC}=5\text{ V}$, 输入端悬空, 输出端空载
	截止电源电流	I_{CCH}	<7	mA	$V_{CC}=5\text{ V}$, 输入端接地, 输出端空载
	低电平输入电流	I_{IL}	≤ 1.4	mA	$V_{CC}=5\text{ V}$, 被测输入端接地, 其他输入端悬空, 输出端空载
	高电平输入电流	I_{IH}	<50	μA	$V_{CC}=5\text{ V}$, 被测输入端 $V_{in}=2.4\text{ V}$, 其他输入端接地, 输出端空载
			<1	mA	$V_{CC}=5\text{ V}$, 被测输入端 $V_{in}=5\text{ V}$, 其他输入端接地, 输出端空载
	输出高电平	V_{OH}	≥ 3.4	V	$V_{CC}=5\text{ V}$, 被测输入端 $V_{in}=0.8\text{ V}$, 其他输入端悬空, $I_{OH}=400\text{ }\mu\text{A}$
	输出低电平	V_{OL}	<0.3	V	$V_{CC}=5\text{ V}$, 输入端 $V_{in}=2.0\text{ V}$, $I_{OL}=12.8\text{ mA}$
交流参数	扇出系数	N_O	4~8	V	同 V_{OH} 和 V_{OL}
	平均传输延迟时间	t_{pd}	≤ 20	ns	$V_{CC}=5\text{ V}$, 被测输入端输入信号: $V_{in}=3.0\text{ V}$, $f=2\text{ MHz}$

三、实验设备与器件

1. +5V 直流电源
2. 逻辑电平开关
3. 逻辑电平显示器
4. 直流数字电压表
5. 直流毫安表
6. 直流微安表
7. 74LS20 $\times 2$, 1 k、10 k 电位器, 200 Ω 电阻器(0.5 W)

四、实验内容

在合适的位置选取一个 14P 插座, 按定位标记插好 74LS20 集成块(或在实验箱上找到已经插好的 74LS20 集成块)。

1. 验证 TTL 集成与非门 74LS20 的逻辑功能

按图 2-6 接线, 门的四个输入端接逻辑开关输出插口, 以提供“0”与“1”电平信号, 开关向上, 输出逻辑“1”, 向下为逻辑“0”。门的输出端接由 LED 发光二极管组成的逻辑电平显示器(又称 0-1 指示器)的显示插口, LED 亮为逻辑“1”, 不亮为逻辑“0”。按表 2-2 的真值表逐个测试集成块中两个与非门的逻辑功能。74LS20 有 4 个输入端, 有 16 个最小项, 在实际测试时, 只要通过对输入 1111、0111、1011、1101、1110 五项进行检测就可判断其逻辑功能是否正常。

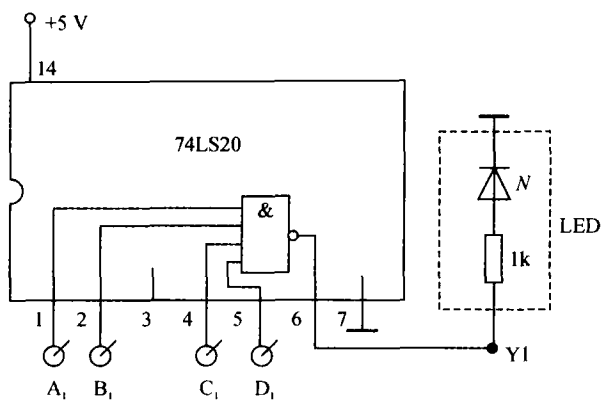


图 2-6 与非门逻辑功能测试电路

表 2-2 真值表

输入				输出	
A_n	B_n	C_n	D_n	Y_1	Y_2
1	1	1	1		
0	1	1	1		
1	0	1	1		
1	1	0	1		
1	1	1	0		

2. 74LS20 主要参数的测试

(1) 分别按图 2-2、图 2-3、图 2-5(b) 接线并进行测试, 将测试结果记入表 2-3 中。

表 2-3 测试结果记录表

I_{CCL}/mA	I_{CCH}/mA	I_{iL}/mA	I_{oL}/mA	$N_O = \frac{I_{oL}}{I_{iL}}$	$t_{pd} = T/6$ /ns

(2) 按图 2-4 接线, 调节电位器 R_w , 使 V_i 从 0 V 向高电平变化, 逐点测量 V_i 和 V_o 的对应值, 记入表 2-4 中。

表 2-4 测试结果记录表

V_i/V	0	0.2	0.4	0.6	0.8	1.0	1.5	2.0	2.5	3.0	3.5	4.0	...
V_o/V													

五、实验报告

- 记录、整理实验结果, 并对结果进行分析。
- 画出实测的电压传输特性曲线, 并从中读出各有关参数值。

附一: 集成电路芯片简介

数字电路实验中所用到的集成芯片都是双列直插式的, 其引脚排列规则如图 2-1 所示。识别方法是: 正对集成电路型号(如 74LS20)或看标记(左边的缺口或小圆点标记), 从左下角开始按逆时针方向以 1, 2, 3, ... 依次排列到最后一脚(在左上角)。在标准形 TTL 集成电路中, 电源端 V_{CC} 一般排在左上端, 接地端 GND 一般排在右下端。如 74LS20 为 14 脚芯片, 14 脚为 V_{CC} , 7 脚为 GND。若集成芯片引脚上的功能标号为 NC, 则表示该引脚为空脚, 与内部电路不连接。

附二: TTL 集成电路使用规则

- 接插集成块时, 要认清定位标记, 不得插反。

2. 电源电压使用范围为 $+4.5 \sim +5.5 \text{ V}$ 之间, 实验中要求使用 $V_{\text{CC}} = +5 \text{ V}$ 。电源极性绝对不允许接错。

3. 闲置输入端处理方法

(1) 悬空, 相当于正逻辑“1”, 对于一般小规模集成电路的数据输入端, 实验时允许悬空处理。但易受外界干扰, 导致电路的逻辑功能不正常。因此, 对于接有长线的输入端, 中规模以上的集成电路和使用集成电路较多的复杂电路, 所有控制输入端必须按逻辑要求接入电路, 不允许悬空。

(2) 直接接电源电压 V_{CC} (也可以串入一只 $1 \sim 10 \text{ k}\Omega$ 的固定电阻) 或接至某一固定电压 ($+2.4 \text{ V} \leq V \leq 4.5 \text{ V}$) 的电源上, 或与输入端为接地的多余与非门的输出端相接。

(3) 若前级驱动能力允许, 可以与使用的输入端并联。

4. 输入端通过电阻接地, 电阻值的大小将直接影响电路所处的状态。当 $R \leq 680 \Omega$ 时, 输入端相当于逻辑“0”; 当 $R \geq 4.7 \text{ k}\Omega$ 时, 输入端相当于逻辑“1”。对于不同系列的器件, 要求的阻值不同。

5. 输出端不允许并联使用[集电极开路门(OC)和三态输出门电路(3S)除外]。否则不仅会使电路逻辑功能混乱, 还会导致器件损坏。

6. 输出端不允许直接接地或直接接 $+5 \text{ V}$ 电源, 否则将损坏器件, 有时为了使后级电路获得较高的输出电平, 允许输出端通过电阻 R 接至 V_{CC} , 一般取 $R = 3 \sim 5.1 \text{ k}\Omega$ 。

实验三 集电极开路门与三态门的应用

一、实验目的

1. 熟悉 OC 门和三态门的逻辑功能。
2. 了解集电极负载电阻 R_L 对 OC 门电路的影响。
3. 掌握 OC 门和三态门的典型应用。

二、实验器材

1. 数字电路实验箱
2. 双踪示波器
3. 数字万用表
4. OC 与非门 74LS03 1 片 三态逻辑门 74LS125 1 片
四二输入与非门 74LS00 2 片 四二输入与非门 CD4011 1 片

三、实验原理

数字系统中有时需要把两个或两个以上集成逻辑门的输出端直接并接在一起完成一定的逻辑功能。对于普通的 TTL 门电路,由于输出级采用了推挽式输出电路,无论输出是高电平还是低电平,输出阻抗都很低。因此,通常不允许将它们的输出端并接在一起使用。集电极开路门和三态输出门是两种特殊的 TTL 门电路,它们允许把输出端直接并接在一起使用。

1. TTL 集电极开路门(OC 门)

本实验所用 OC 与非门型号为 2 输入四与非门 74LS03,内部逻辑图及引脚排列如图 3-1 所示。OC 与非门的输出管 T_3 是悬空的,工作时,输出端必须通过一只外接电阻 R_L 和电源 E_C 相连接,以保证输出电平符合电路要求。

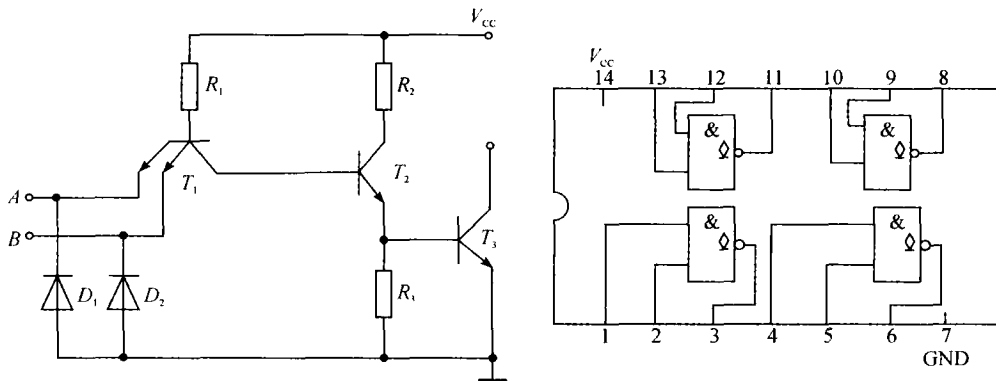


图 3-1 74LS03 内部结构及引脚排列