



普通高等教育“十一五”国家级规划教材
高职高专电子信息专业系列教材

EDA技术基础

■ 焦素敏 主 编



清华大学出版社



清华大学出版社
TSINGHUA UNIVERSITY PRESS

EDA技术基础

第2版

张松海 主编

清华大学出版社



ISBN 7-302-11111-1



普通高等教育“十一五”国家级规划教材
高职高专电子信息专业系列教材

EDA技术基础

■ 焦素敏 主 编

清华大学出版社

北 京

内 容 简 介

本书从 EDA 技术的应用角度出发,简明而系统地介绍了 EDA 技术的相关内容。包括 EDA 技术的概念及特点,EDA 技术的物质载体——可编程逻辑器件,EDA 技术的设计语言——硬件描述语言 VHDL,EDA 技术的开发设计流程和工具软件 MAX+ plus II 及 Quartus II。此外,第 5 章给出了大量常用 VHDL 设计实例,第 8 章详细阐述了几个典型的 EDA 技术综合应用设计实例,并在第 9 章编写了多个实验项目。

全书在取材和编排上,力求理论联系实际,由浅入深,循序渐进。每章后面附有小结和习题,便于读者学习和教学使用。

本书可作为高职高专电子信息、通信、自动化、计算机等相关专业的教材及社会相关技术的培训教材,也可作为相关学科工程技术人员的参考书,还可作为电子产品制作、科技创新实践、EDA 课程设计和毕业设计等实践活动的参考书。

本书封面贴有清华大学出版社防伪标签,无标签者不得销售。

版权所有,侵权必究。侵权举报电话:010-62782989 13701121933

图书在版编目(CIP)数据

EDA 技术基础 / 焦素敏主编. —北京:清华大学出版社,2009.8

高职高专电子信息专业系列教材

ISBN 978-7-302-20293-6

I. E… II. 焦… III. 电子电路—计算机辅助设计—应用软件—高等学校:技术学校—教材 IV. TN702

中国版本图书馆 CIP 数据核字(2009)第 088333 号

责任编辑:刘青

责任校对:刘静

责任印制:王秀菊

出版发行:清华大学出版社

地 址:北京清华大学学研大厦 A 座

<http://www.tup.com.cn>

邮 编:100084

社 总 机:010-62770175

邮 购:010-62786544

投稿与读者服务:010-62776969,c-service@tup.tsinghua.edu.cn

质 量 反 馈:010-62772015,zhiliang@tup.tsinghua.edu.cn

印 刷 者:北京市清华园胶印厂

装 订 者:三河市新茂装订有限公司

经 销:全国新华书店

开 本:185×260

印 张:20.5

字 数:474 千字

版 次:2009 年 8 月第 1 版

印 次:2009 年 8 月第 1 次印刷

印 数:1~4000

定 价:30.00 元

EDA(电子设计自动化)技术是近年迅速发展起来的计算机软件、硬件和微电子交叉的现代电子设计学科,是现代电子工程领域的一门新技术。它是以可编程逻辑器件(PLD)为物质基础、以计算机为工作平台、以EDA 工具软件为开发环境、以硬件描述语言(HDL)作为电子系统功能描述的主要方式、以电子系统设计为应用方向的电子产品自动化设计过程。

在当今这个以数字化和网络化为特征的信息技术革命大潮中,电子技术获得了飞速发展,现代电子产品几乎渗透到社会的各个领域。现代电子产品的性能也在进一步提高,产品更新换代的节奏也越来越快。不仅如此,现代电子产品正在以前所未有的革新速度,向着功能多样化、体积小型化、功耗最低化的方向迅速发展。所有这些,都离不开 EDA 技术的有力支持,因此有专家指出,现代电子设计技术的发展主要体现在 EDA 工程领域。EDA 是电子产品开发研制的动力源和加速器,是现代电子设计的核心。因此,在大中专院校的电子、通信、控制、计算机等各类学科的教学中引入 EDA 技术的内容,以适应现代电子技术的飞速发展是很有必要的。

本书是作者在多年从事 EDA 教学的基础上,充分吸收读者对已出版使用的《EDA 应用技术》的反馈意见,综合 EDA 技术的特点和发展现状编写而成。在内容的安排和取舍上,既考虑了 EDA 技术本身的系统性和完整性,又考虑了 EDA 技术的实用性和教学可操作性,尽量做到理论与实践有机结合。全书内容按照可编程逻辑器件—EDA 开发流程与工具软件—VHDL 语言—常用 VHDL 设计实例—MAX+plus II 软件及应用—Quartus II 软件及应用—EDA 技术综合应用设计实例—EDA 实验开发系统及实验的顺序编写。无论是器件的介绍、硬件描述语言(HDL)的讲解,还是 EDA 工具软件的使用,都以目前市场上应用广泛的主流内容来展开,力求重点突出,避免面面俱到、纷杂而不深入。此外,由于 EDA 是一门实践性很强的技术,不能仅仅停留在理论学习上,故本书特别注重对读者应用能力的培养。通过第 4、5、8 章大量的设计实例,可以帮助读者较好地掌握用 VHDL(超高速集成电路硬件描述语言)进行电子系统设计的方法,而第 3 章第 4 节、第 6 章和第 7 章的内容不仅可以作

为 EDA 工具软件的学习指导,也可以作为初学者的实验项目,加上第 9 章的多项实验,读者完全可以经过这些实际操作,很好地掌握 EDA 的开发设计方法和 MAX+plus II 的使用技能。

本书由河南工业大学焦素敏担任主编,并编写第 1~8 章,第 9 章由王学梅编写。张德贤教授对本书做了认真审阅,并提出了一些宝贵意见。编写中,参考了许多学者和专家的著作及研究成果,在此谨向他们表示诚挚谢意。

由于作者水平有限,书中难免存在不足之处,敬请读者批评指正。作者 E-mail: jiaosumin@163.com。

编 者

2009 年 4 月

第 1 章 概述	1
1.1 EDA 技术及其重要性	1
1.1.1 EDA 技术的实例引入	1
1.1.2 EDA 技术的概念	3
1.1.3 EDA 技术的重要性	4
1.2 EDA 技术的知识体系	4
1.2.1 可编程逻辑器件	5
1.2.2 硬件描述语言	6
1.2.3 EDA 工具软件	7
1.3 EDA 技术的特点和发展趋势	7
1.3.1 EDA 技术的主要特点	7
1.3.2 EDA 技术的发展趋势	10
1.4 专用集成电路	11
1.4.1 ASIC 的概念和分类	11
1.4.2 可编程 ASIC 技术展望	12
本章小结	12
思考题与习题	13
第 2 章 可编程逻辑器件	14
2.1 概述	14
2.1.1 可编程逻辑器件的发展历程	14
2.1.2 可编程逻辑器件的分类	14
2.1.3 PLD 的基本结构	16
2.1.4 PLD 逻辑符号的画法和约定	17
2.2 简单 PLD	17
2.2.1 PAL	18
2.2.2 GAL	22

2.3	CPLD 和 FPGA	25
2.3.1	CPLD 的基本结构	26
2.3.2	FPGA 的基本结构	27
2.3.3	Altera 公司器件介绍	29
2.4	在系统可编程逻辑器件	30
2.4.1	在系统可编程技术的特点	30
2.4.2	ispLSI 的结构及系列器件介绍	31
2.4.3	ispGDS 介绍	40
2.5	FPGA 和 CPLD 的应用选择	42
2.5.1	FPGA 和 CPLD 的性能比较	42
2.5.2	FPGA 和 CPLD 的选用依据	42
	本章小结	45
	思考题与习题	46
第 3 章	EDA 工具软件与设计入门	47
3.1	EDA 设计流程	47
3.1.1	设计输入	47
3.1.2	设计实现	49
3.1.3	设计仿真	50
3.1.4	编程或配置	50
3.2	CPLD 和 FPGA 的编程与配置方法	51
3.2.1	CPLD 的 ISP 方式编程	52
3.2.2	使用 PC 并行口配置 FPGA	53
3.2.3	用专用配置器件配置 FPGA	53
3.2.4	使用单片机配置 FPGA	55
3.3	常用 EDA 工具软件	56
3.3.1	MAX+plus II 概述	57
3.3.2	Lattice 公司设计软件概述	58
3.4	MAX+plus II 的原理图输入设计示例	59
3.4.1	一位全加器的设计	59
3.4.2	2 位十进制计数译码电路的设计	68
3.4.3	总结与补充说明	71
	本章小结	75
	思考题与习题	75
第 4 章	VHDL 硬件描述语言	76
4.1	VHDL 概述	76
4.1.1	VHDL 的优点	76

4.1.2	VHDL 与 Verilog、ABEL 语言的比较	77
4.1.3	学习 VHDL 的注意事项	78
4.2	VHDL 程序结构	79
4.2.1	简单 VHDL 程序举例	80
4.2.2	实体	81
4.2.3	结构体	84
4.2.4	库	88
4.2.5	程序包	91
4.2.6	配置	94
4.3	VHDL 语言要素	96
4.3.1	文字规则	96
4.3.2	数据对象	99
4.3.3	数据类型	102
4.3.4	类型转换	106
4.3.5	操作符	108
4.4	VHDL 顺序语句	112
4.4.1	IF 语句	112
4.4.2	CASE 语句	116
4.4.3	LOOP 语句	118
4.4.4	NEXT 语句	121
4.4.5	EXIT 语句	122
4.4.6	WAIT 语句	123
4.4.7	RETURN 语句	123
4.4.8	NULL 语句	124
4.5	VHDL 并行语句	125
4.5.1	进程语句	125
4.5.2	并行信号赋值语句	127
4.5.3	块语句	129
4.5.4	元件例化语句	132
4.5.5	生成语句	134
* 4.6	子程序及子程序调用语句	135
4.6.1	子程序的定义	135
4.6.2	子程序的调用	137
4.6.3	子程序的重载	140
* 4.7	其他语句	143
4.7.1	断言语句	143
4.7.2	报告语句	143
4.7.3	属性语句	144

本章小结	147
思考题与习题	148
第 5 章 常用 VHDL 设计实例	152
5.1 组合逻辑电路设计	152
5.1.1 门电路的设计	152
5.1.2 常用组合电路的设计	154
5.2 时序逻辑电路设计	159
5.2.1 触发器设计	160
5.2.2 移位寄存器设计	162
5.2.3 计数器设计	164
5.3 状态机设计	167
5.3.1 摩尔型状态机的设计	167
5.3.2 米里型状态机的设计	172
5.4 存储器设计	174
5.4.1 只读存储器	174
5.4.2 静态随机存储器	175
5.4.3 先入后出堆栈	176
5.5 特色实用电路设计	176
5.5.1 计数器型防抖动电路设计	176
5.5.2 积分分频器电路设计	177
本章小结	179
思考题与习题	180
第 6 章 MAX+plus II 使用进阶	181
6.1 MAX+plus II 的 VHDL 设计向导	181
6.1.1 创建源程序 cnt4.vhd	181
6.1.2 创建源程序 decl7s.vhd	185
6.1.3 完成顶层文件设计	186
6.1.4 顶层工程文件的处理	188
6.1.5 设计项目的其他信息和资源配置	191
6.2 LPM 的调用方法	194
6.2.1 LPM 的原理图调用方法	195
6.2.2 LPM 的 VHDL 文本方式调用	199
6.3 波形输入设计方法	208
6.4 用 MAX+plus II 优化设计	210
6.4.1 全局逻辑综合选项	210
6.4.2 局部逻辑综合选项	211

6.4.3	探针的使用	213
6.4.4	打包	214
6.5	其他设置	215
6.5.1	编程文件转换	215
6.5.2	MAX+plus II 的安装	216
	本章小结	217
	思考题与习题	218
第 7 章	Quartus II 软件及应用	219
7.1	Quartus II 软件的图形用户界面	219
7.1.1	工程导航区	220
7.1.2	状态区	220
7.1.3	信息区	221
7.1.4	工作区	221
7.1.5	快捷命令工具栏	222
7.2	Quartus II 软件的图形编辑输入法	222
7.2.1	创建工程设计项目	222
7.2.2	编辑设计原理图	224
7.2.3	设计编译	226
7.2.4	设计仿真	228
7.2.5	引脚锁定与编程下载	230
7.3	Quartus II 软件的文本编辑输入法	232
7.3.1	编辑设计文件	232
7.3.2	创建工程	232
7.3.3	编译	234
7.3.4	仿真	236
7.3.5	引脚锁定与下载	237
7.4	层次电路设计	238
7.4.1	顶层文件设计	238
7.4.2	创建各模块的下层设计文件	241
7.4.3	设计项目的编译仿真	243
7.4.4	层次显示	243
	本章小结	243
	思考题与习题	244
第 8 章	EDA 技术综合应用设计实例	245
8.1	数字钟	245
8.1.1	数字钟的设计要求	245

8.1.2	数字钟的顶层结构	245
8.1.3	数字钟各模块的 VHDL 源程序设计	247
8.2	智力竞赛抢答器	253
8.2.1	抢答器的功能描述	253
8.2.2	抢答器的设计	254
8.3	交通灯控制器	257
8.3.1	交通灯控制器功能要求	257
8.3.2	交通灯控制器的设计	258
8.3.3	仿真波形	260
8.3.4	下载验证	260
8.4	8 路彩灯控制器	261
8.4.1	8 路彩灯控制器的功能要求	261
8.4.2	8 路彩灯控制器的设计	261
8.4.3	下载验证	265
8.5	简易数字频率计	265
8.5.1	设计任务	265
8.5.2	数字频率计的设计	266
	本章小结	269
	思考题与习题	269
第 9 章	EDA 实验开发系统与实验	272
9.1	GW48 系列实验开发系统使用说明	272
9.1.1	GW48 系统使用注意事项	272
9.1.2	GW48 系统主板结构与使用方法	272
9.1.3	实验电路结构图	278
9.1.4	GW48-CK/GK/PK 系统结构图信号与芯片引脚对照表	287
9.2	EDA 实验	292
9.2.1	实验 1——用原理图输入法设计 4 位全加器	292
9.2.2	实验 2——计数译码显示电路设计	294
9.2.3	实验 3——计数器的设计	297
9.2.4	实验 4——简易彩灯控制器	299
9.2.5	实验 5——用原理图输入法设计 4 位十进制计数译码器	301
9.2.6	实验 6——用原理图输入法设计 2 位十进制频率计	301
9.2.7	实验 7——序列检测器设计	303
9.2.8	实验 8——用 LPM 设计 8 位数控分频器和 4 位乘法器	305
9.2.9	实验 9——脉宽可调的方波信号发生器设计	305
9.2.10	实验 10——“梁祝”乐曲演奏电路	309
	参考文献	318

概 述

学习 EDA 技术,首先要了解 EDA 技术的基本概念及相关知识。本章从实例入手,阐述 EDA 技术的基本概念、知识体系、技术特点和发展趋势,并对专用集成电路及 EDA 技术在可编程 ASIC 方面的应用前景进行简单介绍。

1.1 EDA 技术及其重要性

1.1.1 EDA 技术的实例引入

随着现代电子技术的飞速发展,现代电子产品几乎渗透到了社会的各个领域。无论是现代高精尖的电子设备如雷达、微机、手机等,还是读者熟悉的电子钟表、大屏幕显示器等日常电子产品,其核心构成都是电子系统。这些现代化的电子产品有力地推动了社会生产力的发展和社会信息化程度的提高,同时,随着微电子技术和计算机技术的发展,电子系统的设计方法和设计手段也发生了很大的变化。进入 20 世纪 90 年代以后,EDA 技术的迅速发展和普及给电子系统的设计带来了革命性的变化,并已渗透到电子系统设计的各个领域。

传统的电子系统设计一般是对电路板进行设计,把所需要的具有固定功能的标准集成电路像积木块一样布置于电路板上,通过设计电路板来实现系统功能。以简单的典型的数字钟为例,如果按照常规的数字电路设计方法,需要用多种集成芯片按一定方式连接而成,如图 1-1 所示,其工作原理简单阐述如下。

图 1-1 所示数字钟由石英晶体振荡电路、分频电路、校表电路、计数电路、译码驱动电路和显示电路组成。用频率为 32 768Hz 的石英晶体和外部阻容元件接在 14 级二进制串行计数器/分频器 4060 的适当引脚便可构成晶体振荡分频器,从 4060 的 Q_{14} 输出端输出的 2Hz 脉冲经过 D 触发器 4013 实现二分频,得到 1Hz 的秒脉冲。秒脉冲送入由 4518 (双二-十进制计数器)组成的“秒”计数器(六十进制)累计秒钟数,而秒计数器的输出脉冲触发“分”计数器(六十进制)累计分钟数。同理,分计数器的输出脉冲触发“时”计数器累计小时数。计数结果(4 位 BCD 数)通过 4511 组成的“时”、“分”、“秒”显示译码器译码,最后用七段数码管实时显示时间。

当数字电子钟初次使用时,或者由于停电、故障等原因需要重新校准时间时,可用校表电路进行“时”、“分”的时间校准。实际上就是用秒脉冲直接作为“分”计数器和“时”计

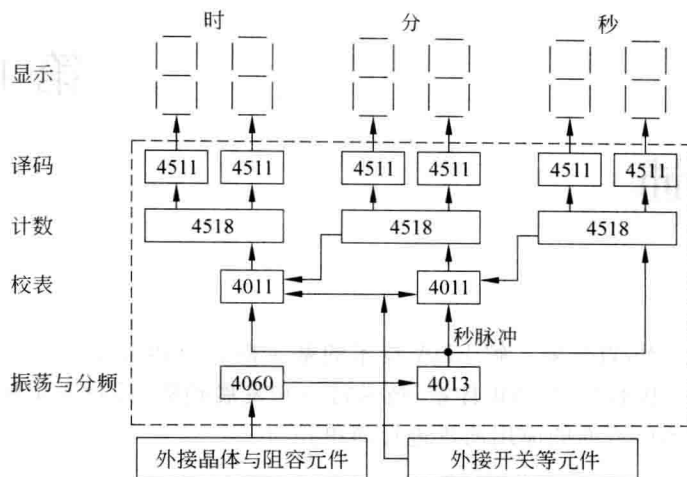


图 1-1 数字钟的传统设计方法示意图

数器的计数脉冲。图中用 4011(四 2 输入与非门)外加开关等元件来实现校表功能。

在上述设计过程中,要求设计者必须熟悉相关集成芯片的逻辑功能和引脚排列,具备一定的电子设计基本功底。

现代电子设计技术的核心是 EDA 技术。利用 EDA 技术进行电子设计主要是采用硬件描述语言来描述数字系统的逻辑功能,利用 EDA 工具软件进行设计输入、编译、逻辑综合和适配,最后将结果下载到可编程逻辑器件(FPGA/CPLD)中,设计者就得到了具有一定功能的专用集成芯片。因此,EDA 设计主要是通过设计芯片来实现系统功能。

例如,图 1-1 所示的数字钟如果采用 EDA 技术来设计,就可以把实现数字钟功能的大部分电路,诸如分频器、计数器、译码器和校表电路等全部用可编程逻辑器件(FPGA/CPLD)去实现,如图 1-2 所示。显然,图 1-2 要比图 1-1 简单得多。

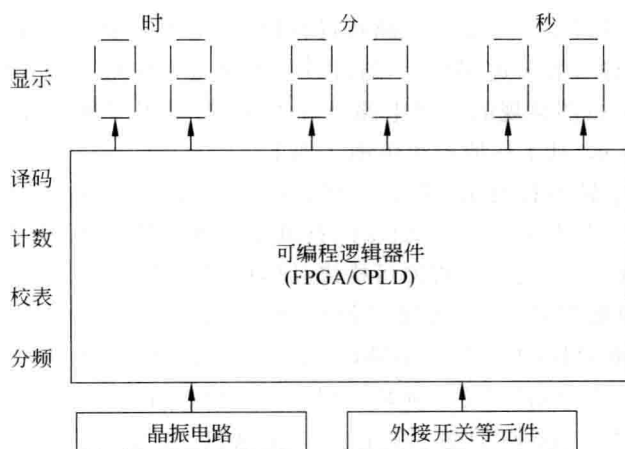


图 1-2 数字钟的 EDA 设计方法示意图

1.1.2 EDA 技术的概念

EDA(Electronic Design Automation)是电子设计自动化的简称。到底什么是 EDA 技术? 由于它是一门迅速发展的高新技术, 涉及面广, 内容丰富, 因此人们的理解各异, 目前看法尚不统一。作者认为, EDA 技术有狭义的 EDA 技术和广义的 EDA 技术之分。

狭义的 EDA 技术就是指以硬件描述语言为系统逻辑描述的主要表达方式, 以计算机、EDA 工具软件和实验开发系统为开发环境, 以大规模可编程逻辑器件为设计载体, 以专用集成电路(Application Special Integrated Circuit, ASIC)、单片电子系统(System on Chip, SOC)芯片为目标器件, 以电子系统设计为应用方向的电子产品自动化设计过程。在此过程中, 设计者只需利用硬件描述语言(Hardware Description Language, HDL), 在 EDA 工具软件中完成对系统硬件功能的描述, EDA 工具便会自动地完成逻辑编译、逻辑化简、逻辑分割、逻辑综合及优化、逻辑布局布线、逻辑仿真, 直至对于特定目标芯片的适配编译、逻辑映射和编程下载等工作, 设计者就可以得到最终形成的集成电子系统(IES)或专用集成芯片(ASIC)。尽管目标系统是硬件, 但整个设计和修改过程如同完成软件设计一样方便和高效。

广义的 EDA 技术, 除了狭义的 EDA 技术外, 还包括计算机辅助分析(CAA)技术(如 PSPICE、EWB、MATLAB 等)和印制电路板计算机辅助设计(PCB-CAD)技术(如 PROTEL、ORCAD 等)。在广义的 EDA 技术中, CAA 技术和 PCB-CAD 技术不具备逻辑综合和逻辑适配的功能, 因此它并不能称为真正意义上的 EDA 技术。

本书所要讲述的 EDA 技术是指面向电子设计工程师的狭义的 EDA 技术, 是真正意义上的电子设计自动化技术, 也是被业界越来越多人士广泛认可的 EDA 技术。这种技术就是利用计算机, 通过软件方式的设计和测试, 达到对既定功能的硬件系统的设计和实现。为此, 典型的 EDA 工具中必须包含两个特殊的软件包——综合器和适配器, 或其中之一。

综合器的功能是将设计者在 EDA 软件平台上完成的针对某个系统项目的 HDL、原理图或波形图描述, 针对给定的可编程逻辑器件, 进行编译、优化、转换和综合, 最终获得门级电路甚至更底层的电路描述文件。由此可见, 综合器工作前, 必须给定最后实现的硬件结构参数, 它的功能就是将软件描述与给定的硬件结构用某种网表文件的方式联系起来。显然, 综合器是软件描述与硬件实现的一座桥梁。综合过程就是将电路和高级语言描述转换成低级的、可与 FPGA/CPLD 或构成 ASIC 门阵列的基本结构相映射的网表文件。综合器可由专业的第三方公司提供。

适配器的功能是将由综合器产生的网表文件配置于指定的目标器件中, 产生最终的下载文件, 如 JEDEC 格式的文件。适配器由 FPGA/CPLD 供应商自己提供, 因为适配器的适配对象直接与器件结构相对应。

EDA 技术主要应用于数字系统的自动化设计, 该领域软件和硬件方面的技术都比较成熟, 应用的普及程度也比较大; 模拟电子技术的 EDA 正在进入实用, 其初期的 EDA

工具不一定需要硬件描述语言。另外,从应用的广度和深度来说,由于电子信息领域的全面数字化,现代的电子设备,单纯用模拟电路的已经很少了。通常情况是,只在微弱信号放大、高速数据采集和大功率输出等局部采用模拟电路,其余部分如信号处理等均采用数字电路。也就是说,大多数电子系统的主体部分是数字系统。因此,基于 EDA 的数字系统的设计技术具有更大的应用市场和更紧迫的需求性。

1.1.3 EDA 技术的重要性

纵观人类社会发展的文明史,一切生产方式和生活方式的重大变革都是由于新的科学发明和新技术的产生而引发的。当今社会是信息社会,信息是客观事物状态和运动特征的一种普遍形式,它与材料和能源一起,称为人类社会的三大资源。当前面临的信息革命是以数字化和网络化为特征的。数字化大大改善了人们对信息的利用,更好地满足了人们对信息的需求;而网络化则使人们更为方便地利用信息,使整个地球成为一个“地球村”。以数字化和网络化为特征的信息技术与一般技术不同,它具有极强的渗透性和基础性,可以渗透和改造一切产业和行业,改变着人类的生产和生活方式,改变着经济形态和社会、政治、文化等各个领域。

20 世纪末,电子技术获得了飞速发展。在其推动下,现代电子产品几乎渗透了社会的各个领域,有力地推动了社会生产力的发展和社会信息化程度的提高;同时也使现代电子产品性能进一步提高,产品更新换代的节奏也越来越快。特别是进入 20 世纪 90 年代以后,EDA 技术的发展和普及给电子系统的设计带来了革命性变化,现代电子产品正以前所未有的高速度,向着功能多样化、体积最小化、功耗最低化迅速发展。集成电路设计在不断地向超大规模、极低功耗和超高速的方向发展;专用集成电路(ASIC)的设计成本不断降低,在功能上,现代的集成电路已能实现单片电子系统(System on a Chip, SOC)的功能。

有专家指出,现代电子设计技术的发展,主要体现在 EDA 工程领域。EDA 是电子产品开发研制的动力源和加速器,是现代电子设计的核心。

1.2 EDA 技术的知识体系

EDA 技术内容丰富,涉及面广。但从教学和应用的角度出发,应了解和掌握以下几个方面的知识。

- (1) 可编程逻辑器件的原理、结构及应用。
- (2) 硬件描述语言,如 VHDL。
- (3) EDA 工具软件的使用。
- (4) 实验开发系统。

其中,大规模可编程逻辑器件是利用 EDA 技术进行电子系统设计的载体,硬件描述语言是利用 EDA 技术进行电子系统设计的主要表达手段,软件开发工具是利用 EDA 技

术进行电子系统设计的智能化的自动化设计工具,实验开发系统则是利用 EDA 技术进行电子系统设计的下载工具及硬件验证工具。也就是说,设计师用 HDL 描绘出硬件的结构和硬件的行为,用设计工具将这些描述综合映射成与半导体工艺有关的硬件工艺文件,半导体器件 FPGA、CPLD 等则是这些硬件工艺文件的载体。当这些 FPGA 器件加载、配置上不同的工艺文件时,这个器件便具有了相应的功能。随着现代电子技术的飞速发展,以 HDL 语言表达设计意图、FPGA 作为硬件载体、计算机为设计开发工具、EDA 软件为开发环境的现代电子设计方法日趋成熟。

近几年,由于硬件描述语言等设计数据格式的逐步标准化,不同设计风格和应用的要求导致各具特色的 EDA 工具被集成在同一个工具软件上,从而使 EDA 框架结构日趋标准化,集成设计环境日趋完善。

1.2.1 可编程逻辑器件

大规模可编程逻辑器件是微电子技术发展的结晶,微电子技术的进步表现在大规模集成电路加工技术,即半导体工艺技术的发展上。表征半导体工艺水平的主要指标线宽已经达到 $0.13\mu\text{m}$,并还在不断地缩小;在硅片单位面积上集成的晶体管数量(集成度)越来越高。

可编程逻辑器件(PLD),特别是现场可编程门阵列(FPGA)和复杂可编程逻辑器件(CPLD),是新一代的数字逻辑器件,也是近几年来集成电路中发展最快的品种之一。这种器件具有高集成度、高速度、高可靠性等明显的特点,其时钟延迟可达纳秒级,结合其并行工作方式,在超高速应用领域和实时测控方面有非常广阔的应用前景;在高可靠应用领域,如果设计得当,将不会存在类似于 MCU(微控制器部件)的复位不可靠和 PC 可能跑飞等问题。FPGA/CPLD 的高可靠性还表现在,几乎可将整个系统下载于同一芯片中,实现所谓由大规模 FPGA 构成的片上系统(System On Programmable Chip, SOPC),从而大大缩小体积,易于管理和屏蔽。

由于 FPGA/CPLD 的集成规模非常大,可利用先进的 EDA 工具进行电子系统设计和产品开发。由于开发工具的通用性,设计语言的标准化以及设计过程几乎与所用器件的硬件结构没有关系,所以设计成功的各类逻辑功能块程序有很好的兼容性和可移植性。它几乎可用于任何型号和规模的 FPGA/CPLD 中,从而使产品设计效率大幅度提高,在很短的时间内即可完成十分复杂的系统设计。这正是产品快速进入市场最宝贵的特征。美国 TI 公司认为,一个 ASIC 80%的功能可用能完成某种功能的设计模块,即知识产权 IP(Intelligence Property)核等现成逻辑合成,而未来大系统的设计仅仅是各类再应用逻辑与 IP 核的拼装,设计周期将更短。

与 ASIC 设计相比,FPGA/CPLD 显著的优势是开发周期短,投资风险小,产品上市速度快,市场适应能力强和硬件升级回旋余地大。而且当产品定型和产量扩大后,可在生产中达到充分检验的 VHDL 设计迅速实现 ASIC 投产。