



21世纪
全国高等教育应用型精品课规划教材

EDA 技术

EDA jishu

◆ 主 编 廖超平 邓 力
◆ 副主编 韦彬贵 李显圣



 **北京理工大学出版社**
BEIJING INSTITUTE OF TECHNOLOGY PRESS

21 世纪全国高等教育应用型精品课规划教材

EDA 技术

主 编	廖超平	邓 力	
副主编	韦彬贵	李显圣	
参 编	苏莉萍	韦 燕	区雅文
	傅以盘	黄 聪	

 **北京理工大学出版社**
BEIJING INSTITUTE OF TECHNOLOGY PRESS

内 容 简 介

本教材编写充分体现了以应用为目的,以必须、够用为度,以讲清概念、强化应用为教学重点的教材特色。

全书共分九章,分别介绍了EDA技术概述、VHDL的设计入门,并讲解了应用原理图方法设计八位二进制加法器、应用VHDL语言方法设计八位二进制加法器、应用LPM函数方法设计三十二位二进制加法器、应用原理图设计法设计两位数字频率计、应用VHDL语言方法设计具有换挡功能的四位数字频率计以及应用VHDL语言方法设计简易正弦波信号发生器的方法。

版权专有 侵权必究

图书在版编目(CIP)数据

EDA技术 / 廖超平, 邓力主编. —北京: 北京理工大学出版社, 2009. 8
ISBN 978 - 7 - 5640 - 2640 - 0

I. E… II. ①廖…②邓… III. 电子电路 - 计算机辅助设计 - 高等学校 - 教材 IV. TN702

中国版本图书馆CIP数据核字(2009)第142929号

出版发行 / 北京理工大学出版社

社 址 / 北京市海淀区中关村南大街5号

邮 编 / 100081

电 话 / (010) 68914775(办公室) 68944990(批销中心) 68911084(读者服务部)

网 址 / <http://www.bitpress.com.cn>

经 销 / 全国各地新华书店

印 刷 / 山东新华印刷厂临沂厂

开 本 / 710毫米×1000毫米 1/16

印 张 / 14.25

字 数 / 265千字

版 次 / 2009年8月第1版 2009年8月第1次印刷

印 数 / 1~1500册

定 价 / 28.00元

责任校对 / 陈玉梅

责任印制 / 边心超

图书出现印装质量问题, 本社负责调换

出版说明

21 世纪是科技全面创新和社会高速发展的时代, 面临这个难得的机遇和挑战, 本着“科教兴国”的基本战略, 我国已着力对高等学校进行了教学改革。为顺应国家对于培养应用型人才的要求, 满足社会对高校毕业生的技能需要, 北京理工大学出版社特邀一批知名专家、学者进行了本系列规划教材的编写, 以期能为广大读者提供良好的学习平台。

本系列规划教材面向机电类相关专业。作者在编写之际, 广泛考察了各校应用型学生的学习实际, 本着“实用、适用、先进”的编写原则和“通俗、精炼、可操作”的编写风格, 以学生就业所需的专业知识和操作技能为着眼点, 力求提高学生的实际运用能力, 使学生更好地适应社会需求。

一、教材定位

- ✚ 以就业为导向, 培养学生的实际运用能力, 以达到学以致用的目的。
- ✚ 以科学性、实用性、通用性为原则, 以使教材符合机电类课程体系设置。
- ✚ 以提高学生综合素质为基础, 充分考虑对学生个人能力的提高。
- ✚ 以内容为核心, 注重形式的灵活性, 以便学生易于接受。

二、编写原则

- ✚ 定位明确。本系列教材所列案例均贴合工作实际, 以满足广

大企业对于机电类专业应用型人才实际操作能力的需求，增强学生在就业过程中的竞争力。

- ✎ 注重培养学生职业能力。根据机电类专业实践性要求，在完成基础课的前提下，使学生掌握先进的机电类相关操作软件，培养学生的实际动手能力。

三、丛书特色

- ✎ 系统性强。丛书各教材之间联系密切，符合各个学校的课程体系设置，为学生构建牢固的知识体系。
- ✎ 层次性强。各教材的编写严格按照由浅及深、循序渐进的原则，重点、难点突出，以提高学生的学习效率。
- ✎ 先进性强。吸收最新的研究成果和企业的实际案例，使学生对当前专业发展方向有明确的了解，并提高创新能力。
- ✎ 操作性强。教材重点培养学生的实际操作能力，以使理论来源于实践，并最大限度运用于实践。

北京理工大学出版社

前 言

EDA 是 Electronic Design Automation (电子设计自动化) 的缩写, EDA 技术是 20 世纪 90 年代初以来迅速发展起来的现代电子工程领域的一门新技术。它以可编程逻辑器件 (PLD) 为载体, 以计算机为工作平台, 以 EDA 工具软件为开发环境, 以硬件描述语言 (HDL) 作为电子系统功能描述方式。它给电子产品设计与开发带来了革命性的变化。随着 EDA 技术的发展, 硬件电子电路的设计几乎都可以依靠计算机来完成, 这样就大大缩短了硬件电子电路设计的周期, 从而使制造商能迅速开发出品种多、批量小的产品, 以满足市场需求。现在, EDA 技术在通信、国防、航天、工业自动化、仪器仪表等领域的电子系统设计工作中的含量正以惊人的速度上升, 它已成为广泛应用于各个电子信息领域的前沿技术之一。另外, 利用 EDA 技术, 能克服实验室元器件品种、规模、数量不足, 仪器陈旧老化、实验电路板形式单调, 不利于学生创新设计等缺点, 对培养学生的应用能力、综合分析与设计能力和提高综合素质都具有重要的意义。因此, 在高等院校电子类专业开设 EDA 技术教学具有重大的意义。

本教材编写充分体现以应用为目的, 以必须、够用为度, 在“宽、高、新、用”上下工夫。所举例子从《数字电子技术》中常见的例子开始逐渐提高难度, 使得教学具有明显的连续性, 以便于学生理解。同时使用项目驱动教学法, 培养学生工程实践能力。全书以培养学生 EDA 工程实践能力为宗旨, 各部分选材和安排围绕培养学生工程实践能力来展开, 每个项目按资讯、计划、决策、实施、检查、评估六阶段引导学生完成项目设计, 培养学生关键能力。

本书由廖超平、邓力担任主编, 韦彬贵、李显圣担任副主编, 苏莉萍、韦燕、区雅文、傅以盘和黄聪参编。其中, 前言、第 4 章和第 9 章由廖超平编写, 第 1 章由傅以盘编写, 第 2 章的 2.1、2.4 节由区雅文编写, 第 2 章的 2.2、2.3 节由黄聪编写, 第 3 章由苏莉萍编写, 第 5 章由韦燕编写, 第 6 章由李显圣编写, 第 7 章由邓力编写, 第 8 章由韦彬贵编写。全书由廖超平统稿。

由于编者经验不足, 故本书难免会存在不足之处, 请各位读者批评指正。

编 者

目 录

第 1 章 EDA 技术概述	1
1.1 EDA 历史与发展.....	2
1.2 可编程逻辑器件.....	6
本章小结.....	13
本章习题.....	13
第 2 章 VHDL 设计入门	14
2.1 VHDL 程序的基本结构.....	14
2.2 VHDL 程序的顺序语句.....	21
2.3 VHDL 程序的并行语句.....	27
2.4 VHDL 程序的语言要素总结.....	35
本章小结.....	40
本章习题.....	40
第 3 章 应用原理图方法设计八位二进制加法器	44
3.1 工作任务的陈述与背景.....	44
3.2 完成工作任务的引导.....	45
3.3 相关技术基本知识与基本技能.....	52
本章小结.....	84
本章习题.....	84
第 4 章 应用 VHDL 语言方法设计八位二进制加法器	85
4.1 工作任务的陈述与背景.....	85
4.2 完成工作任务的引导.....	86
4.3 相关技术基本知识与基本技能.....	89
本章小结.....	105
本章习题.....	105
第 5 章 应用 LPM 函数方法设计三十二位二进制加法器	108
5.1 工作任务的陈述与背景.....	109
5.2 完成工作任务的引导.....	110

5.3 相关技术基本知识与基本技能	112
本章小结	132
本章习题	133
第 6 章 应用原理图设计法设计两位数字频率计	134
6.1 工作任务的陈述与背景	135
6.2 完成工作任务的引导	135
6.3 相关技术基本知识与基本技能	148
本章小结	151
本章习题	151
第 7 章 应用 VHDL 语言方法设计具有换挡功能的四位数字频率计	153
7.1 工作任务的陈述与背景	154
7.2 完成工作任务的引导	154
7.3 相关技术基本知识与基本技能	158
本章小结	178
本章习题	179
第 8 章 应用 VHDL 语言方法设计简易正弦波信号发生器	180
8.1 工作任务的陈述与背景	181
8.2 完成工作任务的引导	181
8.3 相关技术基本知识与基本技能	190
本章小结	195
本章习题	195
第 9 章 基于 FPGA 的简单音乐电路设计	196
9.1 工作任务的陈述与背景	196
9.2 完成工作任务的引导	198
9.3 相关技术基本知识与基本技能	205
本章小结	216
本章习题	216
参考文献	217

第1章

EDA 技术概述

要 求

理解可编程逻辑器件和 EDA 技术的初步知识

知 识 点

- 理解 EDA 技术的概念
- 理解 EDA 技术的发展
- 理解 EDA 技术的主要内容
- 理解可编程逻辑器件的发展
- 理解可编程逻辑器件的分类与结构及原理
- 理解面向 CPLD/FPGA 的设计流程

重 点 和 难 点

- EDA 技术的概念和发展
- 可编程逻辑器件的分类与结构

引 言

EDA 技术是现代电子产品设计技术中的一门综合性新技术,代表了电子设计技术和应用技术的发展方向。本书主要介绍面向 CPLD/FPGA 的 EDA 技术应用。

本章先对 EDA 技术做概括性的介绍,主要介绍 EDA 技术的概念、发展历程及其主要内容,然后再对 EDA 技术中的可编程逻辑器件部分进行概述。

1.1 EDA 历史与发展

一、EDA 技术的概念

电子设计自动化 (Electronic Design Automation, EDA) 技术已经成为现代电子设计技术的核心, 广泛应用于集成电路 IC、复杂电子电路和 PCB 的设计。EDA 技术的发展, 使得 ASIC 设计得到了快速的发展。

什么是 EDA 技术? EDA 技术是现代电子产品设计技术中的一门综合性新技术, 包括广义和狭义的 EDA 技术。

广义的 EDA 技术, 包括计算机辅助分析 CAA 技术 (EWB、MATLAB 等), 印制电路板计算机辅助设计 PCB-CAD 技术 (Protel、OrCAD 等), 专用集成电路设计 ASIC 技术等。

狭义的 EDA 技术是指 IES/ASIC 自动化设计技术, 是以计算机为基本工作平台, 以硬件描述语言为系统逻辑描述的主要表达方式, 以 EDA 工具软件为开发环境, 以大规模可编程逻辑器件为设计载体, 以专用集成电路 ASIC (Application Special Integrated Circuit)、单片电子系统 SOC (System On Chip) 芯片为目标器件, 以电子系统设计为应用方向的电子产品设计自动化过程。电子系统设计的自动化过程主要包括有: 逻辑编译、逻辑化简、逻辑综合及优化、逻辑布局布线、逻辑仿真、逻辑适配等过程。本书讨论的对象专指狭义的 EDA 技术。

二、EDA 技术的历史与发展

EDA 技术随着计算机技术、微电子技术、电子系统设计技术的发展, 主要经历了 3 个发展阶段: 计算机辅助设计 (Computer-Aided Design, CAD) 阶段、计算机辅助工程设计 (Computer-Aided Engineering Design, CAED) 阶段、电子系统设计自动化 (Electronic System Design Automation, ESDA) 阶段。

1. 计算机辅助设计 CAD 阶段

20 世纪 70 年代, MOS 工艺得到了广泛的应用, 中、小规模集成电路有了新的发展, 传统的制图制板设计与电路集成的方法已经无法满足设计的精度和效率的要求。可编程逻辑技术和可编程逻辑器件的出现, 可以应用计算机技术, 将平面图形设计与分析工具 CAD 代替手工制图、布线等, 出现了第一代 EDA 技术。但由于受计算机工作平台的技术条件制约, 当时的计算机辅助设计技术还比较差。

2. 计算机辅助工程设计 CAED 阶段

20 世纪 80 年代, 随着个人工作站计算机平台的出现和集成电路设计 CMOS 时代的到来、FPGA 的出现等, 极大地推动了 EDA 工具的发展, 使得计算机工作

平台技术得到迅速发展。出现了以计算机仿真技术和自动布线技术为核心的第二代 EDA 技术。具有自动综合能力的 CAE 工具代替了设计工程师的部分设计工作,提高了产品设计的精度和效率。设计工程师可以通过软件工具来完成产品开发的设计、分析、生产、测试等各项工作。但是,基于原理图进行设计开发的 CAE 工具,仍然不能满足高集成度的复杂电子系统设计的要求,设计工程中的系统优化设计也被固定的具体化的电路元件所制约。

3. 电子系统设计自动化 ESDA 阶段

20 世纪 90 年代,设计工程师在产品的设计过程中,从使用硬件转向设计硬件,从电路级电子产品开发转向系统级电子产品开发。硬件描述语言的标准化及基于计算机技术的面向用户的低成本大规模 ASIC 设计技术的应用,集成电路设计工艺进入到了超深亚微米阶段,使得 SEDA 技术得到了全新的发展。SEDA 工具软件以系统级设计为核心,集成了系统行为描述与结构综合、系统仿真与测试、系统划分与指标分配、系统决策与文件生成等完整的电子系统设计自动化工具,极大地提高了电子系统设计的效率。

EDA 技术在进入 21 世纪后,得到了更大的发展,主要表现在以下几个方面:

- ① 使电子设计成果以自主知识产权的方式得以明确表达和确认成为可能。
- ② 在仿真和设计两方面支持标准硬件描述语言的功能强大的 EDA 软件不断推出。
- ③ 电子技术全方位纳入 EDA 领域。
- ④ EDA 使得电子领域各学科的界限更加模糊,更加互为包容。
- ⑤ 更大规模的 FPGA 和 CPLD 器件的不断推出。
- ⑥ 基于 EDA 工具的 ASIC 设计标准单元已涵盖大规模电子系统及复杂 IP 核(IP: Intellectual Property, 知识产权的简称,常指公司开发的硬件设计包)模块。
- ⑦ SoC 高效低成本设计技术的成熟。
- ⑧ 系统级、行为验证级硬件描述语言(如 System C)的出现,使复杂电子系统的设计和验证简单化。

新一代的 EDA 技术将会向着功能强大、简单易学以及使用方便的方向发展。

三、EDA 技术的主要内容

EDA 技术的主要内容包括:硬件描述语言、可编程逻辑器件和 EDA 软件工具。硬件描述语言是 EDA 技术的主要描述与表达方式,可编程逻辑器件是 EDA 技术的主要目标器件,EDA 软件工具是 EDA 技术的开发平台。它们是 EDA 技术的主要内容,是 EDA 设计的主要支撑。

1. 硬件描述语言

硬件描述语言 (Hardware Description Language, HDL) 是 EDA 技术的重要组成部分, 是 EDA 各种描述方法中最能体现 EDA 优越性的描述方法。所谓硬件描述语言, 就是一个描述工具, 用以描述设计系统的逻辑功能, 实现该功能的算法、电路结构及约束条件等。它要求既能描述系统的行为, 又能描述系统的结构。常见的 HDL 有 VHDL、Verilog HDL、System Verilog、System C 等。其中, System Verilog 和 System C 这两种 HDL 还处于不断完善的过程中。而 VHDL 和 Verilog HDL 在 EDA 设计中使用最多, 几乎所有的主流 EDA 工具都支持。VHDL 是电子设计主流硬件的描述语言之一, 本书主要以 VHDL 为学习的重点。

VHDL 是 VHSIC (Very High Speed Integrated Circuit) Hardware Description Language, 即超高速集成电路硬件描述语言的简称, 是美国国防部于 1983 年开发创建的, 并由 IEEE (The Institute of Electrical and Electronic Engineers) 进一步发展, 在 1987 年被确定为标准化的硬件描述语言。1993 年 IEEE 对 VHDL 进行了修订, 从更高的抽象层次和系统描述能力上扩展了 VHDL 内容, 公布了新版本 VHDL, 即 IEEE1076—1993 版本。现在, 最新的 VHDL 标准版本是 IEEE 1076—2002。VHDL 已经成为系统描述的国际公认标准, 得到众多 EDA 公司的支持, 更多的硬件设计者使用 VHDL 描述数字系统。

VHDL 具有与具体硬件电路无关、与设计平台无关的特性, 并具有强大的电路行为描述和系统的能力, 支持硬件的设计、验证、综合和测试, 在语言易读性和层次化设计等方面都具有很强的生命力和应用潜力。VHDL 能在多个级别上对同一逻辑功能进行描述, 如可以在寄存器级别上对电路结构进行描述, 也可以在行为描述级别上对电路的功能与性能进行描述, 各个描述都可以利用综合工具将描述转化为硬件结构。

VHDL 的基本结构含有一个实体和一个结构体, 而一个完整的 VHDL 结构还应该包括程序包、库与配置。用 VHDL 进行电路设计描述时, 通常采用的是“自顶向下”的结构化的设计方法。

VHDL 的特点概括起来有以下几点:

① VHDL 具有强大的功能, 覆盖面广, 描述能力强。VHDL 支持门级电路的描述, 支持以寄存器、存储器、总线及运算单元等构成的寄存器传输级电路的描述, 还支持以行为算法和结构的混合描述为对象的系统级电路的描述。

② VHDL 具有良好的可读性。它可以被计算机接受, 也很容易被读者理解。VHDL 源文件, 既是程序又是文档, 是工程技术人员间交换信息的文件。

③ VHDL 具有良好的可移植性。作为被 IEEE 承认的工业标准, VHDL 实际上已成为通用的硬件描述语言, 可以在各种 EDA 的设计环境和开发平台中使用。

④ VHDL 提高了设计效率, 缩短了设计周期。VHDL 描述的硬件电路可以与

工艺无关, 设计者只需考虑功能即可。

⑤ VHDL 采用“自顶向下”的设计方法及对已有设计的再利用。VHDL 可描述复杂的电路系统, 支持对大规模设计的分解, 由多人、多项目组来共同完成。标准化的规则和设计风格, 为设计的再利用提供了有力的支持。

⑥ VHDL 设计有利于保护知识产权。VHDL 设计的 ASIC, 在将设计文件下载到 ASIC 芯片时, 可以采用加密的保护措施, 有效地保护设计成果。

2. 可编程逻辑器件

可编程逻辑器件 (Programmable Logic Device, PLD) 是一种由用户编程实现某种逻辑功能的新型逻辑器件。自 20 世纪 70 年代问世后, 就以其速度快、集成度高、可加密和重新定义编程、上万次的编程次数等优点得到了广泛应用。

可编程逻辑器件由 PLA 到 CPLD/FPGA, 到 SoC, 在高速度、高集成度、高可靠性方面得到了飞速的发展。片上系统 (System on a Chip, SoC) 指的是以嵌入式系统为核心, 集软硬件于一体, 内嵌复杂功能模块的集成芯片。可编程逻辑器件的结构和原理将在后面的章节中学习。

3. EDA 软件工具

EDA 工具在 EDA 技术应用中占据极其重要的位置, EDA 的核心是利用计算机完成电路设计的全程自动化, 因此, 基于计算机环境下的 EDA 工具软件的支持是必不可少的。

由于 EDA 的整个流程涉及不同的技术环节, 每一个环节中必须有对应的软件包或专用 EDA 工具独立处理, 包括对电路模型的功能模拟、对 VHDL 行为描述的逻辑综合等。EDA 工具大致可以分为设计输入编辑器、仿真器、HDL 综合器、适配器 (或布局布线器)、下载器 (或编程器) 5 个模块。这 5 个模块又不同程度地集成综合在各个 EDA 公司自己开发的 EDA 开发软件工具中。目前在国内比较流行的 EDA 软件工具主要有 Altera 公司的 MAX+plus II 和 Quartus II、Lattice 公司的 Expert LEVER 和 Synario、Xilinx 公司的 Foundition 和 Alliance、Actel 公司的 Actel Designer 等。

Altera 是世界上最大的可编程逻辑器件供应商之一, 其主要产品有 MAX7000/9000、FELX10K、APEX20K、ACEX1K、Cyclone 等系列。Altera 公司在 20 世纪 90 年代后发展很快, 普遍认为他们的开发工具 MAX+plus II 是最成功的 EDA 开发平台之一, Quartus II 是 MAX+plus II 的升级版本。

Xilinx 是 FPGA 的发明者, 其产品种类比较齐全, 主要有 XC9500/4000、Spartan、Virtex、Coolrunner 等。Xilinx 和 Altera 是主要的可编程逻辑器件供应商, 在欧洲, 使用 Xilinx 公司产品的人较多; 在日本及亚太地区, 使用 Altera 公司产品的人较多; 在美国, 则是平分秋色。这两大供应商提供了全球 60% 以上的 PLD/FPGA 产品。可以说, Altera 和 Xilinx 共同决定了 PLD 技术的发展方向。

Lattice 是 ISP (在系统可编程) 技术的发明者, 其主要产品有 ispLSI2000/

5000/8000、MACH4/5、ispMACH4000 等。与 Altera 公司和 Xilinx 公司相比, Lattice 公司的开发工具略逊一筹, 但其中小规模 PLD 比较有特色。Lattice 公司于 1999 年推出可编程模拟器件, 并收购了 Vantis (原 AMD 子公司), 成为第三大可编程逻辑器件供应商。

Actel 是反熔丝 PLD 技术的领导者。由于反熔丝 PLD 抗辐射, 耐高低温, 功耗低, 速度快, 所以在军工产品和宇航产品上有较大优势。Altera 和 Xilinx 则一般不涉足军工产品和宇航产品市场。

本书主要是以 Altera 公司的 Quartus II 为开发平台, 以可编程逻辑器件为目标器件, 以 VHDL 为描述的 EDA 技术学习。

1.2 可编程逻辑器件

一、可编程逻辑器件的发展

集成电路技术的发展, 推动了可编程逻辑器件的发展。可编程逻辑器件经历了从 PROM (Programmable Read Only Memory)、PLA (Programmable Logic Array)、PAL (Programmable Array Logic), 到可重复编程的 GAL (Generic Array Logic), 到采用大规模集成电路技术的 EPLD, 再到 CPLD/FPGA 的发展过程。在结构、工艺、集成度、功能、速度、灵活性方面都有很大的改进和提高。可编程逻辑器件的发展过程:

① 20 世纪 70 年代, 熔丝编程的 PROM 和 PLA 是最早的可编程逻辑器件。

② 20 世纪 70 年代末, AMD 公司对 PLA 进行了改进, 推出了 PAL 器件。

③ 20 世纪 80 年代初, Lattice 公司发明电可擦写的、比 PAL 使用更灵活的 GAL 器件。

④ 20 世纪 80 年代中期, Xilinx 公司提出现场可编程概念, 产生了世界上第一片 FPGA。同期, Altera 公司推出 EPLD 器件, 比 GAL 具有更高的集成度, 可以用紫外线或电擦除。

⑤ 20 世纪 80 年代末, Lattice 公司提出在系统可编程技术, 并推出一系列具备在系统可编程能力的 CPLD 器件, 将可编程逻辑器件的性能和应用技术推向了全新的高度。

⑥ 进入 20 世纪 90 年代后, 可编程逻辑集成电路技术进入了飞速发展的时期。器件的可用逻辑门数超过了百万门, 出现了内嵌复杂功能模块 (如加法器、乘法器、RAM、CPU 核、DSP 核、PLL 等) 的 SoPC。

二、可编程逻辑器件分类

可编程逻辑器件的种类很多, 各大供应商提供的可编程逻辑器件都具有自身

的结构特点。对可编程逻辑器件进行分类，主要的分类方法有：按集成度分、按结构分、按编程工艺分。

按集成度分，一般可用分成两大类：

① 可用逻辑门数大约在 500 以下，称为简单 PLD。如早期的 PROM、PLA、PAL、GAL 等。

② 集成度较高的，称为复杂 PLD。如现在大量使用的 CPLD/FPGA。

按结构分，一般也分为两大类：

① 乘积项结构器件。其基本结构为“与-或”阵列的器件，大部分简单 PLD 和 CPLD 都属于这类。

② 查找表结构器件。由简单的查找表组成可编程门，再构成阵列形式的器件，FPGA 属于这类。

按编程工艺分，大致有：

① 熔丝 (Fuse) 型。早期的 PROM 采用熔丝结构，编程过程中根据设计的熔丝图文件来烧断对应的熔丝，达到编程的目的。

② 反熔丝 (Antifuse) 型。这是对熔丝技术的改进，在编程处通过击穿漏层使得亮点间导通。与熔丝烧断获得开路相反。Actel 公司的 FPGA 采用的就是这种技术。

③ EPROM 型。EPROM 型称为紫外线擦除电可编程逻辑器件，可多次编程。

④ EEPROM 型。EEPROM 型称为电可擦写编程逻辑器件，是对 EPROM 工艺的改进。现有的大部分 CPLD 和 GAL 器件采用这样的工艺。

⑤ SRAM 型。即 SRAM 查找表结构器件，大部分 FPGA 采用这样的结构。

⑥ Flash 型。采用 Flash 工艺的 FPGA，可以实现多次可编程，掉电后也不需要重新配置。

三、可编程逻辑器件的结构和原理

可编程逻辑器件从结构上划分，可以分为乘积项结构和查找表结构。下面分别介绍基于这两种结构的可编程逻辑器件的内部结构和实现原理。

1. 基于乘积项 (Product-Term) 的 PLD 结构

简单的 PLD 和 CPLD 都采用这种结构，Altera 公司的 MAX7000S 系列具有一定的典型性，下面以此为例介绍基于乘积项的 PLD 的结构，如图 1-1 所示。

这种 PLD 的结构可以分为三个部分：宏单元 (Macrocell)、可编程连线 (PIA) 和 I/O 端子控制块。宏单元是 PLD 的基本结构，多个宏单元组成一个逻辑阵列块 (LAB)。可编程连线可以传递信号，连接所有的宏单元。I/O 端子控制块负责输入/输出端子的电气特性控制。宏单元的结构如图 1-2 所示。

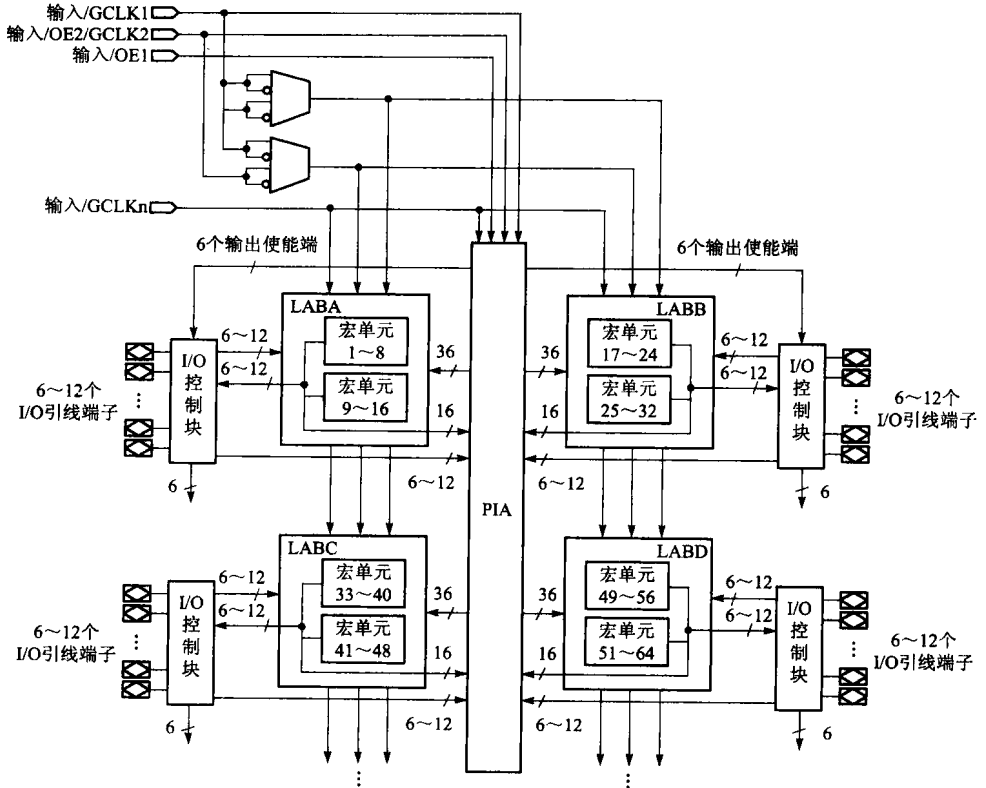


图 1-1 基于乘积项的 PLD 内部结构

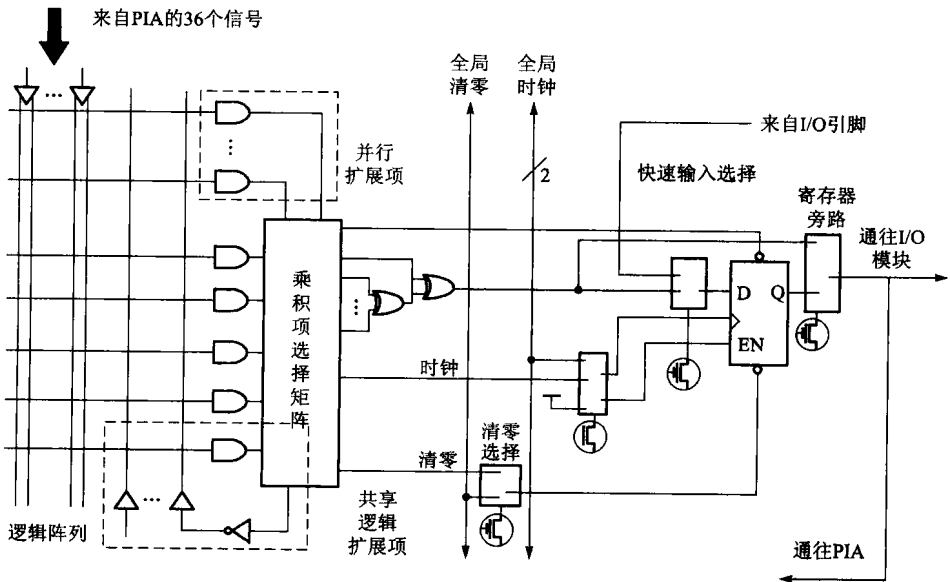


图 1-2 宏单元结构

图中左侧是乘积项阵列，实际上就是一个与阵列，每一个交叉点都是一个可编程熔丝，若导通则实现的是与逻辑。中间的乘积项选择矩阵是一个或阵列，与阵列一起完成组合逻辑。右侧是一个D触发器，它的时钟、清零信号都可以编程选择，可以使用专用的全局清零和全局时钟，也可以使用内部逻辑产生的时钟和清零。若不需要触发器，则将其旁路信号直接给PIA或I/O端子。

2. 乘积项结构 PLD 的逻辑实现原理

下面以一个简单的例子，具体说明 PLD 是如何利用其结构实现组合逻辑的。利用 PLD 实现下列逻辑函数：

$$Y_0 = ABC + \bar{A}\bar{B}C + A\bar{B}\bar{C}$$

$$Y_1 = ABC + \bar{A}\bar{B}\bar{C} + \bar{A}BC$$

$$Y_2 = \bar{A}\bar{B}\bar{C} + ABC + \bar{A}BC$$

PLD 将以如图 1-3 所示的方式来实现组合逻辑 $Y_0Y_1Y_2$ 。

ABC 由 PLD 的 I/O 引脚进入可编程连线阵列 (PIA)，在内部会产生 A 、 \bar{A} 、 B 、 \bar{B} 、 C 、 \bar{C} 6 个输出。图中的“点”和“叉”都表示相连 (可编程熔丝导通)，所以有：

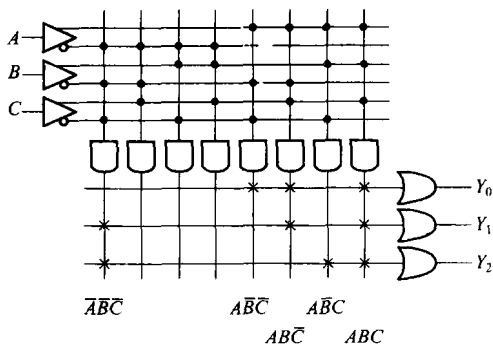


图 1-3 实现组合逻辑 $Y_0Y_1Y_2$

$$Y_0 = \bar{A}\bar{B}C + \bar{A}B\bar{C} + ABC$$

$$Y_1 = \bar{A}\bar{B}\bar{C} + \bar{A}BC + ABC$$

$$Y_2 = \bar{A}\bar{B}\bar{C} + \bar{A}BC + ABC$$

这样就实现了需要的组合逻辑。这样一个简单的组合逻辑，一个宏单元就可以完成。但是对于一个比较复杂的电路，一个宏单元是不能实现的，这样就需要通过并行扩展项和共享逻辑扩展项将多个宏单元连接，通过将宏单元的输出再输入到另一个宏单元的输入，这样就可以实现更复杂的逻辑了。

3. 基于查找表 (Look-Up-Table) 的 FPGA 结构

FPGA 器件采用的是这种结构。查找表 (LUT) 实际上就是一个 RAM。FPGA 多数使用的是 4 输入的 LUT，每一个 LUT 可以看成是一个 4 位地址线的 16×1 的 RAM。用户通过原理图或 HDL 描述了一个逻辑电路后，PLD/FPGA 开发软件就会自动计算逻辑电路的所有可能的结果，并把结果预先写入 RAM。这样，每一个输入信号进行逻辑运算就等于输入一个地址进行查表，找出地址对应的内容，输出结果。图 1-4 是 Altera 的 FLEX10K 芯片的内部结构 (其他系列的 FPGA 结构也基本相同，只以 FLEX10K 为例)。其主要包括 LAB、I/O 块、RAM 块 (图中未表示出)、可编程行/列连线。LE 是 FLEX/ACEX 系列芯片实现逻辑的最基本结构，其结构如图 1-5 所示。一个 LAB 又包括 8 个逻辑单元 (LE)、一个 LE 有一个 LUT、