



SHIYOU

中等专业学校教学用书

地震勘探仪器

中册

控制部分

曾玲 王璠 编

石油工业出版社

中等专业学校教学用书

地震勘探仪器

中 册

控制部分

曾 玲 王 璿 编

石油工业出版社

内 容 提 要

本教材主要讲述地震勘探仪器及其辅助设备的电路原理和仪器的校验与操作方法。

全书分三篇，共二十三章，分上、中、下三册出版。上册为采集部分，中册为控制部分，下册为辅助设备与整机校验。

本教材较系统地分析了数字化地震勘探仪器各部分的电路原理，突出了数字地震仪器校验与操作方法的实践内容。本书适用于中等专业学校地震勘探仪器专业，也可供地震勘探仪器操作与维修技术人员使用。

中等专业学校教学用书

地震勘探仪器

中 册

控 制 部 分

曾 玲 王 璿 编

*

石油工业出版社出版

(北京安定门外安华里二区一号楼)

石油工业出版社印刷厂排版印刷

新华书店北京发行所发行

*

787×1092毫米 16开本 $16\frac{3}{4}$ 印张 2插页 420千字 印1—2,000

1992年1月北京第1版 1992年1月北京第1次印刷

ISBN7-5021-0614-6/TE·584(课)

定价: 4.05元

前 言

《地震勘探仪器》是根据石油天然气总公司人事教育局（原石油工业部教育司）1986年11月制订的中等专业学校“地震勘探仪器教学大纲”编写的地震勘探仪器专业教材，全书分上、中、下三册。

本书以常规的数字地震仪器为典型。上册较为详细地阐述了数字化地震勘探仪器采样、量化与编码的基本理论，数字地震检波器以及野外数据采集系统的电路原理。中册着重讨论了数据写入与读出流程的逻辑控制电路。下册对地震勘探仪器的辅助设备，如SSS-300系列遥控震源同步系统、RLS-240覆盖开关、磁带机、ERC-10显示记录仪分别做了详尽的分析。下册中的数字地震仪整机校验部分，系统地讲述了各部分以及整机的校验和调节方法。本书突出了理论与实际相结合的特点，不仅适合地震勘探仪器专业的教学，也适应地震勘探仪器操作与维修技术人员的需要。

本书是石油物探学校与西安石油仪器厂合作的成果，书中的整机校验部分由张维昌高级工程师编写。该部分内容在西安石油仪器厂做为培训教材，深受地震仪器操作与维修人员的欢迎。同时，也做为地震勘探仪器专业学生上机实习的指导书。

本书由石油物探学校高级讲师王璿主编，参加编写本书的有石油物探学校宋金印（第一章至第五章）、王本善（第六章至第九章）、曾玲（第十章至第十三章的一至四节）、王璿（第十三章的五、六节至第十五章）、武瑞珍（第十六章）、韩汝春（第十七章至第十九章）、西安石油仪器厂张维昌（第二十章至第二十三章）。

本书由西安石油学院副教授吕郊和长春地质学院讲师董世学审阅。书中SSS-300系列遥控震源同步系统由西安石油仪器厂的徐江、樊俊明、尚涛三位同志审阅，在此深表谢意。

本书编写过程中得到西安石油仪器厂五车间和长春地质学院石油地震教研室的大力支持。全书大部分插图由石油物探学校吴品兰讲师协助绘制，特此一并致谢！

由于编者思想和业务水平有限，难免有不当和错误之处，敬请读者批评指正。

编者

目 录

第二篇 控制系统	(1)
第十章 概述	(1)
第一节 DFS-V (SDZ-120) 型仪器的控制系统	(1)
第二节 控制系统的电路组成	(3)
第三节 控制系统的一般功能	(8)
第四节 记录格式	(14)
第十一章 时钟系统	(24)
第一节 概述	(24)
第二节 主时钟系统	(24)
第三节 系统步进钟 (SAC)	(29)
第十二章 地址时序电路	(40)
第一节 概述	(40)
第二节 地址时序电路原理	(45)
第三节 模拟指令和地址发送电路	(62)
第十三章 数据写入逻辑控制电路	(69)
第一节 概述	(69)
第二节 接口电路	(71)
第三节 数字漂移滤波器 (OF)	(74)
第四节 格式逻辑电路 (FL-B)	(96)
第五节 数据写入编码电路	(123)
第六节 控制系统至磁带机接口电路	(144)
第十四章 数据读出逻辑控制电路	(150)
第一节 概述	(150)
第二节 读逻辑的电路原理	(150)
第三节 数字自动增益控制器	(184)
第四节 数/模转换器与反多路转换开关	(220)
第十五章 系统运动控制逻辑电路	(226)
第一节 概述	(226)
第二节 系统运动控制逻辑电路的工作	(227)
附录 开关、指令符号索引	(246)
参考书目	(262)

第二篇 控制系统^①

第十章 概 述

DFS-V (SDZ-120) 型仪器的控制系统与所有数字地震仪器的控制系统一样, 是仪器实现各种操作的中心枢纽。它控制仪器各部分按预定的操作程序、记录格式进行记录、回放、显示等工作。其主要功能:

①对采集的子样数据进行漂移滤波处理、格式编排、写入编码、磁带记录。

②回放时, 对从磁带上读出的数据进行反格式编排(解编)、数字自动增益控制、数模转换、反多路转换, 最终把各道波形连续的模拟信号显示在照相记录纸上。

③在记录和回放过程中对采集系统和磁带机进行控制, 使整机安全、自动地协调工作。

DFS-V 型仪器可以通过更换程序插件, 选择不同的记录格式、道数、采样率和编码方式。

系统既可以采用 SEG-B 格式记录, 又可以采用 SEG-C 格式记录; 可以采用一个模拟部件(箱体) 24 道至 60 道工作, 也可以采用两个模拟部件(箱体) 96 道至 120 道工作; 可以采用反相不归零制 800 位/英寸记录, 也可以采用相位编码 1600 位/英寸记录。

第一节 DFS-V (SDZ-120) 型仪器的控制系统

一、控制箱体面板

控制箱体面板参照下册第二十章系统各部分面板及其控制开关一文。

二、控制箱体电路板

打开控制箱体面板, 箱内竖立着 18 块电路板, 从右到左这些板的名称如下:

1. AS 板 (Address Sequence)

地址时序板为模拟箱体提供地址, 为数字漂移滤波器提供存贮器地址, 与 ED 板配合完成控制箱体与模拟箱体的接口任务。

2. OF 板 (Offset Filter)

数字漂移滤波板用于滤除模拟箱体各电路产生的直流漂移。

3. ED 板 (External Data)

外部数据板主要提供控制箱体与模拟箱体或计算机的接口, 产生系统步进钟。ED 板还设有两个缓冲存贮器, 在多箱体工作时与 FL 板配合实现数据缓冲存贮和道序整理。

①本篇主要参考书为①物探局引进技术服务公司译:《DFS-V 数字地震仪操作和维修手册》;

②长春地质学院石油地震教研室茅承端、董世学、刘起元著:《DFS-V 数字地震仪电路原理》。

4.DL 板 (Display Logic)

显示逻辑板用于产生 8192kHz 的主时钟信号, 并分频成各种频率的时钟。同时还控制系统的状态和故障的扫描和显示。

5.FL 板 (Format Logic)

格式逻辑板有两块, 可以选用 SEG-B 格式逻辑板, 也可以选用 SEG-C 格式逻辑板。它的主要作用是把滤除漂移后的数据按预定的格式进行编排, 以适应 9 轨磁带记录。

6.HL 板 (Header Logic)

头段逻辑板主要对控制箱面板开关以及有关程序插件进行扫描, 采集并编排头段数据。

7.TM 板 (Tape Motion)

磁带运动板用于产生计时字、电源接通总清零信号、各种程序延迟指令, 如爆炸延迟 (BLST DLY)、磁带机启动延迟 (TXP STRT DLY) 等。

检测来自磁带机的各种状态和误差信号, 同 MS 板一起控制磁带机和显示照相机的启、停运行。

8.MS 板 (Motion Sequence)

运动时序板用于控制磁带的记录过程, 与 TM 板一起产生磁带机运动指令、照相机启停指令。

9.PE 板 (Phase Encoded Read / Write)

相位编码读 / 写板对写数据进行相位编码。在读出时, 对读译码电路输出的数据进行错误检测, 并对单轨错误加以改正。

10.RD 板 (Read Decode)

系统采用相位编码写入时, 读译码电路能够将 PE 读数据的磁通变化电平恢复成用 0 或 1 表示的二进制数。

11.NZ 板 (Non—Return Zero)

反向不归零制编码板有两个作用: 其一, 对数据进行反相不归零制的编码, 同时形成冗余校验码 LRC、CRC 和文件结束标记 (EOF); 其二, 对反相不归零制及相位编码的写数据进行选择, 并把 TM、MS 板发送给磁带机的指令与写数据一起, 由并行变为串行送往磁带机。

在回放时, 接收磁带机读出的数据和状态, 同时进行 NZGAP (间隙) 和 NZEOF (文件结束) 的检测。

12.RP 板 (Reprode Logic)

回放逻辑有两块电路板 (SEG-B, SEG-C), 可以根据系统采用的格式, 选择使用。其主要作用是把磁带上读出的数据进行反编排 (解编), 即完成格式编排的逆过程。

13.GM 板 (Gain Memoy)

增益存贮器用于存贮各道的回放增益 (AGC 参数) 和选择回放因素, 另外还可提供文件号 (炮号) 逻辑, 并将文件号送头段逻辑板。

14.AGC 板 (Auto Gain Control)

自动增益控制板对回放的读数据进行自动增益控制, 改变其动态范围以满足显示记录的要求。

15.DA 板 (D / A Converter)

数模转换器的功能是将经过数字 AGC 处理后的各道子样数据转换成对应的模拟子样信

号。

16.DM 板 (Demultiplexer)

反多路转换开关板有两块, 每块板上有 30 道反多路转换开关。其作用是将各道离散的子样恢复成波形连续的模拟信号。

17.FP 板 (Front Panel Board)

该板附在前面板之上, 主要用于产生各种开关信号, 根据开关类型又分为数字开关板和旋转开关板。

三、控制系统(箱体)实现的主要操作

把控制箱体电源开关置到 ON, 电源接通产生电源接通总清零信号, 总清零信号将许多部件复位, 经过 3 秒钟后, 系统进入空载状态, 再经过 131 秒的延迟, 系统可以启动。在延迟时间, 不产生爆炸信号, 磁带机不运转, 但控制系统照常发出指令和地址, 多路转换开关、瞬时浮点放大器、模数转换器都在工作。这时可以用照相示波仪的本机控制, 把信号记录到记录纸上, 以便观察记录的背景噪声。

当按下控制面板的 START 按钮, 控制系统的显示功能, 能判断预期功能所置各个开关档位是否正确。

按下 START 按钮, 系统就脱离空载状态。新的工作方式由控制箱体面板上的工作方式开关 (MODE) 的档位确定。

控制箱体的操作包括:

- ①正常数据采集;
- ②查号;
- ③回放;
- ④磁带旁路;
- ⑤反绕。

第二节 控制系统的电路组成

一、控制系统的电路组成

为了便于了解 DFS-V 型数字地震仪控制系统的电路原理, 将控制系统按数据通路作为基本线索, 分成三大部分:

- ①记录逻辑控制电路 (简称写电路);
- ②回放逻辑控制电路 (简称读电路);
- ③时钟、地址、指令产生电路。

如图 10—1 所示控制系统这三部分电路由控制箱内 18 块电路板组成, 其连接如图 10—2 所示。

如图 10—2 所示, 记录逻辑控制电路由 ED 板、AS 板、OF 板、HL 板、TM 板、MS 板、PE 板、NZ 板连接而成。

回放逻辑控制电路由 NZ 板、RD 板、PE 板、RP 板、AG 板、GM 板、D/A 板、DM 板连接而成。

时钟、地址、指令产生电路分别设置在 AS 板、ED 板、DL 板之中。

二、数据的基本通路

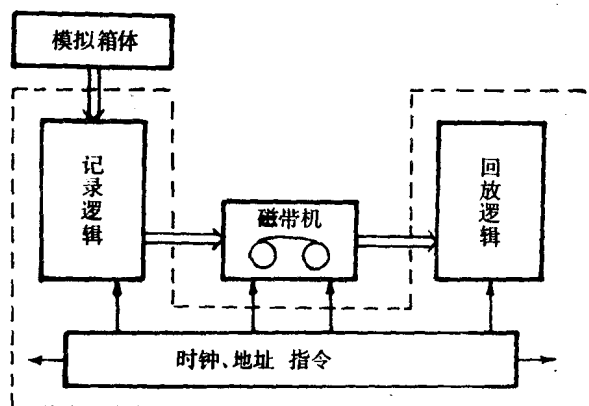


图 10—1 控制系统的组成框图

根据系统选用的三种工作方式来确定数据通路。

1. 野外计算机方式

从采集系统送来的地震数据通过接口电路 ED 板和 AS 板，经过数字漂移滤波器滤波后，返回外部数据板 (ED)，再送至野外计算机系统进行处理。从计算机来的数据又可以经过外部数据板到格式逻辑板进行格式编排。

2. 记录方式

记录方式即把野外采集的地震数据编排后记录在磁带上，记录在磁带上又可以分成两种编码。

(1) 反相不归零制编码 (NZ) 这种编码方式的数据通过接口电路所在的外部数据板 (ED) 和 AS 板，经数字漂移滤波板滤波后，送格式逻辑板进行格式编排，最后经 NZ 板完成 NZ 编码，再发送到磁带机，把数据记录在磁带上。读出时，通过 NZ 接口电路，送回放逻辑板经反格式编排、数字 AGC 处理、D/A 转换及反多路转换后，由照相显示仪显示在记录纸上。

(2) 相位编码 (PE) 这种编码方式的数据从格式逻辑板来，经 PE 写逻辑的 PE 编码电路完成 PE 编码，其输出经 NZ 接口发送到磁带机，记录在磁带上。读出时，PE 读数据的磁通变化电平经 NZ 接口送读译码 (RD) 电路。译码后的读数据经错误检测和改正送回回放逻辑板完成反格式编排。反格式编排后的数据分成两路，一路送显示逻辑板进行显示，一路到 AG 板进行数字 AGC 处理，经过数字 AGC 处理的数据送到 D/A 板，经数/模转换器转换成模拟子样信号。这些模拟子样信号经反多路开关进行道的归位，经照相示波仪，显示在记录纸上。

3. 磁带旁路方式

这种方式，数据不记录在磁带上，一般用于记录前的检测。

格式逻辑板编排好的数据直接送到回放逻辑进行解编，解编后的数据经 AG 板、D/A 板、DM 板送到照相示波仪，显示在记录纸上。

三、控制系统的总体框图

控制系统的总体框图，如图 10—3 所示。各部分的工作仍以数据通路为线索加以分析。

1. 数据记录逻辑部分 (从 ED—NZ)

(1) 外部数据板 (ED 板) 从模拟箱体接口板 (AL 板) 来的数据以串行双线差分形式输入到外部数据板的线接收器, 线接收器把双线差分信号转换成单线 TTL 逻辑电平, 再送 AS 板的移位寄存器。

(2) 地址时序板 (AS 板) AS 板的移位寄存器把 ED 板输出的串行数据变成并行, 并把地震道数据与模拟箱的状态分开。从移位寄存器并行输出的状态或 16 位尾数与三位增益码数据由 TTL 电平转换成 CMOS 电平, 状态送 HL 板, 数据输出到 OF 板。

(3) 数字漂移滤波板 (OF 板) AS 板输出的并行数据进入数字漂移滤波板, OF 板中的第一漂移滤波器滤除由瞬时浮点放大器到模/数转换器所产生的零漂。OF 板中的第二漂移滤波器滤除多路开关产生的道零漂。经过两次漂移滤波后, 尾数由 16 位变成 15 位, 去掉过载位。OF 板的输出分为两路, 如果采用野外计算机系统的话, 经过滤波的数据返回 AS 板, 由并行变串行经 ED 板线驱动器送野外计算机系统进行数据处理, 处理后的数据又送回到 ED 板, 再经 AS 板由串行变为并行, 然后至 FL 板进行格式编排。另一路是常规记录方式, 滤波后的数据送格式逻辑板进行格式编排。

(4) 格式逻辑板 (FL 板) DFS-V 系统不论采用单箱体还是多箱体, 从 OF 板输出的数据均直接送给 FL 板。FL 板有两种印刷电路板, 即 SEG-B 格式和 SEG-C 格式电路板。若采用 SEG-B 格式, 则控制箱插入该格式的 FL 板。若采用 SEG-C 格式, 则插入 SEG-C 格式的 FL 板。本书仅介绍 SEG-B 格式的编排逻辑电路。

当子样尾数和符号位输入到 SEG-B 格式逻辑板时, 尾数部分经变码器完成码制变换。采用多箱体工作时, 经变码后的数据再编排成每道 4 组, 每组 5

位, 按组存入 ED 板缓冲存储器。数据存入的道序为多箱体交错采样的顺序。从 ED 板存储器读出时, 仍以一道 4 组, 分组读出。以两箱系统为例, 其读出道序为一箱体的 1—60 道、二箱体的 61—120 道。多箱体工作时, ED 板大容量存储器的功能是使多箱体扫描数据得以缓冲存贮, 在读出时又可以完成道序的整理 (1—120 道), 以适应格式编排电路的要求。

其应用过程如下: 第一次扫描周期内, 两箱体交错采样 (一箱 1 道, 二箱 1 道, 一箱 2 道, 二箱 2 道……一箱 60 道, 二箱 60 道) 的数据存入存储器 I。第二次扫描周期内, 两箱体交错采样的数据存入存储器 II。同时, 从存储器 I 中按一箱 1—60 道、二箱 61—120 道的顺序读出, 每道分 4 组, 每组 5 位逐一送格式逻辑电路, 进行格式编排。第三次扫描数据存入

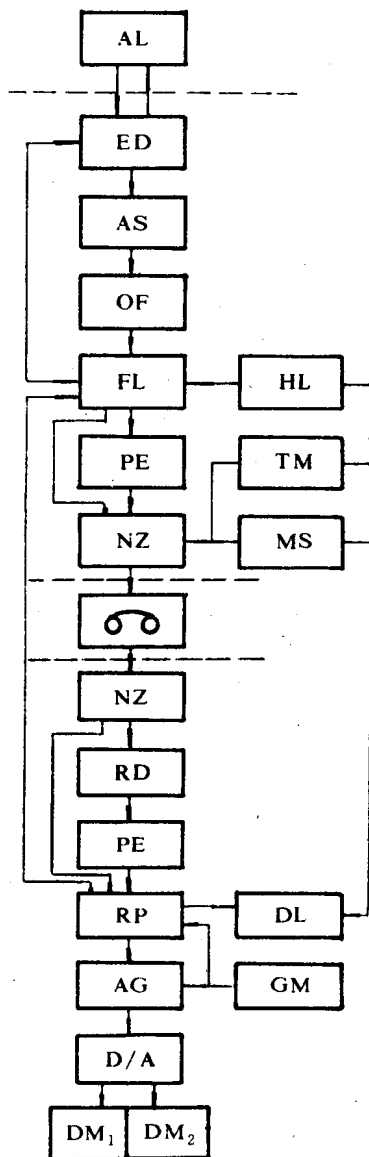


图 10—2 控制系统电路板的连接

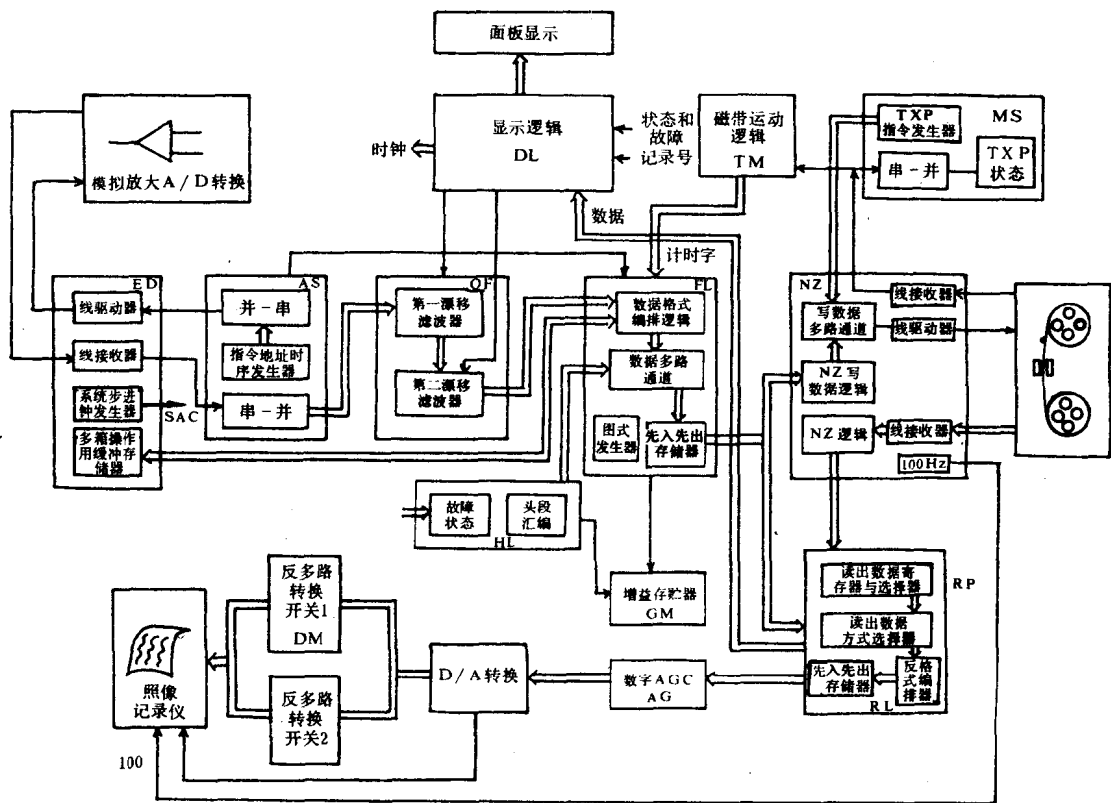


图 10-3 DFS-V 控制逻辑总体框图

存贮器 I，同时又从存贮器 II 中读出第二次扫描的 1—120 道数据……此过程直至记录结束为止。

格式逻辑电路完成写入数据的格式编排，其依据是记录格式（SEG-B 或 SEG-C）。包括文件号、记录格式、采样率以及仪器因素等内容的头段数据，由头段逻辑电路编排后送 FL 板。

FL 板先进先出存贮器（FIFO）的输出分成三路。一路直接送 RP 板，进行回放处理并显示在记录纸上，即带旁路（读旁路）方式。另一路送 NZ 写逻辑电路，进行反相不归零制编码写入。还有一路送 PE 写逻辑电路，进行调相制编码写入。目前国内所使用的 DFS-V（SDZ-120）均采用 PE 编码写入。

(5) 相位编码写入电路 FL 板的输出至相位编码写逻辑电路，形成奇偶校验位（P 码），使每个字节由 9 位二进制代码构成。写逻辑电路还可形成相位编码格式所需的前缀和后缀字节。由相位编码电路对字节中的每位数据进行相位编码，编码后的数据送 NZ 板选择器供选择。

(6) 反相不归零制编码电路 系统选用反向不归零制记录方式时，数据从 FL 板的 FIFO 至 NZ 写逻辑电路。NZ 写逻辑电路的奇偶发生器对写入数据进行监督，形成奇偶校验位（P）。这时，数据由 8 位加奇偶位构成一个字节（9 位）。CRC、LRC 冗余校验电路用

于形成 CRC、LRC 冗余校验码。数据字节经 NZ 编码电路编码后, 至 NZ 板数据选择电路。选择电路对 NZ 或 PE 编码数据进行选择, 择其中一种编码数据输出。

NZ 板不但设有 NZ 编码电路, 还设有磁带机的接口电路, 可以将数据字节与 MS 板、TM 板产生的磁带机指令由并行变为串行, 通过线驱动器转换成双线差分信号位流发送到磁带机。

2. 回放逻辑部分 (从 NZ 板—DM 板)

磁带机可以进行“写后读”(边记录边回放), 也可以对以前写入磁带的数据进行重读(查找后回放)。这两种读出方式均由回放逻辑电路完成。

(1) NZ 读逻辑 不论采用哪种编码方式写入, 数据均从磁带上并行 (9 轨) 读出, 送 NZ 板的线接收器。

NZ 编码读数据经 NZ 读逻辑电路, 完成奇偶校验检测、间隙 (GAP) 检测、EOF 检测的同时, 8 位 NZ 读数据输出至 RP 逻辑板。

(2) PE 读逻辑 对 PE 编码方式来说, NZ 板线接收器输出的读数据送读译码板 (RD), RD 板对 PE 读数据进行译码, 把表示读数据磁通变化的逻辑电平恢复成读数据 0 或 1, 然后送 PE 读逻辑电路。

该电路包括前缀和后缀检测、间隙 (GAP) 检测、EOF 检测、错误检测和改正等电路。改正后的 PE 读数据 (8 位) 送回放逻辑电路。

(3) 回放逻辑电路 (RP) RP 板的输入有三种: 一是从 NZ 板输出的 8 位 NZ 读数据; 二是从 PE 板输出的 8 位 PE 读数据; 三是从 FL 板来的写数据, 即带旁路方式。

在回放逻辑板中的选择器, 择其一送反格式编排电路 (解编), 解编电路对数据进行反编排, 即将四道一组 10 个字节的数据解编成按道序排列的, 增益码与尾数一一对应的道数据。反编排后的数据分两路输出, 一路送显示逻辑 (DL) 去显示, 一路到数字自动增益控制电路 (AGC)。

(4) 数字自动增益控制电路 数字自动增益控制电路对地震道子样数据进行自动增益控制, 对数据进行压缩或扩展, 使之适应照相记录仪的动态范围。GM 板与 AGC 板共同完成数据的 AGC 处理, GM 板为各道的增益参数提供存贮单元。

(5) 数/模转换器与反多路转换开关 经过数字 AGC 处理后的数据, 送数/模转换器, 将数字量转换成模拟子样。各道的模拟子样经对应的反多路转换开关, 其工作过程是多路转换的逆过程。即将一路离散的模拟子样按道序分开, 恢复成多道离散子样, 然后各道均经平滑滤波变为多路并行、波形连续的模拟信号。各道模拟信号送照相示波仪, 显示在记录纸上。由于 DM 板每块只有 30 个反多路开关, 故设有两块 DM 板。

3. 时钟系统和地址时序电路

时钟系统由主时钟和系统步进钟 (SAC) 组成。主时钟由 DL 板上的晶体振荡器构成, 其输出的主钟信号 (8192kHz) 经分频为 4096kHz、2048kHz、1024kHz、512kHz……64kHz……1kHz, 其中的 2048kHz 送 AS 板, 做为采集系统与控制系统之间串行数据或状态位流以及地址、指令位流的传送钟 (位钟)。64kHz 称为字速率, 用于数据编排。系统步进钟由 ED 板锁相电路 (相位锁定环) 构成。其输出的 SAC 信号根据系统选用的道数、采样率而形成不同的字节率, 字节率时钟信号用于控制数据的写入, SAC 信号还用于控制磁带速度。地址时序电路用于产生采集系统所需的采集地址和指令。其中包括两位箱地址码 (MAE₀₂、MAE₀₁)、三位道地址码 (CAE₀₄、CAE₀₂、CAE₀₁)、四位板地址码 (BAE₀₈、

BAE₀₄、BAE₀₂、BAE₀₁)。控制箱体面板上的记录方式开关 (RECORD SW) 产生的记录方式代码以及增益开关 (GAIN SW) 产生的手控增益代码经开关扫描均送 AS 板。数据启动指令 (DTA STRT) 由时断信号 (TB) 在 AS 板上形成。所有以上地址和指令在 AS 板上由并行变为串行发送到 ED 板, 经 ED 板线驱动器传送到采集系统 (模拟箱体)。

4. 状态通路

由模拟箱体往控制箱体发送的有数据位流和状态位流。在特殊地址 SOS₁ 期间, 发送状态位流给控制箱体。状态位流是前放增益、高切滤波器截频、低切滤波器的截频等仪器因素。这些状态数据由 ED 板线接收器接收, 经 AS 板由串行变为并行, 送 HL 板。状态数据做为头段数据的主要内容被编排在头段, 头段数据再传送给 FL 板。

5. 系统运动时序逻辑 (MS 板)

运动时序逻辑电路根据误差、故障和状态的检测结果, 程序插件及面板开关的选择, 为系统提供启动、记录、磁带机运动以及照相记录仪的控制指令, 用于控制系统的记录过程。

6. 磁带运动控制逻辑 (TM 板)

磁带运动逻辑电路除产生计时字、总清信号 (PWRONCLR)、各种程序延迟信号外, 主要用于误差和状态的检测, 控制查号和回放方式时的磁带机运动。

7. 显示逻辑电路 (DL 板)

显示屏所显示的地震道数据、系统的状态和故障, 均由显示逻辑电路汇总和提供。

第三节 控制系统的一般功能

一、控制记录过程

- ① 提供地址、指令, 控制模拟部件的采集、放大、模数转换电路的工作。
- ② 滤除模拟部件产生的直流漂移数据。
- ③ 进行码制变换 (选用反码或补码记录), 多箱工作进行道序整理, 完成格式编排。
- ④ 进行 NZ 编码或 PE 编码。
- ⑤ 产生磁带机运动控制指令, 控制磁带机运行及数据的写入。

二、控制回放过程

- ① 控制磁带机的查号和回放运行。
- ② 对 NZ 编码或 PE 编码数据进行检测, 并完成格式反编排。
- ③ 对数据进行 AGC 处理。
- ④ 进行数/模转换、反多路转换。
- ⑤ 控制照相示波仪显示。

三、产生时钟

在控制系统产生的时钟有三种, 由这三种基本时钟形成其它各种计时信号和指令。这三种时钟分别为: 字速率钟; 写入字节速率钟; 读出速率钟 (读钟)。

1. 字速率钟

在模拟箱体中数据的采集和传送是一道一道进行的, 每道中一个子样数据用一个字表示。字速率是指一个字数据采集和传输的速率, 即单位时间内采多少个子样并传送了多少个字数据, 也是控制箱体产生的地址数目。DFS-V 系统最大字速率为 64kHz, 即 1 秒钟内产生 64000 个地址, 每个地址的周期为 15.625 μ s, 在以后的章节中称其为字周期。模拟箱体在

这个字周期或几倍字周期的时间内进行数据的采集、传送。

2. 字节速率钟

字节速率钟用于格式编排以后数据字节的传送、存贮与写入。在格式编排以前是 18 位数据为一组并行传送的。格式编排以后,数据以 8 位一个字节进行传送、编码,最后写入磁带。字节速率是指单位时间内传送的字节数。字节速率钟是采样与写入磁带之间的转换钟,它与系统选用的道数、采样率有关。当采样间隔为 2ms,道数为 120 道,则字节速率为 157kHz,每秒钟传送 157000 个字节,每个采样间隔 (2ms) 扫描 314 字节。

字节速率钟由系统步进钟 (SAC) 产生。对于 SEG-B 格式在数值上等于:

$$\text{字节速率} = \frac{2.5N + 14}{\Delta t}$$

式中 N ——地震道道数;

Δt ——采样间隔。

字节速率与 SAC 的关系为 $\text{SAC} = 32 \times \text{字节率}$ 。为了使每次采样间隔扫描的道数与每次扫描的字节数协调一致,该系统设计使得 SAC 产生的频率在每次扫描时与字速率同步一次。为了达到这个目的,使用了具有锁相环路的压控振荡器。

字速率与字节速率的使用,以格式逻辑板的先进先出 (FIFO) 存贮器为界。在记录过程中 FIFO 之前,数据以字速率采集、传送、编排,最后存入到 FIFO 中。数据从 FIFO 读出时,以稳定的字节速率传送、编码,直到记录到磁带上。

3. 读出速率钟 (读钟)

磁带上读出一个字节形成一个读钟,读钟是指单位时间从磁带上读出的字节数,读钟要与 SAC 同步。NZ 读钟用于 NZ 读逻辑电路。在 PE 编码方式中也是由读出字节与系统步进钟 (SAC) 同步后形成读钟。

四、电源接通和联锁控制

DFS-V 地震仪器有一种自检功能,如图 10—4 所示,当电源开关 (控制箱体面板上) 旋在 ON 位置上时,2、3 接点接通,蓄电池正极 (BATT+) 通过 2、3 接点到达林顿方式连接的 Q_1 、 Q_2 三极管集电极,同时通过 R_7 到箱体 DM 印刷电路板插座 35 脚,如果印刷电路各板都插入,并且插的正确,则图中各板插座所标的接点就互相连通。例如 DM_1 、 DM_2 电路板插的正确,则 35 与 37 接通,插上 DA 板时,35 与 36 接通,当所有板都正确插入箱体时,电源正端从 R_7 通过各板插座所标接点到 Q_1 的基极,通过电阻 R_8 到电池的负端,从而使 Q_1 、 Q_2 获得基极电流, Q_1 、 Q_2 导通,蓄电池正端通过 Q_2 、 R_9 、 TS_1 保险丝 (高温开关接点) 接入电源插座 (P508) 2 脚,而插座 8 脚与蓄电池负端相连,这样 P508 的 2 脚与 8 脚对控制器的稳压电路供电,这样对各板也就接通电源。如果有一块电路板插错,则 Q_1 、 Q_2 没有偏压,P508 的 2 脚没有电源则不对各板供电。这种连接起到保护作用,不致于因板插错而烧坏元器件。

模拟部件和磁带机电源也受到控制器电源开关的控制,当控制面板电源开关接通时,+5V 通过接点 6 到接点 5 形成“外部电源允许” (EXTPWRENABL) 信号输出到模拟部件和磁带机去控制接通电源。

五、接通电源全机清零

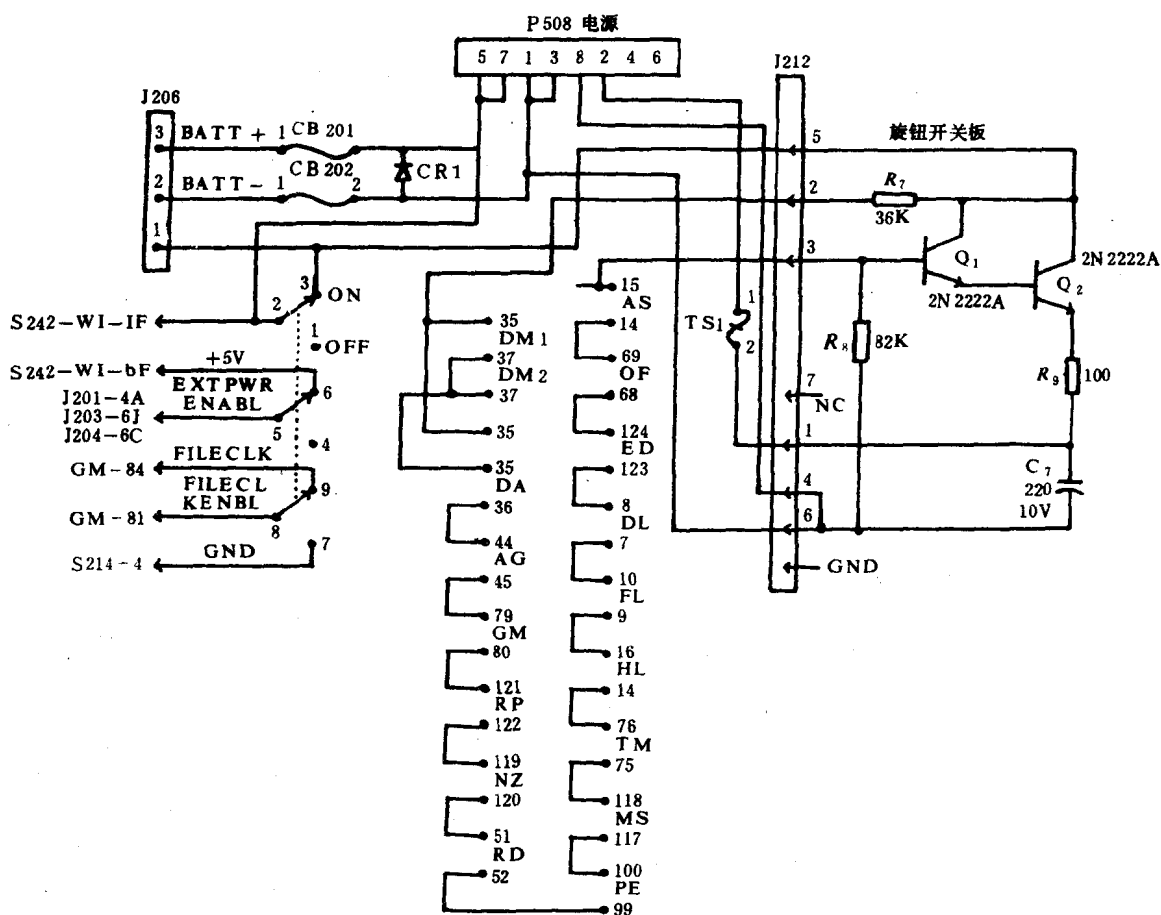


图 10—4 电源接通安全联锁

控制部件面板电源开关接 ON 位置，没有接错故电源接通。由 TM 板产生电源接通清零信号，该信号至各板使其处于初始状态。

如图 10—5 所示，电源接通， C_4 开始充电，充电电压从低到高，所以 $7D_9$ 输入端开始为低电平， $7D_{10}$ 输出经 9E 反相后使 D 触发器 S 端为高电平，使 D 触发器 Q 端输出高电平，电源清零信号 (PWRONCLR) 为高电平，直到 C_4 的充电电压达到 $7D_9$ 的开门电平时，9E 反相输出为低电平，D 触发器的 D 输入端为低电平，16kHz 时钟脉冲下跳沿使 D 触发器 Q 端输出低电平，这样 PWRONCLR 变为低电平。PWRONCLR 信号为一正脉冲信号，其脉宽由 C_4 充电的时间常数确定，一般 RC 时间常数为 5 秒。

PWRONCLR 为高电平强制各电路板为初始状态。当各电路板通电 5 秒后达到工作状态，PWRONCLR 为低电平解除清零，整机正常运转。

六、时断（爆炸）信号逻辑电路

时断信号 (TB) 及其派生信号 (TB STRD、TB SYNCPLS、TB SYNC、TM BREAK RESET) 的逻辑电路位于 DA、MS、AS 三块电路板之上，如图 10—6 所示。

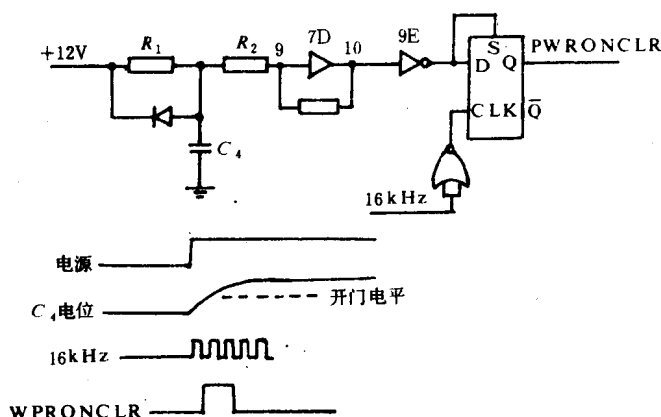


图 10—5 电源接通整机清零电路

当时断脉冲到达 DA 板的 60、62 脚，经共模滤波器、双向限幅器和共模抑制放大器，放大后的信号由可调节衰减器 (R_{43}) 衰减，送双向比较器 (AR_6 、 AR_7) 进行比较。当输入的 TB 信号大于比较器的上限 (+LIMIT) 或低于下限 (-LIMIT) 电压时，比较器均输出低电平。这样，无论 TB 信号是正还是负脉冲，比较器输出皆为负脉冲。比较器的上、下限电压可调，其输出经 U_{17} 缓冲整形，形成 $\overline{FTB}$ (野外时断) 负脉冲信号。

$\overline{FTB}$ 送 MS 板，经时断“窗口”使能 (TB WINDOW ENBL) 选通至 8K 的 S 端， $S=“1”$ 。8K 的 $R=\overline{SYS\ STRT\ LVL}=“0”$ ，RS 触发器输出 $FTB\ STRD=“1”$ 。

TB STRD 触发器 8G1 的输入信号为 $\overline{TB\ DET}$ (时断检测)，其逻辑方程：

$$D = TB\ DET = FTB\ STRD + ITB\ STRD + DLY\ REC\ TB\ STRD$$

上述方程说明产生 TB 信号的条件有三种，即野外时断或内部时断或延迟记录时断。

在 32kHz 时钟上升沿的钟控下，8G1 (Q) 输出 $\overline{TBSTRD}$ 。

系统启动前， $\overline{SYS\ STRT\ LVL}$ 为低电平。所以， $\overline{SYS\ STRT\ LVL}=“1”$ 至 8G13 触发器的置位端 (S)，使 8G13 置“1”、8G12 为“0”。8G12=“0”至 8J “非与门”的一输入端，取反选通 8J。

当系统启动后， $\overline{SYS\ STRT\ LVL}=“0”$ 解除对 8G13 的置位。在收到 TB 时，8G1=“0” ($\overline{TB\ STRD}$) 至 8J 另一输入端，使 $TB\ SYNCPLS=“1”$ 。当 32kHz 下降沿到达时，经“非门”钟控 8G13=“0”、8G12=“1”至 8J 入口使 $TB\ SYNCPLS=“0”$ ，从而获得一个脉宽为 $15.625\mu s$ 的时断同步脉冲 ($TB\ SYNCPLS$)，见图 10—7。

MS 板形成的 TB STRD 主要功能如下：

① 送 AS 板产生 TB SYNC (时断同步) 和 TM BREAK RESET (时断复位)，见图 10—6。TB STRD 由 AS 板选择器 A_2 端输入，由 D_2 端输出 TB 信号。

当 $TB=“0”$ 时，经 12D6 反向为“1”加在 10E1 的置位端 (S)，使 $TB\ SYNC=1$ ，即

