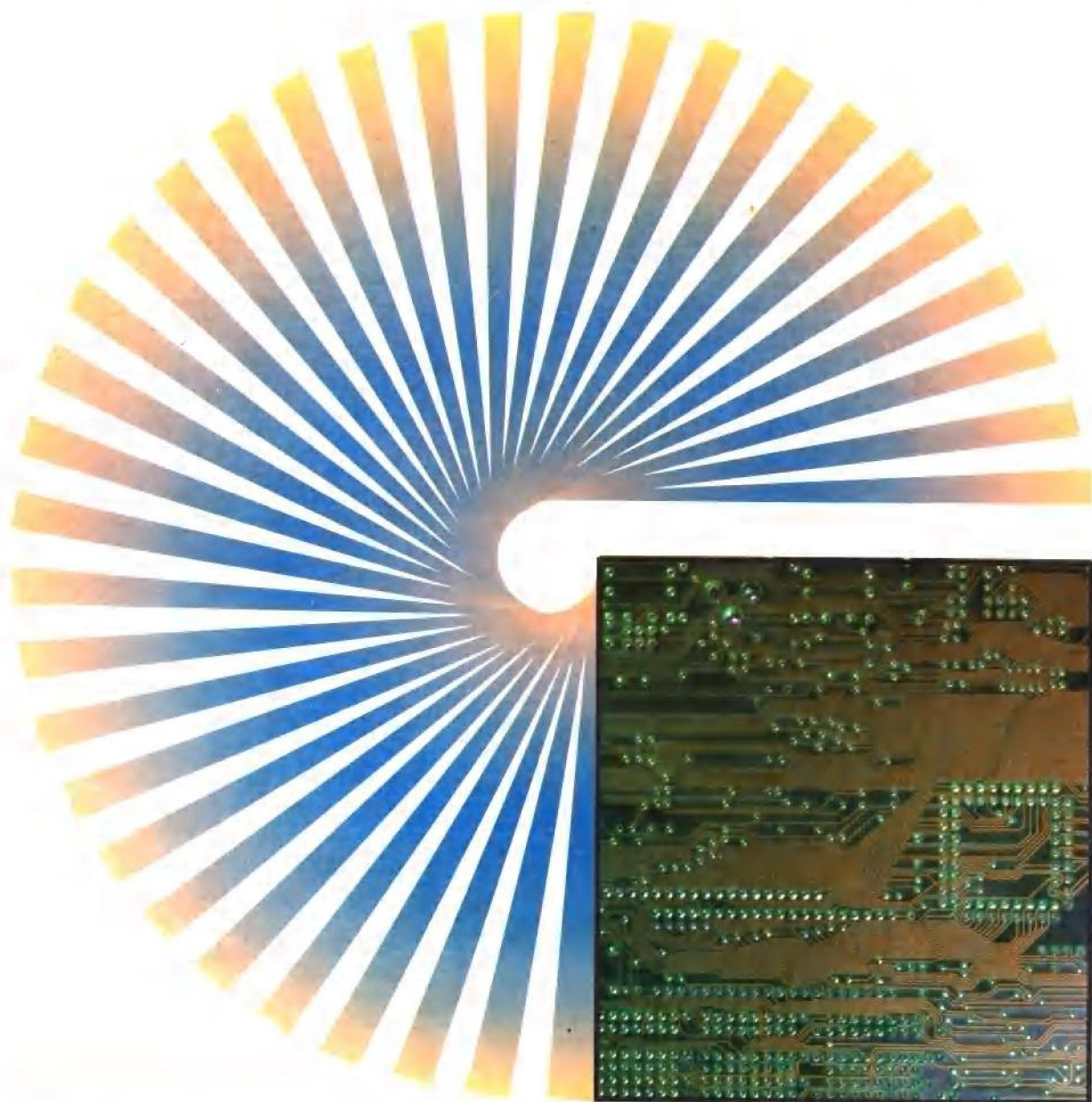


Motorola 集成电路应用技术丛书



赖金福 主编

数字集成电路简明手册



电子工业出版社

PUBLISHING HOUSE OF ELECTRONICS INDUSTRY

URL: <http://www.phei.co.cn>

Motorola 集成电路应用技术丛书

数字集成电路 简明手册

主 编：赖金福

電子工業出版社
Publishing House of Electronics Industry

内 容 简 介

本书是一本了解和查阅摩托罗拉公司数字集成电路性能和主要电特性参数的实用工具书。全书包括数字集成电路 665 种,按功能分类,给出了每种器件的简要说明、主要特点、极限参数、推荐工作条件、封装类型、引出端排列图、功能框图、逻辑图或典型应用电路及主要电特性参数等用户需知道的最基本信息。为便于查阅,还给出了器件型号总索引、器件代用型号对照索引、缩略语和缩写符号索引及封装外形和尺寸图等多种辅助索引。

本书内容丰富,查阅方便,可供广大工程技术人员、维修人员和大专院校师生参考使用。

丛 书 名: Motorola 集成电路应用技术丛书

书 名: 数字集成电路简明手册

主 编: 赖金福

主 审: 张厥盛

责任编辑: 詹善琼

特约编辑: 金 晨

印 刷 者: 北京天竺颖华印刷厂

装 订 者: 三河市金马印装有限公司

出版发行: 电子工业出版社出版、发行 URL: <http://www.phei.co.cn>

北京市海淀区万寿路 173 信箱 邮编 100036 发行部电话: 68214070

经 销: 各地新华书店经销

开 本: 787 × 1092 1/16 印张: 44 字数: 1496 千字

版 次: 1997 年 10 月第一版 1997 年 10 月第一次印刷

书 号: ISBN 7-5053-4229-0
TN·1086

定 价: 68.00 元

凡购买电子工业出版社的图书,如有缺页、倒页、脱页者,本社发行部负责调换

版权所有·翻印必究

《Motorola 集成电路应用技术丛书》

编 委 会

主 任：陈怀琛

副主任：赖金福 龚兰方

委 员：孙肖子 张厥盛 张义门 沈耀忠
杨新辉 高有行 高 平

《数字集成电路简明手册》

编 写 人 员

主 编：赖金福

主 审：张厥盛

参加编写人员：

王成林 李恩科 王爱民 黄小强 徐卫江

前 言

美国摩托罗拉公司是世界上著名的半导体器件和通信设备制造商,无论是其生产和销售规模,还是其产品质量,在全世界均享有很高的声誉,尤其是其通信设备及器件在通信行业中占有重要的地位。随着我国国民经济和电子工业的迅速发展,摩托罗拉公司的产品在我国的用户越来越多,并具有广阔的潜在市场。集成电路是现代电子设备的核心,摩托罗拉公司制造的集成电路不仅在该公司生产的电子设备中占主导地位,而且在我国生产的许多电子设备中也得到广泛应用。因此,了解、查阅和选用摩托罗拉公司生产的集成电路是我国广大科技人员经常碰到的问题。本书正是为了满足这一需要而编写的。

《数字集成电路简明手册》是《Motorola 集成电路应用技术丛书》的一个分册,线性与接口集成电路可查阅另一分册《线性与接口集成电路简明手册》(1996年6月出版)。本书是根据摩托罗拉公司出版的《CMOS Logic Data》、《MECL Data》等15种数据手册和有关资料编译而成的。全书共收集数字集成电路665种,共计1047个型号的器件,全部按功能分类,给出了每种器件的简要说明、主要特点、极限参数、推荐工作条件、封装类型、引出端排列图、功能框图、逻辑图或典型应用电路及主要电特性参数等信息。在编写过程中,力求做到简洁明了、编排合理、查阅方便,使本书既是一本了解、查阅和选用集成电路的实用手册,又可以作为检索每种集成电路的出处以获得详细介绍该电路的原始文献的检索工具书。本书可供广大工程技术人员、维修人员和大专院校师生参考使用。

本书由赖金福主编,负责制订编写大纲,确定编写内容和编写体系,并完成部分内容的编译及全书的译校和统稿工作。参加编译工作的主要有王成林、李恩科、王爱民、黄小强、徐卫江,马继红、齐淑娟参加了部分工作。西安电子科技大学通信工程学院张厥盛教授审阅了全书的内容。

由于时间匆促和限于编者水平,书中定有许多疏漏和错误之处,恳切希望广大读者批评指正。

编者 1997年4月于西安

使 用 说 明

1. 正文部分按功能分类,每个类目下按器件型号排序。排序原则为:先按数字排列,后按英文字母顺序排列,英文字母相同者,再按其后的数字排列;数字按其绝对值的大小排序,例如 MC1662 排在 MC101191 之前等。

2. “器件型号总索引”和“器件代用型号对照索引”采用计算机自动排序,与正文部分排序的主要差别在于数字排列原则不同,即先按第 1 位数字的大小排,再按第 2 位数字的大小排,依次类推,例如 MC1162 应排在 MC101191 之后。

3. 正文部分每页左上角为类目,右上角为器件型号及名称,性能相同而型号不同的器件缩排在一起,例如 SN54/74 LS373/374 表示 SN54 LS373、SN54 LS374、SN74 LS373、SN74 LS374 共 4 个型号。正文中出现的缩略语和缩写符号参见“缩略语和缩写符号索引”,封装外形和尺寸可按外形图编号(例如 CASE776-2)参见“封装外形和尺寸图”。为便于读者了解摩托罗拉公司器件型号的含义,最后列出了“Motorola 半导体器件命名法”。

4. 本手册旨在介绍每种器件的基本特点和主要参数,不求全面,力求在一页内能尽量容纳较多的信息。为便于读者进一步了解所查器件的更详细资料,每单页左下角和双页右下角用缩写代号及页码(例如 CL-677)标出了原始文献的出处。为便于查阅,列表如下:

代号	文 献 全 称	出版时间	文献号	版次
BC	BiCMOS Logic Data	1990	DL141	Rev1
CA	CMOS Application Specific Standards ICs	1991	DL130	Rev1
CC	Communications Device Data	1995	DL136/D	Rev4
CL	CMOS Logic Data	1991	DL131/D	Rev3
FA	FACT Data	1993	DL138/D	Rev3
FL	FAST and LS TTL Data	1992	DL121/D	Rev5
HF	High Performance Frequency Control Products	1996	BR1334/D	Rev3
HP	High Performance ECL Data	1996	DL140/D	Rev4
HS	High Speed CMOS Data	1996	DL129/D	Rev6
LC	Low-Voltage CMOS Logic	1995	BR1339/D	Rev2
ME	MECL Data	1993	DL122/D	Rev5
MF	Military FAST/LS/TTL Family Data	1992	DL142/D	Rev1
MM	Military MECL Family Data	1991	DL145	
ST	Schottky TTL Data	1983	DL121R1	Rev0
TS	Timing Solutions	1995	BR1333/D	Rev5

读者查到所需器件型号后,如需进一步阅读详细介绍该器件的原始文献,可根据表中列出的文献全称及出版年份或版次向当地摩托罗拉公司代理商索取,或与中国西北摩托罗拉半导体文献信息中心联系索取。

联系地址:西安电子科技大学摩托罗拉半导体文献信息中心(图书馆内)

邮政编码:710071

联系电话:(029)8237920 或(029)8228300 转 2440

联 系 人:徐卫江

电路型谱及性能

1 加法器/减法器

10580 (军用) 2 路 2 位加法器/减法器

这是一种高速小功率通用加法器/减法器,可用于专用加法器/减法器或高速乘法器阵列,也可用于需要这些运算的任一类设备中。每个加法器的输入包括进位输入、操作数 A 和操作数 B,输出有“和”数、“和”数以及进位。共用选择输入端用作减法运算时使 A 和 B 分别取反的控制线。

特点:

- 最大功耗为 495mW/组件 (空载)
- C_{in} 到 C_{out} 传输延时为 2.0ns
- A_0 到 S_0 传输延时为 4.5ns
- A_0 到 C_{out} 传输延时为 4.5ns
- 上升/下降时间典型值为 2.4ns (20~80%)

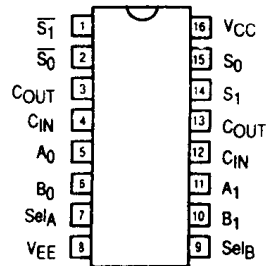
• 符合美国 MIL - STD - 883 军标的要求

封装:

- 带后缀 E 为 DIP 陶封
- 带后缀 F 为 FLAT 陶封
- 带后缀 2 为 LCC 陶封

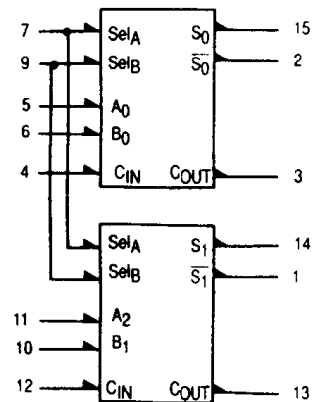
引出端对照表

功能	DIP	FLAT	LCC
$\bar{S}_1$	1	5	2
$\bar{S}_0$	2	6	3
C_{out}	3	7	4
C_{in}	4	8	5
A_0	5	9	7
B_0	6	10	8
SeA	7	11	9
V_{EE}	8	12	10
SeB	9	13	12
B_1	10	14	13
A_1	11	15	14
C_{in}	12	16	15
C_{out}	13	1	17
S_1	14	2	18
S_0	15	3	19
V_{CC}	16	4	20



引出端排列图

功能选择表		
SeA	SeB	功能
H	H	$S = A + B$
H	L	$S = A - B$
L	H	$S = B - A$
L	L	$S = 0 - A - B$



逻辑图

主要电特性参数

参 数	测试条件	符号	25 °C		125 °C		-55 °C		单位
			最小值	最大值	最小值	最大值	最小值	最大值	
高电平输出电压	$V_{EE} = -5.2V$ $V_{CC} = 0V$ $R_L = 100\Omega$ (对 $-2.0V$)	V_{OH}	-0.93	-0.78	-0.825	-0.63	-1.08	-0.88	V
低电平输出电压		V_{OL}	-1.85	-1.62	-1.82	-1.545	-1.92	-1.655	V
高电平输入电流		I_{IH}		370		630		630	μA
低电平输入电流		I_{IL}	0.5		0.3		0.5		μA
电源电流		I_{EE}	-86		-95		-95		mA
上升/下降时间	$V_{EE} = -5.2V$ $V_{CC} = 2.0V$ $R_L = 100\Omega$ (对 GND)	t_{TLH}/t_{THL}	1.1	3.7	1.0	4.3	1.0	4.0	ns
传输延时(选择输入)		t_{PHL}/t_{PLH}	1.3	5.4	1.0	6.3	1.0	5.8	
传输延时(进位输入)		t_{PHL}/t_{PLH}	1.0	3.3	1.0	3.9	1.0	3.6	

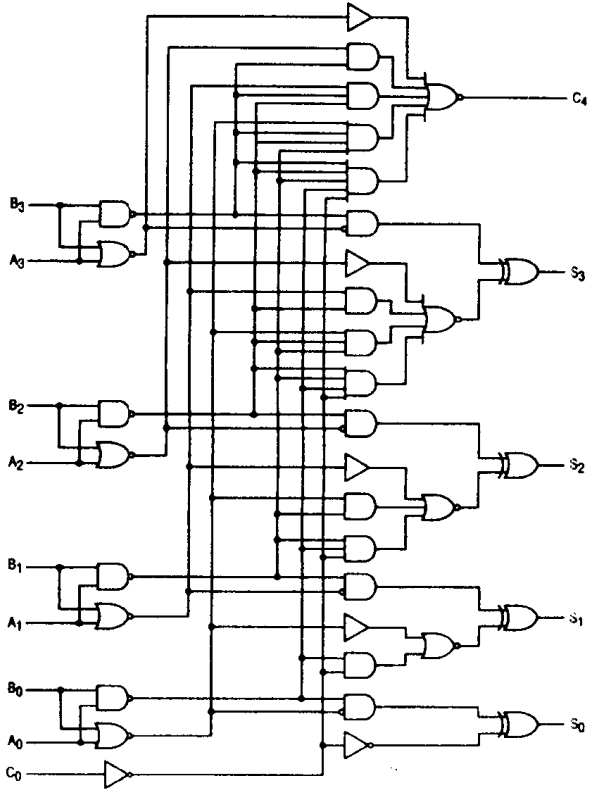
54F283 (军用) 具有快速进位的 4 位二进制全加器

54F283 是具有内部先行进位的高速 4 位二进制全加器, 它能接收两个 4 位二进制字 ($A_0 \sim A_3$ 、 $B_0 \sim B_3$) 和 1 位进位输入 (C_0)。该器件可从最高有效位产生二进制“和”输出 ($S_0 \sim S_3$) 和进位输出 (C_4)。它既可以用有效电平操作数运算, 也可以用有效低电平操作数运算 (正或负逻辑)。该器件符合美国 MIL-STD-883 标准。其封装形式包括: 带后缀 E 为 DIP 陶封, 带后缀 F 为 FLAT 陶封, 带后缀 2 为 LCC 封装, 其外形图分别见 CASE 620-09, CASE 650-05, CASE 756A-02。

引出端对照表

功能	DIP 620-09	FLAT 650-05	LCC 756A-02
S_1	1	1	2
B_1	2	2	3
A_1	3	3	4
C_0	4	4	5
A_0	5	5	7
B_0	6	6	8
C_0	7	7	9
GND	8	8	10
C_4	9	9	12
S_3	10	10	13
B_3	11	11	14
A_3	12	12	15
S_2	13	13	17
A_2	14	14	18
B_2	15	15	19
V_{CC}	16	16	20

引出端	等效端	功能
$A_0 \sim A_3$	$(A_1 \sim A_4)$	A 操作数输入
$B_0 \sim B_3$	$(B_1 \sim B_4)$	B 操作数输入
C_0		进位输入
$S_0 \sim S_3$	(Σ)	“和”输出
C_4		进位输出



逻辑图

主要电特性参数

参 数	测试条件	符号	25 °C		125 °C		-55 °C		单位
			最小值	最大值	最小值	最大值	最小值	最大值	
逻辑“1”输出电压	$V_{CC} = 4.5V, I_{OH} = -1.0mA, V_{IH} = 2.0V$ (所有输入)	V_{OH}	2.5		2.5		2.5		V
逻辑“0”输出电压	$V_{CC} = 4.5V, I_{OL} = 20mA, V_{IL} = 0.8V$ (所有输入)	V_{OL}		0.5		0.5		0.5	V
输入箝位电压	$V_{CC} = 4.5V, I_{IN} = -18mA$, 其他输入开路	V_{IC}		-1.2					V
逻辑“1”输入电流	$V_{CC} = 5.5V, V_{IH} = 2.7V$, 其他输入 = GND	V_{IH}		20		20		20	μA
输出短路电流	$V_{CC} = 5.5V, V_{IN} = 5.5V$ (所有输入), $V_{out} = GND$	I_{OS}	-60	-150	-60	-150	-60	-150	mA
电源电流	$V_{CC} = 5.5V, V_{IN} = GND$ (所有输入)	I_{CCL}		55		55		55	mA
逻辑“1”输入电压	$V_{CC} = 4.5V$	V_{IH}	2.0		2.0		2.0		V
逻辑“0”输入电压	$V_{CC} = 4.5V$	V_{IL}		0.8		0.8		0.8	V
传输延时— C_0 到 S_n —— C_0 到 C_4	$V_{CC} = 5.0V, C_L = 50pF, R_L = 500\Omega$	t_{PHL1} t_{PLH1}	1.5	9.5	1.0	14	1.0	14	ns
		t_{PHL2} t_{PLH2}	1.5	7.0	1.0	10	1.0	10	

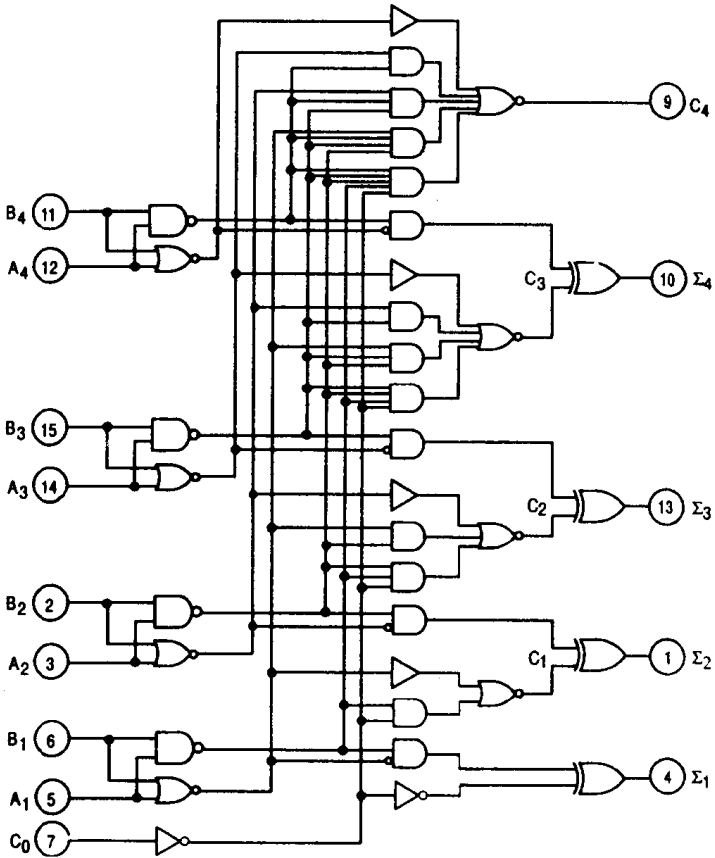
54LS283 (军用) 具有快速进位的 4 位二进制全加器

54LS283 是具有内部先行进位的高速 4 位二进制全加器, 它接收两个 4 位二进制字 ($A_1 \sim A_4$ 、 $B_1 \sim B_4$) 和 1 位进位输入 (C_0)。它可以由最高有效位产生二进制“和”输出 ($\Sigma_1 \sim \Sigma_4$) 和进位输出 (C_4)。它既可以用有效高电平操作数运算, 也可以用有效低电平操作数运算 (正或负逻辑)。该器件符合 MIL-STD-883 标准。封装形式与外形图与 54F283 相同 (见前页)。

引出端对照表

功能	DIP	FLAT	LCC
	620-09	650-05	756A-02
Σ_2	1	1	2
B_2	2	2	3
A_2	3	3	4
Σ_1	4	4	5
A_1	5	5	7
B_1	6	6	8
C_0	7	7	9
GND	8	8	10
C_4	9	9	12
Σ_4	10	10	13
B_4	11	11	14
A_4	12	12	15
Σ_3	13	13	17
A_3	14	14	18
B_3	15	15	19
V_{CC}	16	16	20

功能表				
$C_{(n-1)}$	A_n	B_n	Σ_n	C_n
L	L	L	L	L
L	L	H	H	L
L	H	L	H	L
L	H	H	L	H
H	L	L	H	L
H	L	H	L	H
H	H	L	L	H
H	H	H	H	H



逻辑图

主要电特性参数

参 数	测试条件	符号	25℃		125℃		-55℃		单位
			最小值	最大值	最小值	最大值	最小值	最大值	
逻辑“1”输出电压	$V_{CC} = 4.5V, I_{OH} = -0.4mA, V_{IH} = 2.0V$ (所有输入)	V_{OH}	2.5		2.5		2.5		V
逻辑“0”输出电压	$V_{CC} = 4.5V, I_{OL} = 4.0mA, V_{IL} = 0.7V$ (所有输入)	V_{OL}		0.4		0.4		0.4	V
输入箝位电压	$V_{CC} = 4.5V, I_{IN} = -18mA$ (其他输入开路)	V_{IC}		-1.5					V
逻辑“1”输入电流	$V_{CC} = 5.5V, V_{IH} = 2.7V$, 其他输入 = GND	I_{IH}		40		40		40	μA
逻辑“0”输入电流	$V_{CC} = 5.5V, V_{IL} = 0.4V$, 其他输入 = 5.5V	I_{IL}	-0.3	-0.76	-0.3	-0.76	-0.3	-0.76	mA
逻辑“1”输入电压	$V_{CC} = 4.5V$	V_{IH}	2.0		2.0		2.0		V
逻辑“0”输入电压	$V_{CC} = 4.5V$	V_{IL}		0.7		0.7		0.7	V
传输延时— C_0 到 Σ — C_0 到 C_4	$V_{CC} = 5.0V, C_L = 50pF, R_L = 2.0k\Omega$	t_{PHL1}	5.0	35	5.0	40	5.0	40	ns
		t_{PLH1}	5.0	30	5.0	39	5.0	39	
		t_{PHL5}	5.0	25	5.0	32	5.0	32	
		t_{PLH5}	5.0	35	5.0	40	5.0	40	

MC10180 2 路 2 位加法器/减法器

MC10180 是一种高速、低功率通用加法器/减法器，可用于专用加法器/减法器或高速乘法器阵列中，也可用于需要这些运算的任何一种设备中。每个加法器的输入端包括进位输入、操作数 A 和操作数 B，而输出端为“和”数、“和”数和进位输出。共用的选择输入端可用作减法运算时使 A 或 B 分别取反的控制线。

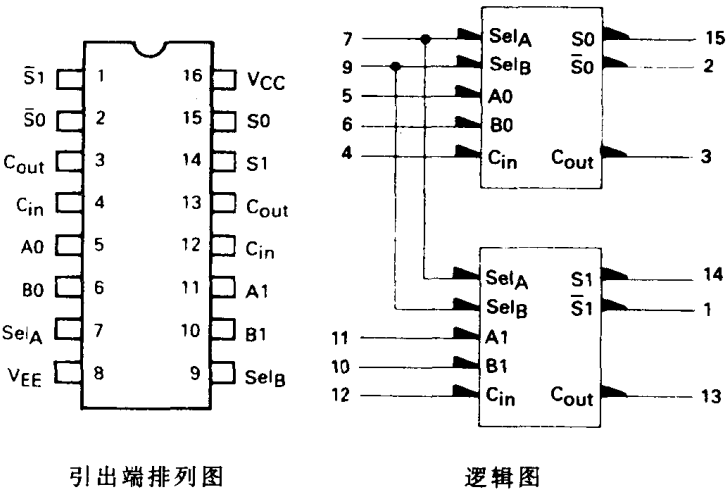
特点：

- 功耗 $P_D=360\text{mW}$ （典型值）/组件（空载）
- 传输延时 t_{pd} ：进位输入到进位输出 $=2.2\text{ns}$
- AO 到 SO $=4.5\text{ns}$
- AO 到进位输出 $=4.5\text{ns}$

• 上升/下降时间 $t_r/t_f=2.4\text{ns}$ （典型值）（20~80%）

封装：

- 带后缀 P 为 DIP 塑封，外形图：CASE 648
- 带后缀 L 为 DIP 陶封，外形图：CASE 620



功能选择表		
Sel _A	Sel _B	功能
H	H	$S=A+B$
H	L	$S=A-B$
L	H	$S=B-A$
L	L	$S=0-A-B$

主要电特性参数 [$V_{EE}=-5.2\text{V}$, $V_{CC}=\text{GND}$, $R_L=50\Omega$ (至 -2.0V)]

参 数	被测端	符号	-30℃		25℃		85℃		最大值	单位
			最小值	最大值	最小值	典型值	最大值	最小值		
输入电流	5,6,10,11	I _{inH}		350			220		220	μA
	4,12		590			370		370		
	7,9		460			290		290		
	所有端	I _{inL}	0.5		0.5			0.3		μA
电源漏电流	8	I _E		95		70	86		95	mA
逻辑“1”输出电压	2,3,15	V _{OH}	-1.060	-0.890	-0.960		-0.810	-0.890	-0.700	V
逻辑“0”输出电压	2,3,15	V _{OL}	-1.890	-1.675	-1.850		-1.650	-1.825	-1.615	V
逻辑“1”阈值电压	2,3,15	V _{OHA}	-1.080		-0.980			-0.910		V
逻辑“0”阈值电压	2,3,15	V _{OLA}		-1.655			-1.630		-1.595	V
传输延时—操作数输入 —进位输入 —选择输入	15	t _{pd}	1.3	5.8	1.3		5.4	1.1	5.8	ns
	3,15		1.0	3.4	1.0		3.3	0.9	3.6	
	15		1.3	5.8	1.3		5.4	1.1	5.8	
上升/下降时间 (20~80%)	15	t _r /t _f	1.0	3.8	1.1		3.7	1.1	3.9	ns

MC14008B 4 位全加器

这是用 MOS P 沟道和 N 沟道增强型器件构成的单片加法器。该器件由带快速内部先行进位输出端的 4 个全加器构成,可用于二进制加法和其他算术运算。当快速并行进位输出位与系统中的其他加法器一起使用时可以进行高速运算。

特点:

- 先行进位输出
- 所有输入端的二极管保护
- 所有输出端为缓冲输出
- 直流电源电压范围: 3.0~18V
- 在额定的温度范围内可驱动 2 个低功率 TTL 负载或 1 个低功率 STTL 负载
- 引出端与 CD4008B 可以互换

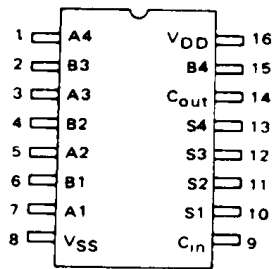
极限参数 (以 V_{SS} 为基准电压):

- 直流电源电压 V_{DD} : -0.5~18V

- 输入或输出电压 (直流或瞬时) V_{in} 、 V_{out} : -0.5~ $V_{DD}+0.5V$
- 输入或输出电流 (直流或瞬时) (每端) I_{in} 、 I_{out} : $\pm 10mA$
- 功耗 (组件) P_D : 500mW
- 贮存温度 T_{stg} : -65~150°C
- 环境工作温度 T_A : -55~125°C
- 引线温度 (焊接时间 8s) T_L : 260°C

封装:

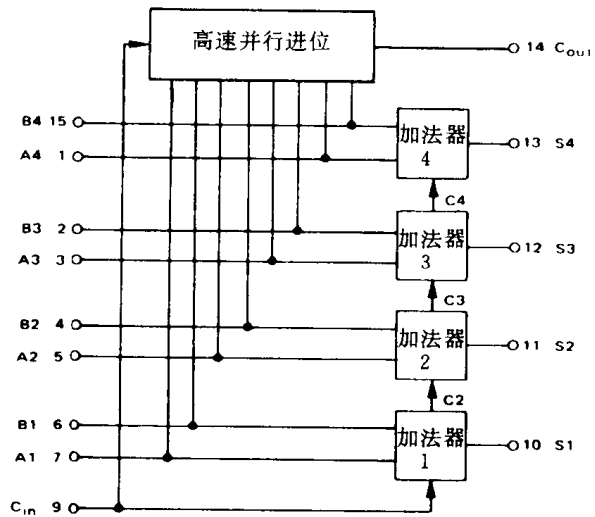
- 带后缀 L 为 DIP 陶封, 外形图: CASE620
- 带后缀 P 为 DIP 塑封, 外形图: CASE648
- 带后缀 D 为 SOIC 封装, 外形图: CASE751B



引出端排列图

真值表 (1 级)

C_{in}	B	A	C_{out}	S
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1



功能框图

主要电特性参数 (以 V_{SS} 为基准电压, $V_{DD}=10V$, $C_L=50pF$, 另有说明除外)

参 数	测试条件	符号	-55°C		25°C			125°C		单位
			最小值	最大值	最小值	典型值	最大值	最小值	最大值	
输出电压—"0"电平 —"1"电平	$V_{IN}=V_{DD}$ 或 0V $V_{IN}=0V$ 或 V_{DD}	V_{OL} V_{OH}	— 9.95	0.05 —	— 9.95	0 10	0.05 —	— 9.95	0.05 —	V
输入电压—"0"电平 —"1"电平	$V_O=4.5V$ 或 0.5V $V_O=1.0V$ 或 9.0V	V_{IL} V_{IH}	— 7.0	3.0 —	— 7.0	4.50 5.50	3.0 —	— 7.0	3.0 —	V
输出驱动电流 —源电流 —陷电流	$V_{OH}=9.5V$ $V_{OL}=0.5V$	I_{OH} I_{OL}	-1.6 1.6	— —	-1.3 1.3	-2.25 2.25	— —	-0.9 0.9	— —	mA
输入电流	$V_{DD}=15V$	I_{IN}	—	± 0.1	—	± 0.00001	± 0.1	—	± 1.0	μA
输入电容	$V_{IN}=0V$	C_{in}	—	—	—	5.0	7.5	—	—	pF
静态电流/每个组件		I_{DD}	—	10	—	0.010	10	—	300	μA
总电源电流 (动态+静态)	$C_L=50pF$ (所有输出端)	I_T	$I_T = (3.4\mu A/kHz)f + I_{DD}$							μA
输出上升/下降时间	$t_{TLH}, t_{THL} = (0.75ns/pF)C_L + 12.5ns$	t_{TLH} t_{THL}			—	50	100			ns
传输延时 —和输入到和输出 —和输入到进位输出	$t_{PLH}, t_{PHL} = (0.66ns/pF)C_L + 127ns$ $t_{PLH}, t_{PHL} = (0.66ns/pF)C_L + 112ns$	t_{PLH} t_{PHL}			—	160	320			ns

MC14032B/38B 3 路串行加法器

MC14032B 和 MC14038B 的 3 路串行加法器共用一个时钟输入端和一个进位复位输入端。对于 MC14032B, 在时钟的正向跃迁时实现进位相加, 对于 MC14038B, 则在时钟的负向跃迁时实现进位相加。典型的应用范围包括串行算术运算器、数字相关器、数字伺服控制系统、数据链计算机以及飞行控制计算机等。

特点:

- 缓冲输出
- 单相时钟
- 直流电源电压范围: 3.0~18V
- 在额定的温度范围内可驱动 2 个低功率 TTL 负载或 1 个低功率 STTL 负载
- 引出端与 CD4032B 和 CD4038B 可以互换

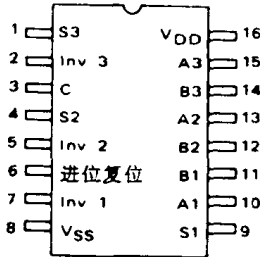
极限参数 (以 V_{SS} 为基准电压):

- 直流电源电压 V_{DD} : $-0.5 \sim 18V$
- 输入或输出电压 (直流或瞬时) V_{in} 、 V_{out} : $-0.5 \sim V_{DD} + 0.5V$

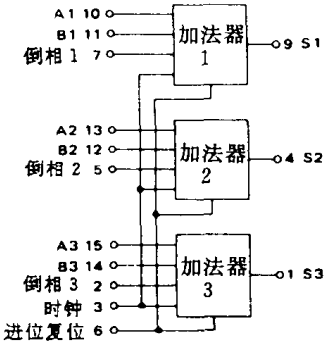
- 输入或输出电流 (直流或瞬时) (每端) I_{in} 、 I_{out} : $\pm 10mA$
- 功耗 (每组件) P_D : 500mW
- 环境工作温度 T_A : $-55 \sim 125^{\circ}C$
- 贮存温度 T_{stg} : $-65 \sim 150^{\circ}C$
- 引线温度 (焊接时间 8s) T_L : $260^{\circ}C$

封装:

- 带后缀 L 为 DIP 陶封, 外形图: CASE620
- 带后缀 P 为 DIP 塑封, 外形图: CASE648
- 带后缀 D 为 SOIC 封装, 外形图: CASE751B



引出端排列图



功能框图

主要电特性参数 (以 V_{SS} 为基准电压, $V_{DD} = 10V$, $C_L = 50pF$, 另有说明除外)

参 数	测试条件	符号	$-55^{\circ}C$		$25^{\circ}C$			$125^{\circ}C$		单位
			最小值	最大值	最小值	典型值	最大值	最小值	最大值	
输出电压—"0"电平 —"1"电平	$V_{IN} = V_{DD}$ 或 0	V_{OL}	—	0.05	—	0	0.05	—	0.05	V
	$V_{IN} = 0$ 或 V_{DD}	V_{OH}	9.95	—	9.95	10	—	9.95	—	
输入电压—"0"电平 —"1"电平	$V_O = 9.0V$ 或 $1.0V$	V_{IL}	—	3.0	—	4.50	3.0	—	3.0	V
	$V_O = 1.0V$ 或 $9.0V$	V_{IH}	7.0	—	7.0	5.50	—	7.0	—	
输出驱动电流 —源电流 —陷电流	$V_{OH} = 9.5V$ $V_{OL} = 0.5V$	I_{OH} I_{OL}	-1.6 1.6	— —	-1.3 1.3	-2.25 2.25	— —	-0.9 0.9	— —	mA
输入电流	$V_{DD} = 15V$	I_{IN}	—	± 0.1	—	± 0.00001	± 0.1	—	± 1.0	μA
输入电容	$V_{IN} = 0$	C_{in}	—	—	—	5.0	7.5	—	—	pF
静态电流/每个组件		I_{DD}	—	10	—	0.010	10	—	300	μA
总电源电流 (动态 + 静态)	$C_L = 50pF$ (所有输出端)	I_T	$I_T = (1.93\mu A/kHz)f + I_{DD}$							μA
输出上升/下降时间	$t_{TLH}, t_{THL} = (0.75ns/pF)$ $C_L + 12.5ns$	t_{TLH} t_{THL}			—	50	100			ns
传输延时 —A、B 或倒相到和 —时钟到和	$t_{PLH}, t_{PHL} = (0.66ns/pF)$ $C_L + 87ns$	t_{PLH} t_{PHL}			—	120	300			ns
	$t_{PLH}, t_{PHL} = (0.66ns/pF)$ $C_L + 147ns$				—	180	600			
时钟频率		f_{C1}			—	10	2.5			MHz

MC14560B NBCD 加法器

该器件在 NBCD (自然二进制编码的十进制) 的格式中增加了两个 4 位数字, 因而在 NBCD 码中产生出“和”数和进位输出。当一组输入用 9 的补码 (MC14561B) 执行时它还可以作减法运算。所有输入端和输出端均为高电平有效。最低有效位的进位输入连接到无进位输入的 V_{SS} 上。

特点:

- 所有输入端的二极管保护
- 直流电源电压: 3.0~18V
- 在额定的温度范围内能驱动 2 个低功率 TTL 负载或 1 个低功率 STTL 负载

极限参数 (以 V_{SS} 为基准电压):

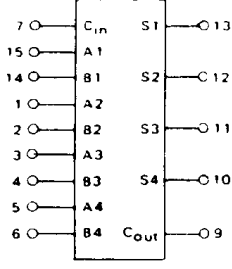
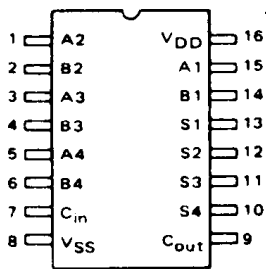
- 直流电源电压 V_{DD} : -0.5~18V
- 输入或输出电压 (直流或瞬时) V_{in} 、 V_{out} : -0.5~ $V_{DD}+0.5V$
- 输入或输出电流 (直流或瞬时) (每端) I_{in} 、 I_{out} : $\pm$

10mA

- 功耗 (每组件) P_D : 500mW
- 环境工作温度 T_A : -55~125℃
- 贮存温度 T_{stg} : -65~150℃
- 引线温度 (焊接时间 8s) T_L : 260℃

封装:

- 带后缀 L 为 DIP 陶封, 外形图: CASE620
- 带后缀 P 为 DIP 塑封, 外形图: CASE648
- 带后缀 D 为 SOIC 封装, 外形图: CASE751B



引出端排列图

功能框图

真 值 表													
输 入									输 出				
A4	A3	A2	A1	B4	B3	B2	B1	C _{in}	C _{out}	S4	S3	S2	S1
0	0	0	0	0	0	0	0	0	0	0	0	0	0
0	0	0	0	0	0	0	0	1	0	0	0	0	1
0	1	0	0	0	0	1	1	0	0	0	1	1	1
0	1	0	0	0	0	1	1	1	0	1	0	0	0
0	1	1	1	0	1	0	0	0	1	0	0	0	1
0	1	1	1	0	1	0	0	1	1	0	0	1	0
1	0	0	0	0	1	0	1	0	1	0	0	1	1
0	1	1	0	1	0	0	0	0	1	0	1	0	0
1	0	0	1	1	0	0	1	1	1	1	0	0	1

主要电特性参数 (以 V_{SS} 为基准电压, $V_{DD}=10V$, $C_L=50pF$, 另有说明除外)

参 数	测试条件	符号	-55℃		25℃			125℃		单位
			最小值	最大值	最小值	典型值	最大值	最小值	最大值	
输出电压—“0”电平 —“1”电平	$V_{IN}=V_{DD}$ 或 0 $V_{IN}=0$ 或 V_{DD}	V_{OL} V_{OH}	— 9.95	0.05 —	— 9.95	0 10	0.05 —	— 9.95	0.05 —	V
输入电压—“0”电平 —“1”电平	$V_O=9.0V$ 或 $1.0V$ $V_O=1.0V$ 或 $9.0V$	V_{IL} V_{IH}	— 7.0	3.0 —	— 7.0	4.50 5.50	3.0 —	— 7.0	3.0 —	V
输出驱动电流 —源电流 —陷电流	$V_{OH}=9.5V$ $V_{OL}=0.5V$	I_{OH} I_{OL}	-1.6 1.6	— —	-1.3 1.3	-2.25 2.25	— —	-0.9 0.9	— —	mA
输入电流	$V_{DD}=15V$	I_{IN}	—	± 0.1	—	± 0.00001	± 0.1	—	± 1.0	μA
输入电容		C_{in}	—	—	—	5.0	7.5	—	—	pF
静态电流/每个组件		I_{DD}	—	10	—	0.010	10	—	300	μA
总电源电流 (动态+静态)		I_T	$I_T = (3.35\mu A/kHz)f + I_{DD}$							μA
输出上升/下降时间	$t_{TLH}, t_{THL} = (0.75ns/pF)$ $C_L + 12.5ns$	t_r/t_f			—	50	100			ns
传输延时 —A 或 B 到 S —A 或 B 到 C_{out}	$t_{PLH}, t_{PHL} = (0.66ns/pF)$ $C_L + 297ns$	t_{PLH}			—	330	900			ns
	$t_{PLH}, t_{PHL} = (0.66ns/pF)$ $C_L + 197ns$	t_{PHL}			—	230	600			

MC14561B 9 的取反电路

这种取反电路与 MC14560B NBCD 加法器配对使用，以允许执行 BCD 减法运算。BCD 数 (8-4-2-1 码) 加至输入端 (A1=2⁰、A2=2¹、A3=2²、A4=2³)。如果补码控制端 (Comp) 为低电平，则 BCD 数未加改变地出现在输出端。补码禁止端 ($\overline{\text{Comp}}$) 允许选通补码控制端，即允许使用反相控制信号。如果补码输入端是高电平而禁止输入端是低电平，则 9 的补码数便出现在输出端。当零控制端 (2) 为高电平时，迫使输出为低电平，而与其他输入的状态无关。当 MC14561B 与 MC14560B NBCD 加法器一起执行 BCD 减法运算时，则该补码控制端变成加/减法控制端。

特点:

- 所有输入均经过缓冲
- 直流电源电压: 3.0~18V
- 在额定的温度范围内可驱动 2 个低功率 TTL 负载或 1 个低功率 STTL 负载

极限参数 (以 V_{SS} 为基准电压):

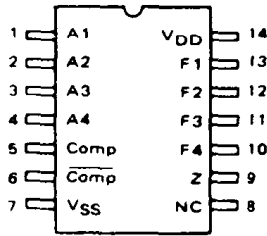
- 直流电源电压 V_{DD}: -0.5~18V
- 输入或输出电压 (直流或瞬时) V_{in}、V_{out}: -0.5~V_{DD}+0.5V
- 输入或输出电流 (直流或瞬时) (每端) I_{in}、I_{out}: ±

10mA

- 功耗 (每组件) P_D: 500mW
- 环境工作温度 T_A: -55~125°C
- 贮存温度 T_{stg}: -65~150°C
- 引线温度 (焊接时间 8s) T_L: 260°C

封装:

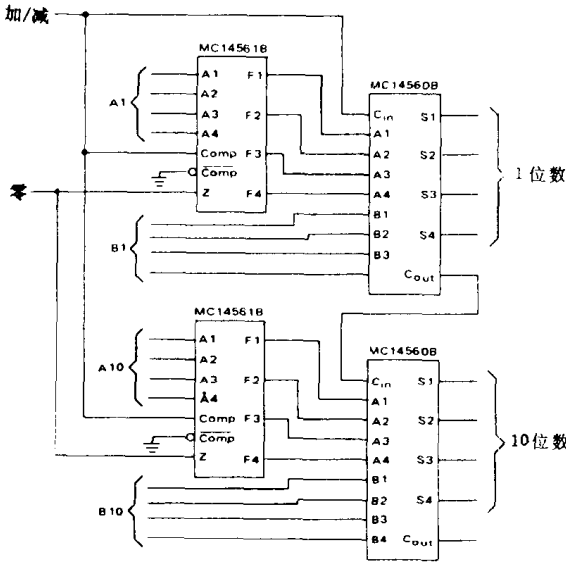
- 带后缀 L 为 DIP 陶封, 外形图: CASE620
- 带后缀 P 为 DIP 塑封, 外形图: CASE648
- 带后缀 D 为 SOIC 封装, 外形图: CASE751B



引出端排列图

真 值 表							
Z	Comp	$\overline{\text{Comp}}$	F1	F2	F3	F4	方式
0	0	0	A1	A2	A3	A4	原码
0	0	1					
0	1	1					
0	1	0	$\overline{A1}$	A2	$A2\overline{A3} + \overline{A2}A3$	$\overline{A2}\overline{A3}\overline{A4}$	补码
1	X	X	0	0	0	0	0

X=任意



典型应用电路——并行加/减法电路
(10 的补码)

主要电特性参数 (以 V_{SS} 为基准电压, V_{DD}=10V, C_L=50pF, 另有说明除外)

参 数	测试条件	符号	-55°C		25°C			125°C		单位
			最小值	最大值	最小值	典型值	最大值	最小值	最大值	
输出电压—"0"电平	V _{IN} =V _{DD} 或 0	V _{OL}	—	0.05	—	0	0.05	—	0.05	V
输出电压—"1"电平	V _{IN} =0 或 V _{DD}	V _{OH}	9.95	—	9.95	10	—	9.95	—	V
输入电压—"0"电平	V _O =9.0V 或 1.0V	V _{IL}	—	3.0	—	4.50	3.0	—	3.0	V
输入电压—"1"电平	V _O =1.0V 或 9.0V	V _{IH}	7.0	—	7.0	5.50	—	7.0	—	V
输出驱动电流	V _{OH} =9.5V V _{OL} =0.5V	I _{OH}	-1.6	—	-1.3	-2.25	—	-0.9	—	mA
—源电流		I _{OL}	1.6	—	1.3	2.25	—	0.9	—	mA
输入电流	V _{DD} =15V	I _{IN}	—	±0.1	—	±0.00001	±0.1	—	±1.0	μA
输入电容	V _{IN} =0	C _{in}	—	—	—	5.0	7.5	—	—	pF
静态电流/每个组件		I _{DD}	—	10	—	0.010	10	—	300	μA
总电源电流 (动态+静态)		I _T	I _T =(3.0μA/kHz)f+I _{DD}							μA
输出上升/下降时间	t _{TLH} , t _{THL} =(0.75ns/pF) C _L +12.5ns	t _{TLH} t _{THL}			—	50	100			ns
传输延时	t _{PLH} , t _{PHL} =(0.66ns/pF) C _L +127ns	t _{PLH} t _{PHL}			—	160	400			ns

MC10H180 2路2位加法器/减法器

MC10H180 是高速、低功率、通用加法器/减法器，它可用于专用加法器/减法器或高速乘法器阵列。每个加法器的输入包括进位输入，操作数为 A 和 B，所有输出包括“和”数、“和”数和进位输出。共用选择输入端用作减法运算时使 A 和 B 分别取反的控制线。

特点：

- 传输延时典型值为 1.8ns（操作数和选择端到输出）
- 功耗典型值为 360mW
- 改善的噪声容限为 150mW（在工作电压和温度范围内）
- 电压补偿；与 MECL 10K 兼容

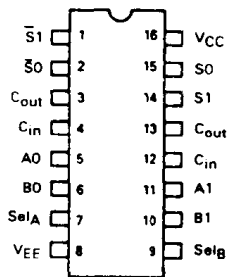
极限参数：

- 直流电源 ($V_{CC}=0$) V_{EE1} ：-8.0~0V
- 直流输入电压 ($V_{CC}=0$) $V_{IH0}\sim V_{EE}$

- 输出电流 I_{out} —连续：50mA
—浪涌：100mA
- 环境工作温度 T_A ：0~75℃
- 贮存温度 T_{stg} —塑封：-55~150℃
—陶封：-55~165℃

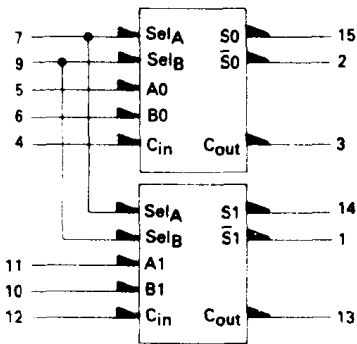
封装：

- 带后缀 L 为 DIP 陶封，外形图：CASE 620
- 带后缀 P 为 DIP 塑封，外形图：CASE 648
- 带后缀 FN 为 PLCC 封装，外形图：CASE 775



DIP 引出端排列图

功能选择表		
SelA	SelB	功能
H	H	$S=A+B$
H	L	$S=A-B$
L	H	$S=B-A$
L	L	$S=0-A-B$



逻辑图

8 PIN DIL	1	2	3	4	5	6	7	8
20 PIN PLCC	2	5	7	10	12	15	17	20
14 PIN DIL	1	2	3	4	5	6	7	8
20 PIN PLCC	2	3	4	6	8	9	10	12
16 PIN DIL	1	2	3	4	5	6	7	8
20 PIN PLCC	2	3	4	5	7	8	9	10
20 PIN DIL	1	2	3	4	5	6	7	8
20 PIN PLCC	1	2	3	4	5	6	7	8
24 PIN DIL	1	2	3	4	5	6	7	8
28 PIN PLCC	2	3	4	5	6	7	9	10

DIP 和 PLCC 封装引出端对照表

主要电特性参数 [$V_{EE}=-5.2V\pm 5\%$, $R_L=50\Omega$ (对-2.0V)]

参 数	符号	0℃		25℃		75℃		单位
		最小值	最大值	最小值	最大值	最小值	最大值	
电源电流	I_E	—	95	—	86	—	95	mA
高电平输入电流—引出端 4,12 引出端 7,9 引出端 5,6,10,11	I_{INH}	—	665 515 410	—	417 320 255	—	417 320 255	μA
低电平输入电流	I_{INL}	0.5	—	0.5	—	0.3	—	μA
高电平输出电压	V_{OH}	-1.02	-0.84	-0.98	-0.81	-0.92	-0.735	V
低电平输出电压	V_{OL}	-1.95	-1.63	-1.95	-1.63	-1.95	-1.60	V
高电平输入电压	V_{IH}	-1.17	-0.84	-1.13	-0.81	-1.07	-0.735	V
低电平输入电压	V_{IL}	-1.95	-1.48	-1.95	-1.48	-1.95	-1.45	V
传输延时—操作数到输出 —选择到输出 —进位输入到输出	t_{pd}	0.6 0.6 0.4	2.4 2.2 1.6	0.7 0.7 0.4	2.5 2.3 1.7	0.8 0.8 0.4	2.8 2.6 1.8	ns
上升/下降时间	t_r/t_f	0.5	2.0	0.5	2.1	0.5	2.2	ns

MC54/74F283 具有快速进位的 4 位二进制全加器

它带有内部先行进位，能接受两个 4 位二进制字 ($A_0 \sim A_3$, $B_0 \sim B_3$) 和 1 位进位输入 (C_0)，产生二进制“和”输出 ($S_0 \sim S_3$) 及最高有效位的进位输出 (C_4)。它既可以采用高电平有效操作数运算，也可以采用低电平有效操作数运算。

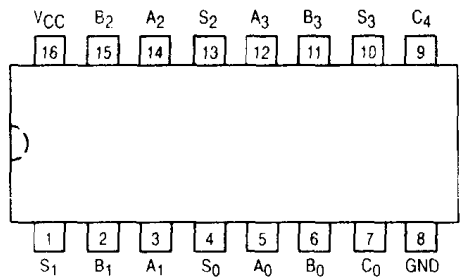
可靠工作范围：

- 电源电压 V_{CC} ：4.5~5.5V，典型值为 5.0V
- 环境温度 T_A ：
MC54：-55~125℃，典型值为 25℃
MC74：0~70℃，典型值为 25℃
- 输出电流—高态 I_{OH} ：-1.0mA（最大值）

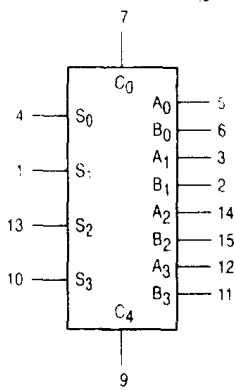
—低态 I_{OL} ：20mA（最大值）

封装：

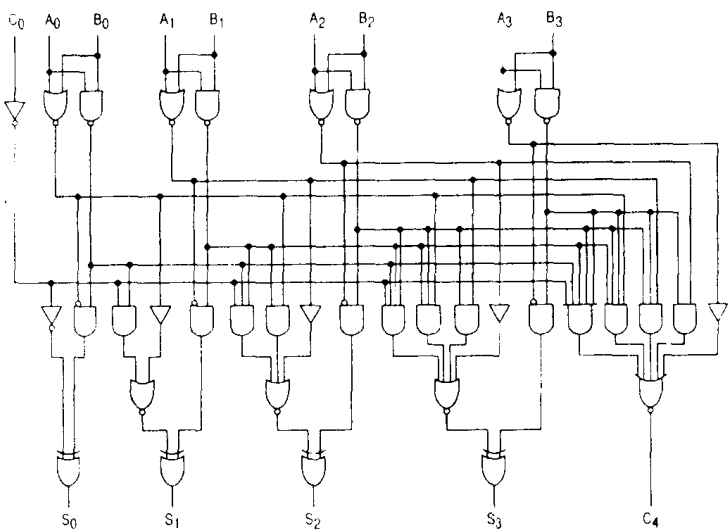
- 带后缀 J 为 DIP 陶封，外形图：CASE 620-09
- 带后缀 N 为 DIP 塑封，外形图：CASE 648-08
- 带后缀 D 为 SOIC 封装，外形图：CASE 751B-03



引出端排列图



逻辑符号



逻辑图

主要电特性参数（工作温度范围内，另有说明除外）

参 数	测试条件	符号	最小值	典型值	最大值	单位
高电平输入电压	可靠高电平输入电压	V_{IH}	2.0			V
低电平输入电压	可靠低电平输入电压	V_{IL}			0.8	V
输入箝位二极管电压	V_{CC} =最小, I_{IN} =-18mA	V_{IK}			-1.2	V
高电平输出电压	V_{CC} =4.5V, I_{OH} =-1.0mA	V_{OH}	2.5	3.4		V
低电平输出电压	V_{CC} =最小, I_{OL} =20mA	V_{OL}		0.35	0.5	V
高电平输入电流	V_{CC} =最大, V_{IN} =2.7V	I_{IH}			20	μA
低电平输入电流— C_0 —A、B	V_{CC} =最大, V_{IN} =0.5V	I_{IL}			-0.6 -1.2	mA
输出短路电流	V_{CC} =最大, V_{out} =0V	I_{OS}	-60		-150	mA
电源电流	V_{CC} =最大, 输入=4.5V	I_{CC}		36	55	mA
传输延时— C_0 到 S_n — A_n 、 B_n 到 S_n	V_{CC} =5.0V, T_A =25℃, C_L =50pF	t_{PLH} t_{PHL}	3.5 4.0 3.0 3.5	7.0 7.0 7.0 7.0	9.5 9.5 9.5 9.5	ns