

电子工程手册系列丛书



标准集成电路数据手册

存储器电路

集成电路手册编委会 编



电子工业出版社

电子工程手册系列丛书



标准集成电路数据手册

存储器电路

集成电路手册编委会 编



电子工业出版社

内 容 提 要

本书为电子工程手册系列丛书—标准集成电路数据手册之一。存储器电路分册，全书共分六章，分别介绍了DRAM、SRAM、PROM、EPROM、E²PROM以及闪速存储器(Flash Memory)。在介绍了半导体存储器的电路原理、引出端排列、交直流电特性的同时，还详细地列出了其功能框图、定时关系等。本书可供电子系统设计开发人员及维修人员参考，亦可供高等院校有关专业本科生、研究生参考。

丛 书 名：电子工程手册系列丛书

书 名：标准集成电路数据手册-存储器电路

著 者：集成电路手册编委会

责任编辑：陈晓莉

特约编辑：仁忠

排版制作：李书勤 何峰 申正 周新宇

印 刷 者：北京新技术印刷厂印刷

出版发行：电子工业出版社出版、发行 URL：<http://www.phei.co.cn>

北京市海淀区万寿路173信箱 邮编100036 发行部电话：68214070

经 销：各地新华书店经销

开 本：787×1092 1/16 印张：37.75 字数：966.40千字

版 次：1997年7月第1版 1997年7月第1次印刷

书 号：ISBN 7-5053-3769-6
TN·994

定 价：78.00元

凡购买电子工业出版社的图书，如有缺页、倒页、脱页者，本社发行部负责调换

版权所有·翻印必究

前　　言

自 1959 年世界上出现第一块集成电路至今，它已深入到一切产业的每一种产品中。在导弹、卫星、战车、舰船、飞机等军事装备中；在数控机床、仪器仪表等工业设备中；在音响、电视、录像、洗衣机、电冰箱、钟表等家用电器中；在电子游艺机、电子乐器、照相机等娱乐品中；在各式各样的计算器、计算机中都采用了集成电路。

集成电路的技术发展将直接促进整机的小型化、高性能化、多功能化和高可靠性。毫不夸张地说，集成电路是工业的“食粮”和“原油”。

我们集成电路的研制工作是由 1963 年开始的。从 1971 年 4 月起着手集成电路的标准工作，重点在提高集成电路质量及优选集成电路品种，经有关单位多年来的共同努力，确定了以国际电工委员会(IEC)电子元器件质量评定体系的有关标准为我国集成电路质量评定标准；以优选的国际通用集成电路品种为我国的推荐品种。

为了介绍这些优选品种特性，我们编写了《标准集成电路数据手册》，向集成电路的制造和使用者提供较完整的质量评定的标准数据（包括：引出端排列、功能框图、电特性、测试方法等）。按集成电路的系列，大致有下列分册：

- TTL 电路；
- ECL 电路；
- CMOS4000 系列电路；
- 高速 CMOS 电路；
- 存储器电路；
- 微型计算机电路；
- 运算放大器电路；
- 稳压器电路；
- 音响电路；
- 非线性电路；
- 接口电路；
- PAL 电路；
- 通信电路。

若能推动我国集成电路技术的发展、促进器件国产化，也就达到了编写这套手册的目的。

为了及时反映我国的优选标准集成电路，本手册将不定期的修订。这套手册可以说是多年从事集成电路标准化工作的同仁们协作努力的结果。值此，向支持集成电路标准化工作的单位及参与集成电路标准化工作的同志致以谢意；向为本手册的出版提供帮助的单位及个人表示谢忱。

中国电子技术标准化研究所

编写说明

随着我国现代化进程的飞速发展，各种先进电子系统的应用已深入到几乎所有领域。而当今所设计的各种电子系统一般都需要先进的高性能存储器。因此，众多电子系统的用户都迫切需要进一步掌握有关半导体存储器的知识，他们不仅需要熟悉半导体存储器电路的电路原理、引出端排列、交直流电特性，还希望深入了解其功能框图、内部逻辑关系、定时关系等。为此，我们收集了国内外主要电子系统中常用的半导体存储器的有关资料，针对用户需要编写了这本手册。为了便于广大读者查阅，本手册除将器件按其功能分类列在目录中外，手册后还附有国内外同类产品型号对照表。在编写过程中我们力求做到内容全面、实用，图文并举，数据准确，其中许多内容是首次出现。希望本书的出版对广大电子行业读者有所帮助。

参加本书编写的主要人员有张继勇、张文肃、张文宠、武筠、何玉表、朱宝法等同志。由于编者水平有限，文中难免有疏漏谬误之处，敬请读者批评指正。

本书在器件选型、内容选材及名词术语的标准化工作等方面得到了童本敏所长和张宏图同志的指导，本书的编写工作得到了电子部四十七所副所长王相森、陆剑侠同志的支持和帮助，特别是本书编辑陈晓莉同志提出很多宝贵意见，为本书的出版付出了很多心血，在此特表示感谢。

编者

1996年10月

目 录

一、动态存储器(DRAM)

CM41256	262144 × 1 位动态存储器(页面方式)	1-1
CM41257	262144 × 1 位动态存储器(半字节方式)	1-12
CM41464	65536 × 4 位动态存储器(页面方式)	1-24
CM424256	262144 × 4 位动态存储器(快速页面方式)	1-36
CM424258	262144 × 4 位动态存储器(静态列方式)	1-47
CM514258A	256 k × 4 位动态存储器(静态列方式)	1-57
CM514256B/51L4256B	256k × 4 位动态存储器(页面方式)	1-71
CM511002A	1M × 1 位动态存储器(静态列方式)	1-86
CM511001A	1M × 1 位动态存储器(半字节方式)	1-103
CM511000B	1M × 1 位动态存储器(页面方式)	1-119
CM54800A	512k × 8 位动态存储器(页面方式)	1-135
CM54410A	1M × 4 位动态存储器(按位写方式)	1-152
CM54402A	1M × 4 位动态存储器(静态列方式)	1-173
CM54400A-C	1M × 4 位动态存储器(快速页面方式)	1-195
CM54260B	256k × 16 位动态存储器(快速页面方式)	1-215
CM54170B/5L4170B/5V4170B	256k × 16 位动态存储器(快速页面方式)	1-216
CM54102A	4M × 1 位动态存储器(静态列方式)	1-217
CM54101A	4M × 1 位动态存储器(半字节方式)	1-237
CM54100A-C	4M × 1 位动态存储器(页面方式)	1-255

二、静态存储器(SRAM)

CM6268/6269	4k × 4 位静态存储器	2-1
CM6270	4k × 4 位静态存储器(输出允许)	2-7
CM4311	16k × 1 位静态存储器	2-13
CM6288C	16k × 4 位静态存储器	2-17
CM6290C	16k × 4 位静态存储器(输出允许)	2-23
CM6264C	8k × 8 位静态存储器	2-29
CM6287	64k × 1 位静态存储器	2-35
CM6206C	32k × 8 位静态存储器	2-41
CM6207C	256k × 1 位静态存储器	2-47
CM62L07	256k × 1 位静态存储器(低静态功耗)	2-53
CM6209C	64k × 4 位静态存储器	2-59
CM62L08/L09	64k × 4 位动态存储器(低静态功耗)	2-65
CM6706A	32k × 8 位静态存储器	2-71
CM6708A/6709A	64k × 4 位静态存储器	2-77
CM6726	128k × 8 位静态存储器	2-83

CM6727	1M × 1 位静态存储器	2-89
CM6728	256k × 4 位静态存储器	2-95
CM6226A	128k × 8 位静态存储器	2-101
CM6229A	256k × 4 位静态存储器	2-107
CM6246	512k × 8 位静态存储器	2-113
CM6249	1M × 4 位静态存储器	2-119

三、可编程存储器(PROM)

CM27C49	65536 位 (8k × 8) 紫外光擦除可编程存储器	3-1
CM27C53	262144 位 (32k × 8) 紫外光擦除可编程存储器	3-10
CM23C1010A	131072 × 8 位掩模可编程存储器	3-18
CM23C1000EA	131072 × 8 位掩模可编程存储器	3-21
CM23C1001E	131072 × 8 位掩模可编程存储器	3-24
CM23C4000	4194304 位掩模可编程存储器	3-27
CM23C4001E	524288 × 8 位掩模可编程存储器	3-30

四、紫外光可擦除可编程存储器(EPROM)

CM27C16	16384 位 (2048 × 8) 紫外光可擦除可编程存储器	4-1
CM27C32B	32768 位 (4k × 8) 紫外光可擦除可编程存储器	4-8
CM27C64B	65536 位 (8k × 8) 紫外光可擦除可编程存储器	4-17
CM27C128B	131072 位 (16k × 8) 紫外光可擦除可编程存储器	4-28
CM27C256C	262144 位 (32k × 8) 紫外光可擦除可编程存储器	4-39
CM27C512A	524288 位 (64k × 8) 紫外光可擦除可编程存储器	4-47
CM27C010	1048576 位 (128k × 8) 紫外光可擦除可编程存储器	4-58
CM27C1024	1048576 位 (64k × 16) 紫外光可擦除可编程存储器	4-68
CM27C020	2097152 位 (256k × 8) 紫外光可擦除可编程存储器	4-78
CM27C2048	2097152 位 (128k × 16) 紫外光可擦除可编程存储器	4-88

五、电可擦除可编程存储器(E²PROM)

CM9307	256位 电可擦除可编程存储器	5-1
CM9314B	1024位 电可擦除可编程存储器	5-6
CM93CS56/CS66	2048/4096位 电可擦除可编程存储器	5-11
CM93CS06/CS26/CS46	256/512/1024位 串行电可擦除可编程存储器	5-22
CM98C10/C20/C40	并行电可擦除可编程存储器	5-33
CM28C04	512 × 8位 电可擦除可编程存储器	5-39
CM28C64	8192 × 8位 电可擦除可编程存储器	5-45

六、闪速存储器(Flash Memory)

CM48F512	524288位 (64k × 8) 闪速可擦除可编程存储器	6-1
----------	-------------------------------	-----

附录

262,144×1位 动态存储器(页面方式)

CM 41256

简要说明

CM 41256是262,144×1位动态 NMOS RAM，设计成单+5V电源工作。衬底负电压偏置在内部自动生成。CM41256用双多晶层N沟道硅栅工艺技术制造。具有存储单元密度高，性能优良，以及可靠性高等优点。单晶体管存储单元和先进的动态电路，其中包括有1024个读数放大器，保证了其功耗减至最小。

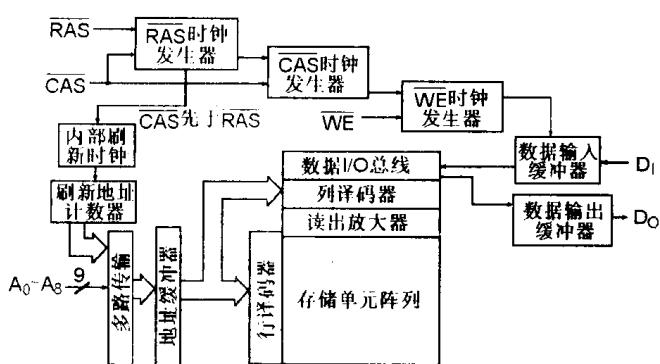
三态输出由CAS控制，CAS与RAS无关。在一个有效读或读-修正-写周期之后，通过保持CAS低电平，在输出端上保持数据输出。然后通过把CAS返回到高电平，数据输出返回到高阻态。隐含刷新允许CAS保持为低电平，以维持输出数据，而与此同时，RAS用来执行刷新周期。

刷新由RAS只刷新周期，隐含刷新周期，CAS先于RAS刷新周期完成，或在4ms周期时间里由A₀~A₇组成的256地址上的正常读或写周期来完成。

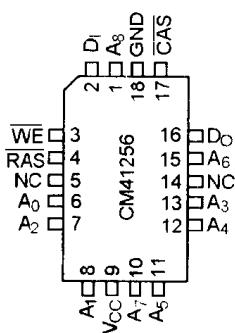
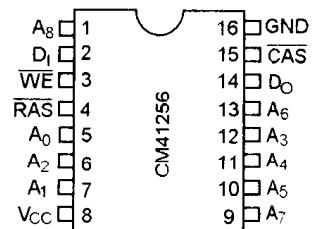
特点

- 262,144字×1位结构
- 低功耗: 28mW静态(最大)
- 高密度塑料 DIP 和 PLCC 封装
- 无锁定，三态输出
- 多路地址输入
- 全 TTL 兼容输入输出
- 单 5V±10% 电源
- 低输入电容
- 片上衬底偏置发生器
- 单片机刷新地址发生器
- 256个刷新周期(A₀~A₇为刷新地址引出端)
- 页面方式工作
- RAS只刷新，隐含刷新以及CAS先于RAS刷新周期

功能框图



引出端排列



引出端说明

符号	名称
A ₀ ~ A ₈	地址输入
D ₁	数据输入
D ₀	数据输出
WE	写允许
RAS	行地址选通
CAS	列地址选通
V _{cc}	电源(+5V)
GND	接地

绝对最大额定值

参数	符号	额定值	单位
电源电压	V_{CC}	-1 ~ +7	V
短路输出电流	I_{OS}	50	mA
功耗	P_D	1.0	W
工作温度范围	T_A	0 ~ +70	°C
贮存温度范围	T_{STG}	-55 ~ +125	°C

注：长期工作在“绝对最大额定值”会影响器件的可靠性；超过该额定值会导致永久损坏。器件应在规定的DC 和AC 特性容限内工作。

电容 ($T_A = 25^\circ C$; $V_{CC} = +5.0V \pm 10\%$; $f = 1.0MHz$)

参数	符号	容限			单位	测试条件下引出端
		最小值	典型值	最大值		
输入电容	C_{IN}			5	pF	$A_0 \sim A_8, D_I$
	C_{I2}			8	pF	$\overline{RAS}, \overline{CAS}, \overline{WE}$
输出电容	C_O			7	pF	D_O

直流特性

参数	符号	容限			单位	测试条件
		最小值	典型值	最大值		
静态电源电流	I_{CC2}			5.0	mA	$\overline{RAS} = V_{IH}, D_O = \text{高阻}$
输入漏电流	I_{IL}	-10		10	μA	$V_I = 0 \sim V_{CC}$, 其它 = 0V
输出漏电流	I_{OL}	-10		10	μA	$D_O = \text{禁止}, V_O = 0 \sim V_{CC}$
输出低电平	V_{OL}	0		0.4	V	$I_O = 4.2mA$
输出高电平	V_{OH}	2.4		V_{CC}	V	$I_O = -5mA$
输入高电平	V_{IH}	-1.0		0.8	V	
输入低电平	V_{IL}	2.4		$V_{CC} + 1.0$	V	

交流特性 ($T_A = 0 \sim +70^\circ C$, $V_{CC} = +5.0V \pm 10\%$)

参数	符号	容限						单位	测试条件		
		CM41256-10		CM41256-12		CM41256-15					
		最小值	最大值	最小值	最大值	最小值	最大值				
工作电源电流(平均值)	I_{CC1}		80		70		60	mA	$\overline{RAS}, \overline{CAS}$ 循环, $t_{RC} = t_{RC}$ (min), $I_O = 0mA$ (注 5)		
工作电源电流, \overline{RAS} 只刷新(平均值)	I_{CC3}		65		60		50	mA	\overline{RAS} 循环, $\overline{CAS} = V_{in}$, $t_{RC} = t_{RC}$ (min), $I_O = 0mA$ (注 5)		

交流特性($T_A = 0 \sim +70^\circ C$, $V_{CC} = +5.0V \pm 10\%$)(续)

参数	符号	容限						单位	测试条件		
		CM41256-10		CM41256-12		CM41256-15					
		最小值	最大值	最小值	最大值	最小值	最大值				
工作电源电流, 页面方式(平均值)	I_{CC4}		60		50		40	mA	$\overline{RAS} = V_{IL}; \overline{CAS}$ 循环; $t_{PC} = t_{RC}(\text{min}); I_o = 0mA$ (注 5)		
工作电源电流, \overline{CAS} 先于 \overline{RAS} 刷新(平均值)	I_{CC5}		65		60		50	mA	$\overline{CAS} = V_{IL}; \overline{RAS}$ 循环; $t_{RC} = t_{PC}(\text{min}); I_o = 0mA$ (注 5)		
随机读或写周期时间	t_{RC}	200		220		260		ns	(注 6)		
读-写周期时间	t_{RWC}	240		265		310		ns	(注 6)		
页面方式周期时间	t_{PC}	100		120		145		ns	(注 6)		
从 \overline{RAS} 起存取时间	t_{RAC}		100		120		150	ns	(注 7,8)		
从 \overline{CAS} 起存取时间	t_{CAC}		50		60		75	ns	(注 7,9)		
输出缓冲关断延迟	t_{OFF}	0	25	0	30	0	35	ns	(注 10)		
传输时间(上升和下降)	t_T	3	50	3	50	3	50	ns	(注 4)		
\overline{RAS} 预充电时间	t_{RP}	90		90		100		ns			
\overline{RAS} 脉冲宽度	t_{RAS}	100	10k	120	10k	150	10k	ns			
\overline{RAS} 保持时间	t_{RSH}	50		60		75		ns			
\overline{CAS} 脉冲宽度	t_{CAS}	50	10k	60	10k	75	10k	ns			
\overline{CAS} 保持时间	t_{CSH}	100		120		150		ns			
\overline{RAS} 到 \overline{CAS} 延迟时间	t_{RCD}	20	50	25	60	25	75	ns	(注 11)		
\overline{CAS} 到 \overline{RAS} 预充电时间	t_{CRP}	10		10		10		ns	(注 12)		
\overline{CAS} 预充电时间, 无页面周期	t_{CPN}	25		25		25		ns			
\overline{CAS} 预充电时间, 页面周期	t_{CP}	40		50		60		ns			
\overline{RAS} 预充电 \overline{CAS} 保持时间	t_{RPC}	0		0		0		ns			
行地址建立时间	t_{ASR}	0		0		0		ns			
行地址保持时间	t_{RAH}	10		15		15		ns			
列地址建立时间	t_{ASC}	0		0		0		ns			
列地址保持时间	t_{CAH}	15		20		25		ns			
列地址保持时间 (参考 \overline{RAS})	t_{AR}	65		80		100		ns			
读命令建立时间	t_{RCS}	0		0		0		ns			
读命令保持时间 (参考 \overline{RAS})	t_{RRH}	10		20		20		ns	(注 13)		

交流特性($T_A = 0 \sim +70^\circ\text{C}$, $V_{CC} = +5.0\text{V} \pm 10\%$) (续)

参数	符号	容限						单位	测试条件		
		CM41256-10		CM41256-12		CM41256-15					
		最小值	最大值	最小值	最大值	最小值	最大值				
读命令保持时间(参考 CAS)	t_{RCH}	0		0		0		ns	(注13)		
写命令保持时间	t_{WCH}	25		30		40		ns			
写命令保持时间(参考 RAS)	t_{WCR}	75		90		115		ns			
写命令脉冲宽度	t_{WP}	15		20		25		ns	(注17)		
写命令到RAS 领先时间	t_{RWL}	35		40		45		ns			
写命令到CAS 领先时间	t_{CWL}	35		40		45		ns			
数据输入建立时间	t_{DS}	0		0		0		ns	(注14)		
数据输入保持时间	t_{DH}	25		30		40		ns	(注14)		
数据输入保持时间 (参考 RAS)	t_{DHR}	75		90		115		ns			
刷新周期	t_{REF}		4		4		4	ms			
WE 命令建立时间	t_{WES}	0		0		0		ns	(注15)		
CAS 到WE 延迟	t_{CWD}	50		60		75		ns	(注15)		
RAS 到WE 延迟	t_{RWD}	100		120		150		ns	(注15)		
CBR 刷新CAS 建立时间	t_{CSR}	10		10		10		ns	(注16)		
CBR 刷新时 CAS 保持时间	t_{CHR}	20		30		30		ns	(注16)		
读或写周期时间(计数 测试周期)	t_{TRC}	220		250		285		ns	(注18)		
读-写周期时间(计数 测试周期)	t_{TRWC}	260		295		335		ns	(注18)		

注: (1)所有电平均参考地 GND(地)。

(2)在器件正常工作之前, 加电后需 $100\mu\text{s}$ 初始脉冲, 后接 8 个 RAS 周期。

(3)交流测量时假定 $t_r = 5\text{ns}$ 。

(4) $V_{IH(\text{min})}$ 和 $V_{IL(\text{max})}$ 是测量输入信号定时的参考电平。转换时间在 V_{IH} 和 V_{IL} 之间测量。

(5) $I_{CC1}, I_{CC2}, I_{CC3}$ 和 I_{CC5} 取决于输出负载和周期率。特殊值是在输出开路的情况下获得的。

(6) 最小规范值仅用于指示周期时间, 在此时间里可保证在全温区($T_A = 0 \sim +70^\circ\text{C}$)内正常工作。

(7) 输出负载 = 2 个 TTL 负载和 100pF 。

(8) 假定 $t_{RCD} < t_{RCD(\text{MIN})}$, 如果 t_{RCD} 大于表中建议的最大值, t_{RAC} 将会增加到超过表示出来的 t_{RCD} 值。

(9) 假定 $t_{RCD} > t_{RCD(\text{MAX})}$ 。

(10) $t_{OFF(\text{MAX})}$ 定义输出达到开路条件的时间, 且不参考 V_{OH} 或 V_{OL} 。

(11) 在 $t_{RCD\text{ (MAX)}}$ 容限内工作可保证满足 $t_{RAC\text{ (MAX)}}$ 。 $t_{RCD\text{ (MAX)}}$ 仅规定用作参考点。如果 t_{RCD} 大于规定的 $t_{RCD\text{ (MAX)}}$ 容限，则存取时间仅受 t_{CAC} 控制。

(12) t_{CRP} 要求用于任何周期之前的 $\overline{\text{RAS/CAS}}$ 周期。

(13) t_{RRH} 或 t_{RCH} 之一必须满足一个读周期。

(14) 这些参数参考早写周期中的 $\overline{\text{CAS}}$ 上升沿和延迟写或读 - 修改 - 写周期中的 $\overline{\text{WE}}$ 上升沿。

(15) t_{WCS} , t_{CWD} 和 t_{RWD} 仅是读 - 写和读 - 修改 - 写周期中的容限工作参数。如果 $t_{WCS} > t_{WCS\text{ (MAX)}}$, 该周期是一个早写周期，并且数据输出端在整个周期中保持开路。如果 $t_{CWD} > t_{WCS\text{ (MIN)}}$, $t_{RWD} > t_{RWD\text{ (MIN)}}$, 该周期是一个读 - 写周期，并且数据输出端将从选择的单元中读出数据。如果上述条件均不满足，则数据输出条件(存取时间和直到 $\overline{\text{CAS}}$ 返回到 V_{IH})为不确定。

(16) 过程码为 E, K 和 P 的 DIP 产品不具备 $\overline{\text{CAS}}$ 先于 $\overline{\text{RAS}}$ 刷新特性。其它封装类型和带其它过程码的产品有 $\overline{\text{CAS}}$ 先于 $\overline{\text{RAS}}$ 刷新。

过程码为 E, K 和 P 的 DIP 产品，在隐含刷新周期中需要外部地址输入，并且地址定时必须满足 t_{ASR} 和 t_{RAH} ，其由 $\overline{\text{RAS}}$ 下降沿来规定。

(17) t_{WP} 用于延时写周期。如果是早写周期，它将满足规定的 t_{WCH} 值。

(18) t_{TRC} 和 t_{TRWL} 用于 $\overline{\text{CAS}}$ 先于 $\overline{\text{RAS}}$ 刷新计数器测试周期。

$\overline{\text{CAS}}$ 先于 $\overline{\text{RAS}}$ 刷新计数器测试

CM41256 提供一种校验 $\overline{\text{CAS}}$ 先于 $\overline{\text{RAS}}$ 刷新周期中使用的内部地址计数器正确操作的方法。初始化一个 $\overline{\text{CAS}}$ 先于 $\overline{\text{RAS}}$ 刷新周期之后， $\overline{\text{CAS}}$ 满足保持时间 t_{CHR} 、预充电时间 t_{CP} ，然后返回到低电平，与此同时， $\overline{\text{RAS}}$ 保持低电平，以允许读、写或读 - 修改 - 写操作。如相应的定时波形所示。可在该点上以规定的行和列地址起动刷新计数器测试。行地址由内部地址计数器来选择，列地址由 $\overline{\text{CAS}}$ 第二个下降沿上的外部地址提供。测试图形可用几种方法产生。下面的例子只是一种可能性。任何图形之前应有正常加电过程。该过程包含一个 $100\mu\text{s}$ 间隔和随后的 8 个 $\overline{\text{RAS}}$ 周期，以初始化内部计数器。

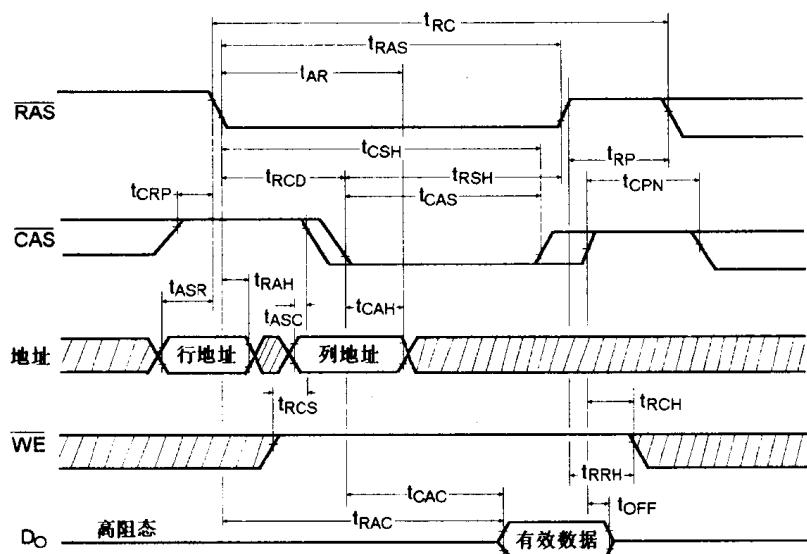
(1) 用 256 个 $\overline{\text{CAS}}$ 先于 $\overline{\text{RAS}}$ 刷新计数器测试周期把“0”写入 256 个存储单元。在每个周期中使用相同的列地址。

(2) 使用一个计数器测试 - 修改 - 写周期读出第 1 步中第一周期写入的“0”，然后在相同周期中把“1”写入该单元。重复该操作 256 次，直到把“1”写入 256 个存储单元中的每一个。连续使用第一步中规定的相同列地址。

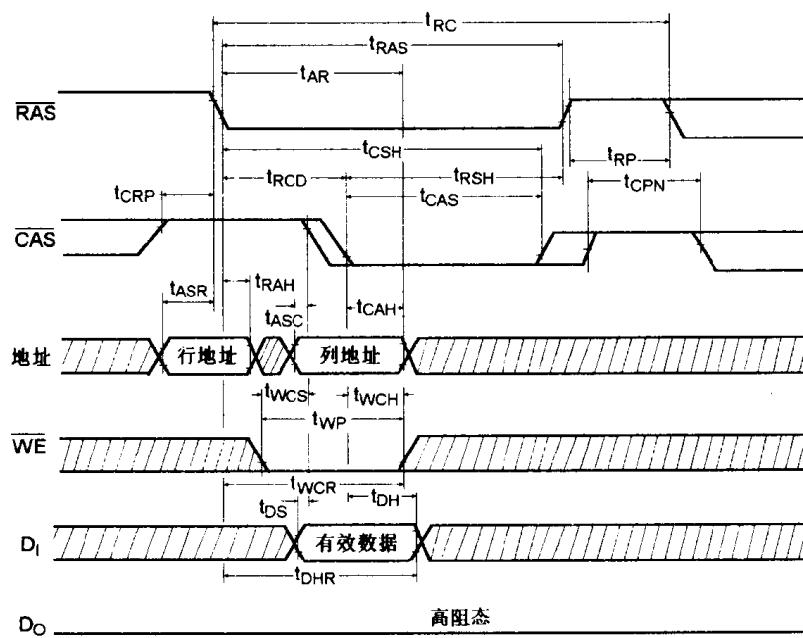
(3) 使用一个计数器测试读周期读出第 2 步中写入的每个“1”。

(4) 补充测试图形并重复 1, 2 和 3 步。

定时波形

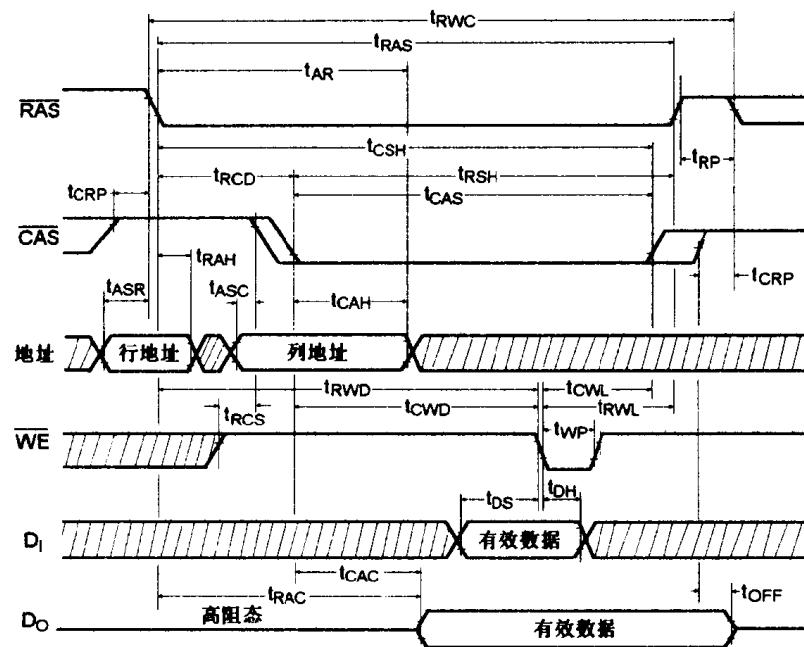


读周期

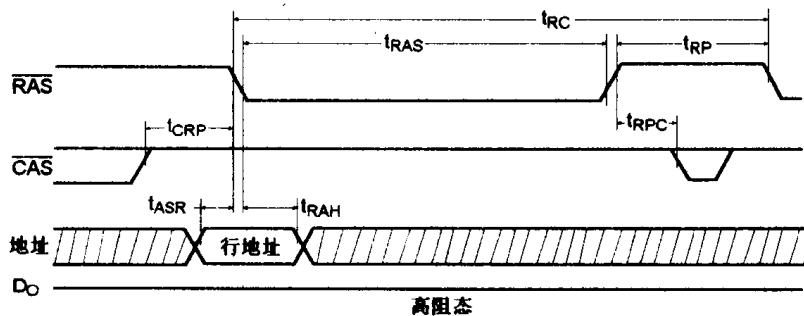


早写周期

定时波形(续)

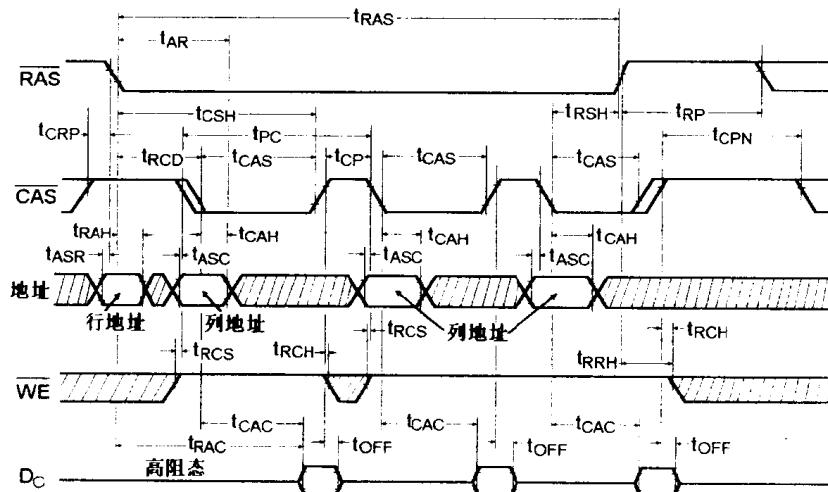


读 - 写 / 读 - 修改 - 写周期

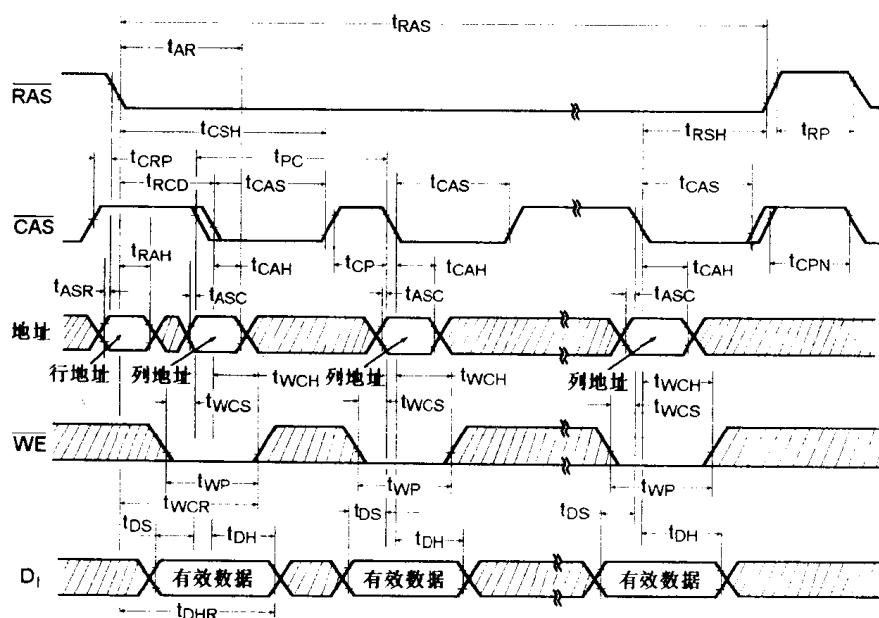


RAS 只刷新周期

定时波形(续)

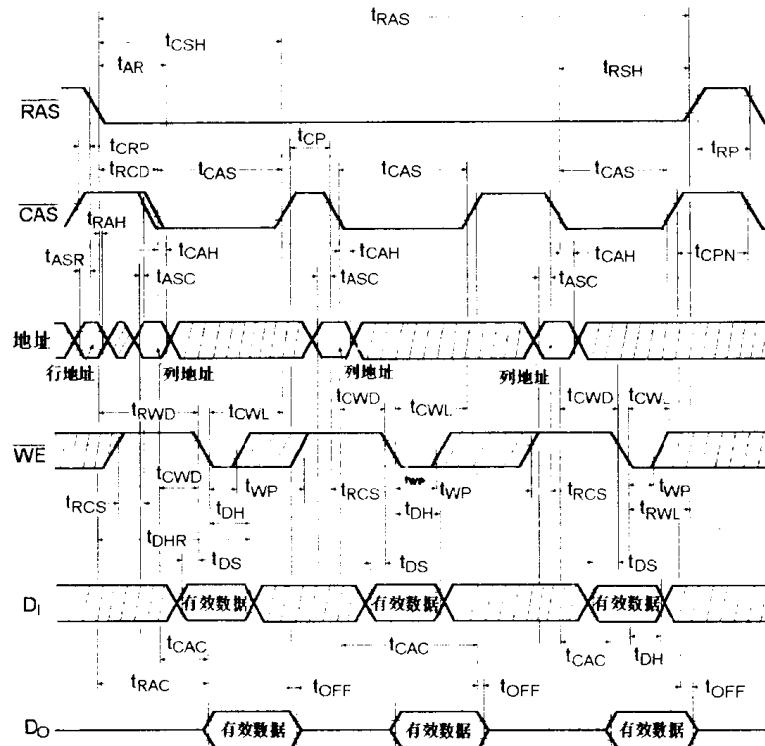


页面方式读周期

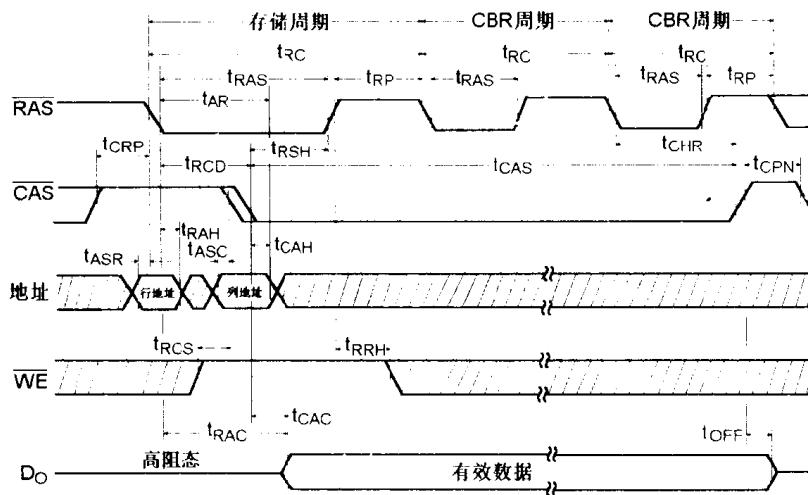


页面方式写周期(早写)

定时波形(续)

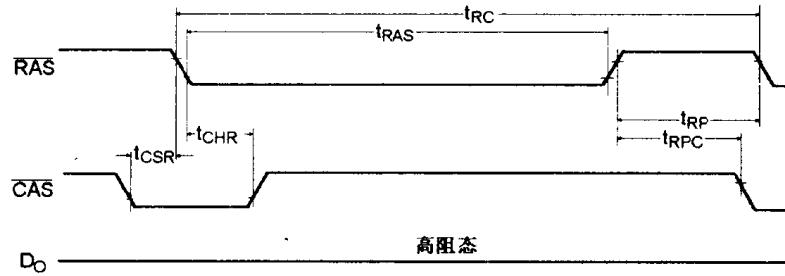


页面方式读-写/读-修改-写周期

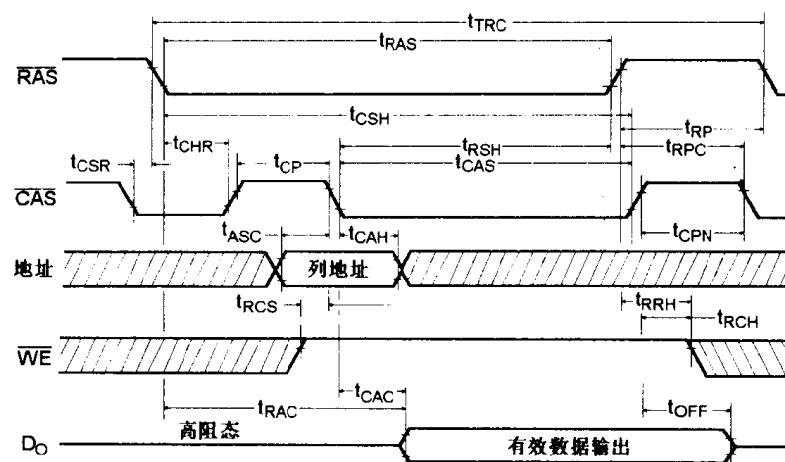


隐含刷新周期

定时波形(续)



CAS 先于 RAS 刷新周期



CAS 先于 RAS 刷新计数器测试读周期