

同等学力人员申请硕士学位学科综合水平考试

信息与通信工程学科
电子科学与技术学科

模拟电路技术 资料汇编

董在望 杨明杰 编

10
7

高等教育出版社

773423

同等学力人员申请硕士学位学科综合水平考试

信息与通信工程 学科
电子科学与技术 学科

模拟电路技术资料汇编

董在望 杨明杰 编



Y001/20



21113001128971

高等教育出版社

(京)112 号

内 容 提 要

本书与《同等学力人员申请硕士学位信息与通信工程学科综合水平全国统一考试大纲及指南》和《同等学力人员申请硕士学位电子科学与技术学科综合水平全国统一考试大纲及指南》配套。

“现代电路技术”是该两个学科选考的课程之一。

本资料汇编主要内容为模拟电路技术部分的资料。分四大部分:1. A/D 与 D/A 转换器;2. 开关电容电路;3. 开关电流技术;4. 电流模电路基础。本资料汇编可供申请硕士学位的同等学力人员和有关工程技术人员参考,以掌握现代模拟电路技术的基本理论、基本概念和知识点。

图书在版编目(CIP)数据

同等学力人员申请硕士学位学科综合水平考试:信息与通信工程学科 电子科学与技术学科:模拟电路技术资料汇编/
董在望 杨明杰编. —北京:高等教育出版社,1998
.12

ISBN 7-04-007432-X

I. 同… II. ①董… ②杨… III. 模拟电路—研究生—水平考试—自学参考资料 IV. TN710

中国版本图书馆 CIP 数据核字(98)第 39601 号

*

高等教育出版社出版

北京沙滩后街 55 号

邮政编码:100009 传真:64014048 电话:64054588

新华书店总店北京发行所发行

北京地质印刷厂印刷

*

开本 787×1092 1/16 印张 13 字数 320 000

1998 年 12 月第 1 版 1998 年 12 月第 1 次印刷

印数 0 001—5 064

定价 18.00 元

凡购买高等教育出版社的图书,如有缺页、倒页、脱页等
质量问题者,请与当地图书销售部门联系调换

版权所有,不得翻印

前 言

国务院学位委员会第十六次会议决定对同等学力人员申请硕士学位增设学科综合水平全国统一考试,并于1999年在部分学科先行试点。自1999年9月1日起,以同等学力申请硕士学位人员取得相应学科的《学科综合水平全国统一考试合格证书》,成为其获得硕士学位的必要前提。

信息与通信工程学科和电子科学与技术学科是进行试点的两个学科。我们受国务院学位委员会办公室委托,组织有关专家和教师编写了这两个学科的考试大纲及指南,即《同等学力人员申请硕士学位信息与通信工程学科综合水平全国统一考试大纲及指南》和《同等学力人员申请硕士学位电子科学与技术学科综合水平全国统一考试大纲及指南》。两学科考试大纲中规定这两个学科分别有4和6门课程作为考试课程。其中,现代电路技术是这两个学科共同包括的申请硕士学位的同等学力人员可选的考试课程。在上述两个学科的考试大纲和指南中均列出这门选考课程的考试大纲、复习指南、思考题、考试样卷、参考书目。现代电路技术课程包括两部分内容:模拟电路技术和数字电路技术。

现代电路技术发展十分迅速,相应教材与教学参考书的出版还相当滞后。模拟电路技术部分考试大纲及指南中所包含的内容多分散在多本参考书中,有些还一时找不到较适合的参考书目,这对欲申请硕士学位的同等学力人员和其他读者都十分不便。

为配合同等学力人员申请硕士学位学科综合考试现代电路技术课程中模拟电路技术部分的复习,我们选编了这本资料汇编,与相应考试大纲及指南配套使用,供应试者及读者参考。

本资料汇编包括四部分。

第一部分“A/D与D/A转换器”,选自清华大学电子工程系“现代电路技术”课程讲义,由董在望教授执笔编写。

第二部分“开关电容电路”,选自清华大学电子工程系“现代电路技术”课程讲义,由杨明杰副教授执笔编写。

第三部分“开关电流技术”,摘自[英]C. Toumazou、J. B. Hughes、N. C. Battersby 编,姚玉洁、刘素馨、张培东、刘激扬、林宇、李永和译《开关电流——数字工艺的模拟技术》第3章(高等教育出版社1997年出版)。

第四部分“电流模电路基础”,摘自[英]C. Toumazou、F. J. Lidgey、D. G. Haigh 编,姚玉洁、冯军、尹洪、张培东、李永和译《模拟集成电路设计——电流模法》第2、3章(高等教育出版社1996年出版)。

四部分相对独立成章,又有内在联系。全书稿由董在望教授组织、统编。

为便于读者查找原书,第三、四部分保留原来的章节序号及章末参考文献。

鉴于为申请硕士学位的同等学力人员编写应试学科的参考资料,对于我们尚属尝试,加之时

间仓促,所编资料汇编肯定会有很多缺欠及问题,恳请广大读者批评指正,以便于在适当时候进行补充和修订。

编者
1998.12.

目 录

第一部分 A/D 与 D/A 转换器	1	3.5 积分器模块	103
1.1 D/A 转换器的工作原理与组成	1	3.6 微分器模块	113
1.2 A/D 转换器的工作原理与组成	8	3.7 6 阶低通滤波器的滤波器综合实例	120
1.3 奈奎斯特速率 A/D 转换器	17	3.8 小结	122
1.4 $\Sigma - \Delta$ A/D 转换器	26	第四部分 电流模电路基础	125
1.5 高分辨率内插 D/A 转换器	43	第 2 章 从跨导线性观点看电流模电路:	
第二部分 开关电容电路	46	一个指导	125
2.1 开关电容电路	46	2.1 引言	125
2.2 开关电容电路的特点	50	2.2 一般原理	125
2.3 开关电容电路的分析方法	54	2.3 平方和求平方根	140
2.4 连续域到离散域的映射	63	2.4 模拟乘法器和除法器	154
2.5 开关电容积分器	70	2.5 跨导线性交叉四管单元	165
2.6 开关电容滤波器	76	2.6 各种各样的 TL 和 TN 电路	172
2.7 非理想效应对开关电容电路的影响	84	2.7 感谢	178
2.8 开关电容滤波器实例	89	第 3 章 电流传输器原理和应用	181
第三部分 开关电流技术	97	3.1 引言: 电流传输器概念	181
第 3 章 开关电流结构和算法	97	3.2 第一代电流传输器(CCI)	181
3.1 引言	97	3.3 第二代电流传输器(CCI)	184
3.2 开关电容基础知识	97	3.4 有源 RC 电路转换成电流传输器等效电路	193
3.3 开关电流系统	101		
3.4 延迟模块	101		

第一部分 A/D与D/A转换器

A/D转换器是指将模拟信号转换成数字信号的电路,D/A转换器是指将数字信号转换成模拟信号的电路。

在各类电子系统中,数字电路所占比重越来越大,这主要是因为数字电路相对于模拟电路有一些突出的优点,例如:

- 数字电路中的有源器件工作在饱和和截止区、工作状态稳定;
- 数字电路处理的是二值信号,易于存储和再生;
- 数字电路是由大量相同的基本单元,如门、触发器等所组成,易于大规模集成,易于自动化设计工具的应用等。

由于数字电路有以上特点,再加上数字计算机和数字信号处理技术的迅速进步,使得数字电路从集成规模、应用范围及设计自动化程度等方面大大超过了模拟电路,导致越来越多的由模拟电路实现的功能转由数字电路实现,进入了电子系统数字化的阶段。

但人们所接触和感觉的外部世界中,许多物理量都是模拟量,例如图像、声音、压力、温度、湿度、重量、尺寸等。为了能使数字设备对它们进行处理和传输,首先需要将它们转换成电信号,再转换成数字信号,在处理完成后,往往还需要再将它们转换成模拟信号,因而模拟到数字和数字到模拟的转换器就成为模拟和数字之间的桥梁,其重要性越来越突出。

A/D与D/A转换的基本参数有:

1. 取样频率,它确定了所能输入信号的带宽;
2. 每取样的比特数,它反映了A/D转换的分辨率。

A/D与D/A转换器有两种分类方式:按转换器的结构分和按转换器采用的取样频率与被转换信号工作频率之间的关系分。

1. 按结构分

常用的A/D与D/A转换器结构大体可分为三种:串联、并联和串联与并联的组合。

2. 按取样频率与被转换信号工作频率的关系分

通常可以分为奈奎斯特速率(Nyquist Rate)和过取样速率(Oversampling Rate)两种。

1.1 D/A转换器的工作原理与组成

D/A转换器的输入是一组数字信号,由 N 个码元组成,并分别用 $b_1 \sim b_N$ 表示,称为一个码字。这个码字中的各个码元对其码字所表示的十进制数值的贡献不同。例如,对于 $N=7$ 的码字1011001,其中 $b_1=1, b_2=0, b_3=1, b_4=1, b_5=0, b_6=0, b_7=1$ 。这个码字表示的十进制数是89,其中码元 b_1 的贡献是64,码元 b_2 的贡献是16,码元 b_4 的贡献是8,码元 b_7 的贡献是1。由于码字中最左边的码元贡献最大,通常称其为最重码或最高位码,用MSB表示;而最右边的码元贡献最小,通常称其为最轻码或最低位码,用LSB表示。

D/A 转换器的输出是模拟信号。其大小由输入二进制码字所表示的十进制数表示。由于二进制码字所表示的十进制数是一些离散值,并可记为

$$\sum_{i=1}^N 2^{i-1} b_i \quad (1.1.1)$$

其中, N 是码字中所含的码元数; b_i 表示第 i 位码元的取值,它可以为 0 或 1。所以 D/A 转换器的输出信号是一种幅度上离散的模拟信号,通常称其为量化信号。

目前常用的 D/A 转换器有并联 D/A 转换器和串联 D/A 转换器两大类。它们都是由电阻或电容加权网络、受码元控制的开关和基准电压源组成。下面分别结合具体电路说明它们的工作原理。

1.1.1 并联 D/A 转换器

一、使用电阻加权网络的并联 D/A 转换器

图 1.1.1 给出一种由电阻加权网络、开关、运算放大器和基准电压源组成的 D/A 转换器。其中, N 个开关 $S_1 \sim S_N$ 分别受输入数字信号中的 N 个码元控制,当码元为 1 时,其相应的开关闭合,当码元为 0 时,其相应的开关断开。与 N 个开关分别串联 N 个不同阻值的电阻,从而构成 N 个支路。各支路中电阻的阻值从 $R_1 \sim R_N$ 按 2 的幂次增加,即 $R_i = 2^{i-1} R, i = 1, 2, \dots, N$ 。通常称这些电阻为加权电阻, V_{REF} 为基准电压源,它提供一个稳定、准确的基准电压。

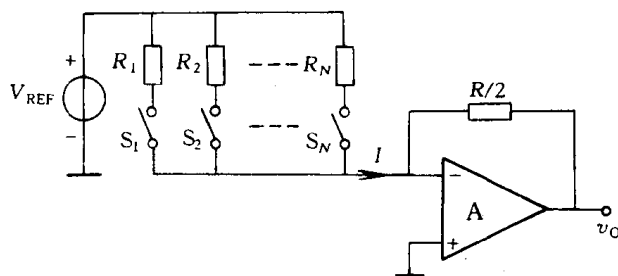


图 1.1.1 并联 D/A 转换器

这个电路工作时,输入码字中的 N 个码元同时控制电路中的相应开关,通常称这种工作方式为并联工作方式。故称这种电路为并联 D/A 转换器。

下面,通过具体例子来说明这个电路的工作过程。假定 $N = 5$,这时图 1.1.1 中的各电阻值分别为 $R_1 = R, R_2 = 2R, R_3 = 4R, R_4 = 8R$ 和 $R_5 = 16R$ 。若输入码字为 10101,即 $b_1 = 1, b_2 = 0, b_3 = 1, b_4 = 0$,和 $b_5 = 1$,则图 1.1.1 中各开关的状态分别为 S_1, S_3, S_5 闭合,而 S_2 和 S_4 断开。不难得出,流入运算放大器输入端的总电流 I 为

$$I = \left(\frac{1}{R} + \frac{1}{4R} + \frac{1}{16R} \right) V_{REF} = \frac{21}{16} \frac{V_{REF}}{R}$$

据图 1.1.1 可以得出运算放大器的输出电压为

$$v_O = -\frac{R}{2} I = -\frac{21}{32} V_{REF}$$

上式中的分母可以看作是一个比例系数,而其分子则反映出输入码字所代表的十进制数。

图 1.1.1 所示电路的输出与输入间的一般关系式是

$$v_O = -V_{REF} \sum_{i=1}^N \left(\frac{1}{2}\right)^i b_i \quad (1.1.2)$$

式中: V_{REF} 为基准电压值;

N 为输入数字信号所含码元数;

$$b_i = \begin{cases} 1, & \text{当该位码元为 1 时;} \\ 0, & \text{当该位码元为 0 时。} \end{cases}$$

从实用的角度看,图 1.1.1 所示电路有如下缺点:

(1) 选取电阻网络中电阻阻值时会遇到矛盾。因为这个电阻网络中的最大电阻值和最小电阻值之间差 2^{N-1} 倍,一个码字所含的码元数 N 愈大,最小电阻与最大电阻阻值之间的差也愈大,例如,若 $N=5$,差 16 倍,而若 $N=8$,则差 128 倍。在实际电路中,电阻的最大值和最小值分别受不同的因素限制。若最小电阻值选得很小,这将会对基准电压源支取很大的电流,给基准电压源电路的设计造成困难;若最小电阻值选得较大,会使最大电阻的阻值很高,这一方面会遇到在集成电路中实现大阻值电阻的困难,另外,由于电阻阻值很大,与电路中的分布电容一起,将使由运算放大器构成的电流-电压变换器有较长的上升时间,从而将限制 D/A 转换器的工作速度。所以,这种电路的电阻网络的设计比较困难。

(2) 电阻网络中的 N 个电阻的阻值各不相同,而它们又直接影响 D/A 转换器转换的精度,这就要求在芯片上制作多个精度高而数值又不相同的电阻,这在集成电路工艺中有一定困难。

为了克服上述缺点,人们设计了 $R-2R$ 梯形电阻网络 D/A 转换器,如图 1.1.2 所示。采用梯形网络分流的方法,使流入各支路的电流按 2 的幂次方下降。

与图 1.1.1 所示电路类似,图 1.1.2 所示电路中的 N 个开关也分别受输入码字中的 N 个码元控制,当该码元为 1 时,开关接向 1 端;当该码元为 0 时,则接向 0 端。从图中可以得出,输入运算放大器的总电流是 $\sum_{i=1}^N \left(\frac{1}{2}\right)^i b_i I$, 运算放大器的输出电压 v_O 可表示为

$$v_O = -V_{REF} \sum_{i=1}^N \left(\frac{1}{2}\right)^i b_i \quad (1.1.3)$$

它与式(1.1.2)完全相同。这表明该电路与图 1.1.1 所示电路有相同的功能。但这个电路中仅有 R 和 $2R$ 两种电阻,所以电阻阻值的选择和制作上都比图 1.1.1 所示电路易于实现。

二、使用电容加权网络的并联 D/A 转换器

图 1.1.2 所示电路中的电阻网络也可以用电容网络实现,如图 1.1.3 所示,并称这种电路为并联电荷再分配 D/A 转换器。其中, $C_1 \sim C_N$ 为电容加权网络,从 C_1 到 C_N 各电容值按 2 的幂次下降,即 $C = \left(\frac{1}{2}\right)^{i-1} \cdot C, i=1,2,\dots,N$, 且 $C'_N = C_N$; 开关 $S_1 \sim S_N$ 的工作情况与图 1.1.2 所示电路相同。A 为缓冲放大器,假定其电压增益为 -1 ; V_{REF} 为基准电压值。

这个电路的工作过程如下:

在 S_0 闭合期间,开关 $S_1 \sim S_N$ 的状态分别由码字中的码元 $b_1 \sim b_N$ 控制,且各码元同时控制

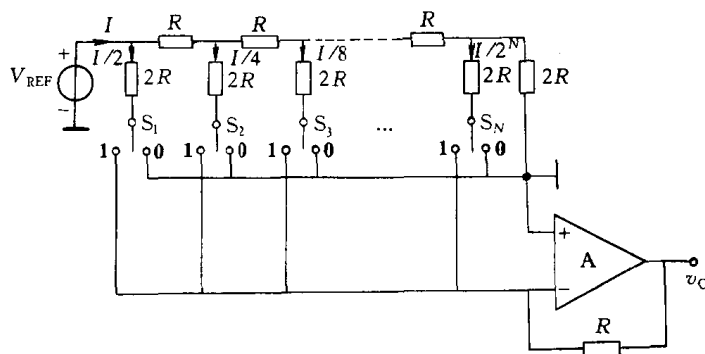


图 1.1.2 $R-2R$ 梯形电阻网络 D/A 转换器

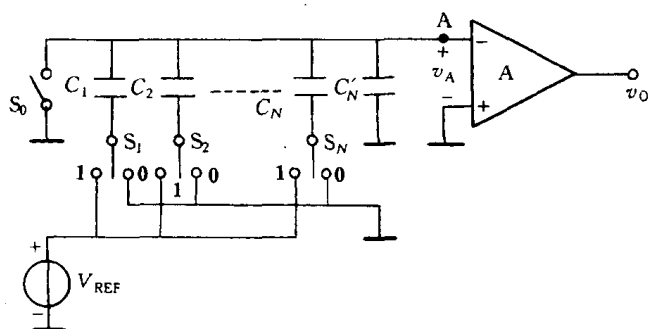


图 1.1.3 并联电荷再分配 D/A 转换器

各开关。当该码元为 1 时,其控制开关接向基准电压,当为 0 时,则接向地端。这时各电容器中所储存的总电荷是 $\sum_{i=1}^N \left(\frac{1}{2}\right)^{i-1} CV_{\text{REF}} b_i$, 其中 b_i 随输入码元的取值而取 0 或 1。因为 A 点对地电压为零,所以缓冲放大器的输出电压 v_O 也为零。

然后, S_0 断开, $S_1 \sim S_N$ 全部接到地端。这时 A 点对地的总电容为 $2C$, 利用电荷守恒原理可以得到下式:

$$2v_A C = -V_{\text{REF}} C \sum_{i=1}^N \left(\frac{1}{2}\right)^{i-1} b_i$$

解出 A 点对地电压 v_A 为

$$v_A = -V_{\text{REF}} \sum_{i=1}^N \left(\frac{1}{2}\right)^i b_i$$

经缓冲放大器放大后的输出电压为

$$v_O = -v_A = V_{\text{REF}} \sum_{i=1}^N \left(\frac{1}{2}\right)^i b_i \quad (1.1.4)$$

比较式(1.1.4)与(1.1.3)。可以看出,除输出电压差一负号外,两式完全相同。表明这两个电路所完成的功能一样,即图 1.1.3 所示电路可以完成并联 D/A 转换的功能。

由于在工艺上实现电容阵列的精度比实现电阻网络的精度易于得到保证,且在温度系数、电

压系数等方面也优于电阻网络,所以,这种应用电容加权网络的 D/A 转换器也得到了广泛的应用。

1.1.2 串联 D/A 转换器

与并联 D/A 转换器工作方式不同,串联 D/A 转换器在工作时,输入数字信号的各码元是逐位顺序进入的。这种转换器的加权网络可以用电阻,也可以用电容构成。在本节中,以使用电容加权网络的串联 D/A 转换器为例来说明其工作过程。图 1.1.4(a)是这种转换器的原理图。图(b)是两组不重叠时钟波形图。图(c)是开关 S_1 、 S_2 、 S_3 的工作状态图,高电平时表示开关闭合,低电平时表示开关断开。图(d)是电容器 C_1 两端的电压波形。图(e)是电容器 C_2 两端电压,亦即输出电压 v_O 的波形。三个开关 $S_1 \sim S_3$ 均按时钟信号的节拍动作,但它们动作的规律不同。 S_2 的动作由相位为 $\bar{\phi}$ 的时钟信号 $v_{\bar{\phi}}$ 控制。 S_1 和 S_3 则同时受相位为 ϕ 的时钟信号 v_{ϕ} 和输入数字信号的控制。对 S_1 来说,只有在时钟信号为高电平且输入数字信号为 1 时才闭合,而对 S_3 来说,则仅当时钟信号为高电平且输入信号为 0 时才闭合。

该电路工作时,数字信号各码元按从 LSB 到 MSB 的顺序输入。下面以输入码字 1011 为例来说明电路的工作过程,这时 $b_1=1, b_2=0, b_3=1, b_4=1$ 。

假定电路开始工作时,各电容器上的电压均为零,所以输出电压 $v_O=0$ 。

在 $t_1 \leq t < t_2$ 期间,输入数字信号的最轻码 b_4 控制开关 S_1 和 S_3 。因 $b_4=1$,所以 S_1 闭合, S_3 断开。 S_2 受时钟控制断开。电容 C_1 被充电到等于基准电压源的电压 V_{REF} 。为分析简单,假定 $V_{REF}=1\text{ V}$,所以,在此期间内 $v_{C_1}=1\text{ V}$ 。

在 $t_2 \leq t < t_3$ 期间, S_1 和 S_3 均断开,而 S_2 闭合。 C_1 上存储的电荷在 C_1 和 C_2 间分配。若假定 $C_1=C_2=C$,则 $v_{C_1}=v_{C_2}=v_O=0.5\text{ V}$ 。或记为

$$v_{O2} = \frac{b_4}{2} V_{REF} \quad (1.1.5)$$

在 $t_3 \leq t < t_4$ 期间,因 $b_3=1$,所以 S_1 闭合, S_3 断开。 S_2 受时钟控制也断开。这时, C_1 又被充电到 V_{REF} ,而 v_O 仍将保持 0.5 V 的值。

在 $t_4 \leq t < t_5$ 期间, S_1 与 S_3 断开, S_2 闭合。 C_1 与 C_2 上所存储的电荷将重新分配,根据电荷守恒原理可以得出

$$2Cv_{O4} = CV_{REF} + Cv_{O2}$$

或记为

$$v_{O4} = \frac{1}{2} \left(b_3 + \frac{b_4}{2} \right) V_{REF} \quad (1.1.6)$$

在 $t_5 \leq t < t_6$ 期间,因 $b_2=0$,所以 S_1 断开, S_3 闭合,它将 C_1 上的电荷放电,使 $v_{C_1}=0$ 。因 S_2 断开,所以在此期间输出电压仍保持 v_{O4} 的值。

在 $t_6 \leq t < t_7$ 期间, S_1 和 S_3 均断开, S_2 闭合。利用电荷守恒原理可以得出

$$2Cv_{O6} = Cv_{O4}$$

或记为

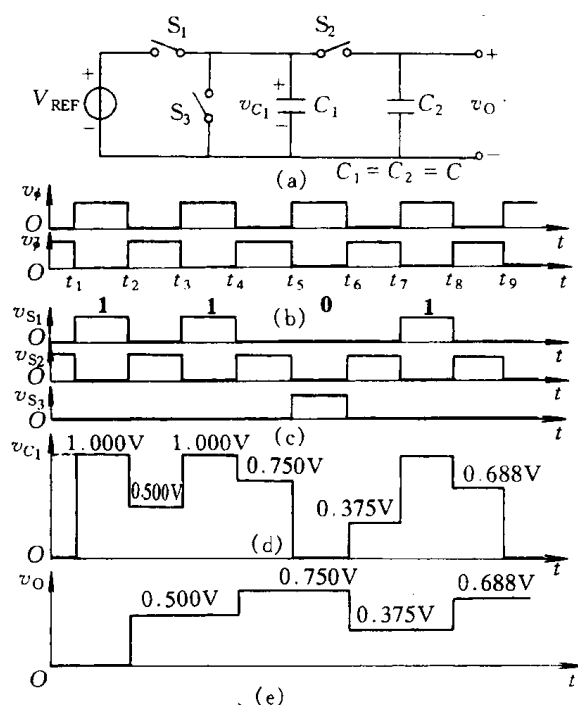


图 1.1.4 串联 D/A 转换器的原理电路及工作波形图

$$v_{O6} = \frac{1}{2} \left(b_2 + \frac{b_3}{2} + \frac{b_4}{4} \right) V_{REF} \quad (1.1.7)$$

不难得出,在 $t_8 \leq t < t_9$ 期间,输出电压 v_O 可表示为

$$v_O = \frac{1}{2} \left(b_1 + \frac{b_2}{2} + \frac{b_3}{4} + \frac{b_4}{8} \right) V_{REF} = V_{REF} \sum_{i=1}^4 \left(\frac{1}{2} \right)^i b_i \quad (1.1.8)$$

它与式(1.1.3)完全相同,表明图 1.1.4 所示电路可以完成 D/A 转换的功能。

图 1.1.5 给出了图 1.1.4(a)所示原理电路的实用电路。其中 T_1 、 T_2 、 T_4 构成模拟开关,它们分别相应于图 1.1.4(a)所示原理电路中的 S_1 、 S_3 、 S_2 ,并分别受 v_{s1} 、 v_{s3} 、 v_{s2} 的控制。 T_3 和 T_5 是用来抵消时钟信号经模拟开关的极间电容而直接馈通到电容 C_1 和 C_2 上而引起的干扰,其工作原理将在 1.2 节讨论比较器电路时介绍。 T_6 和 T_7 组成源极跟随器, T_7 由 V_{G7} 固定偏置作为 T_6 的有源负载。它用来将负载与电容器 C_2 隔离,以免负载影响 C_2 的工作。

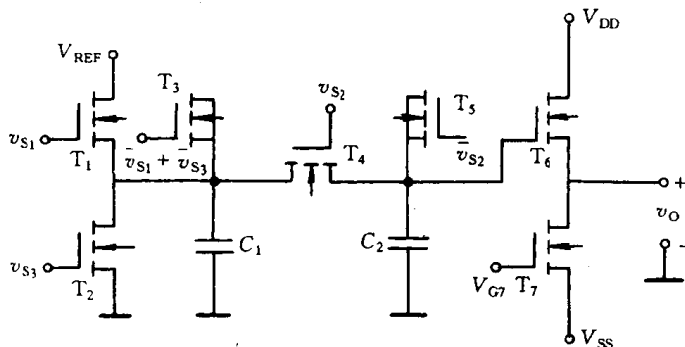


图 1.1.5 串联 D/A 转换器

1.1.3 适应正、负极性工作的 D/A 转换器

由式(1.1.4)可以看出,D/A 转换器可以看成是一个相乘器,它完成基准电压 V_{REF} 和数字加权部分 $\sum_{i=1}^N \left(\frac{1}{2}\right)^i b_i$ 的相乘。在实际应用中,经常需要 D/A 转换器能适应正、负极性的基准电压 V_{REF} ,也需要数字加权部分能够产生正、负值。

为使 D/A 转换器能够适应正或负极性的基准电压,关键是电路中的开关能双向工作。这可以采用如图 1.1.6 所示的双向模拟开关。其中, T_1 是 N 沟道增强型 MOSFET, T_2 是 P 沟道增强型 MOSFET。当时钟

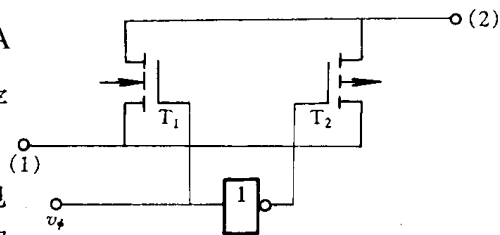


图 1.1.6 MOS 双向模拟开关

信号 v_ϕ 为高电平时, T_1 在正栅压作用下将导通,同时 v_ϕ 经非门倒相后加至 T_2 的栅极,所以 T_2 也导通。这样,在(1)和(2)两个端口之间,就可以流通双向电流,从而实现了双向模拟开关。

为使数字加权部分能够输出正或负值,首先需要在数字信号中加入符号位,并用原码表示正值,而用补码表示负值。例如原码为 **01101**,则其补码为 **10011**(它是将原码变为反码,再在最低位加 1 而得到的),其中最高位是符号位。其次,就是需要构成一种电路,它能在原码输入时,输出为正值,而在补码输入时,则输出负值。图 1.1.7 给出了一种能完成这种转换功能的电路,它在图 1.1.3 所示电路的基础上构成。其中的缓冲放大器 A 的增益为 -1 。

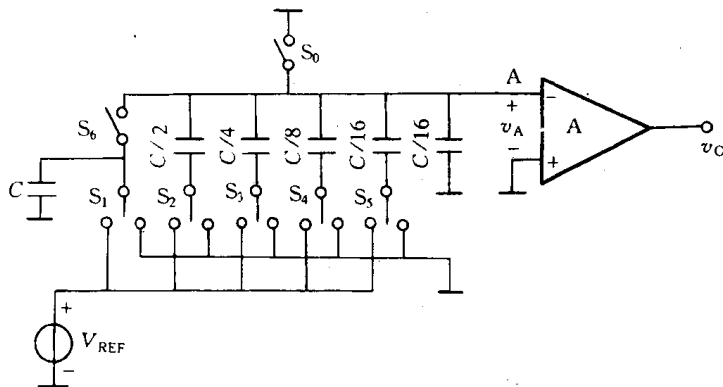


图 1.1.7 D/A 转换器

在图 1.1.7 所示电路中, $S_1 \sim S_5$ 受输入数字信号的 $b_1 \sim b_5$ 码元控制,当码元为 1 时,开关接向 V_{REF} 端;反之,则接向地端。与各码元控制相应开关的同时, S_0 闭合。然后, S_0 断开,与此同时, S_1 断开, $S_2 \sim S_5$ 全部接向地端,且 S_6 闭合,此时的 A 点电压 v_A 经缓冲放大器放大,即为输出电压 v_O ,且 $v_O = -v_A$ 。

下面分别说明输入原码 **01101** 与其补码 **10011** 时电路的工作情况。

当原码 **01101** 输入时, S_1, S_4 接于地端, S_2, S_3, S_5 接于 V_{REF} 端,且 S_0 闭合。这时各电容器上存储的总电荷为 $\left(\frac{C}{2} + \frac{C}{4} + \frac{C}{16}\right) V_{REF}$,其极性为各电容器的上极板为负,下极板为正。然后 S_0 断

开, $S_1 \sim S_5$ 全部接向地端, S_6 闭合。这时 A 端到地的总电容量为 $2C$, 利用电荷守恒原理可以得出, $-v_A \times 2C = \left(\frac{C}{2} + \frac{C}{4} + \frac{C}{16}\right) V_{REF}$, v_A 为 A 点对地电压, 方向如图示。由此可得

$$v_A = -\frac{13}{32} V_{REF}$$

和

$$v_O = -v_A = \frac{13}{32} V_{REF} \quad (1.1.9)$$

当补码 **10011** 输入时, S_1, S_4, S_5 接于 V_{REF} 端, S_2, S_3 接于地端, 且 S_6 闭合。这时 $C/8$ 和 $C/16$ 两电容器上存储的电荷为 $\left(\frac{C}{8} + \frac{C}{16}\right) V_{REF}$, 极性为上极板为负, 下极板为正, 而 C 上存储的电荷为 CV_{REF} , 其极性为上极板为正, 下极板为负。故总存储电荷为 $\left(C - \frac{3}{16}C\right) V_{REF}$ 。然后 S_6 断开, S_1 断开, $S_2 \sim S_5$ 均接向地端, S_6 闭合, 利用电荷守恒原理可以得出

$$v_A = \frac{13}{32} V_{REF}$$

和

$$v_O = -v_A = -\frac{13}{32} V_{REF} \quad (1.1.10)$$

比较式(1.1.9)和(1.1.10)可以看出, 使用图 1-1-7 所示电路, 可以在输入原码时得到正值输出, 而输入原码的补码时, 则得到绝对值相同的负值输出。

1.2 A/D 转换器的工作原理与组成

1.2.1 A/D 转换器的工作原理

A/D 转换器是将一个模拟信号变成数字信号的电路, 转换过程的示意如图 1.2.1 所示。图(a)表示输入模拟信号, A/D 转换器首先将输入模拟信号取样, 如图(b)所示, 为保证不产生取样过程的失真, 取样频率必须满足取样定理的要求, 所得取样信号是一个在时间上离散而在幅度值上连续的信号序列。然后, 对这个序列中的每个取样值进行量化, 因为数字信号只能表示有限个数值, 而取样信号的幅度值是连续的, 这就需要将取样信号的幅度值用数字信号所能表示的有限个数值中最接近的一个来表示, 如图(b)所示, 这个过程称为量化。最后, 将已量化的信号用数字信号表示, 如图(c)所示, 从而完成模拟信号到数字信号的转换。在电路实现中, 后两个步骤往往结合在一起, 没有明显的界限。

从信号理论可知, 只要满足取样定理的条件, 取样过程并不产生失真, 即从取样信号序列可以完全恢复原来模拟信号。但量化过程则必然产生失真, 因为它改变了取样信号序列中各取样值的数值, 称这种失真为量化失真或量化误差。如果输入信号的最大幅度确定, 则数字信号的位数越多, 即字长越长, 量化失真就越小, 数字信号所能分辨的模拟信号的幅度变化就越细, 表示该 A/D 转换器的分辨率越高。若假定输入模拟信号的最大幅度为 A , 数字信号的字长为 N , 即每

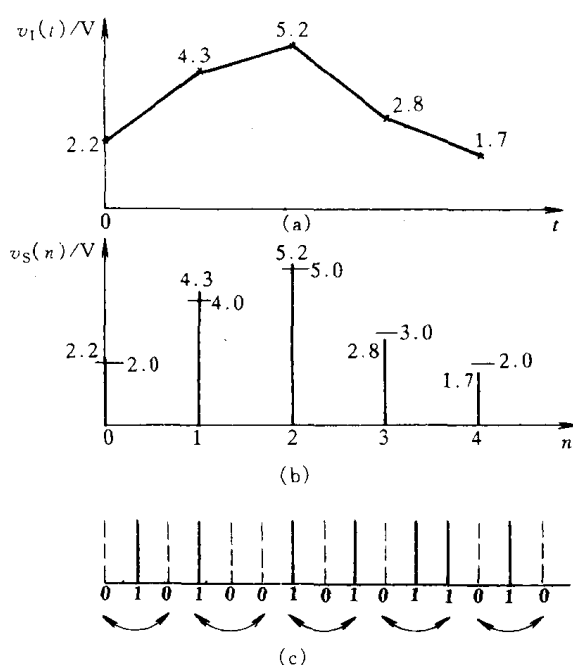


图 1.2.1 A/D 转换过程示意

个取样值用 N 个码元 (N 个比特) 表示, 则该数字信号可以表示 2^N 个离散值, 它能够准确表示的数值之间的间隔是

$$\Delta = \frac{A}{2^N - 1} \quad (1.2.1)$$

这个间隔也称分层电平, 由于量化所产生的最大的量化误差是

$$\epsilon = \pm \frac{\Delta}{2} = \pm \frac{A}{2(2^N - 1)} \quad (1.2.2)$$

分析表明, 如果输入模拟信号是随机信号, 且其幅度大于分层电平, 则由于对取样序列进行量化而产生的量化误差的统计特性具有白噪声的性质, 即在等于取样频率一半的频带内, 其功率谱密度 $P_D(f)$ 是均匀分布的, 如图 1.2.2 所示。

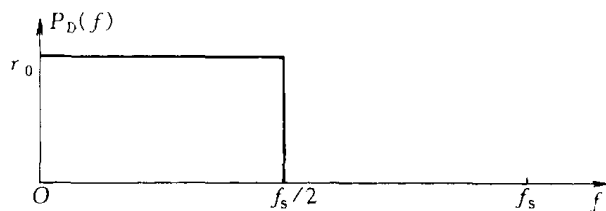


图 1.2.2 量化噪声分布

总噪声能量为

$$N_Q = \frac{\Delta^2}{12} \quad (1.2.3)$$

即量化噪声的总能量仅与分层电平有关。这是一个很重要的性质,可以利用它提高 A/D 转换器的信噪比,有关问题将在本节后面说明。

1.2.2 A/D 转换器的实现方法

从前面对 A/D 转换器工作原理的说明可以看出,实现 A/D 转换的过程就是用一个数字信号所能表示的一系列不连续的数值去逼近被转换的模拟信号数值的过程。如果给定输入信号的最大幅度 A 和数字信号的字长 N ,就可以将此最大幅度分为 $2^N - 1$ 份,每份都有其特定的值,从零开始共有 $2^N - 1$ 个值。当转换某一个取样值时,只需去寻找最接近这个取样值的那个数字值,该数字值所对应的数字信号就是转换的结果。所以,A/D 转换过程是一个搜索过程。下面举例说明这个过程。

假定输入信号的最大幅度为 A ,数字信号的字长为 3,在 A/D 转换器中建立一个基准电压 V_{REF} ,并取 $V_{REF} = A$,这时数字信号所可能取的数值序列是 $n \frac{V_{REF}}{2^3 - 1}, n = 0, 1, 2, \dots, 7$,当给定某一输入信号的取样值后,就要去搜索前面所列的 8 个数字值中最接近该取样值者,搜索过程可以用搜索路径来描述,图 1.2.3 所示为本例的搜索路径。

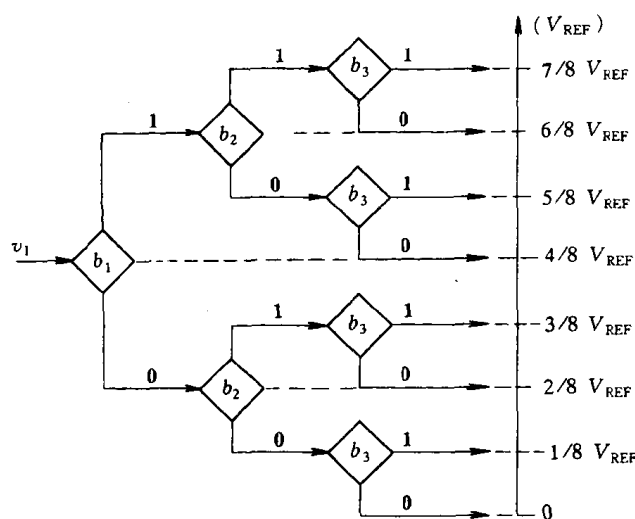


图 1.2.3 搜索路径

首先,将输入取样 v_1 与 $V_{REF}/2$ 比较,如果 $v_1 > V_{REF}/2$,则输出数字信号的第一个码元 b_1 为 1,即权重最大的码元为 1,此后搜索将在上半部分路径中进行;如果 $v_1 < V_{REF}/2$,则该码元输出为 0,此后搜索将在下半部分路径中进行。接着进行输出数字信号的第二位码元 b_2 的判定,如果 $v_1 > 3V_{REF}/4$,则第二个码元 b_2 为 1,此后搜索将在 b_2 后的上半部分路径中进行,如果 $v_1 < 3V_{REF}/4$,则该码元输出为 0,此后搜索将在 b_2 后的下半部分路径中进行。假定 $v_1 < 3V_{REF}/4$,搜索将在 b_2 后的下半部分路径中进行,第三位码元的取值将由 v_1 与 $5V_{REF}/8$ 的比较确定。完成这个搜索可以用不同的方法:

第一种方法,在 A/D 转换器中,产生所有数字信号可能表示的数值,将取样值与这所有值同

时进行比较,确定最接近取样值的数字值,完成转换过程,称这种方法为并联转换。

第二种方法,利用前一位的数字输出控制下一位的搜索路径,逐位进行完成转换过程,称这种方法为串联转换。

1.2.3 A/D 转换器的组成

A/D 转换器的组成由于工作方式不同而有所区别,其基本组成如图 1.2.4 所示,主要包括抗混叠滤波器、取样/保持电路、量化器(比较器)和控制电路等。

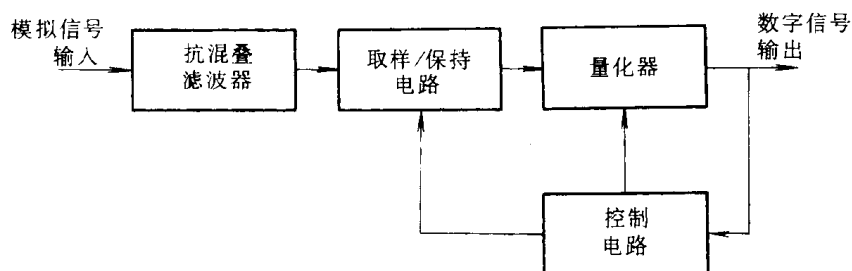


图 1.2.4 A/D 转换器的组成

从取样信号的特点已知,输入信号的频谱在取样频率的整数倍处重复出现,如果输入信号中含有大于取样频率一半的频谱分量,将会造成频谱混叠失真,所以在进行转换前,要加入抗混叠滤波器滤除大于取样频率一半的频谱分量,避免产生频谱混叠。实际滤波器从通带到止带必须有一个过渡带,如果将取样频率选择得严格等于输入信号有用带宽的二倍,那么过渡带内的频率分量就会产生频谱混叠失真,而且过渡带越窄,滤波器越复杂,所以在实际转换器的设计中,取样频率总要高于输入信号有用带宽的二倍。

取样/保持电路是完成对输入模拟信号的取样并将取样值保持一定时间的电路。因为有些

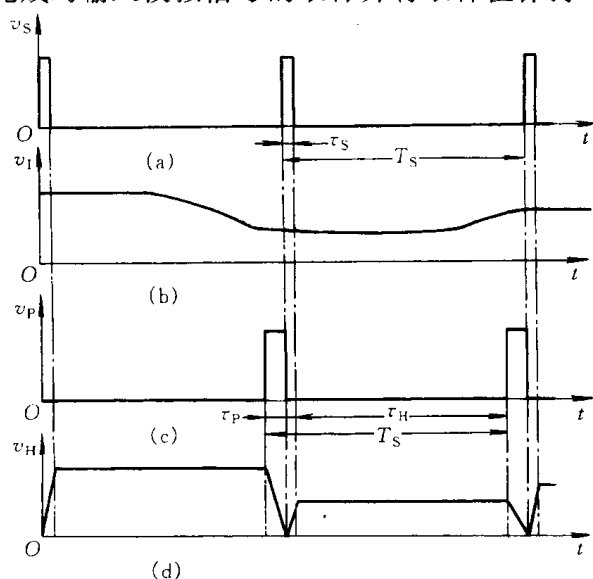


图 1.2.5 取样/保持电路的工作波形