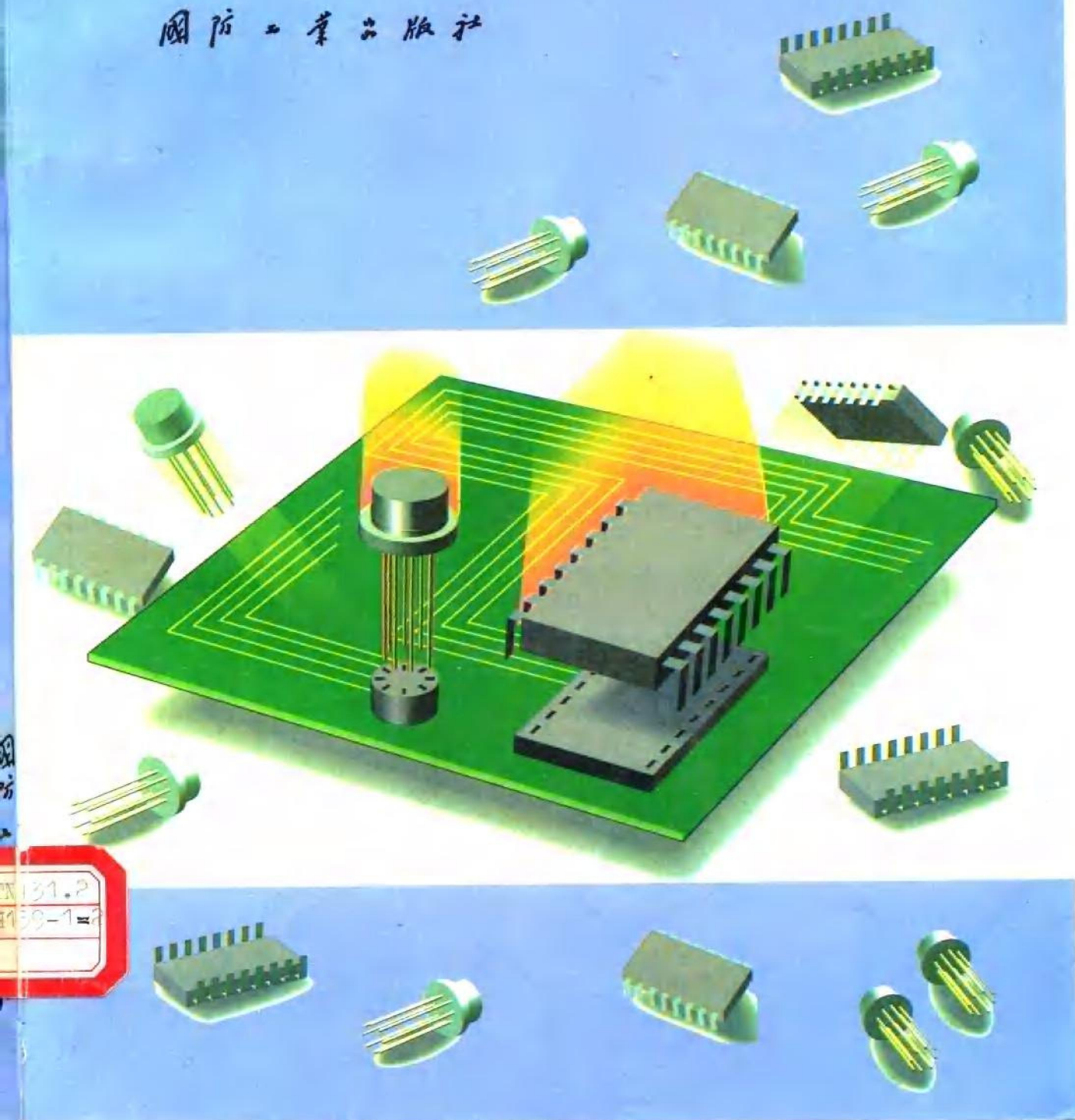


数字集成电路应用与实验

(第2版)

孟贵胥 高希玉 徐伟明 编著 李亚伯 主审

国防工业出版社



31.2
1150-1-2

数字集成电路应用与实验

(第2版)

孟贵胥 高希玉 徐伟明 编著
李亚伯 主审

国防工业出版社

• 北京 •

图书在版编目(CIP)数据

数字集成电路应用与实验 / 孟贵胥等编著. —2 版. —北京:国防工业出版社,1996. 5

ISBN 7-118-01564-4

I. 数… II. 孟… III. 数字集成电路-实验 IV. TN431.2-33

中国版本图书馆 CIP 数据核字(95)第 22019 号

国防工业出版社 出版发行

(北京市海淀区紫竹院南路 23 号)

(邮政编码 100044)

北京怀柔新华印刷厂印刷

新华书店经售

*

开本 787×1092 1/16 印张 10% 242 千字

1996 年 5 月第 2 版 1996 年 5 月北京第 2 次印刷

印数:4001—10000 册 定价:13.80 元

(本书如有印装错误,我社负责调换)

前 言

随着电子科学技术的飞速发展,近年来数字电路课程的教学内容正从中小规模集成电路过渡到可编程器件,从单元电路过渡到数字系统,其理论基础、设计方法都需有较大的更新、充实和完善。我们在几年来教学实践与科研实践的基础上,对《数字集成电路应用与实验》一书做了修订。

修订版保持了中小规模集成电路的基本实验内容,突出了实验的灵活性与实用性;修订版阐述了可编程器件 PLD、特别是通用阵列逻辑 GAL 的原理和应用及设计方法,开拓了数字系统设计的新领域;修订版补充了常用数字系统设计的简单而实用的课题。

本书由孟贵胥、高希玉和徐伟明编写,徐伟明等做了实验验证,李亚伯审稿,韩振振指导了全书的编写工作。

第 1~6 章为数字电路的基本实验,由高希玉编写。第 7 章为数字系统设计,由高希玉、孟贵胥合编。第 8~10 章为可编程器件的原理和应用,由孟贵胥编写。书的附录部分介绍了本书所涉及的集成电路芯片的引脚图。

由于编者水平有限,书中会有缺点、错误,恳请读者批评指正。

编 者

1995.7 于大连

内 容 简 介

本书主要介绍:逻辑门、组合逻辑电路、触发器、时序逻辑电路、脉冲的产生与变换、A/D 与 D/A 转换、数字系统设计、可编程逻辑器件 PLD、通用逻辑阵列 GAL 等方面的应用方法。全书共设置26个实验,元件类型为 TTL 电路和 CMOS 电路。其中1~6章主要是以中、小规模集成电路为元件的验证性实验和设计性实验。第7~10章主要用于数字电路的课程设计。数字系统一章较完善地阐述了逻辑设计方法。通用逻辑阵列 GAL 部分阐述了 GAL 器件的原理、使用与设计方法。

本书可作为电子、通信、自控等专业本科和大专学生的数字电路实验及课程设计教材,也可供有关专业的工程技术人员及电子技术爱好者参考。

目 录

第一章 集成门电路及其应用

§ 1.1 TTL 逻辑门	(1)	1.2.3 CMOS 集成电路使用规则	(11)
1.1.1 TTL 门电路分类及典型电路	(1)	§ 1.3 实验	(12)
1.1.2 参数及其测量方法	(3)	实验 1—1 TTL 与非门特性测试	(12)
1.1.3 TTL 电路使用规则	(7)	实验 1—2 集电极开路(OC)门及 3 态 输出(TS)门	(13)
§ 1.2 CMOS 逻辑门	(7)	实验 1—3 CMOS 逻辑门功能与应用	(14)
1.2.1 CMOS 逻辑门分类及典型电路	(7)		
1.2.2 参数及其测量方法	(8)		

第二章 组合逻辑电路及其应用

§ 2.1 运算电路	(16)	§ 2.3 数据选择器(MUX)	(21)
2.1.1 加/减法器	(16)	2.3.1 数据选择器主要品种、性能及功能	(21)
2.1.2 比较器	(17)	2.3.2 数据选择器的应用	(22)
§ 2.2 译码器	(18)	§ 2.4 实验	(24)
2.2.1 变量译码器	(18)	实验 2—1 二进制并联加法器及应用	(24)
2.2.2 码制变换译码器	(19)	实验 2—2 译码器与数据选择器	(25)
2.2.3 显示译码器	(19)	实验 2—3 显示系统	(26)

第三章 触发器及其应用

§ 3.1 触发器的触发方式	(27)	§ 3.4 实验	(31)
§ 3.2 集成 D 触发器	(28)	实验 3—1 集成 D 触发器及其应用	(31)
§ 3.3 集成 JK 触发器	(30)	实验 3—2 集成 JK 触发器及其应用	(32)

第四章 时序逻辑电路

§ 4.1 计数器	(34)	§ 4.4 实验	(43)
4.1.1 异步计数器	(34)	实验 4—1 时序电路分析和设计	(43)
4.1.2 同步计数器	(35)	实验 4—2 集成计数器	(44)
§ 4.2 寄存器和移位寄存器	(38)	实验 4—3 移位寄存器	(45)
§ 4.3 随机存储器(RAM)	(41)		

第五章 脉冲的产生与变换

§ 5.1 多谐振荡器	(47)	实验 5—1 振荡器	(52)
§ 5.2 单稳态触发器	(49)	实验 5—2 单稳态触发器及其应用	(52)
§ 5.3 实验	(52)		

第六章 数模、模数转换及应用

§ 6.1 数字—模拟转换	(54)	6.2.2 集成 ADC	(60)
6.1.1 基本 DAC	(54)	§ 6.3 实验	(63)
6.1.2 集成 DAC	(56)	实验 6—1 分离元件 DAC	(63)
§ 6.2 模拟—数字转换	(59)	实验 6—2 集成 DAC0832 及其应用	(64)
6.2.1 模数转换的几种基本方式	(59)	实验 6—3 MC14433 及其应用	(64)

第七章 数字系统设计

§ 7.1 算法状态机	(66)	§ 7.3 设计举例	(72)
7.1.1 引言	(66)	§ 7.4 实现控制逻辑	(75)
7.1.2 ASM 图表	(67)	7.4.1 用 D 触发器和译码器实现控制逻辑	(75)
7.1.3 定时	(68)	7.4.2 用每态一个触发器法实现控制逻辑	(76)
§ 7.2 寄存器传输语言(RTL)的符号表示法	(69)	7.4.3 用数据选择器实现控制逻辑	(76)
7.2.1 引言	(69)	7.4.4 用计数器实现控制逻辑	(77)
7.2.2 寄存器间的信息传送	(69)	7.4.5 用寄存器实现控制逻辑	(77)
7.2.3 算术操作	(71)	§ 7.5 综合实验	(78)
7.2.4 逻辑操作	(72)	实验 7—1 二进制乘法器	(78)
7.2.5 移位操作	(72)	实验 7—2 彩灯控制器	(83)
		实验 7—3 交通灯控制器	(84)

第八章 可编程逻辑器件 PLD 及 GAL 基础

§ 8.1 何谓可编程逻辑器件 PLD	(86)	8.4.1 GAL 器件的特点	(91)
§ 8.2 可编程逻辑器件 PLD 的优点	(86)	8.4.2 GAL 器件的基本结构	(91)
§ 8.3 可编程逻辑器件的分类	(88)	§ 8.5 输出逻辑宏单元(OLMC)简介	(96)
8.3.1 PLD 基本结构的有关逻辑约定	(88)	8.5.1 输出逻辑宏单元(OLMC)结构	(97)
8.3.2 PLD 器件的分类	(89)	8.5.2 输出逻辑宏单元的五种工作组态	(98)
§ 8.4 GAL 器件工作原理	(91)		

第九章 GAL 器件的软硬件开发

§ 9.1 硬件开发工具	(101)	§ 9.3 使用 GAL 器件设计数字系统的过程	(109)
§ 9.2 软件开发工具	(103)		

第十章 GAL 器件的应用

§ 10.1 用 GAL 芯片设计数字电路举例	(116)	二进制加法计数器	(154)
10.1.1 用 GAL 芯片设计双 8—1 多路开关	(116)	实验 10—2 用 GAL20V8 实现 8 位环形右移移位寄存器	(155)
10.1.2 用 GAL 芯片设计 4 位全加器	(120)	实验 10—3 用 GAL 芯片设计 4 个 4—1 的多路选择器(4×4—1MUX)	(155)
10.1.3 用 GAL 芯片设计 8 位串行数字锁	(129)	实验 10—4 用 GAL 芯片设计 4 位二进制减法计数器	(156)
10.1.4 用 GAL 芯片设计彩灯控制器	(135)	实验 10—5 用 GAL 芯片设计 4 位数字乘法器	(156)
10.1.5 用 GAL 芯片设计交通灯控制器	(144)	实验 10—6 按给定花型用 GAL 芯片设计八路彩灯控制器	(158)
§ 10.2 实验	(154)		
实验 10—1 用 GAL16V8 芯片设计 7 位同步			

附录 部分常用集成电路引脚图	(159)	参考文献	(162)
----------------------	-------	------------	-------

第一章 集成门电路及其应用

目前国产数字集成电路主要有 TTL、ECL 及 CMOS(包括高速 CMOS)三类产品。其性能比较如表 1-1 所示。由表可见,ECL 速度快,但功耗大;CMOS 功耗低,但速度较慢;TTL 介于两者之间。它们各有优缺点,在构成具体数字电路时,可以相互补充,获得最佳应用效果。本书将介绍 TTL 集成电路和 CMOS 集成电路。

表 1-1 三种集成逻辑门性能比较

参 数 \ 系 列	TTL	ECL	CMOS
平均传输延迟时间/门 t_{pd}/ns	3~10	0.7~2	60
平均功耗/门 P/mW	2~22	25~45	50(nW)
最高工作频率 f_{max}/MHz	35~125	200	10
基本逻辑功能	与非	或/或非	或非/与非
高电平电压 V_H/V	3.4	-0.8	V_{DD}
低电平电压 V_L/V	0.4~0.5	-1.7	0
直流噪声容限/mV	300	125	30% V_{DD}
电源电压/V	5	-5.2	3~18

§ 1.1 TTL 逻辑门

1.1.1 TTL 门电路分类及典型电路

国产 TTL 集成电路有 T1000、T2000、T3000 和 T4000 四个优选系列。T1000 系列相当于国际上 54/74 通用系列,T2000 系列相当于国际 54/74H 高速系列,T3000 系列相当于国际 54/74S 肖特基系列,T4000 系列相当于 54/74LS 低功耗肖特基系列。为了同国外一致,本书也采用 54/74 命名。

上述四个系列 TTL 集成电路的主要差别,反映在平均传输延迟时间和平均功耗上。其差异如表 1-2 所示。

上述四个系列 2 输入与非门的典型电路如图 1-1(a)、(b)、(c)和(d)所示。由图可见,54/74 和 54/74H 系列采用过驱动基极电流,使晶体管工作于深饱和区,从而增加了电路

表 1-2 TTL 数字集成电路分类表

参 数 \ 系 列	54/74	54/74H	54/74S	54/74LS
平均传输延迟时间/门 t_{pd}/ns	10	6	3	9.5
平均功耗/门 P/mW	10	22	19	2
最高工作频率 f_{max}/MHz	35	50	125	45

的截止延迟时间。54/74S 和 54/74LS 系列用肖特基钳位晶体管,使晶体管不进入饱和区,从而缩短了截止延迟时间。54/74H 系列与 54/74 系列的主要区别是减小了电路中的电阻值,从而减小了平均传输延迟时间,但其功耗增加了一倍以上。由表 1-2 可见,54/74H 系列性能均不如 54/74S 系列,故 54/74H 系列已处于被淘汰阶段。54/74LS 系列的平均传输延迟时间与 54/74 系列相近,但功耗仅为 54/74 系列的五分之一。除此之外,54/74LS 系列还具有便于与 CMOS 电路连接、工作可靠、电源电流瞬变小等优点,故得到了广泛应用。本书重点介绍 54/74LS 系列电路。

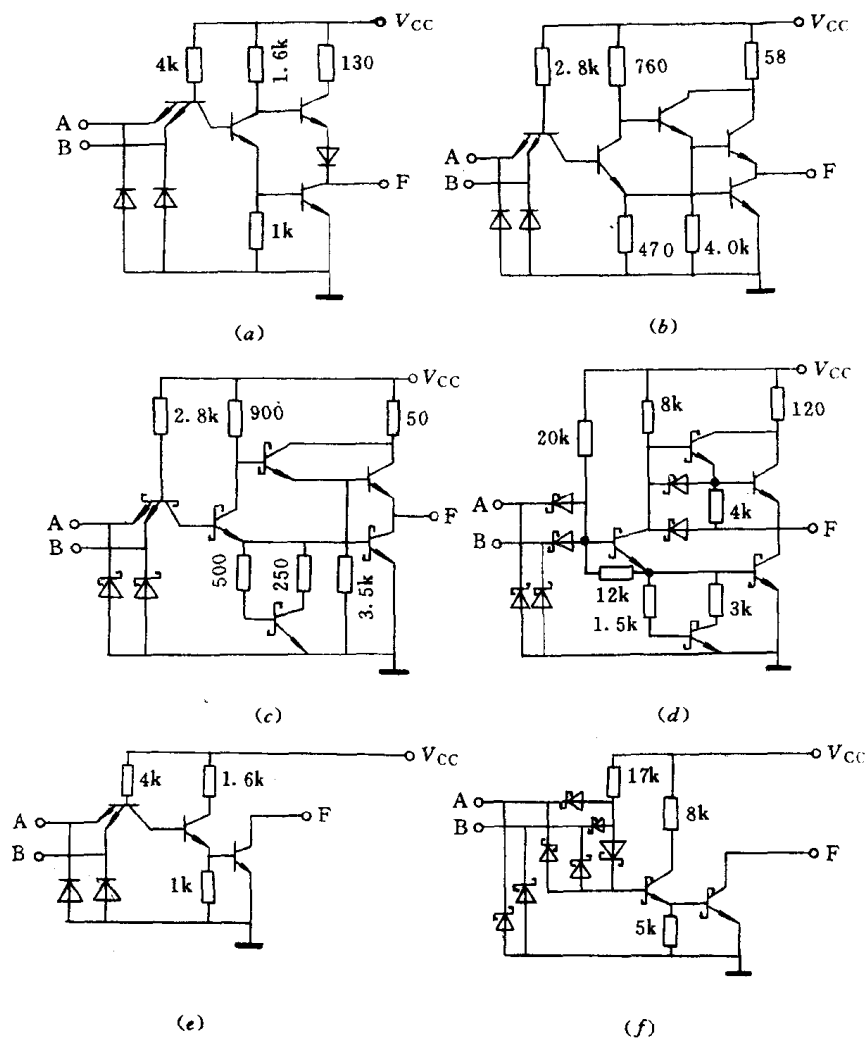


图 1-1 TTL 系列

(a) 54/74; (b) 54/74H; (c) 54/74S; (d) 54/74LS; (e) 54/74(OC);

图 1-1(e)、(f)分别为 54/74 系列及 54/74LS 系列 3 态(TS)总线缓冲器。图 1-1(g)为 54/74 系列 74126 四总线缓冲器典型电路,高电平使能,输出 3 态。图 1-1(h)为 54/74LS 系列 74LS125 四总线缓冲器典型电路,低电平使能,输出 3 态。

1.1.2 参数及其测量方法

一、直流参数

各系列电路的输入输出结构不同,其直流参数值也各不相同,但对同一系列的各种不同功能的电路,其直流参数基本相同。表 1-3 为目前主要 TTL 系列集成电路的直流参数。典型值指 $V_{CC}=5V, T_A=25^{\circ}C$ 时的值。电源电流随电路功能而异,故未列出。

二、交流参数

TTL 集成电路的主要交流参数有:

t_{pLH} ——截止延迟时间(指输出从低电平到高电平的传输延迟时间);

t_{pHL} ——导通延迟时间(指输出从高电平到低电平的传输延迟时间);

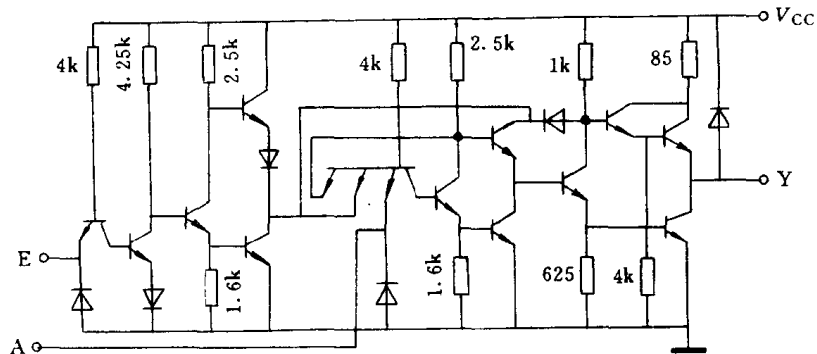
t_w ——输出脉冲宽度;

t_{se1} ——建立时间;

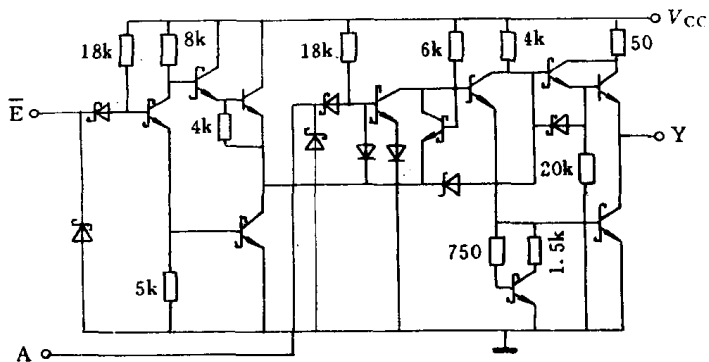
t_h ——保持时间;

t_{pd} ——平均传输延迟时间;

f_{max} ——最高工作频率。



(g)



(h)

的典型电路

(f) 54/74LS(OC); (g) 74126 典型电路(TS); (h) 74LS125 典型电路(TS)。

表 1-3 TTL 系列集成电路直流参数

参数名称 符号	测试条件		54/74			54/74H			54/74S			54/74LS			单位
			最小	典型	最大	最小	典型	最大	最小	典型	最大	最小	典型	最大	
输入高电平 V_{IH}			2			2			2			2			V
输入低电平 V_{IL}		54	0.8			0.8			0.8			0.7			V
		74	0.8			0.8			0.8			0.8			
输入钳位电压 V_{IK}	$V_{CC}=\text{最小}$ $I_I=-18\text{mA}$		-1.5			-1.5			-1.2			-1.5			V
输出高电平 V_{OH}	$V_{CC}=\text{最小}$ $V_{IL}=\text{最大}$ $I_{OH}=\text{最大}$	54	2.4	3.4		2.4	3.4		2.5	3.4		2.5	3.4	V	
		74	2.4	3.4		2.4	3.4		2.7	3.4		2.7	3.4		
输出低电平 V_{OL}	$V_{CC}=\text{最小}$ $I_{OL}=\text{最大}$ $V_{IH}=2\text{V}$	54	0.2	0.4		0.3						0.25	0.4	V	
		74	0.2	0.4		0.4			0.5			0.35	0.5		
高电平输入电流 I_{IH}	$V_{CC}=\text{最大}$	$V_{IH}=2.4\text{V}$	40			50			40						μA
		$V_{IH}=2.7\text{V}$							50			20			
最大输入电压下的 输入电流 I_I	$V_{CC}=\text{最大}$ $V_I=5.5\text{V}$		1			1			1						mA
低电平输入电流 I_{IL}	$V_{CC}=\text{最大}$	$V_{IL}=0.4\text{V}$	-1.6			-2			-1.6			-0.4			mA
		$V_{IL}=0.5\text{V}$							-2						
短路输出电流 I_{OS}	$V_{CC}=\text{最大}$	54	-20	-55		-40	-100		-40	-100		-20	-100	mA	
		74	-18	-55		-40	-100		-40	-100		-20	-100		

上述部分交流参数定义见图 1-2。

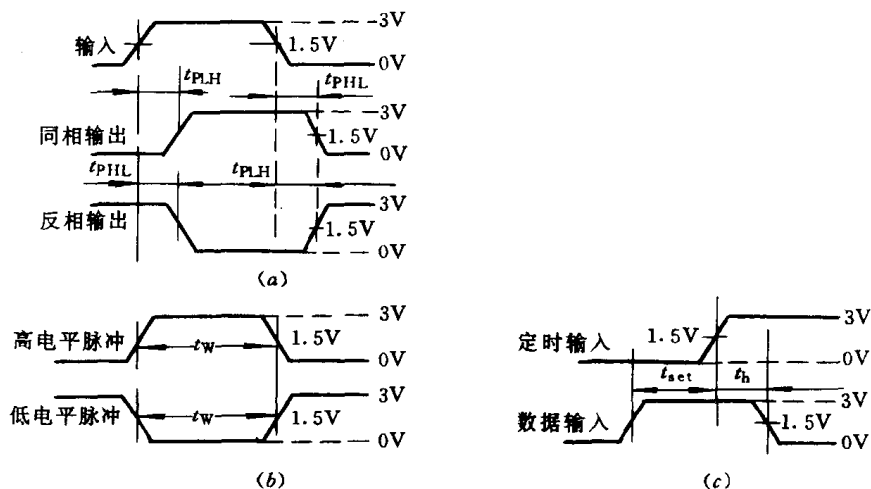


图 1-2 TTL 电路交流参数波形图

(a) 传输延迟时间; (b) 脉冲宽度; (c) 建立和保持时间。

三、推荐工作条件

为了保证集成电路安全可靠地工作,各系列集成电路应在表 1-4 规定的条件下工作。

表 1-4 TTL 集成电路的推荐工作条件

集成逻辑门类型		54/74			54/74H			54/74S			54/74LS			单位
		最小	典型	最大	最小	典型	最大	最小	典型	最大	最小	典型	最大	
电源电压 V_{CC}	54	4.5	5	5.5	4.5	5	5.5	4.5	5	5.5	4.5	5	5.5	V
	74	4.75	5	5.25	4.75	5	5.25	4.75	5	5.25	4.75	5	5.25	
低电平输出电流 I_{OL}	54			16			20			20			4	mA
	74			16			20			20			8	
工作环境温度 T_A	54	-55		125	-55		125	-55		125	-55		125	°C
	74	0		75	0		70	0		75	0		75	
高电平输出电流 I_{OH}				-800			-500			-1000			-400	μA
高电平输出电压 (OC)				5.5			5.5			5.5			5.5	V

四、测试方法及测试图

1. V_{OH} 测试方法及测试图

V_{OH} ——高电平输出电压。它是按产品规定的输入条件,使输出端处于高电平时的输出电压。图 1-3(a)为其测试方法图,测试条件如表 1-5 所示。

2. V_{OL} 测试方法及测试图

V_{OL} ——低电平输出电压。它是按产品规定的输入条件,使输出端处于低电平的输出电压。图 1-3(b)为其测试方法图,测试条件如表 1-6 所示。

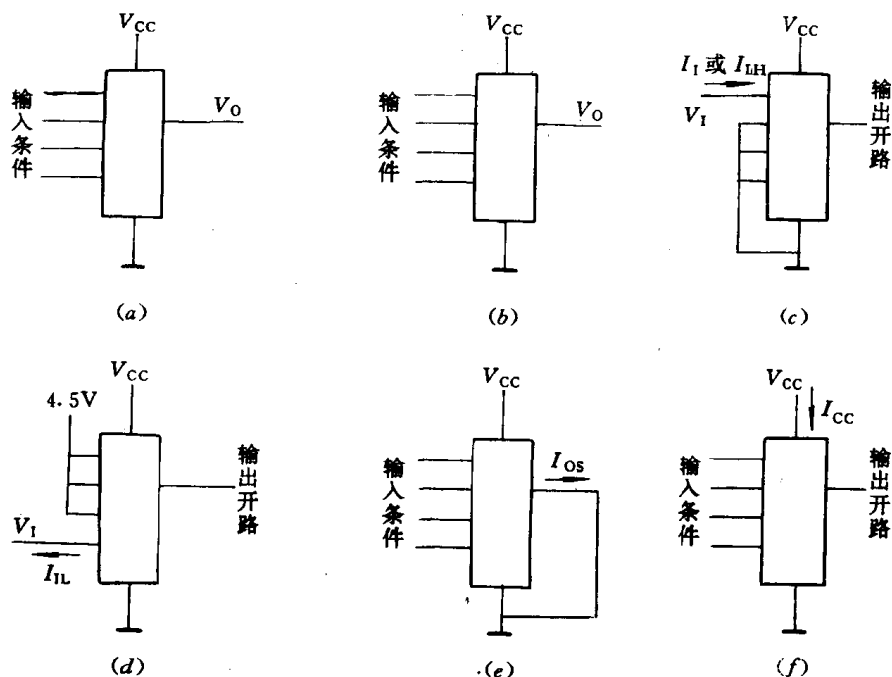


图 1-3 测试图

(a) V_{OH} 测试图, (b) V_{OL} 测试图, (c) I_I 、 I_{IH} 测试图,
(d) I_{IL} 测试图, (e) I_{OS} 测试图, (f) I_{CC} 测试图。

表 1-5 V_{OH} 测试条件表

功能	输入条件
与非	被测输入为 $V_{IL(max)}$, 其他输入为 4.5V
与	所有输入均为 $V_{IH(min)}$
或非	所有输入均为 $V_{IL(max)}$
或	被测输入为 $V_{IH(min)}$, 其他输入接地

表 1-6 V_{OL} 测试条件

功能	输入条件
与非	所有输入为 $V_{IH(min)}$
与	被测输入为 $V_{IL(max)}$, 其他为 4.5V
或非	被测输入为 $V_{IH(min)}$, 其他接地
或	所有输入均为 $V_{IL(max)}$

3. I_I 或 I_{IH} 、 I_{IL} 测试方法及测试图

I_I ——最大输入电压时的输入电流。它是输入端接规定的最大电压时,流入输入端的电流。

I_{IH} ——高电平输入电流。它是输入端接高电平电压时流入输入端的电流(亦称输入端漏电流)。

I_{IL} ——低电平输入电流。它是输入端接低电平电压时,由输入端流出的电流。当输入电压 $V_I=0$ 时,测得的电流称为输入端短路电流 I_{IS} 。

I_I 或 I_{IH} 的测试图见图 1-3(c)。 I_{IL} 的测试图见图 1-3(d)。每个输入端均需分别测试。测 I_{IH} 时非被测输入端应全部接地。测 I_{IL} 时,非被测输入端应全部接 4.5V。

4. I_{OS} 测试方法及测试图

I_{OS} ——输出短路电流。它是按规定输入条件,使输出为高电平,将输出与地短路时流出输出端的电流。每个输出端均需分别测试。值得注意的是,被测电路一次短路时间不允许超过 1s,同一时刻不应有其他输出端短路。测试电路如图 1-3(e)所示。测试输入条件见表 1-7。

5. I_{CC} 测试方法及测试图

I_{CC} ——电源电流。它是流入被测集成电路电源端的电流。测试图如图 1-3(f)所示。表 1-8 为其测试的输入条件。

$$I_{CC}(\text{每门平均}) = \frac{I_{CCH} + I_{CCL}}{2N}$$

式中, N 为每片中门的个数; I_{CCH} 为输出高电平时流入电源端的电流; I_{CCL} 为输出低电平时流入电源端的电流。

表 1-7 I_{OS} 测试条件表

功能	输入条件
与非	所有输入接地
与	所有输入接 4.5V
或非	所有输入接地
或	所有输入接 4.5V

表 1-8 I_{CC} 测试条件表

功能	I_{CCH} 输入条件	I_{CCL} 输入条件
与非	所有输入接地	所有输入接 4.5V
与	所有输入接 4.5V	所有输入接地
或非	所有输入接地	一个输入为 4.5V, 其他接地
或	一个输入为 4.5V, 其他接地	所有输入接地

1.1.3 TTL 电路使用规则

一、电路的极限参数和规范参数

电路的工作条件不应超过所有规定的极限范围。为了防止损坏,电路必须严格按参数规范值(推荐工作参数)进行测试和使用。

二、电源

TTL 电路对电源稳定度的要求是:Ⅰ类、Ⅲ类为 $5V \pm 5\%$,Ⅱ类为 $5V \pm 10\%$ 。为了消除外来干扰及动态尖峰电流的影响,对于印制板上的集成电路应适当地加接由电源至地的高频滤波电容,在印制板的电源入口处加接几十微法的钽电容或电解电容。

三、工作环境

Ⅰ类 $-55^{\circ}\text{C} \sim +125^{\circ}\text{C}$ 、Ⅱ类 $-40^{\circ}\text{C} \sim +85^{\circ}\text{C}$ 、Ⅲ类 $-10^{\circ}\text{C} \sim +70^{\circ}\text{C}$ 。电路芯片允许的最高结温是 $+175^{\circ}\text{C}$,在焊接时最好采用 45W 以下的电烙铁,焊接时间不易过长。暂时不用的电路,应保存在 $10^{\circ}\text{C} \sim 40^{\circ}\text{C}$ 、相对湿度不大于 80% 、通风无腐蚀性气体的环境中。

四、电路外引线端的连线

- ①不能将电源和地接错,否则将烧坏电路。
- ②各输入端不能直接与高于 5.5V 和低于 -0.5V 的低内阻电源连接。因低内阻电源会提供较大电流而烧坏电路。
- ③不允许输出端与低内阻电源直接相连,但可通过电阻相连以提高输出高电平。
- ④图腾柱输出结构的电路不允许并联使用。只有集电极开路和三态输出结构的电路可以并联使用。

§ 1.2 CMOS 逻辑门

1.2.1 CMOS 逻辑门分类及典型电路

国产 CMOS 集成电路有 CC4000(CC14000)及 CC74HC $\times\times$ 两类。CC4000、CC14000 系列分别与国际上 CD4000 及 MC14000 系列相应。CC74HC $\times\times$ 系列在国际上通常用 74HC $\times\times$ 表示(不同厂家在 74 前冠以不同符号)。这两类 CMOS 集成电路的主要差异列于表 1-9,图 1-4 为典型电路。

表 1-9 CMOS 数字集成电路分类表

类别	静态功耗	传输延迟时间	上升、下降时间	最高工作频率	电源电压
	$P_D(\text{mW})$	$t_{pd}(\text{ns})$	$t_r, t_f(\text{ns})$	$f_{\max}(\text{MHz})$	$V_{DD}, V_{CC}(\text{V})$
CD4000	2.5	90	80	3	3~18
74HC $\times\times$	2.5	9	6	25	2~6

由图 1-4(a)可见,CMOS 数字集成电路是互补对称金属氧化物半导体集成电路。其基本电路是由增强型 PMOS 管和 NMOS 管按互补对称形式连接而成。在稳定状态下,流经电路的电流仅是截止管的沟道泄漏电流,故其静态功耗极小。因其功耗低、电源电压范围宽、抗干扰能力强、逻辑摆幅大、输入阻抗高、扇出能力强等优点,而得到迅速发展。图 1-4(b)HCMOS 电路是 CMOS 逻辑电路向更完美方向的发展,它不仅采用了高速金属栅,

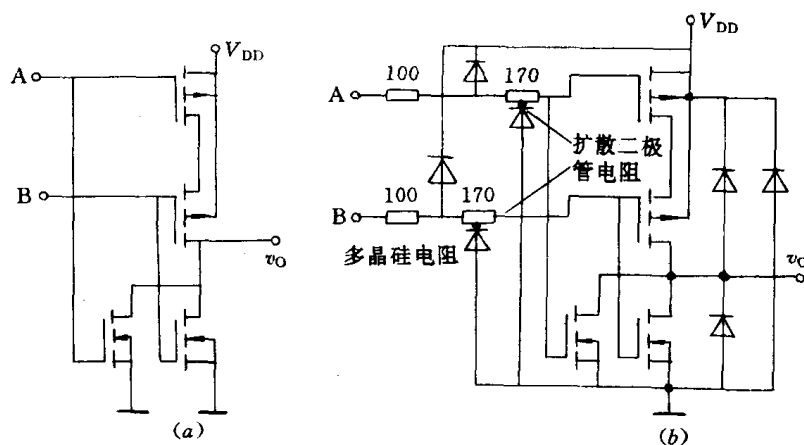


图 1-4 CMOS 系列典型电路

(a)CMOS 或非门基本电路; (b)HCMOS 或非门。

而且具有由多晶硅电阻、扩散二极管电阻及二极管构成的输入保护网络和钳位二极管构成的输出保护电路。尤其是一些新工艺的采用,使 HCMOS 集成电路把 54/74LS 和 CMOS 两种电路的特点结合起来。因而在选用电源电压方面比 54/74LS 有更大的灵活性,有更宽的噪声容限,有比 CMOS 大得多的驱动能力,却又有非常低的功耗。型号 74HC 也反映了这两者的结合,其中的 H 表示高速。

1.2.2 参数及其测量方法

一、直流参数

CMOS 各系列直流参数列于表 1-10 和表 1-11。

表 1-10 CD4000 系列集成电路直流参数

参数名称	测试条件			参数值 (+25℃)	单位
	$V_O(V)$	$V_I(V)$	$V_{DD}(V)$		
电源电流 $I_{DD(max)}$		0/5	5	0.25	μA
		0/10	10	0.5	
		0/15	15	1.0	
输出低电平电流 $I_{OL(min)}$	0.4	0/5	5	0.51	mA
	0.5	0/10	10	1.3	
	1.5	0/15	15	3.4	
输出高电平电流 $I_{OH(min)}$	4.5	0/5	5	-0.51	mA
	9.5	0/10	10	-1.3	
	13.5	0/15	15	-3.4	
输入电流 $I_I(max)$		0/15	15	± 0.1	μA
输出低电平电压 $V_{OL(max)}$		0/5	5	0.05	V
		0/10	10	0.05	
		0/15	15	0.05	
输出高电平电压 $V_{OH(min)}$		0/5	5	4.95	V
		0/10	10	9.95	
		0/15	15	14.95	

(续)

参数名称	测试条件			参数值 (+25℃)	单位
	$V_O(V)$	$V_I(V)$	$V_{DD}(V)$		
输入低电平电压 $V_{IL(max)}$	4.5/0.5		5	1.5	V
	9/1		10	3.0	
	13.5/1.5		15	4.0	
输入高电平电压 $V_{IH(min)}$	4.5/0.5		5	3.5	V
	9/1		10	7.0	
	13.5/1.5		15	11.0	

表 1-11 74HC—CMOS 逻辑门直流参数

参数名称	测试条件		V_{CC}	典型值 25℃	单位
输入高电平电压 V_{IH}	$V_O=0.1V_{CC}$ 或 $V_{CC}-0.1V_{CC}$ $ I_O =20\mu A$		2	1.2	V
			4.5	2.4	
			6	3.2	
输入低电平电压 V_{IL}	$V_O=0.1V_{CC}$ 或 $V_{CC}-0.1V_{CC}$ $ I_O =20\mu A$		2	0.6	V
			4.5	1.8	
			6	2.4	
输出高电平电压 V_{OH}	$V_I=V_{IH}$ 或 V_{IL}	$I_O=-20\mu A$	2	1.998	V
			4.5	4.499	
			6	5.999	
		$I_O=-4.0mA$ $I_O=-5.2mA$	4.5	4.2	V
			6	5.8	
输出低电平电压 V_{OL}	$V_I=V_{IH}$ 或 V_{IL}	$I_O=20\mu A$	2	0.002	V
			4.5	0.001	
			6	0.001	
		$I_O=4.0mA$ $I_O=5.2mA$	4.5	0.22	V
			6	0.18	

二、交流参数

CMOS 集成电路常用的交流参数有:传输延迟时间 t_{PHL} 、 t_{PLH} , 输出状态转换时间 t_{THL} 、 t_{TLH} , 最高工作频率 f_{max} , 最小时钟脉冲宽度 $t_{W(min)}$, 置位、复位脉冲宽度 t_{WS} 、 t_{WR} 及建立时间 t_{set} 等, 其定义如图 1-5 所示。

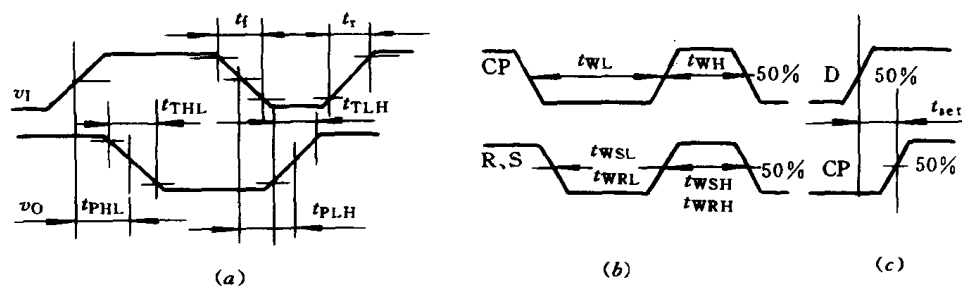


图 1-5 交流参数波形

(a) t_{PHL} 、 t_{PLH} 、 t_{THL} 、 t_{TLH} 开关参数; (b) t_{WL} 、 t_{WH} 、 t_{WS} 、 t_{WR} 脉冲宽度; (c) t_{set} 建立时间。