



高等学校 规划教材
工科电子类

电子组装技术

邱成悌 主编



605-43
74

东南大学出版社

高等学校教材

电子组装技术

邱成悌 主编

东南大学出版社

内 容 简 介

本书为高等学校电子机械专业教材,它是根据电子机械教材编审委员会审定的教材编写大纲进行编写的。

本书主要介绍适应电子设备小型化的新一代组装技术(表面安装技术、芯片载体技术、多层厚薄膜技术等)方面的内容:新一代组装技术的发展和形成;适合小型化需求的元器件和材料;高密度组装条件下电磁兼容性、热控制、防潮及防腐设计、组装件动态特性分析和互连与连接的基本原理及其在电子组装中的应用;组装设计的原则、方法、步骤,并结合设计介绍了相关工艺。

本书除作为高等学校电子机械专业教材外,还可供从事电子组装设计的工程技术人员和科研工作者参考。

电子组装技术

邱成悌 主编

*

东南大学出版社出版发行

(南京四牌楼2号 邮编 210096)

江苏省新华书店经销 南航飞达印刷厂印刷

*

开本 787×1092 毫米 1/16 印张 11.375 字数 291 千

1998 年 8 月第 1 版 1998 年 8 月第 1 次印刷

印数:1—2000 册

ISBN 7—81050—358—8/TP·55

定价:18.00 元

(凡因印装质量问题,可直接向承印厂调换)

出 版 说 明

根据国务院关于高等学校教材工作的规定,我部承担了全国高等学校和中等专业学校工科电子类专业教材的编审、出版的组织工作。由于各有关院校及参与编审工作的广大教师的共同努力,有关出版社的紧密配合,从1978~1990年,已编审、出版了三个轮次教材,及时供给高等学校和中等专业学校教学使用。

为了使工科电子类专业教材能更好地适应“三个面向”的需要,贯彻国家教委《高等教育“八五”期间教材建设规划纲要》的精神,“以全面提高教材质量水平为中心,保证重点教材,保持教材相对稳定,适当扩大教材品种,逐步完善教材配套”,作为“八五”期间工科电子类专业教材建设工作的指导思想,组织我部所属的九个高等学校教材编审委员会和四个中等专业学校专业教学指导委员会,在总结前三轮教材工作的基础上,根据教育形势的发展和教学改革的需要,制订了1991~1995年的“八五”(第四轮)教材编审出版规划。列入规划的,以主要专业主干课程教材及其辅助教材为主的教材约300多种。这批教材的评选推荐和编审工作,由各编委会或教学指导委员会组织进行。

这批教材的书稿,其一是从通过教学实践、师生反映较好的讲义中经院校推荐,由编审委员会(小组)评选择优产生出来的,其二是在认真遴选主编人的条件下进行约编的,其三是经过质量调查在前几轮组织编写出版的教材中修编的。广大编审者、各编审委员会(小组)、教学指导委员会和有关出版社,为保证教材的出版和提高教材的质量,作出了不懈的努力。

限于水平和经验,这些教材的编审、出版工作还可能有缺点和不足之处,希望使用教材的单位、广大教师和同学积极提出批评和建议,共同为不断提高工科电子类专业教材的质量而努力。

电子工业部电子类专业教材办公室

前 言

本教材系按电子工业部的工科电子类专业教材 1991~1995 年编审出版规划,由电子机械教材编审委员会无线电设备结构设计教材编审小组征稿、评选和推荐出版。责任编委为邱成悌。

本教材由东南大学邱成悌担任主编,中国科学院计算机研究所白经天担任主审。

本课程的参考学时数为 40 学时。由于电子设备和计算机向小型化、高性能、高速度(信息处理速度)、高可靠性方向发展,传统的组装技术和元器件已不能适应,从而发展和形成了新一代组装技术(表面安装技术、芯片载体技术和多层厚薄膜技术等)。本书主要内容有元器件和材料、电磁兼容性、热控制、防潮及防腐蚀设计、电子组装件动态特性设计、互连与连接等。全书贯彻取材少而精、新和理论联系实际的原则,既阐述有关的基本理论和原理,又介绍这些理论和原理在设计中的应用,以及设计中应注意的结构工艺。表面安装技术在国际上 70 年代就已提出,80 年代中后期得到迅速发展,我国起步较迟。在教学中,可组织几次现场教学(参观),以增加学生对新一代组装技术的感性认识,提高教学效果。在课程结束前,可安排作业,让学生根据电路图(取简单的)设计表面安装线图(包括元器件的选择),促使学生能综合应用所学知识以获得较为完整的概念。

本教材由王宝善编写第 1 和第 7 两章,邱成悌编写第 2 章,吕仁清、蒋全兴编写第 3 章,谢德仁编写第 4 章,卢世济编写第 5 章,季馨编写第 6 章,邱成悌统编全稿。彭心炯参加了审阅工作,鲁守来提供了第 6 章初稿,并为本书提出许多宝贵意见,在此表示诚挚的感谢。由于编者水平有限,书中难免存在缺点和错误,殷切希望广大读者批评指正。

编者

1997 年 12 月

目 录

1 概论	
1.1 引言	(1)
1.2 电子组装的定义与研究范围	(1)
1.3 电子组装的发展史及其重要地位	(3)
1.4 电子组装的分级	(7)
1.5 几种主要的电子组装技术	(9)
1.6 互连与连接技术	(12)
1.7 热控制	(13)
1.8 电子组装设计	(15)
1.9 标准化、模块化	(20)
习题	(21)
2 元器件与材料	
2.1 基本要求	(22)
2.2 元器件	(23)
2.3 材料	(30)
习题	(38)
3 电磁兼容性	
3.1 概述	(39)
3.2 逻辑电路的噪声抗扰度	(40)
3.3 逻辑电路系统的内部噪声(内部传导发射)	(40)
3.4 数字电路的辐射	(51)
习题	(59)
4 热控制	
4.1 概述	(60)
4.2 传热基础	(62)
4.3 热测试技术	(72)
4.4 工程应用实例	(75)
习题	(79)
5 防潮及防腐蚀设计	
5.1 腐蚀性因素及其影响	(81)
5.2 原电池和电极电位	(82)
5.3 腐蚀原电池	(85)
5.4 腐蚀类型及防护方法	(87)
5.5 化学反应引起的变质与失效	(92)
5.6 微电子设备的防潮方法	(97)
习题	(100)
6 电子组装件动态特性设计	
6.1 结构的等效损伤应力	(101)

6.2 基板的动态特性	(108)
6.3 热应力	(116)
6.4 连接引线的应力分析	(121)
习题	(131)
7 互连与连接	
7.1 概述	(132)
7.2 印制电路——THT 与 SMT	(133)
7.3 厚薄膜集成电路——MIC 及 MCM	(147)
7.4 连接技术	(159)
7.5 连接器	(162)
7.6 线缆	(167)
7.7 组装互连设计示例	(167)
习题	(171)
中英文缩略语对照表	(172)
主要参考文献	(174)

I 概论

1.1 引言

电子组装(Electronic Packaging)过去是一门不受重视且鲜为人知的生产技术科学。随着半导体集成电路的飞速发展,计算机、信息时代的到来,传统的电子组装技术已不能满足电子设备小型化、高性能、高速度(信息处理速度)、高可靠的需要,因此世界各国都在研究开发,创造出了芯片载体(Chip Carrier)、载带(TAB——Tape Automated Bonding)、多层厚膜技术、多层薄膜技术、表面安装技术(SMT——Surface Mount Technology)、多芯片组件(MCM——Multi Chip Module)等电子组装新技术。如今电子组装已成为电子工业最重要和最具挑战性的技术之一,人们认识到没有先进的组装技术就制造不出高水平、高性能的电子产品。因此电子组装技术已成为一门专业学科。

系统论述电子组装的书不多,1969年出版的 Electronic Packaging Handbook(电子组装手册)可算一本经典的电子组装技术参考书。1971年 Bell 实验室出版了一套4本丛书——电子设备的物理设计。80年代初美国 Arizona 大学为硕士研究生开设电子组装工程课,并且组织研究所、工厂许多有经验的专家、工程师与大学教授一起编写教材。除招收在校研究生之外,还开设电视教学,使在岗的技术人员同样能获得学习提高的机会。

1989年美国 IBM 公司编写出版了 Microelectronic Packaging Handbook(微电子组装手册),系统介绍了至1987年的新一代电子组装技术。

1.2 电子组装的定义与研究范围

1.2.1 定义

电子组装可定义为:根据成熟的电路原理图,将各种电子元件、电子器件、机电元件、机电器件以及基板合理地设计、互连、安装、调试,使其成为适用的、可生产的电子产品(小到集成电路,大至雷达、通信、超级巨型计算机)的技术过程。它是一门电路、工艺、结构、元件、器件、材料紧密结合的多学科交叉的工程学科,涉及到集成电路固态技术、厚薄膜混合微电子技术、印制电路板技术、表面安装技术、电子电路技术、CAD/CAT/CAM 技术、互连与连接技术、热控制技术、封装技术、测量技术、微电子学、物理学、化学、金属学、电子学、机械学、计算机学、材料科学、陶瓷及硅酸盐学等领域。

表 1.1 列出了电子组装在研究、设计、制造中所包含的科学和工程学科。

表 1.1 电子组装学科所包含的科学和工程学科

学科名称	应用例子
应用物理	应力分析、真空蒸发和溅射
陶瓷工程	陶瓷材料、厚膜工艺
化学工程	光刻工艺、气相化学淀积

续表 1.1

学科名称	应 用 例 子
化学	化学分析、化学沉铜、电镀
电气工程	电气设计
电子工程	电子电路设计、测试
工业管理	成本分析、生产管理
机械工程	机械设计、专用装置设计
金属学	金属化工艺
焊接学	软钎焊、再流焊、气密性熔焊、键合
物理学	电性能、热性能、机械性能
聚合物化学	聚合物材料、塑料、胶粘剂及其工艺
工程热力学	热传递及热控制
材料科学	厚膜浆料
微电子学	集成电路、厚膜/薄膜混合集成电路
计算机科学	CAD,CAT,CAM,EDA*,CIMS**

注：* EDA——电子设计自动化；

** CIMS——计算机集成制造系统。

1.2.2 研究内容

电子组装是一门将成熟电路转变为电子产品的工程科学，其主要研究内容为：

1) 电路划分与组装总体设计

自上而下将电路划分为若干个功能块，确定用几级组装，组装型式、结构和工艺，以及体积、重量、可靠性和成本的分配。

2) 元器件选型

根据电路图上的元器件的技术要求，选用合适的元器件，如 IC 用什么型号？是用电路图规定的型号还是用 EPLD、FPGA、ASIC 进一步集成？以及用什么样的封装？是用常规双列直插式(DIP)，还是小型化表面安装器件(SMD)，或是光芯片组装？又如电阻是用常规有引线电阻还是片式电阻，或是厚/薄膜集成电阻？

3) 互连与连接

互连基板技术有厚膜技术、薄膜技术、印制电路板技术、绝缘金属基板技术、塑料基板技术等。互连基板提供：①各元器件之间的信号互连、电源与馈电互连、地线互连；②元器件的机械固定与支持；③元器件散热。

4) 热控制

功耗密度随组装密度提高而提高，当互连基板本身不能耗散掉元器件发出的热量时，组装设计必须提供适当的散热措施，如风冷、液冷、液氮冷等，使半导体器件结温和元器件温度维持在允许工作温度之下，以保证产品的可靠性。

5) 各种组装连接技术

包括芯片与封装的连接，元器件与基板的连接，基板与基板以及分机之间的连接，分机与机柜/整机的连接等。

6) 测试与维修

各级组装都必须考虑可测试性和可维修性,以确保稳定可靠地实现成熟电路的电气性能,并便于返修。

7)机械支持和保护

为使产品能经受各种环境的影响,保持正常工作,经久耐用,并且美观大方,操作便利,必须将元器件、组件、部件等安装在插件盒、分机机箱、机柜等外壳中。

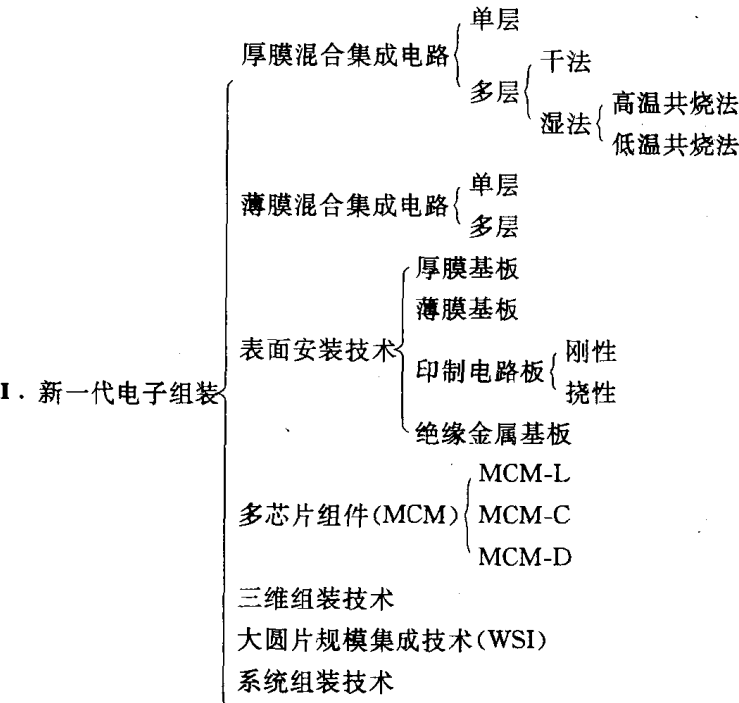
1.2.3 分类

电子组装可分为两个范畴:一类是传统的常规的电子组装,其代表技术就是穿孔插入式印制电路板组装(THT);另一类是新一代电子组装,它的特点是使产品小型化、高性能、高速度、高可靠、低成本,其代表技术为厚、薄膜混合微电子技术(HIC),表面安装技术(SMT),多芯片组件(MCM)等。

表 1.2 示出两大类电子组装所包含的组装型式及工艺。

表 1.2 组装型式

I. 常规电子组装——穿孔插入式印制电路板组装(略)



上述技术,一般可分为:组装技术、组装工艺、结构设计、互连基板、元器件、专用设备、材料、测试、可靠性等专业技术领域。

本书着重介绍新一代电子组装技术。

1.3 电子组装的发展史及其重要地位

1.3.1 电子组装的发展

随着电子技术的发展,电子组装技术也在不断地演变与发展。见表 1.3。

表 1.3 电子组装技术的发展

	电子技术	电子组装技术
第一代	电子管时代	分立元件、分立走线、金属底板、电子管座、接线柱、线扎
第二代	晶体管时代	分立元件、单层印制板平面布线
第三代	集成电路时代	IC、双面印制板、初级多层印制板、初级厚/薄膜混合集成电路、波峰焊等
第四代	大规模/超大规模集成电路时代	LSI/VLSI/ASIC、细线多层印制板、多层厚/薄膜混合集成电路、表面安装技术(SMT)、再流焊、多芯片组件(MCM)等

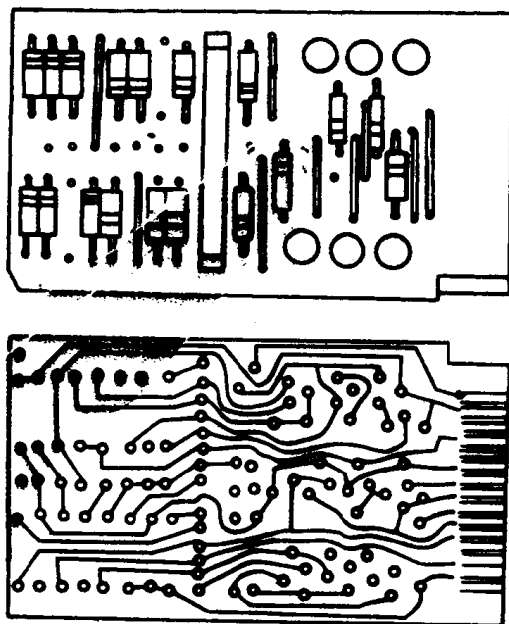


图 1.1 早期的印制电路板

电子产品始终不渝地追求的目标是高性能、小型化、高可靠、低成本。电子管时代从老式大玻壳电子管缩小到花生管是一个进步。40年代中期,晶体管的发明是电子技术的一次革命,与电子管相比,晶体管的体积、重量、功耗(大功率晶体管除外)下降几个数量级。由于晶体管体积小、电流小,电子组装出现了印制电路板,将分立走线变成为平面集成布线,同时还作为元器件安装互连的机械支持,对于电子组装来说也是一次技术革命,从此进入印制电路板(PCB)时代,见图 1.1。50年代末期,集成电路的发明是电子技术第二次革命,在缩小体积、重量、提高性能及可靠性方面更是个飞跃性突破。集成电路的集成度开始以每年翻倍的速度上升,70年代以3年4倍,90年代以来以2年2倍的速度飞速上升。以 DRAM 动态随机存储器为例,1970 年为 1K 位,1973 年 4K,1976 年

16K,1980 年 64K,1985 年 256K,1987 年 1M,1990 年 4M,1991 年 16M,如今 64MDRAM 已批量生产,1000MDRAM 已研制成功。20 年(1970~1990 年)来集成度增长 4000 倍;再来看 CPU 的进展:

1978 年 8086 含 2.9 万个晶体管,40I/O,DIP;外尺寸 15mm×50mm。

1982 年 80286 含 13 万个晶体管,68I/O,PLCC;外尺寸 24mm×24mm。

1985 年 80386 含 27.5 万个晶体管,132I/O,PGA/PQFP;外尺寸 21.5mm×21.5mm。

1989 年 80486 含 100 万个晶体管,50MHz 时钟频率,196I/O,PGA/PQFP。

1993 年 Pentium(586)含 310 万个晶体管,66~166MHz,320I/O,PGA,运算速度 1.5 亿次/秒。

1997 年 P-Ⅱ 含 550 万个晶体管,233~266MHz,运算速度 2.5~3 亿次/秒。

随着 IC 的飞速发展,器件引脚数越来越多,电路板互连线越来越多,对电子组装的要求也越来越高。图 1.2、图 1.3、图 1.4 示出了 IC 的发展与 I/O 和引线线宽关系。随之印制电路板由单面布线发展为双面布线、多层布线,即由平面布线发展为三维立体布线。装配方面出现了自动装插机。焊接方面由手工烙铁单点焊发展为波峰焊群焊,还出现了绕接、压接。它们被广泛用于电话交换机及第三代电子计算机组装。但常规电子组装的组装密度太低,体积

重量太大,互连线太长,信号速度上不去,成为电子产品向更高水平发展的瓶颈。60年代中期出现膜集成电路和膜混合集成电路、小型化元器件及芯片直接组装技术。为了区别于常规电子组装,称新一代组装技术为微电子组装技术。微电子组装,顾名思义即利用混合微电子学技术(Hybrid Microelectronics),微小型半导体、集成电路技术和其它微小型元器件技术,以及微细焊接技术来实现高密度组装和互连的技术群。

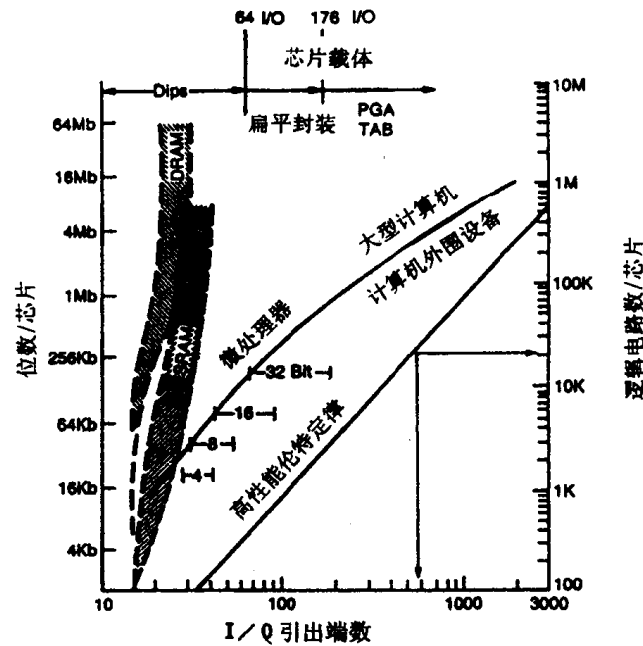


图 1.2 IC 引出端数与所含逻辑电路的关系

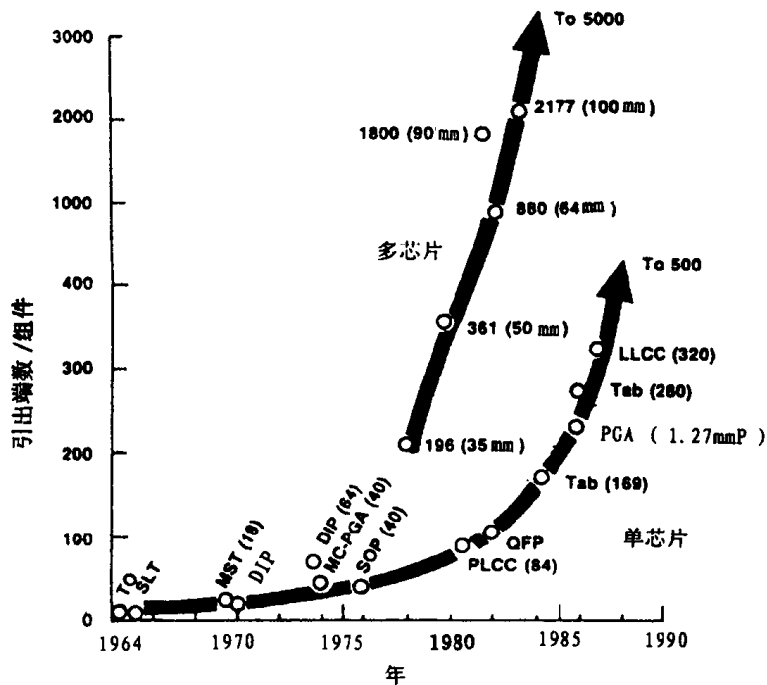


图 1.3 IC 封装,引出端数及 MCM 面积、引出端数发展情况

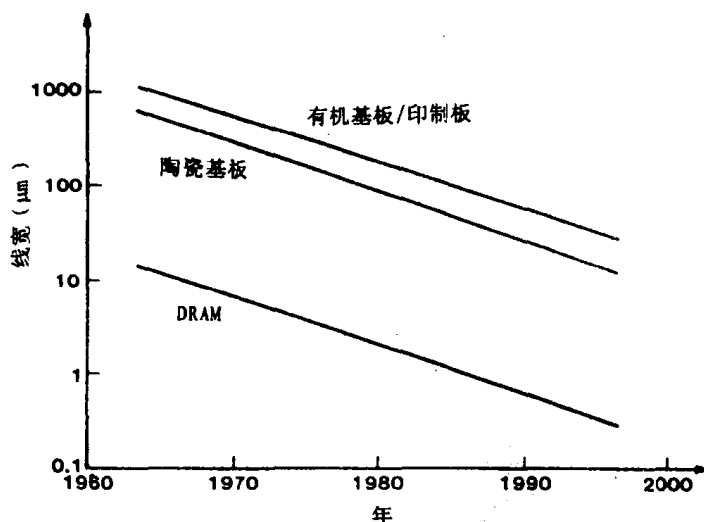


图 1.4 IC 及互连基板的线宽及线中心距发展趋势

70 年代,随着 LSI/VLSI 的出现,新一代电子组装发展进入高潮。70 年代中期出现了芯片载体、载带、多层厚膜技术,70 年代末 80 年代初出现了表面安装技术(SMT)、芯片直接组装到印制电路板技术(COB),80 年代中出现低温共烧多层陶瓷基板技术、多层薄膜技术、多芯片组件技术(MCM),80 年代末出现硅芯片—硅基板组装技术(SOS)、三维高密度组装技术、大圆片级集成组装技术(WSI)……。正是由于这些电子组装技术的诞生使得电子设备、电子产品的面貌日新月异,性能越来越高,功能越来越强,体积越来越小,重量越来越轻,相对价格越来越便宜。

1.3.2 组装的重要地位

电子计算机的发展最能说明电子组装的重要地位。

第一代电子管计算机,1946 年的 ENIAC 大型计算机,含 25000 个电子管,用的是第一代组装技术,几十个大机柜,占很大的空间,而它的功能、性能远不如今天的一台袖珍计算机。

第二代晶体管计算机,第三代中/小规模(MSI/SSI)集成电路计算机开始用印制电路板组装,体积重量减小、技术性能明显提高,是一大进步。但那时的组装效率是很低的,组装效率=IC 芯片体积/机柜体积 $\approx 1 : (10^5 \sim 10^6)$ 。

第四代 LSI/VLSI/ASIC 计算机为了提高运算速度,千方百计研究采用电子组装新技术,取得突飞猛进的成就,以 IBM3033 和 IBM3081 计算机(1981 年)为例,前者采用中小规模 IC、双列直插式—多层印制板组装,组装延迟 28ns,IC 芯片延迟 29ns,信号总延迟 57ns,后者采用 704 门 LSI,33 层多层厚膜 TCM(热传导组件)微电子组装技术,一个 90mm×90mm TCM 组件相当于 3033 计算机 521 块多层印制板插件的功能,互连线长度缩短 8 倍,使组装延迟由 28ns 下降为 9ns,芯片延迟由 29ns 下降为 17ns,总延迟由 57ns 下降为 26ns。1985 年日本电气公司的 SX-2 超级计算机采用厚膜多层加薄膜多层的组装方法,使组装延迟缩短至 6ns,而 1991 年 SX-3 型采用低温共烧 78 层厚膜加 6 层薄膜组装技术及 VLSI 技术,使延迟又缩短至 2.9ns,浮点运算速度达到 55~220 亿次/秒。

个人计算机的小型化也由台式(Desktop)→膝上型(Laptop)→笔记本型(Notebook)→

掌上型(Palmtop),功能、性能没有降低,而体积重量却下降了许多倍,除了微小型元器件、液晶平板显示器之外,主要归功于电子组装技术。

过去有些人士认为电子产品的发展只要依靠 VLSI/ULSI/ASIC 就行了,高速计算机的研制证明这种观点是片面的。殊不知 IC 越进步就越需要电子组装技术的支持。电子组装与 IC 是相辅相成、水涨船高的关系。IC 的性能再好,集成度再高,也只能将当前的有限的电路集成进去。随着 IC 的发展,新的电子设备又会提出更高的性能、更多的功能要求,所以一台高性能电子整机总是需要用许多片乃至成千上万片 VLSI/ULSI/ASIC/MMIC/MIMIC 来组装的。

电子整机和 IC 的发展一方面不断对电子组装提出更高更苛刻的技术要求,推动电子组装向前发展。另一方面,先进的电子组装技术也在推动电子整机和 IC 向更高水平发展。

新一代电子组装的特色可概括为多引脚、细间距、高组装互连密度、高速度、高可靠、低成本、体积小、重量轻。

1.4 电子组装的分级

简单的电子产品如收音机、计算器、电视机等所含有的元器件不多,组装在一块印制电路板上,加上外壳就构成一台整机。而复杂的电子设备如雷达、程控电话交换机、大型计算机等包含成千上万个元器件,因此需要分级组装。

电子组装一般可分为以下几个组装级或组装层次:芯片级组装、元器件级组装、电路级/组件级组装、插件/印制底板级组装、分机级组装、机柜级组装,见表 1.4、图 1.6。

表 1.4 电子组装的分级

组装级	名 称	技术内容	举 例
第 0 级	芯片级组装	在硅或砷化镓芯片上制作有源晶体管、电阻、电容及互连	IC 芯 片、VLSI、ASIC、MMIC、MIMIC
第 1 级	元器件级组装	IC 芯片安装到封装中互连、外壳密封	集成电路 电阻网络 片式电阻 片式电容
第 2 级	电路/组件级组装	若干个元器件或芯片组装到互连基板(陶瓷基板、印制电路板、绝缘金属基板或其它)上并互连	印制电路卡、厚膜薄膜混合集成电路、表面安装组件
第 3 级	插件/印制底板级组装	若干块印制电路卡(或厚薄膜电路、SMT 组件)组装互连到印制底板上,若干个厚薄膜电路及其他元器件组装互连到印制电路板上,并加插盒屏蔽	各种印制板组装件、各种插件
第 4 级	分机级组装	若干个第 1 级、第 2 级、第 3 级组装件组装互连,包括电缆、连接器、控制面板及外壳	接收分机 发射分机 显示分机
第 5 级	机柜级组装	若干个分机或印制底板级组装件组装互连,加上机柜及面板(包括电缆、连接器、电源)	通信机柜 雷达机柜 计算机机柜

1.4.1 芯片级组装

常规电子组装没有这一级(第0级)组装,而微电子组装(新一代电子组装)则非常重视这一级组装,因为用组装密度、互连密度、组装效率以及可靠性来衡量,芯片级组装都是最高的,集成电路可看作一种特殊的电子组装,即在一片有源基片(硅、砷化镓或其它)上实现高密度组装互连的手段。

图 1.5 示出各种组装技术的组装效率。

组装效率 = $\frac{\text{IC 芯片面积}}{\text{基板面积}}$ 。不言而喻,IC 芯片的组装效率等于 100%,最高。不过 IC 芯片本身还有集成度的差别,小规模(1~10 门,或 10~100 个晶体管)、中规模(10~100 门,或 100~1000 个晶体管)集成电路的组装密度、互连密度与 ULSI(含 100 万个晶体管)相比,相差好几个数量级。所以电子组装设计要尽可能选用 VLSI/ULSI/ASIC/FPGA 来取代 MSI/SSI,以获得缩小体积、增加功能、提高可靠性的效果。集成度的提高意味着组装互连密度成百倍、成千倍、成万倍的提高。电子组装技术的发展见图 1.5。

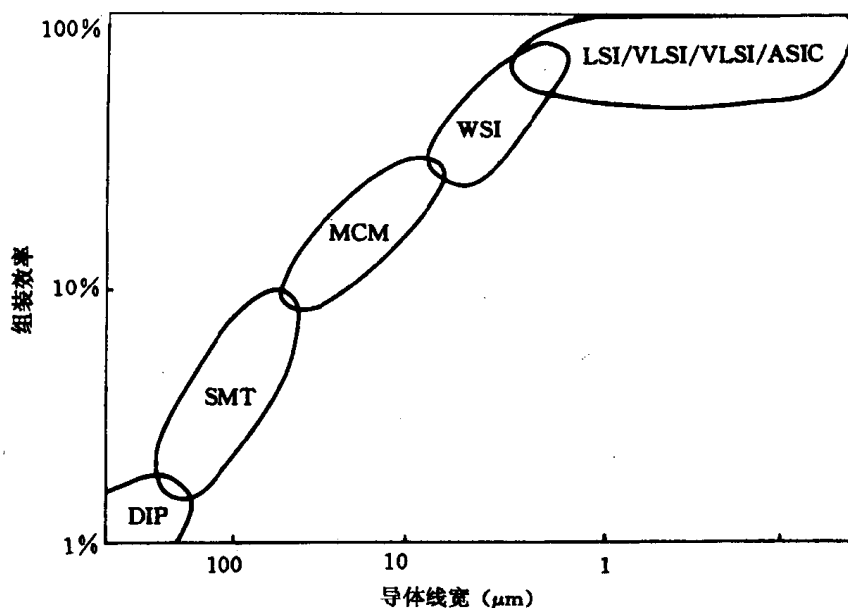


图 1.5 各种组装技术的组装效率

1.4.2 元器件级组装

IC 芯片(或晶体管芯片)娇而脆,怕脏,怕潮,怕氧化,芯片的引线一般用金丝($\varnothing 0.025 \sim 0.03\text{mm}$)球焊或铝丝($\varnothing 0.04 \sim 0.05\text{mm}$)超声压焊。金属丝细而脆弱,极易碰坏,而且芯片不能预测和老化筛选,一般需要进行互连、封装后才能进行,大功率器件还需考虑散热。此外,如电容器芯组也需要引线、浸渍和外壳密封。以上就是元器件组装的任务。

常规电子组装所用的元器件外形尺寸大和引线长,适合于穿孔插入式组装;新一代电子组装所用的元器件外形尺寸正在向小型化、微型化发展,适合于表面安装,称之为表面安装元件(SMC)或表面安装器件(SMD)。

1.4.3 电路级组装

一般电子产品往往由许许多多多个元器件组成,因为一个元器件(例如 LSI/ULSI)的功能通常不能满足整个电路的需要,故需要第二级组装(电路级组装),将各种元器件组装在厚薄膜基板上、印制电路板上或其他互连基板上。

1.4.4 插件级组装

简单的电子产品可能一块印制电路板就能包含其全部电路,如收音机、计算器等。但复杂的电子产品可能包含几十块乃至数百块、数千块印制电路板,这就需要第三级组装,即插件级组装,将若干电路级组装和互连在印制电路板上,构成插件。

1.4.5 分机级组装

将若干块电路级、插件级、印制底板级组装装到带有控制面板的机箱内构成分机级组装。有的电子产品到这级组装为止,如测试仪表、电视机等。

1.4.6 机柜级组装

将若干个分机或印制底板级组装,并连同导轨、电源、通风散热设施、连接器、连接电缆(内部及外部)等装入带有面板的机柜中,构成机柜级组装。

图 1.6 示出大型高性能计算机的组装分级。

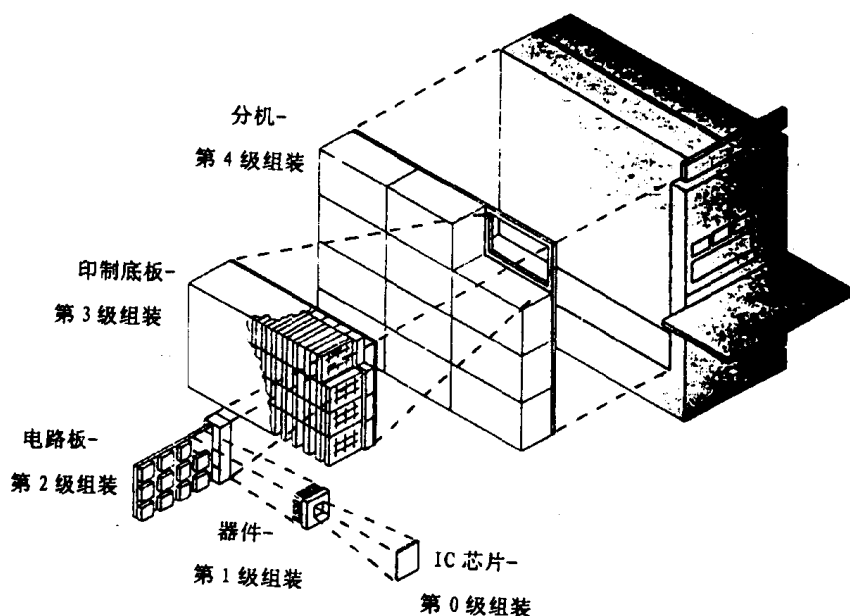


图 1.6 大型计算机的组装分级

1.5 几种主要的电子组装技术

各种电子设备所采用的电子组装技术和方法不同。现将常用的组装技术作一简要介绍,

详细的论述将在以后的章节中进行。

1.5.1 半导体集成技术

电子组装工程是一个技术群。过去(60~70年代初)人们认为集成技术与电子组装技术是两个截然不同的技术领域,电子组装的任务是将现成的集成电路组装与互连。随着 ASIC (门阵列/标准单元/FPGA/EPLD)的出现,实际上集成电路已成为电子组装不可缺少的组成部分。如半定制 ASIC,首先需要组装设计师对 IC 芯片进行逻辑设计/模拟/布线设计/测试图形设计/验证,证明达到原设计要求,才能交 IC 生产线生产;薄膜多层技术、COB 技术、SOS 技术、TAB 技术、MCM 技术、WSI 技术等已直接应用集成电路的微细线条制版技术,钝化技术,在 IC 焊区上制作凸台(Bump 技术)以及多层布线等技术,形成新一代的电子组装。

1.5.2 厚、薄膜混合微电子技术

所谓厚膜工艺,就是在陶瓷基板、被釉钢基板或其它基板上用丝网印刷方法分别制作导体、电阻、介质,然后进行烧结定形。厚膜的膜厚约 $10\sim 25\mu\text{m}$ 。所谓薄膜工艺是指用真空蒸发、溅射方法在基板上制作导体、电阻或介质,然后进行光刻、腐蚀做出所需的图形。薄膜的膜厚为 $0.03\sim 0.3\mu\text{m}$ (可见厚膜是相对薄膜而言的)。

厚膜混合电路的组装密度比常规印制板组装高 4~5 倍,薄膜多层混合电路的组装密度还要高。

1.5.3 表面安装技术(SMT)

SMT 是将微小型化的元器件和零部件用贴片机贴装在印制板的相应位置上,经整体加热,使元器件、零部件与印制板的结合点形成钎焊连接。广义地说,厚薄膜电路属于 SMT 范畴;狭义地说,SMT 主要是指印制板组装。

电子组装可分为穿孔插入式组装(THT),即常规电子组装和表面安装两大类。它们之间的区别见表 1.5。

表 1.5 THT 与 SMT 的区别

	THT	SMT
元器件	双列直插或 DIP 针阵列 PGA 有引线电阻,电容	SOIC, SOT, SSOIC, LCCC, PLCC, QFP, PQFP 尺寸比 DIP 要小许多倍 片式电阻,电容
基 板	印制电路板, 2.54mm 网格, $\varnothing 0.8\sim 0.9\text{mm}$ 通孔	印制电路板, 1.27mm 网格或更细 通孔仅作借孔用, $\varnothing 0.3\sim 0.5\text{mm}$ 布线密度要高 2 倍以上 厚膜电路、薄膜电路, 0.5mm 网格或更细
焊接方法	波峰焊	再流焊
面 积	大	小, 缩小比约 1:2~1:4
组装方法	穿孔插入	表面安装(贴装)
自动化程度	自动插装机	自动贴片机, 生产效率高