

编号: (75)009

内 部

出国参观考察报告

美国固体物理研究工作情况

科学技术文献出版社

1951/501/25

毛主席语录

列宁为什么说对资产阶级专政，这个问题要搞清楚，这个问题不搞清楚，就会变修正主义。要使全国知道。

自力更生为主，争取外援为辅，破除迷信，独立自主地干工业、干农业、干技术革命和文化革命，打倒奴隶思想，埋葬教条主义，认真学习外国的好经验，也一定研究外国的坏经验——引以为戒，这就是我们的路线。

出国参观考察报告
美国固体物理研究工作情况

(内部发行)

编者：中国科学技术情报研究所

出版者：科学技术文献出版社

印刷者：中国科学技术情报研究所印刷厂

新华书店北京发行所发行 各地新华书店经销

开本 $787 \times 1092 \cdot \frac{1}{16}$ 3.5印张 85千字

统一书号：15176.87 定价：0.36元

1976年1月出版

目 录

一、半导体	(1)
引言	(1)
(一) 半导体材料方面	(2)
(二) 集成电路技术方面	(6)
(三) 光电器件方面	(8)
(四) 特殊器件与新工艺方面	(10)
(五) 半导体物理方面	(11)
二、晶体生长	(13)
(一) 概况	(13)
(二) 晶体材料情况	(13)
(三) 晶体生长的某些工艺技术	(14)
(四) 晶体生长的理论工作	(16)
三、晶体结构	(17)
(一) X射线光源	(17)
(二) 探测技术	(17)
(三) 结构分析自动化	(18)
(四) 中子衍射	(20)
四、磁学	(20)
(一) 强磁场和极弱磁场技术及其应用	(21)
(二) 磁泡材料和器件的研究	(22)
(三) 非晶态合金	(23)
(四) 墨水(磁性液体)喷射技术	(24)
(五) 稀土硫属化合物	(24)
(六) 短程磁有序合金的研究	(25)
(七) 磁共振	(26)
(八) 穆斯包尔效应	(28)
(九) 临界现象、磁相图(磁相变)及磁结构	(29)
五、固体表面研究情况	(32)
六、高压物理	(37)
(一) 概况	(37)
(二) 固体在高压下的结构与相变的研究	(38)
(三) 固体状态方程的研究	(39)
(四) 金属氢的研究	(40)
(五) 高压下矿物的合成与其性质的研究	(40)
(六) 高压技术	(41)

七、超导	(42)
(一) 理想导电材料.....	(42)
(二) 约瑟夫逊结器件.....	(44)
(三) 超导计算机等.....	(45)
八、光谱工作	(46)
(一) 激光拉曼散射.....	(46)
(二) 可调激光.....	(47)
(三) 付里叶变换光谱.....	(47)
九、其它	(48)
(一) 特殊材料.....	(48)
(二) 新器件.....	(50)
(三) 新实验技术.....	(50)

美国固体物理研究工作情况

中国固体物理考察组

中国固体物理考察组在美国参观了十二个单位。其中有美国国家标准局，布鲁克海文国家实验室，阿冈实验室等三个官方机构；哈佛大学，麻省理工学院，康奈尔大学，芝加哥大学，伊利诺斯大学，加州大学伯克莱分校和斯坦福大学等七个高等院校；还有国际商业机器公司和贝尔电话公司两家公司的研究中心。考察组还参加了以固体物理为主要内容的美国物理学会三月会议。通过考察，我们对美国固体物理的基础研究方面有了一个基本的了解，但因固体物理与新技术关系密切，而美方对新技术保密限制很严，有关这方面的工艺技术我们很少看到。因此，我们看到的只能说是美国固体物理基础研究的一个侧面。我们得到的总的印象是：美国固体物理基础研究的面很广，题目比较零乱，看来有前途的方面是表面科学、无定型合金和薄膜材料。表面科学是与催化剂和半导体的研究密切联系的，它包括表面物理和表面化学。现在的研究确认在固体表面大约 10 \AA 的范围内是一个与体内不同的相——表面相。对表面相的研究有比较大的进展。无定型合金有比较好的机械性能和磁的性能，在基础研究方面，无定型材料的电子结构做得比较多。薄膜材料与器件的关系比较密切。在大规模集成电路方面，据说美国准备在集成度方面有一个飞跃，准备一跃而研制每片有十万以上单元的产品，因此对电子束和离子束技术以及材料的微观均匀性比较重视。IBM公司集中大量人力在做超导计算机和磁泡器件，他们认为这些是有前途的方向。在高压的研究工作中，相变和物理性能的工作做得比较多。晶体结构分析工作中，录谱和显示自动化技术水平较高。在实验技术方面，他们对微观的观察手段发展得比较多，条件比较好。所用的仪器大致可分为两类：一类是用电子显微或离子显微的技术来直接观察，现在有可能直接观察到单个重原子的位置；另一类是各种类型的谱仪，通过对谱线的分析来研究微观结构。与上述两类仪器有密切联系的低温技术、超高真空技术、电子光学和可调激光技术在实验室中应用很普遍。

这次我们看到的固体物理研究工作有一大部分是在各学校的材料研究中心里进行的。据说，美国从六十年代开始，有十四所大学建立了材料研究中心，这些中心除有各种材料制备、测试分析、结构测定等设备和专职的科技人员外，有大部分科研人员是由物理、化学、电机、冶金等系的教授兼职担任的，这样有助于学科间的交叉渗透，更好地解决材料的质量问题。他们认为这是一个成功的经验。

现将我们考察到的具体内容分专题介绍如下，供参考。

一、半 导 体

引 言

半导体与新技术关系密切，美国大量的半导体工艺技术的研究工作是在公司里做的，这些工作的保密性强，而我们这次考察的单位主要是大学，因此在我们的考察过程中，基本上没有接触到半导体当前工艺技术中的重大问题。我们在大学中看到的半导体电子技术方面的工作大部分是在电机系进行的。康奈尔大学电机系有一组搞半导体微波器件的，伊利诺斯大

学电机系有一组搞发光二极管的，加州大学伯克莱分校电机系有一组搞MOS器件和集成光学的，斯坦福大学电机系有一组专门搞医学上用的集成电路。其他有些半导体工作在大学中的材料研究中心做。总之，美国大学中半导体工艺技术方面的工作不多，而我们在那里看到的又仅是其中的一小部份，因此要从这里面推论出美国半导体科学技术的发展全貌是困难的，也将是片面的。下面我们将把我们看到的有关半导体的工作概述如下，供同志们参考。

(一) 半导体材料方面

1. 高纯锗材料

加州大学的劳伦斯·伯克莱实验室 (Lawrence Berkeley Lab.) 为了要做粒子探测器自己制造高纯度的锗，能够得到锗单晶中的杂质浓度为 10^8-10^9cm^{-3} 。关键工艺是用高纯石英做舟进行20次区熔提纯。为了防止纯锗粘舟，要用 SiH_4 喷烧石英舟的内部使其表面涂上一层 SiO 或 SiO_2 粉末。这样既可以避免粘舟，又可以把锗中的硼杂质氧化掉。在拉单晶时，因为氧在锗中产生陷阱能级，要去掉单晶中的氧，需要在纯氢气氛中拉单晶。另外他们发现如果拉成无位错的锗单晶，那末单晶中将存在大量的空位，这些空位将结合成空位团，这空位团可能形成两个空位与一个H结合的缺陷，这缺陷在Ge的禁带中80mev处产生陷阱能级，其浓度可以达到 $4 \times 10^{11}\text{cm}^{-3}$ ，这对做探测器非常不利。但是如果使单晶中存在少量的位错 (大约为 10^3cm^{-2})，则可以避免空位团的产生。这是因为锗中空位的溶解度在锗的

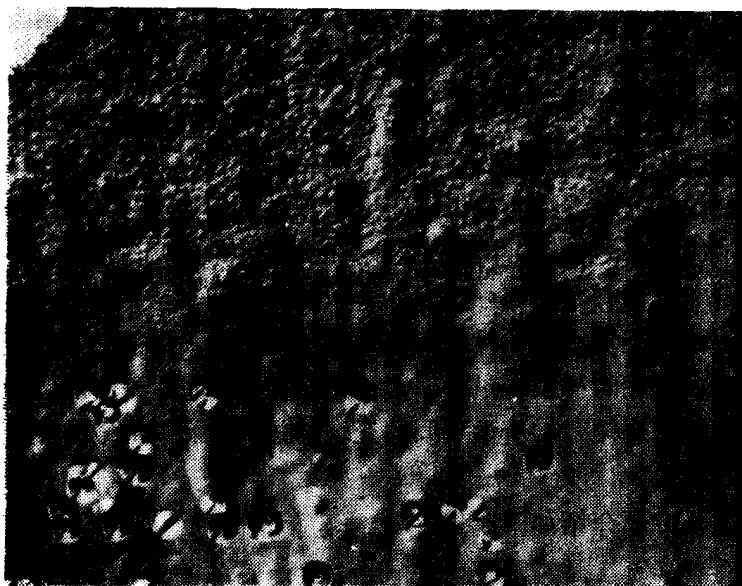


图1 纯锗中的空穴团与位错

熔点时很高 (大约为 $>10^{15}\text{cm}^{-3}$)，但很快随温度下降而减小。因此刚从熔融锗中生长出来的单晶中含空位浓度很高，当这单晶冷却时，其中的空位呈过饱和状态，如果没有低能量的凝聚核心 (位错) 使空位消失，这种过饱和的空位就会沉淀成空位团。图1中的上半部是无位错单晶，其中小腐蚀坑是空位团，下半部中的大腐蚀坑是位错，但是没有空位团。锗中

位错密度太高也会产生陷阱能级，因此做探测器用的高纯锗单晶，位错密度应保持在 $500-5000\text{cm}^{-2}$ 范围内。用这种高纯锗做的探测器，其耗尽层厚可达1cm。在检查锗中杂质的种类和浓度方面，他们采用的方法是低温下的远红外光热激发谱 (Photothermal Ionization Spectroscopy PTIS)。这是利用远红外光子 (一般能量为 $0-15\text{mev}$) 把中性的施主 (或受主) 激发到激发态，然后靠晶体中的声子再把激发态的施主 (或受主) 上的电子 (或空穴) 激发到导带 (或价带) 中，最后用样品的光电导来取得讯号。这种方法的优点是：1) 因为光

子是把杂质上的电子（或空穴）从基态激发到激发态，而不是激发到导带（或价带），所以谱线比较狭，分辨率高。2) 这种方法的讯号是直接从激发的自由载流子的光电导取得，而在普通吸收光谱中，吸收的谱线却淹没在本底光的大讯号中，因此这种方法的讯噪比高，灵敏度高。用这种方法测Ge中的施主或受主杂质，在净浓度为 10^9cm^{-3} 时，讯噪比可以 >30 ，在好的情况下，Ge中浅能级杂质的浓度可以分析到 10^7cm^{-3} 。为了使样品中有足够的声子去激发在激发态上的电子（或空穴）到导带（或价带），同时又要保持样品中的施主（或受主）基本上不离化，对锗来说，测量中样品的温度最好保持在 8°K 。在做远红外光谱的时候，他们采用傅里叶变换光谱方法（Fourier Transform Spectroscopy），所用的仪器是红外迈凯耳桑干涉仪（Infrared Michelson Interferometer），其基本部件如图2所示。把可动反射镜的位置与讯号的关系输入到一台小型计算机里去，经过傅里叶变换，一秒钟之内就可以把全部远红外光谱显示出来。

2. 硅单晶生长

在IBM的一个硅单晶车间里，我们看到他们所用的单晶炉结构比较筒小，石墨加热器与炉壁间的距离很小，因此炉筒的直径较小，开炉时整个炉筒向一边卧倒，用来带动拉杆转动和提升的马达也比较小。这种炉子用光度测温计测量熔体表面的温度，用热电偶测量加热器的温度。在拉晶过程中全部用计算机控制。输入计算机的讯号是拉杆转速，拉杆拉速，坩埚转速，坩埚升速，加热器温度和熔体表面温度等六个因素。拉成的硅单晶上下两头都成锥形，这是为了减少晶体中的位错。单晶取出后将上下两头切掉，然后再将直径磨去约 $1/10$ 英寸，即得到一定直径的圆柱形硅单晶材料。这样的有用硅材料约占原先硅单晶的 $85-90\%$ 。

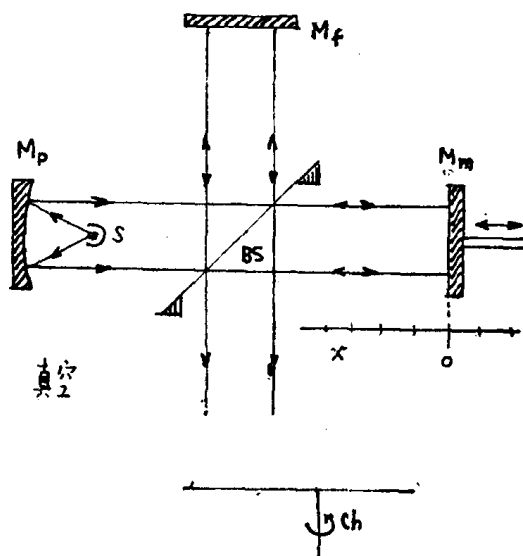


图2 红外迈凯耳桑干涉仪的主要部件

S: 光源 M_f : 固定反射镜
 M_p : 抛物面镜 M_m : 可动反射镜 (镜位置x)
 BS: 分光镜 Ch: 斩光器

3. 拉晶中的微观生长速度和微观不均匀性

一般讲单晶的生长速度是指宏观的生长速度，也是在相当长的一段时间的平均生长速度。MIT在进行微观生长速度的研究，他们在掺杂到 10^{18}cm^{-3} 的InSb单晶的纵剖面上，通过适当的抛光腐蚀的方法，可以看到很细很密的水平条痕，这是由于微观生长速度不均而引起的杂质分凝不均。他们在已经长出来的单晶和熔体之间加一个具有一定重复频率的宽度为 15 毫秒的电流脉冲，以造成一个瞬时的杂质分凝的突变。这样，在晶体的纵剖面上就可以看到一系列的人为的周期性的细条痕。用这些细条痕作为时标就可以研究单晶在实际拉制过程中的微观生长速度。他们观察的结果认为，微观生长速度的不均匀性来源于两个方面：①由于炉内热的不对称性引起的与籽晶转速密切联系的周期性的微观生长速度改变，②由于熔体中的对流引起的局部温度的涨落而导致的微观生长速度的不规则改变。前者可以通过加

快拉速，降低籽晶转速和改善加热器的对称性来克服。对后者来讲，对流起源于重力的作用。他们曾经把一个一般拉制成功的单晶放在太空实验室中，在沒有重力的条件下进行局部的区熔再生长单晶。这个样品的纵剖面显示得到的结果是：在地球上拉制的部分晶体剖面上显示出很密的细条痕，而在经过太空实验室中再生长的部分晶体剖面上却完全没有细条痕。这说明在太空中生长部分的杂质分布在微观范围内也是非常均匀的。关于如何在有重力的条件下减少对流的作用，他们认为首先是减少熔体的径向温度梯度。另外，他们正在考虑在熔体内加一个磁场，因为磁场可以增加熔体的有效粘滞性。根据他们的实验，在硅单晶的拉制过程中，如果熔体的高度为1½英寸，则在拉出单晶的起始部份（6mm长，直径为10mm）中并不出现由于对流引起的不规则细痕，虽然这些不规则细痕在一般硅单晶商品中是普遍存在的。此外，他们在硅单晶炉中实际测量到的由于对流而引起的局部温度涨落可以高达8°C。

4. 高纯GaAs的性能

MIT的林肯实验室用气相外延($H_2 + AsCl_3 + Ga$)生长高纯GaAs，在 $\langle 100 \rangle$ ， $\langle 111 \rangle$ 和 $\langle 211 \rangle$ 面都做过，以 $\langle 211 \rangle$ 面的纯度最高。他们用磁力来拖动样品前后移动以避免炉口漏气。他们用磁场下的远红外光热激发谱来研究浅能级杂质的性质。在1969年的时候，远红外光热激发谱的分辨率只达到 $1cm^{-1}$ ，对所有浅能级杂质来说，他们得到同一个类氢谱线。到1973年，他们用高分辨率的远红外光热激发谱技术，得到的分辨率为 $0.03cm^{-1}$ 。这样，在50KG磁场和4.2°K下，对浅能级施主的 $1s \rightarrow 2p$ ， $m = -1$ 谱线分析可以区别出各种不同的施主杂质。据他们观察结果，不管是气相外延还是液相外延得到的高纯GaAs，Si常常是一种比较多的残存杂质，虽然不一定是最多的杂质。用这种高纯GaAs可以做成响应快的灵敏度高的光电导远红外探测器，它的响应波长可以从 100μ 一直到 350μ 。

5. GaAs的液相外延

加州大学伯克莱分校的电机系用液相外延做GaAs激光器，他们所用的炉子有用钠蒸气做的恒温套，使高温区内的温度均匀。用计算机控制炉温，可以按选择的速度降温。他们认为，工艺的关键是 H_2 的纯度。他们用钯管氢纯化器，并且在出口处经常检查 H_2 中的含 O_2 或 H_2O 量。在康奈尔大学电机系，他们利用珀耳帖效应来使GaAs和InP的液相外延生长速度提高，所

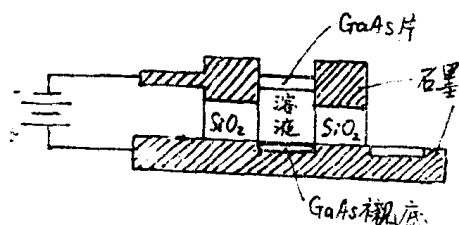


图3 珀耳帖液相外延生长设备的示意图

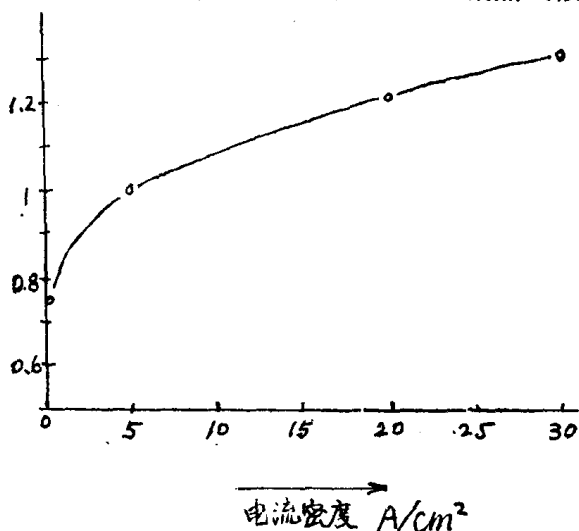


图4 掺杂浓度对电流密度的依赖关系

用的设备结构如图3所示。两个石墨电极间的总电阻约为 0.14Ω ，通过的电流密度为 $10-40A/cm^2$ ，生长速度为 $1-4\mu/min$ 。在一定的电流密度范围内，生长速度基本上与电流密度成正

比。太大的电流密度下由于焦耳热的产生使生长速度减慢。他们得到的GaAs的最低载流子浓度为 $1-3 \times 10^{14} \text{cm}^{-3}$ ；所用的施主杂质一般为Sn或Te。在同样条件下，掺杂浓度一般随通过的电流密度而变，图4表示掺Te杂质浓度随电流密度变化的典型曲线。他们用同样方法液相外延生长的InP的最低载流子浓度为 $2-10 \times 10^{15} \text{cm}^{-3}$ 。

在MIT的林肯实验室，他们研究如何控制GaAs液相外延中外延层的厚度和样品表面的光洁度。他们把GaAs液相外延工艺分成四类。第一类称为过冷式 (Supercooling)。在这种工艺中，衬底与溶液在沒有接触之前以同样的恒定降温速度一直降温到溶液的液相线温度 T_l 之下的某一温度 $T_l - \Delta$ (Δ 可称为过冷度)。在这温度下过冷溶液中尚不会产生GaAs的沉淀。然后将衬底与溶液接触并以与原先相同的速度继续降低温度直到需要的厚度。第二类工艺称突冷式 (Step-cooling)。突冷式与过冷式的不同在于衬底与溶液接触之后温度就保持不变一直到生长完毕。第三类工艺称平衡冷却式 (Equilibrium-cooling)。平衡冷却式与过冷式的不同在于衬底与溶液接触时温度正好是 T_l 。第四类工艺称二相溶液式 (Two-phase-solution)。这种工艺与过冷式的不同在于衬底与溶液接触时溶液的温度远远低于 T_l 而使溶液中已经有GaAs沉淀的存在。在这四类工艺中，第一、二类工艺得到的样品表面最光洁，第四类工艺得到的样品表面最粗糙。如果假定溶液为半无限的，而且外延层的生长率决定于溶质As向交界面的扩散率，那末理论计算得到的外延层厚度 d 与时间 t 的关系是：

$$\text{突冷式: } d = 2 \Delta \left(\frac{1}{C_s m} \right) \left(\frac{D}{\pi} \right)^{\frac{1}{2}} t^{\frac{1}{2}}$$

$$\text{平衡冷却式: } d = \frac{4}{3} \left(\frac{R}{C_s m} \right) \left(\frac{D}{\pi} \right)^{\frac{1}{2}} t^{\frac{3}{2}}$$

$$\text{过冷式: } d = \left(\frac{1}{C_s m} \right) \left(\frac{D}{\pi} \right)^{\frac{1}{2}} \left(2\Delta t^{\frac{1}{2}} + \frac{4}{3} R t^{\frac{3}{2}} \right)$$

其中 C_s 为GaAs中As原子的浓度， $m = \frac{dT_l}{dC_l}$ 为在 T_l 附近液相线的斜率 (C_l 为溶液中As原子的浓度)， R 为降温速率， D 为As在溶液中的扩散系数。在平均生长温度为 800°C 时， $D = 4.2 \times 10^{-5} \text{cm}^2/\text{sec}$ ， $m = 4.0 \times 10^3 \text{C}/\text{原子比}$ 。取 $C_s = \frac{1}{2}$ (用原子比计算误差小于10%)，实验所得的生长厚度与理论值十分接近。另外，二相溶液式生长由于溶液的不均匀性使生长厚度的控制很难实现。

在斯坦福大学，他们在研究掺Cr半绝缘GaAs的液相外延。这工作的目的在于普通用直拉法制成的掺Cr半绝缘GaAs单晶均匀性很差而且往往含有许多缺陷。用直拉法制成的半绝缘GaAs单晶来做衬底制造平面型微波器件 (例如：GaAs场效应管) 时，衬底中的不均匀性和缺陷往往会影响器件的性能，因为做器件的外延层的厚度往往只有零点几个微米。现在他们研究在直拉半绝缘GaAs衬底上先液相外延一层Cr半绝缘掺GaAs作为缓冲层。由于液相外延的GaAs具有均匀性好和缺陷少的特点，这样可以得到较好的微波器件性能。但是在液相外延的整个温度范围 (从 500 到 850°C) 内，GaAs中能掺进去的Cr的浓度不足以补偿掉GaAs中一般残存的施主或受主杂质。解决的办法是把液相外延的熔体在一定温度下长期烘烤 (10—20小时以上)，使它与整个生长系统的化学反应达到稳定平衡状态，这样长出来的外延层的性能的重复性十分好。然后在特定条件下 (包括 H_2 的流速，所用管道和容器的材料以及掺Cr的浓度等) 找到一个使施主和受主杂质高度补偿的烘烤温度，在这温度下长期烘烤熔体然后再

外延生长（生长温度不一定与烘烤温度相同）出来的GaAs，由于GaAs中残存的施主和受主杂质已高度补偿，因此掺进去的Cr可以进一步使外延层的电阻率变得很高。他们用石英——石墨——氢气的生长系统，最合适的烘烤温度为775°C。

6. 无定型半导体

哈佛大学研究晶态与非晶态Ge和GaAs的价带中的能态分布图。从图可以看到代表近邻键的部分能态对晶态与非晶态来说基本上是一样的，这说明非晶态的Ge中仍保留着四面体式的价键，所不同的是远程序没有了。在晶态Ge中，六个Ge原子组成一个环；在非晶态Ge中可以有五个或七个Ge原子组成的环。在非晶态GaAs中也是一样，近邻键的空间分布仍然是四面体式的，所不同的是非晶态GaAs只存在四个原子，六个原子和八个原子所组成的环，而不存在五个或七个原子组成的环，因为如果有五个或七个原子组成的环的话，就必然会出现Ga—Ga或As—As键的存在，但是在价带能态分布图中没有找到这种键的存在。

(二) 集成电路技术方面

1. 斯坦福大学集成电路实验室

斯坦福大学电机系有一个比较齐全的集成电路实验室，这是我们所看到的大学中最齐全的集成电路实验室。全部设备投资约100万美元。他们主要做在医学上应用的集成电路，全实验室有15个科技人员，其中3个是技术人员，掌握全部工艺技术工作，其余还有35个学生。他们做 $3 \times 3 \text{ mm}^2$ 的片子，400多元件的电路的成品率可达60%。 $3 \times 5 \text{ mm}^2$ 的光敏矩阵的成品率也可达60%。这实验室还做双扩散MOS器件，可以提供较大的电流；还做微型半导体压感元件等。集成电路的掩模图是用手刻的，一个400多元件的图要刻两星期。分布重复曝光机有单头式一台。另有一架用土法制造的分布重复曝光机，它是将掩模原图放在下平板上，通过一个14:1的镜头成像于上平面，上平面上用定位的方法将底片分布重复移动。定位的方法在一个方向上是靠底片架的边缘与固定在上平面上的一条直尺之间填进不同宽度的长方形条状金属块，另一个方向是靠长方形条状金属块上刻的定位槽。用这种方法可以制成有8—10个图形的中间掩模板。然后将这个已经具有分布重复图形的中间掩模板再放在同一机器上再缩小一次，就可以制成正式用的掩模板。这种掩模板可以做到 10μ 的线宽， $3—4\mu$ 的套刻间距。他们显影用喷射式的。外延时清洁处理很重要，用 SiH_4 外延时炉温为 1050°C ，用 SiCl_4 外延时炉温为 1150°C 。实验室内共有扩散炉管6个，分两叠放在屋子中间，外面用水冷却，扩散炉边上就是腐蚀清洗水槽，全部工艺设备都用局部超净工作台。为了防止 Na^+ 的沾污，他们认为用带有磁铁式的电子束加热涂膜机来蒸Al是很重要的。另外，如果硅表面的 SiO_2 层的厚度达到 1.5μ ，那末光刻的台阶很容易引起Al线的断线，因此在蒸Al时样品必须在球面上转动。他们所用的硅片是2英寸直径，切去三个边使两边的宽度为 $1\frac{1}{2}$ 英寸。做成的集成电路用硅烷沉积 SiO_2 作钝化保护。MOS器件的栅下面的 SiO_2 厚为 1000 \AA ，他们最初做出来的MOS器件用电容电压法测量，CV曲线的移动可达10伏，以后用磷硅玻璃方法固定 Na^+ 后减少到1伏，现在采用电子束蒸Al之后CV曲线的移动只有 $\frac{1}{10}—\frac{3}{10}$ 伏。关于用HCl去 Na^+ 的问题，他们认为HCl腐蚀排气管道太厉害，现在一般都用TCE (Tri Chloro Ethlane)，他们使 O_2 通过这种液体，并且用支路(by pass)以控制其含量。他们认为片子的清洁处理很重要，对

击穿电压很有影响。他们所用的清洁处理步骤是：

(1) 在扩散和外延之前的清洁处理

- ①在去离子水中冲 1 分钟。
- ②在5:1:1—H₂O:H₂O₂:NH₄OH的热溶液中放 5 至10分钟。
- ③在去离子水中冲 1 分钟。
- ④在5:1:1—H₂O:H₂O₂:HCl的热溶液中放 5 至10分钟。
- ⑤在去离子水中冲 1 分钟。
- ⑥在50:1—H₂O:HF溶液中浸30至60秒。
- ⑦在去离子水中冲干净(至少 5 分钟)，然后吹干，马上进入下道工艺，不要存放。

(2) 在淀积SiO₂之前的清洁处理

- ①在TCE中煮开 5 至10分钟。
- ②在ACETONE中煮开 5 至10分钟。
- ③在MeOH中煮开 5 至10分钟。
- ④在去离子水中冲
- ⑤在50:1—H₂O:HF溶液中浸10秒(这步骤对Al和SiO₂都要腐蚀)。
- ⑥在去离子水中冲干净。

在关于做CCD的问题上，他们认为主要是要有稳定的氧化层和理想的表面阈值电压。如果这两点注意了，又采用一定的偏置电压，则在沟道式的CCD中电荷转移效率可达0.999，在埋入式CCD中可达0.9995。

这实验室有一个气体储藏室，里面有液N₂，液O₂，10%H₂+N₂(形成用气体)和高压N₂。液N₂和液O₂都是气化后用管道输送出去供工艺用。在另一房间中藏有高压H₂。所有工艺用的气体都是用不锈钢管输送，在出口处有过滤器。作为动力用的压缩N₂是用铜管输送。

2. 电子束曝光

我们在IBM看到用电子束曝光做8000位的MOS存储器。电子束曝光在集成电路工艺中的应用可以分成两大类，一是直接用电子束曝光制造大规模集成电路，另一类是用电子束制造高分辨的掩模板，然后再用X光或电子进行成像式曝光。IBM现在还在考虑用电子成像曝光来直接制造大规模集成电路。目前他们用的电子束曝光机所采取的扫图的方法是只扫需要曝光的地方如图5所示。这样节省曝光时间到原先的1/3。扫描图形的最大面积为2 × 2 mm²，样品桌面采取步

进式运动，每步2.5μ。套刻时对准靠在电子束上加一固定偏移。套刻的办法是在硅片上刻一基准线，在电子束的两旁放两个二次电子接收器，当电子束扫过基准线时，由于硅表面

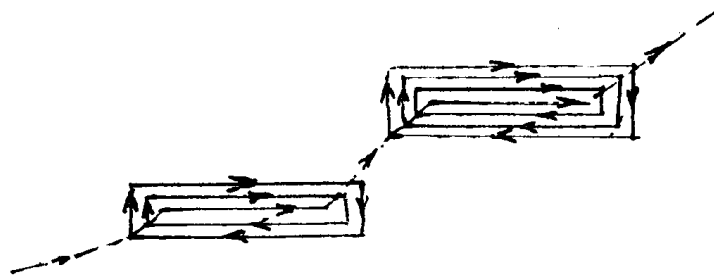


图5 电子束扫动路线的示意图

的高低不平，两个接收器接到两个不同的讯号，把它们叠加起来以后，可以从叠加后的讯号中定出电子束与基准线的相对位置，从而达到套刻的目的(见图6)。现在他们在这台电子束曝光机上刻的线是1μ宽，套刻精度为0.1μ。最细的线可以达到0.1μ宽。刻细的Al线的方法

是用高电荷密度的电子束曝光，使感光胶显影之后，表面的线宽较狭，而在分界面处的线宽较宽，然后就用感光胶膜作为掩模，在上面蒸Al，以后把感光胶溶掉，可以得到很细的Al线。

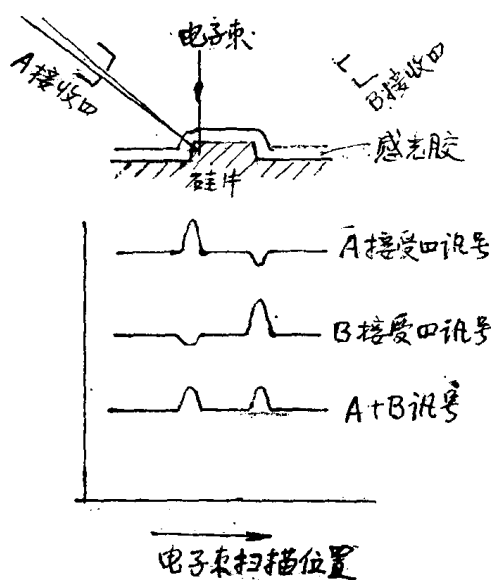


图6 套刻对准示意图

3. 组件倒扣封装

在IBM，我们参观了他们的组件倒扣封装车间。这是一个比较老的车间。整个工艺大致是：瓷底板上有引线腿的地方留有小孔。先在瓷底板需要联线的地方涂上银膏。烧结以后在小孔中插入引线腿，然后在熔锡中浸涂锡。以后在扣压点四周加一圈玻璃以防止熔锡散开。组件片芯的扣压接触点上事先蒸上一层焊锡，然后经过一台自动倒扣装置将组件片芯倒扣在瓷底板上。一块瓷底板上可以倒扣一片或几片组件片芯。最后用硅橡胶密封。目前来看，这种封装的可靠性并不理想，因为陶瓷底板的热膨胀并不和Si片匹配，因此也有人主张用Si片底板来代替瓷底板，

但可能成本又太高。

4. 用液晶来观察大规模集成电路中晶体管的动态开关和分析其失效原因

在一些按一定方向排列的液晶薄层中，如果加上适当的电场（ 10^3-10^4 伏/厘米），液晶中的分子就会转动而改变液晶薄膜的双折射性能。所以当我们在大规模集成电路的片子表面涂上一薄层这类液晶之后，用一个偏振光来照射它，在反射回来的光路上再用一个偏振片来分析反射光的椭圆偏振度，我们就可以看到片子表面由于电场不同而表现出来的明暗不同。用这个方法可以直接观察数码讯号在集成电路中的移动，从而找出造成电路失效的局部缺陷的所在位置。在丹佛的美国物理学会会上，RCA放映了用这个方法观察一个移位寄存器中讯号移位的电影。从电影中可以清晰看到一个亮点在移位寄存器中逐位向前移动。

(三) 光电器件方面

1. $GaAs_{1-x}P_x:N$ 发光二极管

伊利诺斯大学电机系研究N陷阱在三元系 $GaAs_{1-x}P_x$ 中对发光的作用。由于N在 $GaAs_{1-x}P_x$ 中替代P或As时，它对电场的扰动只局限在很短距离内，因此被N陷阱俘获的电子的波函数具有布里渊区内各种波数k的成份。这就使原先是间接跃迁的材料（ $x \geq 0.49, 300^\circ K$ 时； $x \geq 0.46, 77^\circ K$ 时）中的电子可以通过N陷阱的作用而与空穴形成束缚激子，这种束缚激子可以不需要声子的帮助而辐射复合，这辐射复合的几率直接联系到俘获电子在波数 $k=0$ 处分量的平方 $|\phi(0)|^2$ 。根据理论计算， $|\phi(0)|^2$ 的数值将随着陷阱能级 E_N 与 $k=0$ 处（ Γ 点）导带底 E_r 相接近而迅速上升。具体计算表明，当三元系中P的成分x从1下降到0.45时， $|\phi(0)|^2$ 增加了1000倍。这说明虽然N在 $GaAs_{1-x}P_x$ 中的溶解度可能要随x的下降而下降，

但是当 x 从1下降到0.5的时候,实验测得的 $\text{GaAs}_{1-x}\text{Px:N}$ 发光管的外量子效率仍然增加了约10倍。考虑到人的眼睛对绿光比对红光敏感的因素,在实际制造 $\text{GaAs}_{1-x}\text{Px:N}$ 的发光二极管中,要得到对人的眼睛感觉最亮的二极管, x 的值应取0.65。所以他们认为从生产的角度看,可以生产两种 $\text{GaAs}_{1-x}\text{Px}$ 发光二极管,一种是 $x=0.4$,不掺 N_2 ,这种管的成本较低;另一种是 $x=0.65$,掺 N_2 ,这种管发光最亮。另外,他们还用离子注入法做 $\text{GaAs}_{1-x}\text{Px}$ 的发光二极管,先在 $\text{GaAs}_{1-x}\text{Px}$ 的外延片上用离子注入法掺 N_2 。因为 N_2 不能采用扩散法掺入,这是做发光管的一个好办法。离子注入后用 SiN 保护在 400°C 下退火,再用 Al 做电极。

2. 半导体激光器

在加州大学伯克莱分校电机系为了做分布反馈激光器用光学干涉法刻光栅,所用设备如图7所示。它的特点是采用边曝光边显影的办法。用正光刻胶 AZ13.50J ,光刻胶的厚度最好为 2500 \AA ,可以刻周期为 0.24 至 0.8μ 的光栅。这个方法的优点在于在曝光过程中,光刻胶的表面已曝光部分很容易被显影液溶掉而使底部的光刻胶接受曝光,反之,如果曝光与显影分开做,则在曝光时表面的光刻胶将光线挡住,使底部的光刻胶不易得到足够的曝光;如果要使底部得到足够曝光,表面的光刻胶就已经过曝光,这就容易使边缘变毛糙。同时显影液和容器可以构成一个稜镜,这使光栅条纹能刻的最短周期变小。如果我们改变显影液的成份,还可以改变这稜镜的折射率从而调整光栅条纹的周期。减少曝光时间可以减少由于机械振动而引起的影象模糊。

在康奈尔大学电机系,他们利用扫描电子显微镜的电子束来刻光栅,得到良好的结果。在做异质结激光器方面,伊利诺斯大学电机系在做 $\text{GaAs}_{1-y}\text{Py}$ 的激光器中要找一个禁带宽度更大一些的材料来做异质结,曾经用过液相外延四元系合金 AlGaAsP ,但是当 $\text{GaAs}_{1-y}\text{Py}$ 衬底中 $Y \geq 0.10$ 时,这种异质结很难做好。现在他们改用 $\text{In}_{1-x}\text{Ga}_x\text{P}_{1-z}\text{As}_z$ 在 $\text{GaAs}_{1-y}\text{Py}$ 上长异质外延。从 InGaPAs 四元系合金的禁带宽度和晶格常数随成份变化的图中可以看到,不管衬底的 Y 是多少,总可以找到一个 $\text{In}_{1-x}\text{Ga}_x\text{P}_{1-z}\text{As}_z$ 四元合金,它的禁带宽度比衬底大而晶格常数与衬底匹配而且 Z 大致在 0.01 附近。 Z 值的微小变化可以很好的使晶格常数和衬底匹配好。在 $x=0.70, y=0.38, z=0.01$ 的成份下,他们得到的激光器在 77°K 下的波长为 6300 \AA ,阈值电流密度为 $6.2 \times 10^4\text{ A/cm}^2$ 。

MIT的林肯实验室用铅的三元化合物做半导体远红外激光器,他们用的材料有 $\text{Pb}_{1-x}\text{Cd}_x\text{S}, \text{Pb}_{1-x}\text{Ge}_x\text{S}, \text{Pb}_{1-x}\text{Ge}_x\text{Te}, \text{PbS}_{1-x}\text{Se}_x, \text{Pb}_{1-x}\text{Sn}_x\text{Te}$ 和 $\text{Pb}_{1-x}\text{Sn}_x\text{Se}$,这些激光器的波长可以从 3μ 一直到 30μ 。每个激光器改变电流时波长也随之变。用电流来调谐时波数的可调

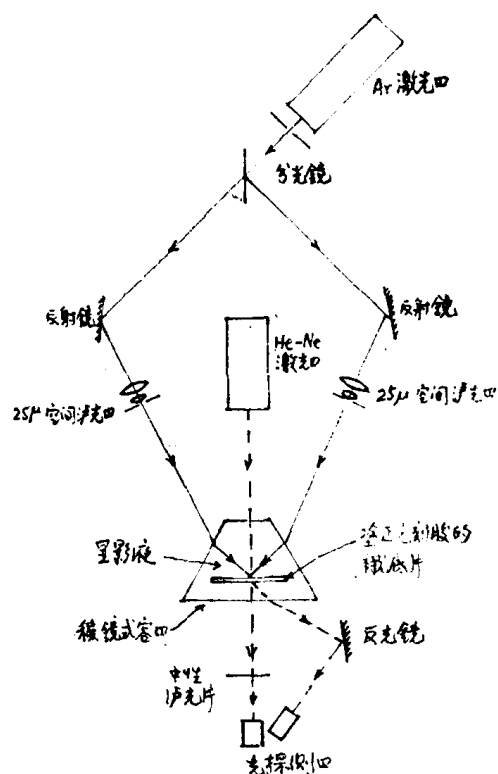


图7 光干涉法刻光栅装置

范围一般是 $20-30\text{cm}^{-1}$ 。激光的线宽可以做到小于 $3 \times 10^{-5}\text{cm}^{-1}$ 。要达到这样稳定的数据，必须要求做到：①恒定温度，一般要小于 50°K ，最好取某种液体（例如液氮）的沸点。②恒定的电流，电流的起伏要小于1ppm。这些激光器可能用途是：①作为远红外光谱中的光源，②作为超外差式远红外接收器中的本振源。他们还做了PbTe— $\text{Pb}_{0.88}\text{Sn}_{0.12}\text{Te}$ —PbTe双异质结激光器。这是在P型PbTe的衬底上外延n型的 $\text{Pb}_{0.88}\text{Sn}_{0.12}\text{Te}$ 然后再外延n型的PbTe。这激光器在 13°K 时阈电流密度为 $1800\text{A}/\text{cm}^2$ ，波长为 10.24μ ，到 100°K 时阈电流密度为 $10000\text{A}/\text{cm}^2$ ，波长为 7.96μ 。

3. 日光电池

美国由于能源危机严重，比较注意日光电池的研制工作。加州大学的娄伦斯，伯克莱实验室在研制多晶硅薄膜日光电池，其主要目的是降低日光电池的成本。他们认为多晶硅薄膜日光电池效率低的主要原因是由表面态引起的复合中心。这些表面态可以是晶界表面的，也可以是薄膜表面的。解决的办法是：①用表面涂层的办法以减少薄膜表面的表面态，②用Al衬底薄膜和Si薄膜的再结晶的办法，使Si晶粒长大并且择优取向（111）。用这两种办法可以得到有一定转换效率而成本低的日光电池。斯坦福大学电机系在做GaAlAs—GaAs异质结的日光电池以提高效率。他们在掺Te到 10^{18}cm^{-3} 的 n^+ 型GaAs衬底上，外延3—4 μ 厚的掺Ge到 10^{17}cm^{-3} 的p型GaAs，然后再外延4 μ 厚的载流子浓度为 10^{18}cm^{-3} 的 $\text{Al}_{0.6}\text{Ga}_{0.4}\text{As}$ ，目前做到的最高效率在沒有涂防止反射层的情况下达到10%。

（四）特殊器件与新工艺方面

1. 分子束外延

分子束外延是一种新的外延工艺技术，它的特点是可以做极薄的外延层（几十埃），做多层结构和超晶格。外延得到的表面非常平整光洁，超过一般的抛光面。外延温度比较低，做异质外延时对晶格常数的匹配要求不太严格，而得到的GaAs外延层的质量可以和液相外延的相比。分子束外延设备的投资比较大，所以我们在美国参观时，只是两家公司（IBM和BTL）在进行这项工作，而大学里都没有。他们做的外延材料主要是GaAs和一些三元合金。用分子束外延技术做的GaAs器件除超晶格器件外，还有变容管、崩越二极管、混频二极管、肖特基场效应管、双异质结激光器以及光波导管等，它们的质量都达到一定的水平。一般分子束外延设备上装有下列测试仪器：①低能电子衍射仪，②残留气体质谱分析仪，③Auger能谱仪，④溅射去层装置。另外还用电子计算机控制全部操作过程。这些测试仪器可以随时观察生长过程中出现的问题和分析各部分的杂质分布情况。但是在一个设备上装的测试仪器太多，设备内部的超高真空就很难保持。据IBM的科技人员说，目前他们分子束外延所存在的最大问题是超高真空常发生故障，因此他们现在正在制造另一台结构比较简单的分子束外延设备，上面只装低能电子衍射和残余气体质谱仪两项测试仪器，因为还有两项仪器对常规外延工艺来讲不一定需要。另外，就产生分子束的喷射炉来说，IBM采用立式喷射，BTL采用水平喷射。据说水平喷射式具有脏东西不易掉到炉子上去的优点。

2. 固相外延

在美国物理学会上，加州理工学院报告了他们在固相外延方面的工作。他们发现锗和硅

能在很低温度下溶进去并输运透过某些金属薄膜。在一些具有低共熔点的二元系统中，输运现象可以发生在远低于共熔点的温度下。在硅和某些金属能够合成化合物的情况下，这些化合物往往能够在远低于它本身的熔点温度下形成。例如硅能够在低到 100°C 的情况下输运穿过 1000 \AA 的金薄膜，硅化镍和硅化钡能够在 200°C 下形成和生长。当这些半导体与金属在固相下相互作用时，其交界面处的氧化层将起严重的作用。很薄一层氧化层可以严重地阻止硅溶入金属中去。利用锗或硅在金属中的输运可以做固相外延。固相外延技术是在半导体单晶衬底上先蒸一层金属，然后再蒸一层无定型半导体。加热到一定温度下，无定型半导体溶入金属然后再淀积在衬底上形成外延层。例如在Si的单晶衬底上先蒸 $200\text{—}400\text{ \AA}$ 的钡薄膜，然后再蒸 $2000\text{—}8000\text{ \AA}$ 的无定型硅薄膜。将这样品先加热到 $250\text{—}280^{\circ}\text{C}$ 使形成硅化钡，然后在 $450\text{—}500^{\circ}\text{C}$ 下进行固相外延生长，生长速度可达 $10\text{—}50\text{ \AA}/\text{分钟}$ 。

3. 新型MOS器件

在MOS场效应管的栅极下面氧化层中间再增加一层各种敏感材料就可以成为各种敏感器件。加州大学伯克莱分校电机系在MOS场效应管的栅极下加一层 ZnO 压电材料就成为压力敏感器件，另外加一层 InSb 光敏材料就成为光敏晶体管。他们还做双扩散MOS场效应管。具体工艺步骤是先在 p^+ 衬底上外延一层低掺杂的 n 型层，然后先只开源的扩散窗口，扩散低浓度 p 杂质并保持窗口不氧化。然后再和漏一起扩散 n^+ 杂质。这样两个 n 型材料中间的 p 型材料的厚度只是两次扩散深度之差，所以可以控制得很薄，而这 p 型材料的厚度也正是场效应管沟道的宽度，它是提高场效应管频率的关键。因此双扩散MOS场效应管可以做成高频大功率管。

4. GaAs崩越二极管

康奈尔大学电机系在 n^+ 的GaAs衬底上外延 4μ 的载流子浓度为 $3 \times 10^{15}\text{ cm}^{-3}$ 的 n 型GaAs，然后用离子注入法在离表面约 1μ 处的很狭范围内（约 1000 \AA ）注入浓度为 $8 \times 10^{17}\text{ cm}^{-3}$ 的 n 型杂质。然后再在表面注入一层 p^+ 杂质作为电极，这样得到的崩越二极管有比较理想的结电场分布，因此效率较高。

（五）半导体物理方面

1. 表面态的研究

半导体表面态的研究中最常用的工具是紫外光电子发射谱，现在已经延伸到用软X光的光电子发射谱。用光电子发射的能量分布来研究半导体能带结构的优点在于它直接测量了电子跃迁中到达某一些终端态的电子数，而不象吸收光谱那样，它反映的是跃迁到所有可能的终端态的电子的总和。因此对光电子发射能量分布曲线的分析比对吸收光谱曲线的分析要直接而容易得多。由一定能量的光子产生的一定能量的光电子数如果在逸出过程中没有经过什么非弹性散射，那么它直接联系着某种类型的跃迁。因此它是和起始态密度（价带）、终端态密度（导带）以及跃迁矩阵元（ k_e 守恒原则）有关。它和这三者的具体依赖关系却又和入射光子的能量有关。在近紫外的范围内（ $h\nu < 12\text{ eV}$ ），光电子发射谱与上述三个因素都有密切关系，但是当光子能量大于 20 eV 时，实验发现只有起始态的密度起关键作用。简单一点讲，这时的光电子发射的能量分布可以看作是价带中能态密度分布（包括满的表面态）的一

个复制品。所以光电子发射谱可以直接研究价带（包括表面态）的能态密度。如果要着重研究Ge或Si的表面态，最有效的光子能量大约是40—100eV，因为这时在体内产生的光电子最不容易到达表面。斯坦福大学研究Si(111)面的表面态，他们用改变掺杂的办法来改变费米能级的位置。这样体内态的峰会移动而表面态的峰不太动。这就可以把表面态与体内态区分开来。他们发现硅表面态的数目是每一个表面原子有一个表面态，而且表面态形成一个带其宽度可达1.8电子伏。这些表面态在有氧气吸附的情况下很快消失。根据他们的实验，清洁的硅解理面在 10^{-6} Torr下放1秒钟（简称1L）就可以在表面吸附一层 O_2 ，当表面沾污达到 10^5 L时，表面态全部消失，而在价带能态分布的内部出现一个峰代表 SiO_2 的生成。

2. 电子空穴滴 (Electron-Hole Droplets)

在1966年黑訥斯(Haynes)在纯硅在低温下的荧光谱中发现了一条新的谱线。这谱线比自由激子的线向红的方向偏移。当时他错误地认为这谱线是由激子的分子衰变，以后证明这谱线应当归因于由电子空穴组成的一种新的凝聚相——电子空穴滴，它类似于一种金属液体。在液氮温度下用强光激发纯锗或硅，就可以使其中产生许多微小的电子空穴滴，它们的四周被自由激子气包围着。加州大学伯克莱分校在1.8°K下用100毫瓦功率的激光器去激发纯锗使它产生电子空穴滴，并且在锗片沿边的某局部点上用小螺钉加一个径向压力，使在螺钉压点附近的锗中产生一个应力集中区。应力集中地区的电子空穴滴的结合能要比其他地区的小，因此其他地区的电子空穴滴都有向应力集中区汇聚的倾向。这样，在应力集中区就可以得到一个比较大的电子空穴滴。他们利用电子空穴滴发的1.7 μ 的荧光可以直接把电子空穴滴的形状用照片记录下来，据说这是第一次真正拍了电子空穴滴的相片。所得到的电子空穴滴的直径达到0.5毫米，其中电子和空穴的浓度为 $10^{17}/\text{cm}^2$ 。他们用回旋共振的方法来测量滴中电子空穴的浓度。电子空穴滴的工作在理论上有很重要的意义。这是因为从电子空穴滴的结合能可以有效地来检查对多体问题中相关能量的几种近似计算方法的可靠程度。一般来讲，结合能包括三部分：①动能，②交换能，③相关能。由于锗和硅中电子和空穴的行为以及锗硅的能带结构都是十分清楚的，电子空穴滴的结合能中的前两项可以很精确的计算得到，而对相关能来说，目前还没有一个精确的计算方法，所以用电子空穴滴的实验可以有效地提供这方面的数据。

3. 深能级陷阱的研究

深能级陷阱的研究对改进某些光电器件的性能很重要。一般研究半导体中深能级陷阱的方法可以分为三类：①用光激发：可以测光激电流或光激电容，②用热激发：可以测热激电流或热激电容，③用瞬态效应：可以测电容随频率、温度和偏置的变化，测反向偏置下耗尽区中电容或电流的瞬态变化。飞利浦实验室在美国物理学会上的报告中介绍了他们对GaP中深能级陷阱的研究。他们认为GaP中的非辐射复合主要通过三个途径：①表面复合，②Auger复合，③深能级复合。他们用热激电流，光激电容和深能级的瞬态效应等方法来研究深能级的非辐射复合中心。他们认为这些非辐射复合中心可能是两个近邻的复合体，例如氧原子和杂质原子的复合体和镓的空位和杂质原子的复合体等。伊利诺斯大学电机系为了改善红外探测器的性能，研究硅中深能级陷阱的性能。他们用结电容的瞬态变化来定出深能级的位置和浓度。在正向偏置时把深能级陷阱都填满，然后加上10伏的反向偏置观察结电容随时间的变化。据说这种方法对陷阱中心的灵敏度很高，最低可以测得的中心浓度是 $10^{11} \sim 10^{10}/\text{cm}^3$ 。他们用的结可以是P+N或N+P型扩散结，或Al在N型Si上和Mn在P型Si上做成的肖特基势垒结。